

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la
Propriété Intellectuelle
Bureau international



(43) Date de la publication internationale
4 février 2016 (04.02.2016)

WIPO | PCT

(10) Numéro de publication internationale
WO 2016/016552 A1

(51) Classification internationale des brevets :
H01L 29/786 (2006.01) *H01L 27/12* (2006.01)
H01L 29/66 (2006.01) *H01L 21/02* (2006.01)

(21) Numéro de la demande internationale :
PCT/FR2015/052040

(22) Date de dépôt international :
23 juillet 2015 (23.07.2015)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
14/57437 31 juillet 2014 (31.07.2014) FR

(71) Déposant : COMMISSARIAT A L'ENERGIE ATOMIQUE ET AUX ENERGIES ALTERNATIVES [FR/FR]; Bâtiment Le Ponant D - 25, Rue Leblanc, F-75015 Paris (FR).

(72) Inventeurs : BENWADIH, Mohammed; 5 Avenue du Général de Gaulle, F-94500 Champigny-sur-marne (FR).
ALIANE, Abdelkader; 10, rue Hippolyte Muller, F-38100 Grenoble (FR).

(74) Mandataire : CABINET BEAUMONT; 1, Rue Champollion, F-38000 Grenoble (FR).

(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Publiée :

— avec rapport de recherche internationale (Art. 21(3))

(54) Title : ELECTRONIC COMPONENT COMPRISING A PORTION OF A SEMICONDUCTOR OXIDE AND ITS METHOD OF FABRICATION

(54) Titre : COMPOSANT ELECTRONIQUE COMPRENANT UNE PORTION D'UN OXYDE SEMICONDUCTEUR ET SON PROCEDE DE FABRICATION

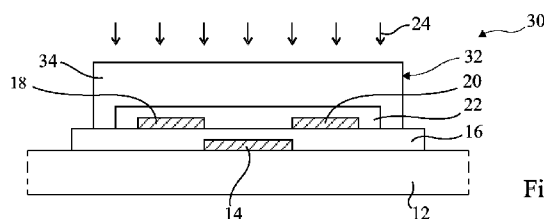


Fig 5

(57) Abstract : The invention relates to an electronic device (30) comprising at least one electronic component (32) comprising a first semiconductor portion (34) based on a first metallic oxide of the type InXZnO where X is an element chosen from the group comprising gallium (Ga), aluminium (Al), antimony (Sb), yttrium (Y), magnesium (Mg), beryllium (Be), zirconium (Zr), cadmium (Ca), scandium (Sc), lanthanum (La), nickel (Ni) and tin (Sn), in which the atomic concentration of the indium in the first metallic oxide is strictly less than the atomic concentration of zinc in the first metallic oxide and in which the ratio of the first metallic oxide between the atomic concentration of the element X and the atomic concentration of zinc is between 0.02 and 0.5.

(57) Abrégé : L'invention concerne un dispositif électronique (30) comprenant au moins un composant électronique (32) comportant une première portion semiconductrice (34) à base d'un premier oxyde métallique du type InXZnO où X est un élément choisi parmi le groupe comprenant le gallium (Ga), l'aluminium (Al), l'antimoine (Sb), l'yttrium (Y), le magnésium (Mg), le béryllium (Be), le zirconium (Zr), le cadmium (Ca), le scandium (Sc), le lanthane (La), le nickel (Ni) et l'étain (Sn), dans lequel la concentration atomique de l'indium dans le premier oxyde métallique est strictement inférieure à la concentration atomique de zinc dans le premier oxyde métallique et dans lequel le rapport pour le premier oxyde métallique entre la concentration atomique de l'élément X et la concentration atomique du zinc est compris entre 0,02 et 0,5.



WO 2016/016552 A1

**COMPOSANT ELECTRONIQUE COMPRENANT UNE PORTION D'UN OXYDE
SEMICONDUCTEUR ET SON PROCEDE DE FABRICATION**

La présente demande de brevet revendique la priorité de la demande de brevet français FR14/57437 qui sera considérée comme faisant partie intégrante de la présente description.

Domaine

5 La présente demande concerne un composant électronique comprenant une portion d'un oxyde semiconducteur comprenant de l'indium et du zinc et son procédé de fabrication.

Exposé de l'art antérieur

10 Certains composants électroniques comprennent une portion d'un oxyde semiconducteur comprenant de l'indium et du zinc. A titre d'exemple, le composant électronique correspond à un transistor à effet de champ, notamment un transistor MOS, dans lequel le canal est formé dans la portion semiconductrice. Un exemple d'oxyde semiconducteur adapté à la réalisation d'un
15 transistor MOS est l'oxyde d'indium-gallium-zinc ou IGZO (sigle anglais pour Indium Gallium Zinc Oxide). L'IGZO présente l'avantage d'avoir une mobilité de porteurs élevée, en général supérieure à $10 \text{ cm}^2(\text{V.s})^{-1}$.

20 Selon la structure du transistor MOS, notamment lorsque le transistor comprend un empilement de couches fines, la portion semiconductrice peut être exposée à un rayonnement extérieur au

dispositif électronique, notamment la lumière visible ou un rayonnement ultraviolet. Toutefois, un inconvénient est que les caractéristiques du transistor MOS peuvent varier en présence de ce rayonnement, notamment dans une plage de longueurs d'onde entre
5 250 nm et 660 nm, en raison de variations des propriétés de conduction de la portion semiconductrice. A titre d'exemple, il peut être observé une variation de la tension de seuil du transistor MOS en fonction du rayonnement reçu par la portion semiconductrice.

10 Résumé

Un objet d'un mode de réalisation vise à pallier tout ou partie des inconvénients des dispositifs électroniques comprenant une portion semiconductrice à base d'un oxyde comprenant de l'indium et du zinc et de leurs procédés de
15 fabrication décrits précédemment.

Un autre objet d'un mode de réalisation est que les propriétés de conduction de la portion semiconductrice sont indépendantes du rayonnement auquel est exposée la portion semiconductrice.

20 Un autre objet d'un mode de réalisation est que la portion semiconductrice peut être réalisée par des techniques d'impression par jet d'encre.

Ainsi, un mode de réalisation prévoit un dispositif électronique comprenant au moins un composant électronique
25 comportant une première portion semiconductrice à base d'un premier oxyde métallique du type InXZnO où X est un élément choisi parmi le groupe comprenant le gallium (Ga), l'aluminium (Al), l'antimoine (Sb), l'yttrium (Y), le magnésium (Mg), le béryllium (Be), le zirconium (Zr), le cadmium (Ca), le scandium (Sc), le
30 lanthane (La), le nickel (Ni) et l'étain (Sn), dans lequel la concentration atomique de l'indium dans le premier oxyde métallique est strictement inférieure à la concentration atomique de zinc dans le premier oxyde métallique et dans lequel le rapport pour le premier oxyde métallique entre la concentration atomique

de l'élément X et la concentration atomique du zinc est compris entre 0,02 et 0,5.

Selon un mode de réalisation, le rapport, dans le premier oxyde métallique, entre la concentration atomique de l'indium et la concentration atomique du zinc est compris entre 0,1 et 0,9.

Selon un mode de réalisation, la concentration atomique du zinc dans le premier oxyde métallique est comprise entre 10 % et 60 %.

Selon un mode de réalisation, le dispositif comprend une deuxième portion semiconductrice à base d'un deuxième oxyde métallique, le deuxième oxyde métallique étant l'oxyde d'indium et de zinc (InZnO) ou un oxyde ternaire du type InE₂ZnO où E est un élément choisi parmi le groupe comprenant le gallium (Ga), l'antimoine (Sb), l'étain (Sn), l'yttrium (Y), le magnésium (Mg), le béryllium (Be) et le cadmium (Ca) et la concentration atomique de l'indium dans le deuxième oxyde métallique est strictement supérieure à la concentration atomique de zinc dans le deuxième oxyde métallique.

Selon un mode de réalisation, la première portion semiconductrice est au contact de la deuxième portion semiconductrice.

Selon un mode de réalisation, le dispositif comprend, sur un substrat, un empilement de la première portion semiconductrice et de la deuxième portion semiconductrice.

Selon un mode de réalisation, le dispositif comprend un transistor à effet de champ comprenant une région de canal formée dans la deuxième portion semiconductrice.

Selon un mode de réalisation, le dispositif comprend un transistor à effet de champ comprenant une région de canal formée dans la première portion semiconductrice.

Un mode de réalisation prévoit également un procédé de fabrication d'un dispositif électronique, comprenant la formation d'au moins un composant électronique comportant une première portion semiconductrice à base d'un premier oxyde métallique du

type InXZnO où X est un élément choisi parmi le groupe comprenant le gallium (Ga), l'aluminium (Al), l'antimoine (Sb), l'yttrium (Y), le magnésium (Mg), le béryllium (Be), le zirconium (Zr), le cadmium (Ca), le scandium (Sc), le lanthane (La), le nickel (Ni) et l'étain (Sn), dans lequel la concentration atomique de l'indium dans le premier oxyde métallique est strictement inférieure à la concentration atomique de zinc dans le premier oxyde métallique et dans lequel le rapport pour le premier oxyde métallique entre la concentration atomique de l'élément X et la concentration atomique du zinc est compris entre 0,02 et 0,5.

Selon un mode de réalisation, le procédé comprend les étapes de formation de la première portion semiconductrice par un procédé sol-gel et de chauffage de la première portion semiconductrice à une température supérieure à 400°C.

Selon un mode de réalisation, le procédé comprend, en outre, la formation d'une deuxième portion semiconductrice à base d'un deuxième oxyde métallique, le deuxième oxyde métallique étant l'oxyde d'indium et de zinc (InZnO) ou un oxyde ternaire du type InEZnO où E est un élément choisi parmi le groupe comprenant le gallium (Ga), l'antimoine (Sb), l'étain (Sn), l'yttrium (Y), le magnésium (Mg), le béryllium (Be) et le cadmium (Ca) et la concentration atomique de l'indium dans le deuxième oxyde métallique est strictement supérieure à la concentration atomique de zinc dans le deuxième oxyde métallique.

Brève description des dessins

Ces caractéristiques et avantages, ainsi que d'autres, seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non limitatif en relation avec les figures jointes parmi lesquelles :

la figure 1 est une vue avec coupe, partielle et schématique, d'un exemple de transistor à effet de champ ;

les figures 2 à 4 représentent des courbes d'évolution du courant drain-source du transistor de la figure 1 en fonction de la tension de grille pour différentes conditions d'éclairement du transistor ;

la figure 5 est une vue avec coupe, partielle et schématique, d'un mode de réalisation d'un transistor à effet de champ ;

les figures 6A à 6E sont des vues avec coupe, partielles et schématiques, de structures obtenues à des étapes successives d'un mode de réalisation d'un procédé de fabrication du transistor à effet de champ représenté en figure 5 ;

la figure 7 représente une courbe d'évolution du courant drain-source du transistor de la figure 5 en fonction de la tension de grille pour différentes conditions d'éclairement du transistor ;

les figures 8 et 9 sont des vues avec coupe, partielles et schématiques, d'autres modes de réalisation d'un transistor à effet de champ ; et

les figures 10 et 11 sont des vues avec coupe, partielles et schématiques, de modes de réalisation d'autres composants électroniques.

Description détaillée

Par souci de clarté, de mêmes éléments ont été désignés par de mêmes références aux différentes figures et, de plus, les diverses figures ne sont pas tracées à l'échelle. Dans la suite de la description, les expressions "sensiblement", "environ" et "approximativement" signifient "à 10 % près". En outre, on entend par "couche principalement constituée d'un matériau" ou "couche à base d'un matériau" qu'une couche comporte une proportion supérieure ou égale à 95 % dudit matériau, cette proportion étant préférentiellement supérieure à 99 %.

Dans la suite de la description, on appelle matériau isolant électriquement un matériau dont la résistivité est supérieure à $10^5 \Omega.m$ et on appelle matériau semiconducteur un matériau dont la résistivité électrique est comprise entre $0,1 \Omega.m$ et $10^3 \Omega.m$.

La figure 1 est une vue en coupe d'un exemple d'un dispositif électronique 10 comprenant un transistor MOS 11 dit

« à grille basse ». Le dispositif électronique 10 comprend successivement, du bas vers le haut :

- un substrat 12 ;
- une portion conductrice 14 sur le substrat 12 ;
- 5 une couche isolante 16 recouvrant la portion conductrice 14 et le substrat 12 ;
- des portions conductrices 18, 20 sur la couche isolante 16 ; et
- une couche semiconductrice 22 recouvrant la couche
- 10 isolante 16 et les portions conductrices 18, 20.

A titre de variante, la couche semiconductrice 22 peut être interposée entre la couche isolante 16 et les portions conductrices 18, 20.

La portion conductrice 14 forme la grille du transistor MOS. La couche isolante 16 correspond à l'isolant de la grille du transistor MOS 11. Les portions conductrices 18 et 20 forment les contacts de drain et de source du transistor MOS 11. Le canal du transistor MOS 11 est formé dans la couche semiconductrice 22.

L'épaisseur du substrat 12 peut être comprise entre 5 μm et 1000 μm . Le substrat 12 peut être un substrat rigide ou un substrat flexible. Un substrat flexible est un substrat qui peut, sous l'action d'une force extérieure, se déformer, notamment se plier, sans se casser ou se déchirer. Un exemple de substrat rigide comprend un substrat en silicium, en germanium ou en verre.

25 Un exemple de substrat flexible comprend un film en PEN (polyéthylène naphtalate), PET (polyéthylène téréphtalate), PI (polyimide) ou PEEK (polyétheréthercétone). De préférence, le substrat 12 est un film flexible ayant une épaisseur de 10 μm à 300 μm .

30 Les portions conductrices 14, 18, 20 peuvent avoir une épaisseur comprise entre 20 nm et 100 nm. Elles peuvent être réalisées en oxyde d'étain et d'aluminium, en un matériau métallique, notamment l'argent, l'or, le nickel, le palladium, le platine, l'aluminium ou un alliage ou un mélange d'au moins deux

35 de ces matériaux ou en un polymère conducteur, par exemple du

PEDOT : PSS (le poly(3,4-éthylènedioxythiophène) : poly(styrène sulfonate)).

La couche isolante 16 a une épaisseur comprise entre 20 nm et 1 μm , de préférence entre 100 nm et 500 nm. Elle peut être réalisée en un oxyde, par exemple de l'alumine (Al_2O_3) ou du dioxyde de silicium (SiO_2), ou en un polymère isolant, par exemple du polystyrène.

La couche semiconductrice 22 a une épaisseur comprise entre 5 nm et 40 nm. La couche semiconductrice 22 peut être réalisée en un oxyde d'indium et de zinc (InZnO), ou en un oxyde ternaire du type InEZnO où E est un élément choisi parmi le groupe comprenant le gallium (Ga), l'antimoine (Sb), l'étain (Sn), l'yttrium (Y), le magnésium (Mg), le béryllium (Be) et le cadmium (Ca). La concentration atomique de l'indium est strictement supérieure à la concentration atomique de zinc. De préférence, le rapport entre la concentration atomique de l'indium et la concentration atomique du zinc est compris entre 1 et 3. Le rapport entre la concentration atomique de l'élément E et la concentration atomique de l'indium est compris entre 0,001 et 0,25. La concentration atomique de l'indium dans le matériau InEZnO est comprise entre 5 % et 80 %.

La figure 2 représente des courbes d'évolution du courant drain-source I_{ds} du transistor MOS 11 de la figure 1 en fonction de la tension de grille V_g lorsque la couche semiconductrice 22 reçoit un rayonnement monochromatique à une longueur d'onde de 530 nm, ce qui correspond à une lumière verte. Ces courbes ont été obtenues pour un transistor MOS dont les caractéristiques étaient les suivantes :

la couche semiconductrice 22 avait une épaisseur de 5 nm à 200 nm et était en IGZO du type $\text{In}_3\text{Ga}_{0,4}\text{Zn}_2\text{O}$;

la longueur de canal était de 20 μm ;

les portions conductrices 14, 18, 20 avaient une épaisseur de 40 nm et étaient en ITO ;

la couche isolante 16 avait une épaisseur de 500 nm et était en alumine ; et

la tension source-drain était de 20 V.

La couche semiconductrice 22 a été réalisée à partir d'un sol préparé en mélangeant 30 mg de poudre d'acétate d'indium hydraté ($\text{In}(\text{CH}_3\text{COO})_3 \cdot \text{H}_2\text{O}$), 20 mg de poudre de dihydrate d'acétate de zinc ($\text{Zn}(\text{CH}_3\text{COO})_2 \cdot 2\text{H}_2\text{O}$), 5 mg de poudre de nitrate de gallium hydraté ($\text{Ga}(\text{NO}_3)_3 \cdot x\text{H}_2\text{O}$), 10 ml de 2-méthoxyéthanol et 0,5 ml d'éthanolamine. La solution a été agitée pendant 1 heure à 70°C. La couche semiconductrice 22 a été déposée à la tournette en 3 fois, chaque couche déposée étant séchée entre deux dépôts successifs à 450°C pendant 10 minutes. Un recuit final à 450°C pendant 1 heure a été réalisé.

Les courbes, de la droite vers la gauche en partie centrale de la figure 2, ont été obtenues respectivement en l'absence de rayonnement extérieur (courbe en trait continu) et pour des rayonnements extérieurs à des puissances par unité de surface croissantes (courbes en traits pointillés) de $6,06 \cdot 10^{-6}$, $1,48 \cdot 10^{-6}$, $4,17 \cdot 10^{-5}$, $8,38 \cdot 10^{-5}$, $1,59 \cdot 10^{-4}$, $3,49 \cdot 10^{-4}$ et $5,99 \cdot 10^{-4} \text{ W/cm}^2$.

La figure 3 représente des courbes d'évolution du courant drain-source I_{ds} du transistor MOS 11 de la figure 1 en fonction de la tension de grille V_{g} lorsque la couche semiconductrice 22 reçoit un rayonnement monochromatique à une longueur d'onde de 450 nm, ce qui correspond à une lumière bleue. Les dimensions et la polarisation du transistor MOS 11 étaient les mêmes que celles décrites précédemment en relation avec la figure 2. Ces courbes, de la droite vers la gauche en partie centrale de la figure 3, ont été obtenues respectivement en l'absence de rayonnement extérieur (courbe en trait continu) et pour des rayonnements à des puissances par unité de surface croissantes (courbes en traits pointillés) de $3,28 \cdot 10^{-6}$, $4,79 \cdot 10^{-6}$, $1,12 \cdot 10^{-5}$, $2,83 \cdot 10^{-5}$, $4,45 \cdot 10^{-8}$ et $1,02 \cdot 10^{-4} \text{ W/cm}^2$.

La figure 4 représente des courbes d'évolution du courant drain-source I_{ds} du transistor MOS 11 de la figure 1 en fonction de la tension de grille V_{g} lorsque la couche semiconductrice 22 reçoit un rayonnement monochromatique à une

longueur d'onde de 254 nm, ce qui correspond à un rayonnement ultraviolet (UV). Les dimensions et la polarisation du transistor MOS 11 étaient les mêmes que celles décrites précédemment en relation avec la figure 2. Ces courbes, de la droite vers la gauche en partie centrale de la figure 4, ont été obtenues respectivement en l'absence de rayonnement extérieur (courbe en trait continu) et pour des rayonnements à des puissances par unité de surface croissantes (courbes en traits pointillés) de 0,5, 1, 4 et 10 mW/cm².

Comme cela apparaît sur les figures 2 à 4, les courbes d'évolution du courant drain-source I_{ds} du transistor MOS 11 en fonction de la tension de grille V_g se décalent vers les tensions négatives lorsque la puissance par unité de surface du rayonnement reçu par le transistor augmente. En particulier, la tension de seuil du transistor MOS 11 se décale vers les tensions négatives. En outre, notamment pour un rayonnement UV, il n'y a plus d'effet de champ lorsque la puissance du rayonnement est supérieure ou égale à 10 mW/cm². Un tel transistor MOS ne peut pas être utilisé dans un circuit électronique en raison de la variation de ses propriétés de conduction.

La figure 5 représente un dispositif électronique comprenant un mode de réalisation d'un transistor à effet de champ dit « à grille haute » 32.

Le transistor MOS 32 comprend l'ensemble des éléments du transistor MOS 11 décrit précédemment en relation avec la figure 1 et comprend, en outre, une couche de protection 34 en matériau semiconducteur recouvrant la couche semiconductrice 22. La couche de protection 34 est disposée sur le parcours du rayonnement 24 qui atteindrait la couche semiconductrice 22 si la couche de protection 34 n'était pas présente.

La couche de protection 34 a une épaisseur comprise entre 50 nm et 200 nm. La couche semiconductrice 22 peut être réalisée en un oxyde ternaire du type InXZnO où X est un élément choisi parmi le groupe comprenant le gallium (Ga), l'aluminium (Al), l'antimoine (Sb), l'yttrium (Y), le magnésium (Mg), le

béryllium (Be), le zirconium (Zr), le cadmium (Ca), le scandium (Sc), le lanthane (La), le nickel (Ni) et l'étain (Sn).

La concentration atomique de l'indium est strictement inférieure à la concentration atomique de zinc. Le rapport entre la concentration atomique de l'indium et la concentration atomique du zinc est compris entre 0,1 et 0,9, de préférence entre 0,3 et 0,7, par exemple environ 0,5. Le rapport entre la concentration atomique de l'élément X et la concentration atomique du zinc est compris entre 0,02 et 0,5. La concentration atomique du zinc dans le matériau InXZnO est comprise entre 10 % et 60 %.

De préférence, dans le cas où l'élément X est l'aluminium, le rapport entre la concentration atomique de l'aluminium et la concentration atomique du zinc est supérieur à 0,05. De préférence, dans le cas où l'élément X est le gallium ou l'étain, le rapport entre la concentration atomique du gallium et la concentration atomique du zinc est supérieur à 0,2.

Les figures 6A à 6E illustrent des étapes successives d'un mode de réalisation d'un procédé de fabrication du transistor MOS 32 représenté en figure 5.

La figure 6A représente la structure obtenue après la formation de la portion conductrice 14 sur le substrat 12. La portion conductrice 14 peut être déposée par évaporation sous vide, par sérigraphie ou par impression par jet d'encre.

La figure 6B représente la structure obtenue après la formation de la couche isolante 16. La couche isolante 16 peut être déposée par dépôt chimique en phase vapeur (CVD, sigle anglais pour Chemical Vapor Deposition), par dépôt de couche atomique (ALD, sigle anglais pour Atomic Layer Deposition), par dépôt à la tournette ou par impression par jet d'encre. Selon le matériau utilisé pour la couche isolante 16, un traitement de surface peut être prévu. A titre d'exemple, dans le cas où la couche isolante 16 est en SiO₂, une étape de nitruration de la surface de la couche isolante peut être prévue.

La figure 6C représente la structure obtenue après la formation des portions conductrices 18, 20 sur la couche isolante

16. Les portions conductrices 18, 20 peuvent être formées comme la portion conductrice 14.

La figure 6D représente la structure obtenue après la formation de la couche semiconductrice 22. La couche
5 semiconductrice 22 peut être déposée selon un procédé par voie sèche, notamment par dépôt physique en phase vapeur (PVD, sigle anglais pour Physical Vapor Deposition), ALD ou par CVD, ou par un dépôt par voie humide, notamment par sol-gel.

La formation de la couche semiconductrice 22 peut
10 comprendre une étape de préparation d'un sol contenant l'oxyde semiconducteur composant la couche semiconductrice 22, une étape de dépôt du sol et une étape de séchage du gel. L'étape de préparation du sol peut comprendre la préparation d'une solution comprenant des précurseurs de l'oxyde semiconducteur. Les
15 précurseurs peuvent être des alcoxydes métalliques et/ou des sels métalliques. A titre d'exemple, dans le cas où l'oxyde semiconducteur est le IGZO, le précurseur du zinc peut être le dihydrate d'acétate de zinc ($\text{Zn}(\text{CH}_3\text{COO})_2 \cdot 2\text{H}_2\text{O}$), le précurseur du gallium peut être le nitrate de gallium hydraté ($\text{Ga}(\text{NO}_3)_3 \cdot x\text{H}_2\text{O}$)
20 et le précurseur de l'indium peut être l'acétate d'indium hydraté ($\text{In}(\text{CH}_3\text{COO})_3 \cdot \text{H}_2\text{O}$), ces précurseurs pouvant se présenter sous la forme de poudres. Les précurseurs sont ajoutés à un solvant, par exemple le méthoxyéthanol. Un agent dispersant, par exemple de l'éthanolamine, peut en outre être ajouté. Les réactions chimiques
25 sont déclenchées lorsque les précurseurs sont mis en présence d'eau : l'hydrolyse des précurseurs intervient tout d'abord, puis la condensation des produits hydrolysés conduit à la gélification du système. Avant la gélification, la solution colloïdale de particules (1 à 1 000 nanomètres de diamètre) dans laquelle se
30 déroulent les réactions d'hydrolyse et de condensation est appelée sol. Les réactions d'hydrolyse des précurseurs et de condensation des composés hydrolysés conduisent à la formation d'un réseau tridimensionnel de l'oxyde métallique. Le sol peut être agité pendant plusieurs heures. Il est observé une augmentation de la
35 viscosité du sol jusqu'à l'obtention du gel. De préférence,

l'étape de formation de la couche semiconductrice 22 est réalisée avant l'obtention du gel, lorsque le sol a la viscosité souhaitée. Selon un mode de réalisation, le sol est translucide. Selon un mode de réalisation, l'étape d'agitation du sol peut être effectuée à une température comprise entre -20°C et 100°C.

Le procédé de formation de la couche semiconductrice 22 peut correspondre à un procédé dit additif, par exemple par impression directe du sol aux emplacements souhaités, par exemple par impression par jet d'encre, héliographie, sérigraphie, flexographie, revêtement par pulvérisation (en anglais spray coating) ou dépôt de gouttes (en anglais drop-casting). Le procédé de formation de la couche semiconductrice 22 peut correspondre à un procédé dit soustractif, dans lequel le sol est déposé sur la totalité de la structure et dans lequel les portions non utilisées sont ensuite retirées, par exemple par photolithographie ou ablation laser. Selon le matériau considéré, le dépôt sur la totalité de la structure peut être réalisé par dépôt à la tournette, revêtement par pulvérisation, héliographie, revêtement par filière (en anglais slot-die coating), revêtement à la lame (en anglais blade-coating), flexographie ou sérigraphie.

L'étape de séchage peut être réalisée à une température comprise entre 300°C et 500°C. Les inventeurs ont mis en évidence que pour une telle température de séchage, le matériau à base d'oxyde métallique finalement obtenu est un semiconducteur. Une explication serait que, en raison de la température élevée de séchage, la structure ordonnée du gel se fige rapidement. En outre, les éléments issus des précurseurs pouvant favoriser un caractère isolant électriquement tendent à quitter, sensiblement en totalité, le gel par évaporation.

Selon une variante, les opérations décrites précédemment de dépôt du sol et de séchage peuvent être répétées plusieurs fois pour obtenir une couche semiconductrice 22 ayant l'épaisseur souhaitée.

La figure 6E représente la structure obtenue après la formation de la couche de protection 34. Le procédé de fabrication

de la couche de protection 34 peut mettre en oeuvre un procédé sol-gel analogue au procédé décrit précédemment pour la formation de la couche semiconductrice 22 à la différence que les précurseurs utilisés sont adaptés à la formation de l'oxyde ternaire du type InXZnO où X est un élément choisi parmi le groupe comprenant le gallium (Ga), l'aluminium (Al), l'antimoine (Sb), l'yttrium (Y), le magnésium (Mg), le béryllium (Be), le zirconium (Zr), le cadmium (Ca), le scandium (Sc), le lanthane (La), le nickel (Ni) et l'étain (Sn) et que les proportions des précurseurs sont choisies pour obtenir les rapports stoechiométriques souhaités. A titre d'exemple, lorsque l'élément X est l'aluminium, le précurseur utilisé peut être du chlorure d'aluminium (AlCl_3).

La figure 7 représente des courbes d'évolution du courant drain-source I_{ds} du transistor MOS 32 de la figure 5 en fonction de la tension de grille V_g lorsque la couche semiconductrice 22 reçoit un rayonnement monochromatique à une longueur d'onde de 254 nm, ce qui correspond à un rayonnement ultraviolet (UV). Les caractéristiques du transistor 32 étaient les mêmes que celles décrites précédemment en relation avec la figure 2. De plus, la couche de protection 34 était en InAlZnO , le rapport entre la concentration d'indium et la concentration de zinc étant de 0,5 et la concentration atomique d'aluminium étant de 5 %. La couche 34 avait une épaisseur de 15 nm.

La couche semiconductrice 34 a été réalisée à partir d'un sol préparé en mélangeant 20 mg de poudre de $\text{In}(\text{CH}_3\text{COO})_3 \cdot \text{H}_2\text{O}$, 43 mg de poudre de $\text{Zn}(\text{CH}_3\text{COO})_2 \cdot 2\text{H}_2\text{O}$, 15 mg de poudre de AlCl_3 , 10 ml de 2-méthoxyéthanol et 0,5 ml d'éthanolamine. La solution a été agitée pendant 4 heures à 70°C. La couche semiconductrice 34 a été déposée à la tournette en 3 fois, chaque couche déposée étant séchée entre deux dépôts successifs à 450°C pendant 10 minutes. Un recuit final à 450°C pendant 1 heure a été réalisé.

Les courbes, de la gauche vers la droite en partie centrale de la figure 7, ont été obtenues respectivement en l'absence de rayonnement extérieur (courbe en trait continu) et pour des rayonnements à des puissances par unité de surface

croissantes (courbes en traits pointillés) de $6,06 \cdot 10^{-6}$, $1,48 \cdot 10^{-6}$, $4,17 \cdot 10^{-5}$, $8,38 \cdot 10^{-5}$, $1,59 \cdot 10^{-4}$, $3,49 \cdot 10^{-4}$ et $5,99 \cdot 10^{-5}$ W/cm².

Comme cela apparaît sur la figure 7, les courbes sont
5 sensiblement superposées, au moins dans la zone de conduction, ce qui signifie que les propriétés de conduction du transistor MOS 32 sont indépendantes de la puissance par unité de surface du rayonnement 24. La couche de protection 34 agit donc comme un écran protégeant la couche semiconductrice 22 du rayonnement 24.

10 De façon avantageuse, comme la couche de protection 34 est en un matériau semiconducteur, elle ne modifie pas les propriétés de conduction de la couche semiconductrice 22. En outre, comme la couche de protection 34 est composée d'un oxyde ternaire ayant une structure analogue à celle de la couche
15 semiconductrice 22, il n'est pas observé de diffusion d'éléments, notamment l'hydrogène et l'oxygène, de la couche de protection 34 vers la couche semiconductrice 22 et inversement. Ceci pourrait se produire si la couche de protection 34 était réalisée en un matériau diélectrique, par exemple un polymère isolant ou de
20 l'oxyde de silicium.

La figure 8 est une vue en coupe d'un mode de réalisation d'un dispositif électronique 40 comprenant un transistor 41 à effet de champ dit « à grille haute ». Le dispositif électronique 40 comprend successivement, du bas vers le haut :

25 un substrat 42 ;
une couche de protection 44 ;
des portions conductrices 46, 48 sur la couche de protection 44 ;
une couche semiconductrice 50 recouvrant les portions
30 conductrices 46, 48 et la couche de protection 44 ;
une couche isolante 52 recouvrant la couche semiconductrice 50 ; et
une portion conductrice 54 sur la couche isolante 52.

Le substrat 42, les portions conductrices 46, 48, 54,
35 la couche semiconductrice 50, la couche isolante 52 et la couche

de protection 44 peuvent avoir les mêmes caractéristiques, notamment les mêmes compositions, que celles décrites précédemment respectivement pour le substrat 12, les portions conductrices 18, 20, 14, la couche semiconductrice 22, la couche isolante 16 et la
5 couche de protection 34.

La position de la couche de protection 44 est adaptée au cas où le dispositif électronique 40 reçoit un rayonnement, représenté par des flèches 56, du côté du substrat 42. A titre de variante, la couche de protection 44 peut être située du côté du
10 substrat 12 opposé à la couche semiconductrice 22. Dans le cas où le dispositif électronique 40 reçoit un rayonnement du côté de la couche isolante 52, la couche de protection 44 peut être interposée entre la couche semiconductrice 50 et la couche isolante 52 ou recouvrir la couche isolante 52 et la portion
15 conductrice 54.

La figure 9 est une vue en coupe d'un mode de réalisation d'un dispositif électronique 60 comprenant un transistor 61 à effet de champ dit « à grille haute » 32.

Le transistor MOS 61 comprend l'ensemble des éléments
20 du transistor MOS 11 décrit précédemment en relation avec la figure 1 à la différence que la couche semiconductrice 22 est remplacée par une couche semiconductrice 62 ayant la même composition que la couche de protection 34 décrite précédemment. La structure représentée en figure 9 est adaptée au cas où
25 l'utilisation d'un transistor MOS ayant des performances de fonctionnement dégradées est possible.

La figure 10 est une vue en coupe d'un mode de réalisation d'un dispositif électronique 70 comprenant une diode 71. Le dispositif électronique 70 comprend successivement, du bas
30 vers le haut :

un substrat 72 ;

une portion conductrice 74 sur le substrat 72 ;

une couche semiconductrice 76 recouvrant la portion conductrice 72 ;

une couche de protection 78 recouvrant la couche semiconductrice 76 ; et

une portion conductrice 79 sur la couche de protection 78.

5 Le substrat 72, les portions conductrices 74, 79, la couche semiconductrice 76 et la couche de protection 78 peuvent avoir les mêmes caractéristiques, notamment les mêmes compositions, que celles décrites précédemment respectivement pour le substrat 12, les portions conductrices 18, 20, la couche
10 semiconductrice 22 et la couche de protection 34.

La position de la couche de protection 78 est adaptée au cas où le dispositif électronique 70 reçoit un rayonnement du côté de la portion conductrice 79. A titre de variante, la couche de protection 78 peut recouvrir la portion conductrice 79 du côté
15 opposé à la couche semiconductrice 76.

La figure 11 est une vue en coupe d'un mode de réalisation d'un dispositif électronique 80 comprenant une résistance ou une capacité 81 à jonction. Le dispositif électronique 80 comprend l'ensemble des éléments de la diode 71
20 représentée en figure 10 à la différence qu'il comprend, en outre, une couche isolante 82 entre la couche de protection 78 et la portion conductrice 79. La couche isolante 82 peut avoir la même composition que la couche isolante 16 décrite précédemment. La position de la couche de protection 78 est adaptée au cas où le
25 dispositif électronique 80 reçoit un rayonnement du côté de la portion conductrice 79. A titre de variante, la couche de protection 78 peut recouvrir la portion conductrice 79 du côté opposé à la couche semiconductrice 76.

REVENDEICATIONS

1. Procédé de fabrication d'un dispositif électronique (30 ; 40 ; 60), comprenant la formation d'au moins un composant électronique (32 ; 41 ; 61) comportant une première portion semiconductrice (34 ; 62) à base d'un premier oxyde métallique du type InXZnO où X est un élément choisi parmi le groupe comprenant le gallium (Ga), l'aluminium (Al), l'antimoine (Sb), l'yttrium (Y), le magnésium (Mg), le béryllium (Be), le zirconium (Zr), le cadmium (Ca), le scandium (Sc), le lanthane (La), le nickel (Ni) et l'étain (Sn), dans lequel la concentration atomique de l'indium dans le premier oxyde métallique est strictement inférieure à la concentration atomique de zinc dans le premier oxyde métallique et dans lequel le rapport pour le premier oxyde métallique entre la concentration atomique de l'élément X et la concentration atomique du zinc est compris entre 0,02 et 0,5, le procédé comprenant les étapes de formation de la première portion semiconductrice (34 ; 62) par un procédé sol-gel et de chauffage de la première portion semiconductrice à une température supérieure à 400°C.

2. Procédé selon la revendication 1, dans lequel le rapport, dans le premier oxyde métallique, entre la concentration atomique de l'indium et la concentration atomique du zinc est compris entre 0,1 et 0,9.

3. Procédé selon la revendication 1 ou 2, dans lequel la concentration atomique du zinc dans le premier oxyde métallique est comprise entre 10 % et 60 %.

4. Procédé selon l'une quelconque des revendications 1 à 3, comprenant, en outre, la formation d'une deuxième portion semiconductrice (22) à base d'un deuxième oxyde métallique, le deuxième oxyde métallique étant l'oxyde d'indium et de zinc (InZnO) ou un oxyde ternaire du type InEZnO où E est un élément choisi parmi le groupe comprenant le gallium (Ga), l'antimoine (Sb), l'étain (Sn), l'yttrium (Y), le magnésium (Mg), le béryllium (Be) et le cadmium (Ca) et dans lequel la concentration atomique de l'indium dans le deuxième oxyde métallique est strictement

supérieure à la concentration atomique de zinc dans le deuxième oxyde métallique.

5 5. Procédé selon la revendication 4, dans lequel la première portion semiconductrice (34) est formée au contact de la deuxième portion semiconductrice (22).

6. Procédé selon la revendication 5, comprenant, sur un substrat (12), la formation d'un empilement de la première portion semiconductrice (34) et de la deuxième portion semiconductrice (22).

10 7. Procédé selon l'une quelconque des revendications 4 à 6, comprenant la formation d'un transistor à effet de champ (32 ; 41) comprenant une région de canal formée dans la deuxième portion semiconductrice (22).

15 8. Procédé selon l'une quelconque des revendications 1 à 3, comprenant la formation d'un transistor à effet de champ (32 ; 41) comprenant une région de canal formée dans la deuxième portion semiconductrice (22).

9. Dispositif électronique obtenu par le procédé de fabrication selon l'une quelconque des revendications 1 à 8.

1/3

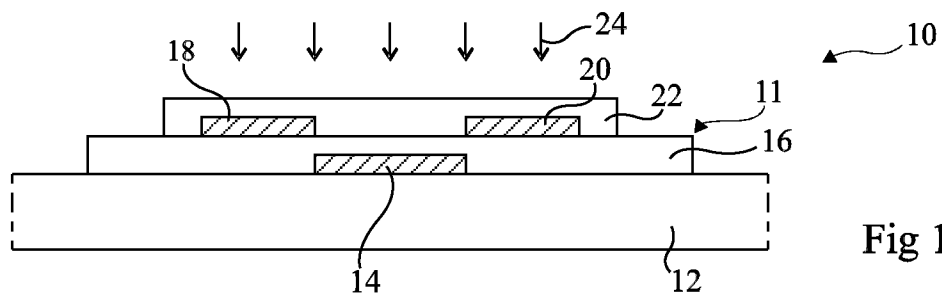


Fig 1

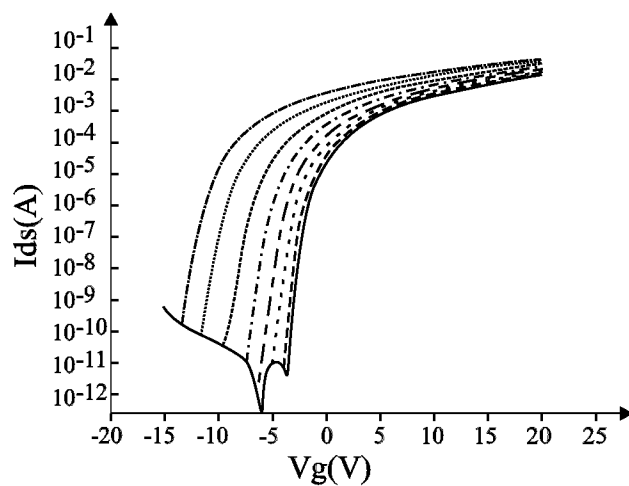


Fig 2

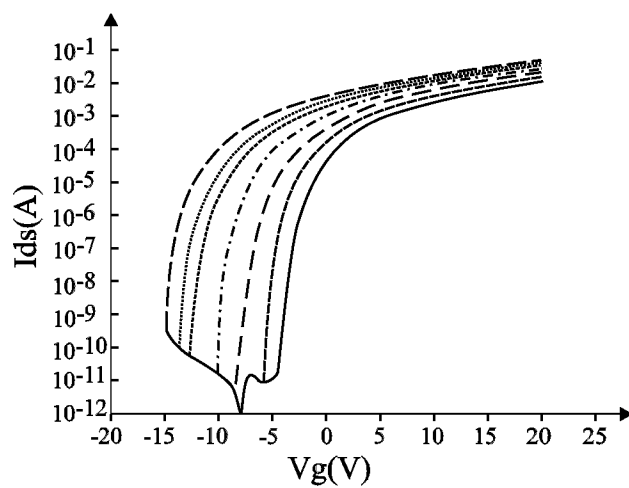


Fig 3

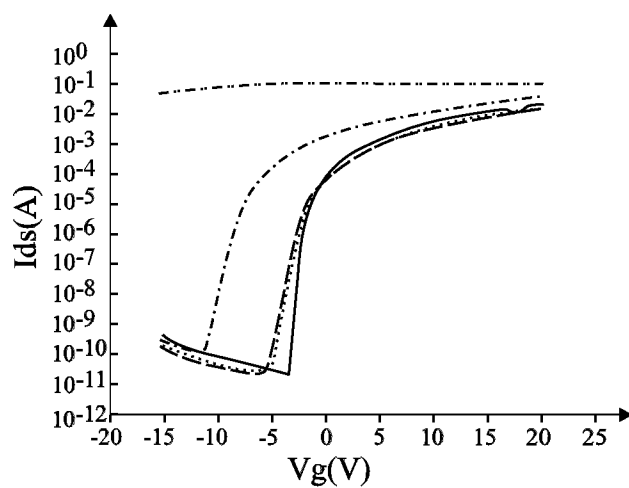
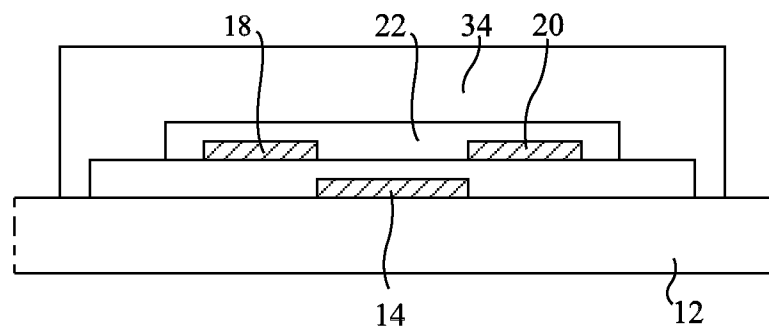
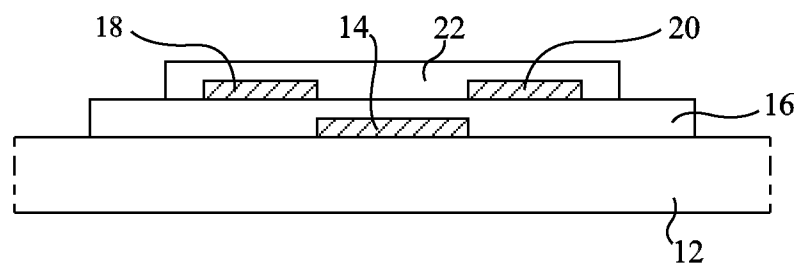
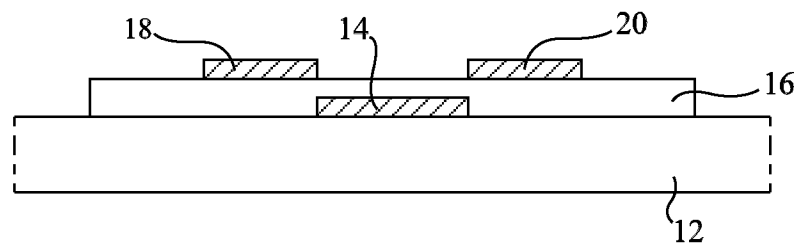
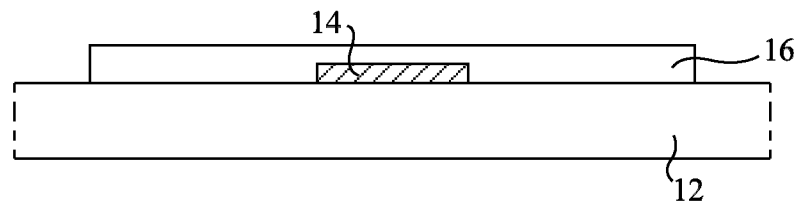
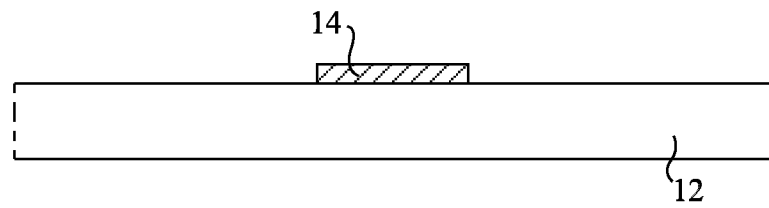
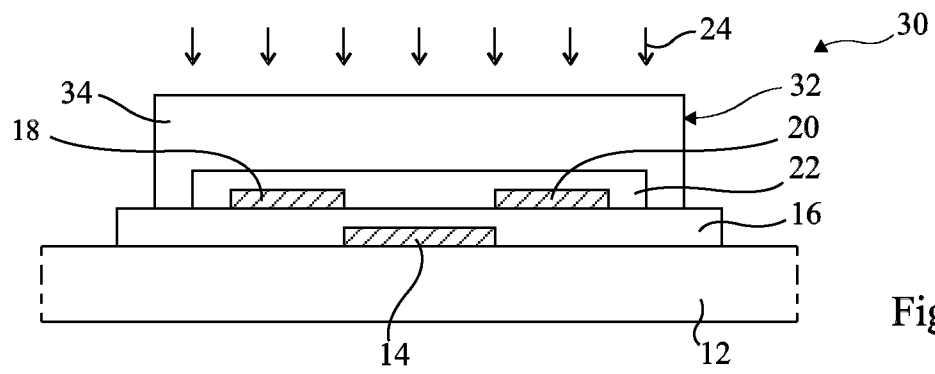


Fig 4



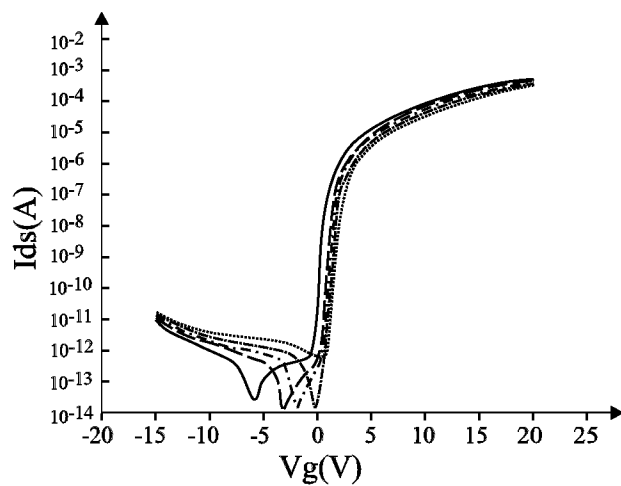


Fig 7

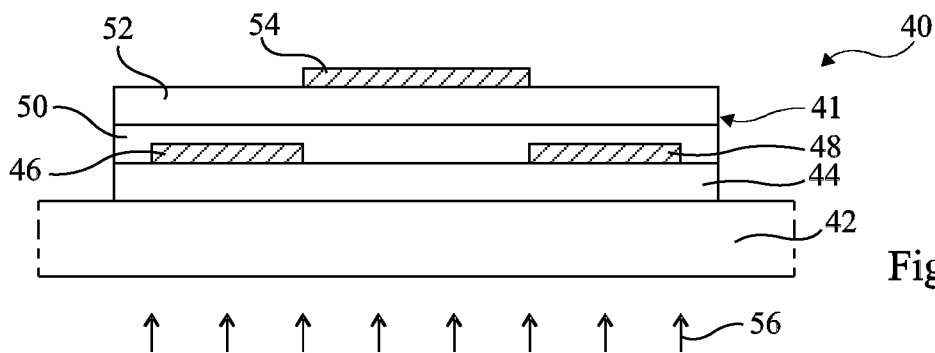


Fig 8

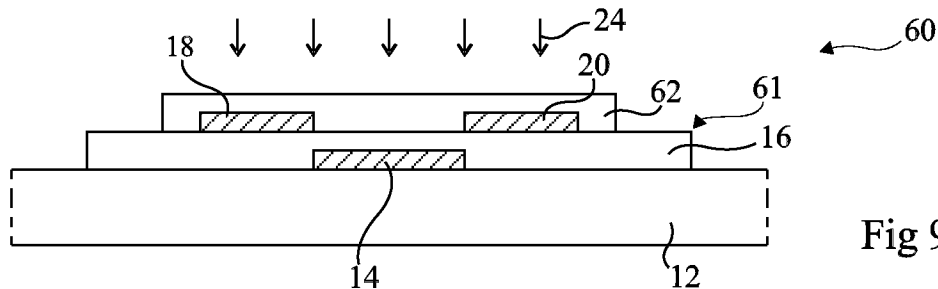


Fig 9

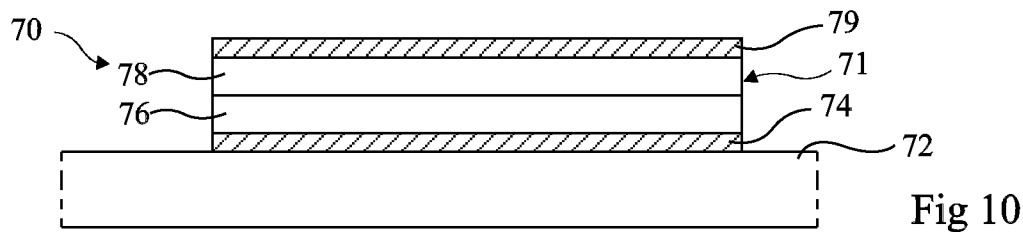


Fig 10

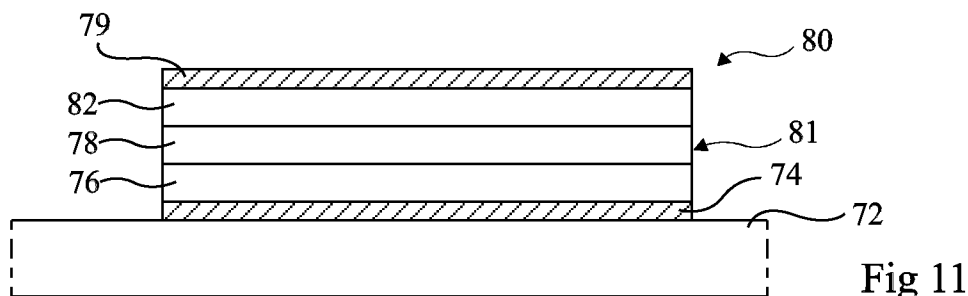


Fig 11

INTERNATIONAL SEARCH REPORT

International application No
PCT/FR2015/052040

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L29/786 H01L29/66 H01L27/12 H01L21/02
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2013/119373 A1 (YAMAZAKI SHUNPEI [JP]) 16 May 2013 (2013-05-16)	9
Y	abstract paragraphs [0046] - [0053], [0148] - [0154]	1-8

X	US 2014/027759 A1 (AHN BYUNG DU [KR] ET AL) 30 January 2014 (2014-01-30)	9
Y	abstract	1-3
A	paragraphs [0052], [0094], [0095], [0107], [0110] tables 1,2	4-7

	-/-	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

7 October 2015

Date of mailing of the international search report

14/10/2015

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Morena, Enrico

INTERNATIONAL SEARCH REPORT

International application No

PCT/FR2015/052040

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	ROBERT A. STREET ET AL: "Sol-Gel Solution-Deposited InGaZnO Thin Film Transistors", ACS APPLIED MATERIALS & INTERFACES, vol. 6, no. 6, 26 March 2014 (2014-03-26), pages 4428-4437, XP055177613, ISSN: 1944-8244, DOI: 10.1021/am500126b	1-8
A	the whole document -----	9

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/FR2015/052040

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2013119373 A1	16-05-2013	CN 103107200 A	15-05-2013
		JP 2013123045 A	20-06-2013
		KR 20130052513 A	22-05-2013
		US 2013119373 A1	16-05-2013

US 2014027759 A1	30-01-2014	KR 20140014546 A	06-02-2014
		US 2014027759 A1	30-01-2014

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/FR2015/052040

A. CLASSEMENT DE L'OBJET DE LA DEMANDE INV. H01L29/786 H01L29/66 H01L27/12 H01L21/02 ADD.		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE Documentation minimale consultée (système de classification suivi des symboles de classement) H01L		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	US 2013/119373 A1 (YAMAZAKI SHUNPEI [JP]) 16 mai 2013 (2013-05-16)	9
Y	abrégé alinéas [0046] - [0053], [0148] - [0154]	1-8
X	US 2014/027759 A1 (AHN BYUNG DU [KR] ET AL) 30 janvier 2014 (2014-01-30)	9
Y	abrégé	1-3
A	alinéas [0052], [0094], [0095], [0107], [0110] tableaux 1,2	4-7
----- -/-		
☒ Voir la suite du cadre C pour la fin de la liste des documents ☒ Les documents de familles de brevets sont indiqués en annexe		
* Catégories spéciales de documents cités: "A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent "E" document antérieur, mais publié à la date de dépôt international ou après cette date "L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée) "O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens "P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée "T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention "X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément "Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier "&" document qui fait partie de la même famille de brevets		
Date à laquelle la recherche internationale a été effectivement achevée 7 octobre 2015		Date d'expédition du présent rapport de recherche internationale 14/10/2015
Nom et adresse postale de l'administration chargée de la recherche internationale Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Fonctionnaire autorisé Morena, Enrico

C(suite). DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
Y	ROBERT A. STREET ET AL: "Sol-Gel Solution-Deposited InGaZnO Thin Film Transistors", ACS APPLIED MATERIALS & INTERFACES, vol. 6, no. 6, 26 mars 2014 (2014-03-26), pages 4428-4437, XP055177613, ISSN: 1944-8244, DOI: 10.1021/am500126b	1-8
A	le document en entier -----	9

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande internationale n°

PCT/FR2015/052040

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 2013119373 A1	16-05-2013	CN 103107200 A	15-05-2013
		JP 2013123045 A	20-06-2013
		KR 20130052513 A	22-05-2013
		US 2013119373 A1	16-05-2013

US 2014027759 A1	30-01-2014	KR 20140014546 A	06-02-2014
		US 2014027759 A1	30-01-2014
