

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第4区分

【発行日】平成29年9月28日(2017.9.28)

【公表番号】特表2016-531542(P2016-531542A)

【公表日】平成28年10月6日(2016.10.6)

【年通号数】公開・登録公報2016-058

【出願番号】特願2016-542099(P2016-542099)

【国際特許分類】

H 02 M 3/155 (2006.01)

H 02 M 3/145 (2006.01)

【F I】

H 02 M 3/155 H

H 02 M 3/155 F

H 02 M 3/145 A

【手続補正書】

【提出日】平成29年8月15日(2017.8.15)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

回路であって、前記回路は下記を備える、

第1の入力ポートおよび少なくとも1つの第2の入力ポートと、

出力ポートと、

前記第1の入力ポートと、ハイサイドゲート駆動入力と、ローサイドゲート駆動入力と、出力とに接続された入力を有する第1のハーフブリッジ回路と、

前記少なくとも1つの第2の入力ポートと、ハイサイドゲート駆動入力と、ローサイドゲート駆動入力と、出力とに接続された入力を有する少なくとも1つの第2のハーフブリッジ回路と、

前記第1のハーフブリッジ回路の前記ハイサイドゲート駆動入力と前記第2のハーフブリッジ回路の前記ハイサイドゲート駆動入力との間に接続され、前記第1のハーフブリッジ回路の前記ハイサイドゲート駆動入力と前記第2のハーフブリッジ回路の前記ハイサイドゲート駆動入力とが電気的に接続されるオン状態と、前記第1のハーフブリッジ回路の前記ハイサイドゲート駆動入力と前記第2のハーフブリッジ回路の前記ハイサイドゲート駆動入力とが電気的に接続されないオフ状態とを有する、短絡スイッチと、

各ハーフブリッジ回路の前記出力に接続された1つの端部と、前記回路の前記出力に接続されたもう1つ端部とを有するインダクタと、

各ハーフブリッジ回路の前記ハイサイドゲート駆動入力と前記ローサイドゲート駆動入力とに接続されたスイッチング信号生成器、

ここにおいて、前記スイッチング信号生成器が降圧モード動作のための第1のスイッチング信号を生成し、前記スイッチング信号生成器が逆方向の昇圧モード動作のための第2のスイッチング信号を生成し、前記短絡スイッチが降圧モード動作中にはオフになり、前記短絡スイッチが逆方向の昇圧モード動作中には選択的にオンになる。

【請求項2】

前記短絡スイッチに接続され、前記短絡スイッチの前記オン／オフ状態を制御するためのスイッチ制御信号を有するコントローラをさらに備える、請求項1に記載の回路。

**【請求項 3】**

降圧モード動作に関して、前記ハーフブリッジ回路の1つの前記入力での電圧レベルが、前記回路の前記出力での調整された電圧レベルを生成するように降圧される、請求項1に記載の回路。

**【請求項 4】**

逆方向の昇圧モード動作に関して、前記回路の前記出力での電圧レベルが、前記第1および第2のハーフブリッジ回路の両方の入力での調整された電圧レベルを生成するように昇圧される、請求項1に記載の回路。

**【請求項 5】**

逆方向の昇圧モード動作に関して、前記スイッチング信号生成器が、フィードバックとして前記第1のハーフブリッジ回路の前記入力での電圧レベル、または前記第2のハーフブリッジ回路の前記入力での電圧レベルのいずれかを使用する、請求項1に記載の回路。

**【請求項 6】**

各ハーフブリッジ回路が、ローサイドスイッチに接続されたハイサイドスイッチを備える、請求項1に記載の回路。

**【請求項 7】**

各ハーフブリッジ回路の各ハイサイドスイッチが、同じローサイドスイッチに接続される、請求項6に記載の回路。

**【請求項 8】**

前記回路の前記出力に接続されたキャパシタをさらに備える、請求項1に記載の回路。

**【請求項 9】**

前記回路が順方向の降圧および逆方向の昇圧スイッチングレギュレータとして動作可能な昇降圧スイッチングレギュレータである、請求項1に記載の回路。

**【手続補正2】**

【補正対象書類名】明細書

【補正対象項目名】0036

【補正方法】変更

【補正の内容】

【0036】

[0041]我々は以下の項目を請求する。

以下に、本願の出願当初の特許請求の範囲に記載された発明を付記する。

[C1]

回路であって、前記回路は下記を備える、

入力と、ハイサイドゲート駆動入力と、ローサイドゲート駆動入力と、出力とを有する第1のハーフブリッジ回路と、

入力と、ハイサイドゲート駆動入力と、ローサイドゲート駆動入力と、出力とを有する少なくとも1つの第2のハーフブリッジ回路と、

前記第1のハーフブリッジ回路の前記ハイサイドゲート駆動入力と前記第2のハーフブリッジ回路の前記ハイサイドゲート駆動入力との間に接続され、前記第1のハーフブリッジ回路の前記ハイサイドゲート駆動入力と前記第2のハーフブリッジ回路の前記ハイサイドゲート駆動入力とが電気的に接続されるオン状態と、前記第1のハーフブリッジ回路の前記ハイサイドゲート駆動入力と前記第2のハーフブリッジ回路の前記ハイサイドゲート駆動入力とが電気的に接続されないオフ状態とを有する、短絡スイッチと、

各ハーフブリッジ回路の前記出力に接続された1つの端部と、前記回路の出力に接続されたもう1つ端部とを有するインダクタと、

各ハーフブリッジ回路の前記ハイサイドゲート駆動入力と前記ローサイドゲート駆動入力とに接続されたスイッチング信号生成器。

[C2]

前記短絡スイッチに接続され、前記短絡スイッチの前記オン／オフ状態を制御するためのスイッチ制御信号を有するコントローラをさらに備える、C1に記載の回路。

[ C 3 ]

前記スイッチング信号生成器が降圧モード動作のための第1のスイッチング信号を生成し、前記スイッチング信号生成器が昇圧モード動作のための第2のスイッチング信号を生成し、ここにおいて、前記短絡スイッチが降圧モード動作中にはオフになり、前記短絡スイッチが昇圧モード動作中には選択的にオンになる、C 1に記載の回路。

[ C 4 ]

降圧モード動作に関して、前記ハーフブリッジ回路の1つの前記入力での電圧レベルが、前記回路の前記出力での調整された電圧レベルを生成するように降圧される、C 3に記載の回路。

[ C 5 ]

昇圧モード動作に関して、前記回路の前記出力での電圧レベルが、前記第1および第2のハーフブリッジ回路の両方の入力での調整された電圧レベルを生成するように昇圧される、C 3に記載の回路。

[ C 6 ]

昇圧モード動作に関して、前記スイッチング信号生成器が、フィードバックとして前記第1のハーフブリッジ回路の前記入力での電圧レベル、または前記第2のハーフブリッジ回路の前記入力での電圧レベルのいずれかを使用する、C 3に記載の回路。

[ C 7 ]

各ハーフブリッジ回路が、ローサイドスイッチに接続されたハイサイドスイッチを備える、C 1に記載の回路。

[ C 8 ]

各ハーフブリッジ回路の各ハイサイドスイッチが、同じローサイドスイッチに接続される、C 7に記載の回路。

[ C 9 ]

前記回路の前記出力に接続されたキャパシタをさらに備える、C 1に記載の回路。

[ C 10 ]

前記回路が昇降圧スイッチングレギュレータである、C 1に記載の回路。

[ C 11 ]

回路であって、

第1の入力ポートおよび第2の入力ポートと、

出力ポートと、

前記第1の入力ポートおよび前記第2の入力ポートにそれぞれ接続された第1のハーフブリッジ回路および第2のハーフブリッジ回路、ここで、各ハーフブリッジ回路がハイサイドドライバ入力とローサイドドライバ入力とを備え、前記第1および第2のハーフブリッジ回路が共通の出力で接続される、と、

順方向の降圧モードまたは逆方向の昇圧モードにおいて前記回路を動作させるために前記第1および第2のハーフブリッジ回路の前記ハイサイドドライバ入力および前記ローサイドドライバ入力に駆動信号を提供するように構成されたパルス幅変調(PWM)スイッチング回路と、

前記第1および第2のハーフブリッジの前記共通出力と、前記出力ポートとの間に接続されたインダクタと  
を備え、

前記PWMスイッチング回路が、前記ハーフブリッジ回路の1つの前記ハイサイドドライバ入力および前記ローサイドドライバ入力に提供される、順方向の降圧モード動作のための第1の駆動信号を生成するように構成され、ここにおいて、前記ハーフブリッジ回路の前記1つの前記入力ポートでの第1の電圧レベルが、降圧電圧レベルとして前記出力ポートに現れ、

前記PWMスイッチング回路が、逆方向の昇圧モード動作のための第2の駆動信号を生成するようにさらに構成され、

ここにおいて、前記第1および第2のハーフブリッジ回路が、それらのそれぞれのハイ

サイドドライバ入力およびローサイドドライバ入力で前記第2の駆動信号を実質的に同時に受け取るように構成され、ここにおいて、前記出力ポートでの提供された第2の電圧レベルが、前記第1の入力ポートと前記第2の入力ポートの両方における昇圧電圧レベルを生成するために昇圧される、  
回路。

[ C 1 2 ]

前記第1のハーフブリッジ回路と前記第2のハーフブリッジ回路との間に接続され、前記第1のハーフブリッジ回路の前記ハイサイドドライバ入力と前記第2のハーフブリッジ回路の前記ハイサイドドライバ入力とに選択的に電気的に接続し、それらを切断するよう<sup>に動作可能な短絡スイッチをさらに備え、</sup>ここにおいて、前記順方向の降圧モード動作中に前記短絡スイッチがオフ状態になり、前記逆方向の昇圧モード動作中に前記短絡スイッチが選択的にオン状態になる、C 1 1 に記載の回路。

[ C 1 3 ]

前記PWMスイッチング回路の動作を制御し、前記第2の駆動信号が前記ハーフブリッジ回路のただ1つ、または前記ハーフブリッジ回路の両方を駆動するかを制御するためのコントローラをさらに備える、C 1 1 に記載の回路。

[ C 1 4 ]

前記PWMスイッチング回路が、フィードバックとして入力ポートの1つでの電圧レベルを選択し、前記選択されたフィードバックから逆方向の昇圧モード動作中にエラー信号を生成するようにさらに構成される、C 1 1 に記載の回路。

[ C 1 5 ]

第3の入力ポートと前記第3の入力ポートに接続された第3のハーフブリッジ回路とをさらに備え、ハイサイドドライバ入力とローサイドドライバ入力を備え、ここにおいて、前記第1、第2、および第3のハーフブリッジ回路が、それらのそれぞれのハイサイドドライバ入力およびローサイドドライバ入力で前記第2の駆動信号を実質的に同時に受け取るように構成され、前記昇圧電圧レベルが、前記第1、第2、および第3の入力ポートで現れる、C 1 1 に記載の回路。

[ C 1 6 ]

スイッチングレギュレータ回路であって、前記スイッチングレギュレータ回路は下記を備える、

第1および第2の入力ポートと、

出力ポートと、

前記第1の入力ポートまたは前記出力ポートでの調整された電圧レベルを生成するため<sup>に提供される駆動信号に応答して</sup>前記第1の入力ポートまたは前記出力ポートでの電圧を切り替えるための第1の手段と、

前記第2の入力ポートまたは前記出力ポートで<sup>び</sup>調整された電圧レベルを生成するため<sup>に提供される駆動信号に応答して</sup>前記第2の入力ポートまたは前記出力ポートでの電圧を切り替えるための第2の手段と、

前記第1および第2の手段の両方に、または前記第1の手段もしくは前記第2の手段のいずれかに選択的に駆動信号を提供することを可能にするための第3の手段、ここにおいて、前記第3の手段が、前記第1および第2の入力ポートの両方での調整された電圧レベルを生成するために前記第1および第2の手段への駆動信号の提供を実質的に同時に可能にし得る。

[ C 1 7 ]

駆動信号を生成するために前記第1および第2の手段に接続された第4の手段をさらに備える、C 1 6 に記載の回路。

[ C 1 8 ]

前記第4の手段が、前記第1および第2の入力ポートと前記出力ポートとに接続され、前記ポートの1つでの電圧が前記駆動信号のデューティサイクルを調整するために使用される、C 1 7 に記載の回路。

[ C 1 9 ]

前記第3の手段が、逆方向の昇圧モード動作中に前記第1および第2の手段への駆動信号の前記提供を実質的に同時に可能にする、C 1 6 に記載の回路。

[ C 2 0 ]

前記回路が昇降圧スイッチングレギュレータである、C 1 6 に記載の回路。