(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 11 月 3 日(03.11.2016)

WIPO | PCT

(10) 国際公開番号
WO 2016/174908 A1

(51) 国際特許分類:
H01L 25/07 (2006.01) *H01L 25/18* (2006.01)

(21) 国際出願番号: PCT/JP2016/055320

(22) 国際出願日: 2016 年 2 月 24 日(24.02.2016)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2015-091961 2015 年 4 月 28 日(28.04.2015) JP

(71) 出願人: 株式会社 村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 Kyoto (JP).

(72) 発明者: 山田 雅明(YAMADA, Masaaki); 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社 村田製作所内 Kyoto (JP). 川原 史聖(KAWAHARA, Fumikiyo); 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社 村田製作所内 Kyoto (JP).

(74) 代理人: 境 正寿(SAKAI, Masatoshi); 〒5320011 大阪府大阪市淀川区西中島６－１－１５アセンズ新大阪３Ｆ 境特許事務所 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

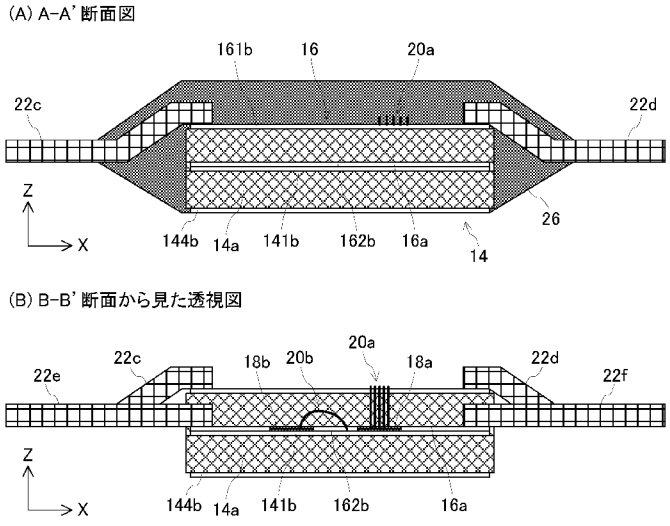
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: POWER MODULE

(54) 発明の名称 : パワーモジュール

図2



(A) A-A' Cross-sectional view
(B) B-B' Perspective view seen from cross-section

(57) **Abstract**: An electrode 141b is formed on an upper surface of an insulating substrate 14a constituting a main substrate 14, and electrodes 161b and 162b are formed on an upper surface and lower surface, respectively, of an insulating substrate 16a constituting a sub-substrate 16. A resist film is formed on the upper surface of the insulating substrate 14a constituting the main substrate 14 so that the electrode 141b is at least partially exposed. The sub-substrate 16 is layered onto the main substrate 14 so that the electrode 162b is in surface contact with the electrode 141b. Power semiconductor elements 18a, 18b are mounted on the main substrate 14. At this time, the power semiconductor element 18a is connected between the electrode 161b and a separate electrode (not shown), and the power semiconductor element 18b is connected between the electrode 141b (162b) and an electrode 143b.

(57) 要約: 電極１４１ｂはメイン基板１４をなす絶縁性基板１４ａの上面に形成され、電極１６１ｂおよび１６２ｂはサブ基板１６をなす絶縁性基板１６ａの上面および下面にそれぞれ形成される。メイン基板１４をなす絶縁性基板１４ａの上面にはまた、電極１４１ｂの少なくとも一部が露出するように、レジスト膜が形成される。サブ基板１６は、電極１６２ｂが電極１４１ｂと面接触するように、メイン基板１４に積層される。パワー半導体素子１８ａおよび１８ｂは、メイン基板１４に実装される。このとき、パワー半導体素子１８ａは電極１６１ｂと図示しない別の電極との間に接続され、パワー半導体素子１８ｂは電極１４１ｂ（１６２ｂ）と電極１４３ｂの間に接続される。

WO 2016/174908 A1

明　細　書

発明の名称 ： パワーモジュール

技術分野

[0001] この発明は、パワーモジュールに関し、特に絶縁性基板に電極を形成しかつ半導体素子を実装してなる、パワーモジュールに関する。

背景技術

[0002] 特許文献１の開示によれば、直流電源の正極側と接続される第１の幅広導体１６と、直流電源の負極側に接続される第２の幅広導体１７は、絶縁物１５を介し、かつ電流の流れの向きが対抗するように積層される。これにより、インダクタンスが相殺され、パッケージ内部の配線インダクタンスが小さくされる。

先行技術文献

特許文献

[0003] 特許文献1：特開２００１－７７２６０号公報（段落００２６，００３０参照）

発明の概要

発明が解決しようとする課題

[0004] 第１の幅広導体１６および第２の幅広導体１７の間の絶縁性を十分に保つためには、絶縁物１５の厚みを第１の幅広導体１６および第２の幅広導体１７の各々の厚みよりも厚くする必要がある。しかし、これを実現するための具体的な構造については開示されていない。特に、パワーモジュールの分野においては、当該パワーモジュールの作製のためにリードフレームが採用されることから、正極配線をなす幅広導体と負極配線をなす幅広導体とを厚み方向に積層して配置するのは容易ではない。

[0005] それゆえに、この発明の主たる目的は、寄生インダクタンスを低減でき、かつ配線間の絶縁性を確保できる、パワーモジュールを提供することである。

課題を解決するための手段

[0006] この発明に係るパワーモジュールは、絶縁性基板と、絶縁性基板に形成された第１電極、第２電極および第３電極と、第１電極および第２電極の間に接続された第１半導体素子と、第２電極および第３電極の間に接続された第２半導体素子と、第１電極、第２電極および第３電極とそれぞれ接続された第１リード端子、第２リード端子および第３リード端子と、を備え、第１半導体素子および第２半導体素子の少なくとも一方が半導体スイッチ素子からなる樹脂モールド型のパワーモジュールであって、絶縁性基板はメイン側絶縁性基板およびサブ側絶縁性基板を含み、第３電極はメイン側第３電極およびサブ側第３電極を含み、第２電極およびメイン側第３電極はメイン側絶縁性基板の主面に形成され、第１電極およびサブ側第３電極はサブ側絶縁性基板の対向する両主面にそれぞれに形成され、メイン側第３電極の少なくとも一部が露出するようにメイン側絶縁性基板の主面に形成されたレジスト膜をさらに備え、サブ側絶縁性基板はサブ側第３電極がメイン側第３電極と面接触するようにメイン側絶縁性基板に積層されていることを特徴とする。

[0007] 第１半導体素子および第２半導体素子は第１電極および第３電極によって挟まれるため、第１電極および第３電極は、対向する電流経路の一部として使用できる。これを踏まえて、第３電極はメイン側第３電極およびサブ側第３電極を含み、かつ第１電極およびサブ側第３電極はサブ側絶縁性基板の両主面にそれぞれ形成される。これによって、対向する電流経路を有する回路の寄生インダクタンスを低減することができ、かつ対向する電流経路をなす配線間の絶縁性を確保することができる。

[0008] また、メイン側第３電極の少なくとも一部が露出するようにメイン側絶縁性基板の主面にレジスト膜が形成されることを踏まえて、サブ側絶縁性基板は、サブ側第３電極がメイン側第３電極と面接触するようにメイン側絶縁性基板に積層される。これによって、メイン側絶縁性基板またはサブ側絶縁性基板の反りに起因してメイン側第３電極とサブ側第３電極との電気的接続が不良となる懸念を軽減することができる。

[0009] 好ましくは、サブ側絶縁性基板はメイン側絶縁性基板の材質と同じ材質からなる。これによって、樹脂モールド時に生じる反り応力がサブ側絶縁性基板およびメイン側絶縁性基板の間でずれる懸念を軽減することができる。

[0010] 好ましくは、第１半導体素子および第２半導体素子はいずれもスイッチ素子であり、第１リード端子と第３リード端子との間に第１キャパシタが接続され、インダクタと第２キャパシタとからなるＬＣフィルタが第２リード端子に接続され、第１リード端子と第２リード端子との間で電力変換を行う。これによって昇降圧コンバータが実現される。

[0011] 好ましくは、第１半導体素子および第２半導体素子はそれぞれ整流素子およびスイッチ素子であり、第２リード端子にインダクタが接続され、インダクタを介して第２リード端子と第３リード端子との間に入力電圧が印加され、第１リード端子を出力端子とする。これによって昇圧コンバータが実現される。

[0012] 好ましくは、第１半導体素子および第２半導体素子はそれぞれスイッチ素子および整流素子であり、第１リード端子と第３リード端子との間に入力電圧が印加され、インダクタとキャパシタとからなるＬＣフィルタが第２リード端子に接続されてなる。これによって降圧コンバータが実現される。

発明の効果

[0013] この発明によれば、対向する電流経路を有する回路の寄生インダクタンスを低減することができ、かつ対向する電流経路をなす配線間の絶縁性を確保することができる。また、メイン側絶縁性基板またはサブ側絶縁性基板の反りに起因してメイン側第３電極とサブ側第３電極との電気的接続が不良となる懸念を軽減することができる。

[0014] この発明の上述の目的，その他の目的，特徴および利点は、図面を参照して行う以下の実施例の詳細な説明から一層明らかとなろう。

図面の簡単な説明

[0015] [図1]この実施例のパワーモジュールを上側から透視した状態を示す図解図である。

[図2]（Ａ）は図１に示すパワーモジュールのＡ－Ａ´断面を示す断面図であり、（Ｂ）は当該パワーモジュールをＢ－Ｂ´断面からＹ軸方向の正側に向かって透視した状態を示す透視図である。

[図3]（Ａ）は図１に示すパワーモジュールを構成するメイン基板の上面を示す上面図であり、（Ｂ）は当該メイン基板の下面を示す下面図である。

[図4]（Ａ）は図１にパワーモジュールを構成するサブ基板の上面を示す上面図であり、（Ｂ）は当該サブ基板の下面を示す下面図である。

[図5]メイン基板にサブ基板を積層してなる積層基板の構造の一例を示す図解図である。

[図6]（Ａ）はメイン基板をなす絶縁性基板を用意する工程の一例を示す図解図であり、（Ｂ）は絶縁性基板の上面に電極を形成する工程の一例を示す図解図であり、（Ｃ）はメイン側絶縁性基板の下面に電極を形成する工程の一例を示す図解図であり、（Ｄ）は電極が形成されたメイン側絶縁性基板の上面にレジスト膜を形成する工程の一例を示す図解図である。

[図7]（Ａ）はサブ基板をなす絶縁性基板を用意する工程の一例を示す図解図であり、（Ｂ）は絶縁性基板の上面に電極を形成する工程の一例を示す図解図であり、（Ｃ）はメイン側絶縁性基板の下面に電極を形成する工程の一例を示す図解図であり、（Ｄ）はサブ基板をメイン基板に積層する工程の一例を示す図解図であり、（Ｅ）は積層基板に半導体素子を搭載する工程の一例を示す図解図であり、（Ｆ）は半導体素子をボンディングワイヤによって電極に接続する工程の一例を示す図解図である。

[図8]（Ａ）は積層基板にリード端子を接続する工程の一例を示す図解図であり、（Ｂ）は積層基板とリード端子の一部とを樹脂でモールドする工程の一例を示す図解図である。

[図9]この実施例のパワーモジュールの等価回路を示す回路図である。

[図10]この実施例のパワーモジュールが適用された昇降圧コンバータの一例を示す回路図である。

[図11]他の実施例のパワーモジュールが適用された昇圧コンバータの一例を

示す回路図である。

[図12]その他の実施例のパワーモジュールが適用された降圧コンバータの一例を示す回路図である。

[図13]この実施例に係る複数のパワーモジュールを連結してなる回路の一例を示す回路図である。

発明を実施するための形態

[0016] 図１および図２（Ａ）～図２（Ｂ）を参照して、この実施例のパワーモジュール１０は、ハイサイドのパワー半導体素子１８ａとローサイドのパワー半導体素子１８ｂとを積層基板１２に搭載し、パワー信号用の幅広のリード端子２２ａ～２２ｆと制御信号用の幅狭のリード端子２２ｇ～２２ｈとを積層基板１２に接続し、そして積層基板１２とリード端子２２ａ～２２ｈの各々の一部とを樹脂２６によってモールドすることで作製される。

[0017] なお、図１はパワーモジュール１０を上側から透視した状態を示し、図２（Ａ）はパワーモジュール１０のＡ－Ａ´断面を示し、図２（Ｂ）はパワーモジュール１０をＢ－Ｂ´断面からリード端子２２ａ～２２ｄ側に向かって透視した状態を示す。

[0018] 積層基板１２は、図３（Ａ）～図３（Ｂ）に示すメイン基板１４の上面に図４（Ａ）～図４（Ｂ）に示すサブ基板１６を積層してなる。メイン基板１４の上面または下面は正方形に近い長方形をなし、サブ基板１６の上面または下面は細長い長方形をなす。また、サブ基板１６の上面または下面がなす長方形の長辺の長さは、メイン基板１４の上面または下面がなす長方形の長辺の長さと一致する。さらに、サブ基板１６の上面または下面がなす長方形の短辺の長さは、メイン基板１４の上面または下面がなす長方形の短辺の長さよりも格段に短い。

[0019] なお、以下では、メイン基板１４の上面または下面がなす長方形の長辺に沿ってＸ軸を割り当て、メイン基板１４の上面または下面がなす長方形の短辺に沿ってＹ軸を割り当て、メイン基板１４の上面または下面に直交する方向にＺ軸を割り当てる。また、Ｚ軸方向における正側を向く面が“上面”で

あり、Ｚ軸方向における負側を向く面が“下面”である。

[0020] 図３（Ａ）～図３（Ｂ）を参照して、メイン基板１４は、セラミック製の絶縁性基板１４ａを基材とする。電極１４１ｂ～１４３ｂは絶縁性基板１４ａの上面の所定位置に形成される。電極１４４ｂは絶縁性基板１４ａの下面のほぼ全域に形成される。レジスト膜１４ｃは、電極１４１ｂ～１４３ｂを部分的に覆うように、絶縁性基板１４ａの上面に形成される。なお、電極１４１ｂ～１４４ｂはいずれも、銅を材料とする。

[0021] 絶縁性基板１４ａの上面の中央を原点としたとき、電極１４１ｂは、Ｘ軸方向における正側端部近傍でかつＹ軸方向における正側端部近傍の位置に配された領域Ｒ１で露出し、Ｘ軸方向における負側端部近傍でかつＹ軸方向における正側端部近傍の位置に配された領域Ｒ２で露出する。電極１４１ｂはまた、Ｙ軸方向における中央位置をＸ軸方向に延在するように配された領域Ｒ３で露出し、Ｘ軸方向におけるやや負側でかつＹ軸方向における負側端部近傍の位置に配された領域Ｒ４で露出する。

[0022] また、電極１４２ｂは、レジスト膜１４ｃによって覆われることなく、Ｘ軸方向における負側端部近傍でかつＹ軸方向における負側端部近傍の位置に配された領域Ｒ５で露出する。また、電極１４３ｂは、Ｘ軸方向における正側端部近傍でかつＹ軸方向における負側端部近傍の位置に配された領域Ｒ６で露出し、Ｘ軸方向におけるやや正側でかつＹ軸方向における負側端部近傍の位置に配された領域Ｒ７で露出する。

[0023] なお、この実施例では、電極１４２ｂはダミー電極である。また、図２（Ａ）から分かるように、絶縁性基板１４ａの下面に形成された電極１４４ｂは、樹脂２６でモールドされることなくパワーモジュール１０の下側に露出し、積層基板１２に蓄積された熱を放出する放熱板として機能する。

[0024] 図４（Ａ）～図４（Ｂ）を参照して、サブ基板１６は、セラミック製の絶縁性基板１６ａを基材とする。厳密には、絶縁性基板１６ａの材質は、メイン基板１４をなす絶縁性基板１４ａの材質と同じである。電極１６１ｂは絶縁性基板１６ａの上面のほぼ全域に形成され、電極１６２ｂは絶縁性基板１

６ａの下面のほぼ全域に形成される。つまり、電極１６１ｂおよび１６２ｂは絶縁性基板１６ａの対向する両主面にそれぞれに形成される。なお、電極１６１ｂ～１６２ｂもまた、銅を材料とする。

[0025] 図５を参照して、サブ基板１６は、その下面がメイン基板１４の上面と対向する姿勢でメイン基板１４に積層される。このとき、サブ基板１６の下面の中心は、メイン基板１４の上面の中心に合わせられる。また、サブ基板１６の下面がなす長方形の長辺は、メイン基板１４の上面がなす長方形の長辺に対して平行とされる。サブ基板１６に形成された電極１６２ｂは、メイン基板１４の領域Ｒ３に露出した電極１４１ｂと対向し、はんだによって電極１４１ｂと接合される。なお、サブ基板１６をなす４つの側面のうち上述した長辺に直交する２つの側面は、メイン基板１４をなす４つの側面のうち上述した長辺に直交する２つの側面と面一となる。

[0026] 上述のように、電極１４１ｂは、メイン基板１４の上面のＹ軸方向における中央位置をＸ軸方向に延在する。電極１６２ｂのサイズは、こうして形成された電極１４１ｂのサイズと一致する。したがって、サブ基板１６をメイン基板１４に積層すると、電極１６２ｂは電極１４１ｂと全面的に面接触し、この状態で電極１６２ｂが電極１４１ｂにはんだ接合される。

[0027] 図１に戻って、リード端子２２ａ～２２ｆはＸ軸に沿って延在し、リード端子２２ｇ～２２ｈはＹ軸に沿って延在する。ここで、リード端子２２ａ～２２ｈはいずれも、銅を主な材料とする。

[0028] リード端子２２ａおよび２２ｂの各々の先端はメイン基板１４に設けられた電極１４１ｂにはんだ接合され、リード端子２２ｃおよび２２ｄの各々の先端はサブ基板１６に設けられた電極１６１ｂにはんだ接合される。また、リード端子２２ｅの先端はメイン基板１４に設けられた電極１４２ｂにはんだ接合され、リード端子２２ｆの先端はメイン基板１４に設けられた電極１４３ｂにはんだ接合される。上述のように電極１４２ｂはダミー電極であるため、リード端子２２ｅもまたダミー端子となる。

[0029] パワー半導体素子１８ａは、領域Ｒ７に露出した電極１４３ｂにはんだ接

合され、ボンディングワイヤ２０ａによって電極１６１ｂと接続される。また、パワー半導体素子１８ｂは、領域Ｒ４に露出した電極１４１ｂにはんだ接合され、ボンディングワイヤ２０ｂによって電極１４３ｂと接続される。さらに、リード端子２２ｇはボンディングワイヤ２４ａによってパワー半導体素子１８ａと接続され、リード端子２２ｈはボンディングワイヤ２４ｂによってパワー半導体素子１８ｂと接続される。なお、ボンディングワイヤ２０ａ～２０ｂ，２４ａ～２４ｂはいずれも、金、銅またはアルミニウムを主な材料とする。

[0030] 図２（Ａ）または図２（Ｂ）から分かるように、サブ基板１６に形成された電極１６１ｂは、サブ基板１６の厚みの分だけ、メイン基板１４に形成された電極１４１ｂ～１４３ｂよりもＺ軸方向の正側に配される。したがって、リード端子２２ｃおよび２２ｄの先端は、サブ基板１６の厚みに対応するオフセットを確保するべく曲げ加工を施された状態で、電極１６１ｂと接続される。

[0031] パワーモジュール１０は、図６（Ａ）～図６（Ｄ），図７（Ａ）～図７（Ｆ）および図８（Ａ）～図８（Ｂ）に示す工程を経て作製される。

[0032] まず、メイン基板１４をなす絶縁性基板１４ａが用意される（図６（Ａ）参照）。次に、電極１４１ｂ～１４３ｂが絶縁性基板１４ａの上面の所定位置に形成され（図６（Ｂ）参照）、電極１４４ｂが絶縁性基板１４ａの下面のほぼ全域に形成される（図６（Ｃ）参照）。電極１４１ｂ～１４４ｂの形成が完了すると、絶縁性基板１４ａの一方主面の所定位置にレジスト膜１４ｃが形成される（図６（Ｄ）参照）。この結果、電極１４１ｂが領域Ｒ１～Ｒ４に露出し、電極１４２ｂが領域Ｒ５に露出し、電極１４３ｂが領域Ｒ６～Ｒ７に露出する。メイン基板１４は、レジスト膜１４ｃの形成によって完成する。

[0033] 続いて、サブ基板１６をなす絶縁性基板１６ａが用意される（図７（Ａ）参照）。電極１６１ｂは絶縁性基板１６ａの上面のほぼ全域に形成され（図７（Ｂ）参照）、電極１６２ｂは絶縁性基板１６ａの下面のほぼ全域に形成

される（図７（Ｃ）参照）。これによって、サブ基板１６が完成する。

[0034] サブ基板１６は、電極１６２ｂが領域Ｒ３に露出した電極１４１ｂと対向する姿勢で、メイン基板１４に実装される（図７（Ｄ）参照）。電極１６２ｂは、電極１４１ｂとはんだ接合される。この結果、サブ基板１６の主面の中心はメイン基板１４の主面の中心に合わせられ、サブ基板１６の主面をなす長方形の長辺はＸ軸に沿って延びる。

[0035] こうして積層基板１２が作製されると、パワー半導体素子１８ａが領域Ｒ７の電極１４３ｂにはんだ接合され、パワー半導体素子１８ｂが領域Ｒ４の電極１４１ｂにはんだ接合される（図７（Ｅ）参照）。パワー半導体素子１８ａはボンディングワイヤ２０ａによって電極１６１ｂに接続され、パワー半導体素子１８ｂはボンディングワイヤ２０ｂによって電極１４３ｂに接続される（図７（Ｆ）参照）。

[0036] 続いて、リード端子２２ａおよび２２ｂの各々が電極１４１ｂとはんだ接合され、リード端子２２ｃおよび２２ｄの各々が電極１６１ｂとはんだ接合され、リード端子２２ｅおよび２２ｆがそれぞれ電極１４２ｂおよび１４３ｂとはんだ接合される（図８（Ａ）参照）。また、リード端子２２ｇはボンディングワイヤ２４ａによってパワー半導体素子１８ａと接続され、リード端子２２ｈはボンディングワイヤ２４ｂによってパワー半導体素子１８ｂと接続される（図８（Ａ）参照）。

[0037] こうしてリード端子２２ａ～２２ｈの接続が完了すると、積層基板１２とリード端子２２ａ～２２ｈの各々の一部とが樹脂２６によってモールドされる（図８（Ｂ）参照）。樹脂２６が冷却されると、パワーモジュール１０が完成する。

[0038] こうして作製されたパワーモジュール１０の等価回路を図９に示す。リード端子２２ｃは寄生インダクタンスＬ１を介してリード端子２２ｄと接続され、リード端子２２ａは寄生インダクタンスＬ２を介してリード端子２２ｂと接続される。リード端子２２ｄおよび２２ｂの間には、寄生容量Ｃ１が形成される。

[0039] パワー半導体素子１８ａおよび１８ｂはいずれも、電界効果型のトランジスタのような半導体スイッチ素子である。パワー半導体素子１８ａのドレインはリード端子２２ｄに接続され、パワー半導体素子１８ａのソースはパワー半導体素子１８ｂのドレインに接続され、パワー半導体素子１８ｂのソースはリード端子２２ｂに接続される。

[0040] また、リード端子２２ｆは、パワー半導体素子１８ａのソースとパワー半導体素子１８ｂのドレインとに接続される。さらに、リード端子２２ｇはパワー半導体素子１８ａのゲートに接続され、リード端子２２ｈはパワー半導体素子１８ｂのゲートに接続される。

[0041] 以上の説明から分かるように、電極１４１ｂおよび１４３ｂはメイン基板１４をなす絶縁性基板１４ａの上面に形成され、電極１６１ｂおよび１６２ｂはサブ基板１６をなす絶縁性基板１６ａの上面および下面にそれぞれ形成される。メイン基板１４をなす絶縁性基板１４ａの上面にはまた、電極１４１ｂの少なくとも一部が露出するように、レジスト膜１４ｃが形成される。サブ基板１６は、電極１６２ｂが電極１４１ｂと面接触するように、メイン基板１４に積層される。パワー半導体素子１８ａおよび１８ｂは、メイン基板１４に実装される。このとき、パワー半導体素子１８ａは電極１６１ｂと電極１４３ｂとの間に接続され、パワー半導体素子１８ｂは電極１４１ｂ（１６２ｂ）と電極１４３ｂの間に接続される。

[0042] パワー半導体素子１８ａおよび１８ｂは電極１６１ｂと電極１４１ｂ（１６２ｂ）とによって挟まれるため、電極１６１ｂおよび電極１４１ｂ（１６２ｂ）は、対向する電流経路の一部として使用できる。これを踏まえて、電極１６１ｂはサブ基板１６の上面側に配され、電極１４１ｂ（１６２ｂ）はサブ基板１６の下面側に配される。これによって、対向する電流経路を有する回路の寄生インダクタンスを低減することができ、かつ対向する電流経路をなす配線間の絶縁性を確保することができる。

[0043] また、電極１４１ｂの少なくとも一部が露出するようにメイン基板１４をなす絶縁性基板１４ａの上面にレジスト膜１４ｃが形成されることを踏まえ

て、サブ基板１６は、電極１６２ｂが電極１４１ｂと面接触するようにメイン基板１４に積層される。これによって、メイン基板１４またはサブ基板１６の反りに起因して電極１４１ｂおよび１６２ｂの電気的接続が不良となる懸念を軽減することができる。

[0044] こうして構成されたパワーモジュール１０を用いた昇降圧コンバータを図１０に示す。図１０によれば、リード端子２２ｃは入出力端子Ｔ１と直接的に接続され、リード端子２２ａは入出力端子Ｔ２と直接的に接続される。また、リード端子２２ｆはインダクタＬ３を介して入出力端子Ｔ３と接続され、リード端子２２ｂは入出力端子Ｔ４と直接的に接続される。さらに、リード端子２２ｇは制御端子Ｔ５と直接的に接続され、リード端子２２ｈは制御端子Ｔ６と直接的に接続される。制御端子Ｔ５にはＳＷ１信号が印加され、制御端子Ｔ６にはＳＷ２信号が印加される。また、入出力端子Ｔ３およびＴ４の間には、キャパシタＣ２が、入出力端子Ｔ１およびＴ２の間（リード端子２２ｃおよびリード端子２２ａとの間）には、キャパシタＣ３が設けられる。なお、インダクタＬ３およびキャパシタＣ２は、ＬＣフィルタを構成する。

[0045] こうして構成された昇降圧コンバータで昇圧を行うときは、入出力端子Ｔ３にプラス電圧が印加され、入出力端子Ｔ４にマイナス電圧が印加される。また、制御端子Ｔ５に印加されるＳＷ１信号は継続的にＨレベルに設定され、制御端子Ｔ６に印加されるＳＷ２信号はＨレベルとＬレベルとの間で繰り返し変更される。この結果、入出力端子Ｔ３に印加された電圧よりも高い電圧が入出力端子Ｔ１から出力される。つまり、電圧を上昇させる方向への電力変換が行われる。

[0046] 逆に、昇降圧コンバータで降圧を行うときは、入出力端子Ｔ１にプラス電圧が印加され、入出力端子Ｔ２にマイナス電圧が印加される。また、制御端子Ｔ５に印加されるＳＷ１信号はＨレベルとＬレベルとの間で繰り返し変更され、制御端子Ｔ６に印加されるＳＷ２信号は継続的にＨレベルに設定される。この結果、入出力端子Ｔ１に印加された電圧よりも低い電圧が入出力端

子Ｔ３から出力される。つまり、電圧を降下させる方向への電力変換が行われる。

[0047] なお、パワーモジュール１０を昇圧コンバータとして用いる場合、図１１に示すようにパワー半導体素子１８ａをダイオードＤ１に置き換えることができる。また、パワーモジュール１０を降圧コンバータとして用いる場合、図１２に示すようにパワー半導体素子１８ｂをダイオードＤ２に置き換えることができる。図１１によれば、入力電圧は端子Ｔ３およびＴ４に印加され、昇圧された電圧は端子Ｔ１およびＴ２から出力される。また、図１２によれば、入力電圧は端子Ｔ１およびＴ２に印加され、降圧された電圧は端子Ｔ３およびＴ４から出力される。

[0048] さらに、図１３に示すように、複数のパワーモジュール１０，１０，…を互いに連結するようにしてもよい。この場合、いずれのパワーモジュール１０においても、対向する電流がサブ基板１６上の電極１６１ｂおよび１６２ｂを流れる。これによって、連結された複数のパワーモジュール１０，１０，…の全てにおいて、寄生インダクタンスを低減することができ、かつ対向する電流経路をなす配線間の絶縁性を確保することができる。

[0049] なお、この実施例では、サブ基板１６をメイン基板１４に積層したときにサブ基板１６上の電極１６２ｂをメイン基板１４上の電極１４１ｂと全面的に面接触させるべく、電極１６２ｂのサイズをメイン基板１４に設けられた電極１４１ｂの、領域Ｒ３から露出しているサイズと一致させるようにしている。

[0050] しかし、電極１４１ｂのサイズを電極１６２ｂのサイズよりも大きくした場合でも、電極１６２ｂは電極１４１ｂと全面的に面接触する。したがって、電極１４１ｂおよび１６２ｂのサイズは、Ｚ軸方向から眺めたときに電極１６２ｂが電極１４１ｂの外縁に収まるという条件を満足すればよい。

符号の説明

[0051] １０ …パワーモジュール

１２ …積層基板

１４　…メイン基板

１６　…サブ基板

１４ａ　…絶縁性基板（メイン側絶縁性基板）

１４ｃ　…レジスト膜

１４１ｂ　…電極（第３電極をなすメイン側第３電極）

１４３ｂ　…電極（第２電極）

１６ａ　…絶縁性基板（サブ側絶縁性基板）

１６１ｂ　…電極（第１電極）

１６２ｂ　…電極（第３電極をなすサブ側第３電極）

１８ａ　…パワー半導体素子（第１半導体素子）

１８ｂ　…パワー半導体素子（第２半導体素子）

２２ａ，２２ｂ　…リード端子（第３リード端子）

２２ｃ，２２ｄ　…リード端子（第１リード端子）

２２ｆ　…リード端子（第２リード端子）

Ｃ１　…寄生容量

Ｃ２　…キャパシタ（第２キャパシタ）

Ｃ３　…キャパシタ（第１キャパシタ）

Ｌ３　…インダクタ

Ｄ１，Ｄ２　…ダイオード（整流素子）

請求の範囲

[請求項1] 絶縁性基板と、

前記絶縁性基板に形成された第１電極、第２電極および第３電極と、

前記第１電極および前記第２電極の間に接続された第１半導体素子と、

前記第２電極および前記第３電極の間に接続された第２半導体素子と、

前記第１電極、前記第２電極および前記第３電極とそれぞれ接続された第１リード端子、第２リード端子および第３リード端子と、

を備え、

前記第１半導体素子および前記第２半導体素子の少なくとも一方が半導体スイッチ素子からなる樹脂モールド型のパワーモジュールであって、

前記絶縁性基板はメイン側絶縁性基板およびサブ側絶縁性基板を含み、

前記第３電極はメイン側第３電極およびサブ側第３電極を含み、

前記第２電極および前記メイン側第３電極は前記メイン側絶縁性基板の主面に形成され、

前記第１電極および前記サブ側第３電極は前記サブ側絶縁性基板の対向する両主面にそれぞれに形成され、

前記メイン側第３電極の少なくとも一部が露出するように前記メイン側絶縁性基板の主面に形成されたレジスト膜をさらに備え、

前記サブ側絶縁性基板は前記サブ側第３電極が前記メイン側第３電極と面接触するように前記メイン側絶縁性基板に積層されていることを特徴とするパワーモジュール。

[請求項2] 前記サブ側絶縁性基板は前記メイン側絶縁性基板の材質と同じ材質からなることを特徴とする請求項１に記載のパワーモジュール。

[請求項3] 前記第１半導体素子および前記第２半導体素子はいずれもスイッチ素子であり、

前記第１リード端子と前記第３リード端子との間に第１キャパシタが接続され、

インダクタと第２キャパシタとからなるＬＣフィルタが前記第２リード端子に接続され、

前記第１リード端子と前記第２リード端子との間で電力変換を行う、請求項１または２に記載のパワーモジュールを用いた昇降圧コンバータ。

[請求項4] 前記第１半導体素子および前記第２半導体素子はそれぞれ整流素子およびスイッチ素子であり、

前記第２リード端子にインダクタが接続され、

前記インダクタを介して前記第２リード端子と前記第３リード端子との間に入力電圧が印加され、

前記第１リード端子を出力端子とする、請求項１または２に記載のパワーモジュールを用いた昇圧コンバータ。

[請求項5] 前記第１半導体素子および前記第２半導体素子はそれぞれスイッチ素子および整流素子であり、

前記第１リード端子と前記第３リード端子との間に入力電圧が印加され、

インダクタとキャパシタとからなるＬＣフィルタが前記第２リード端子に接続されてなる、請求項１または２に記載のパワーモジュールを用いた降圧コンバータ。

[図1]

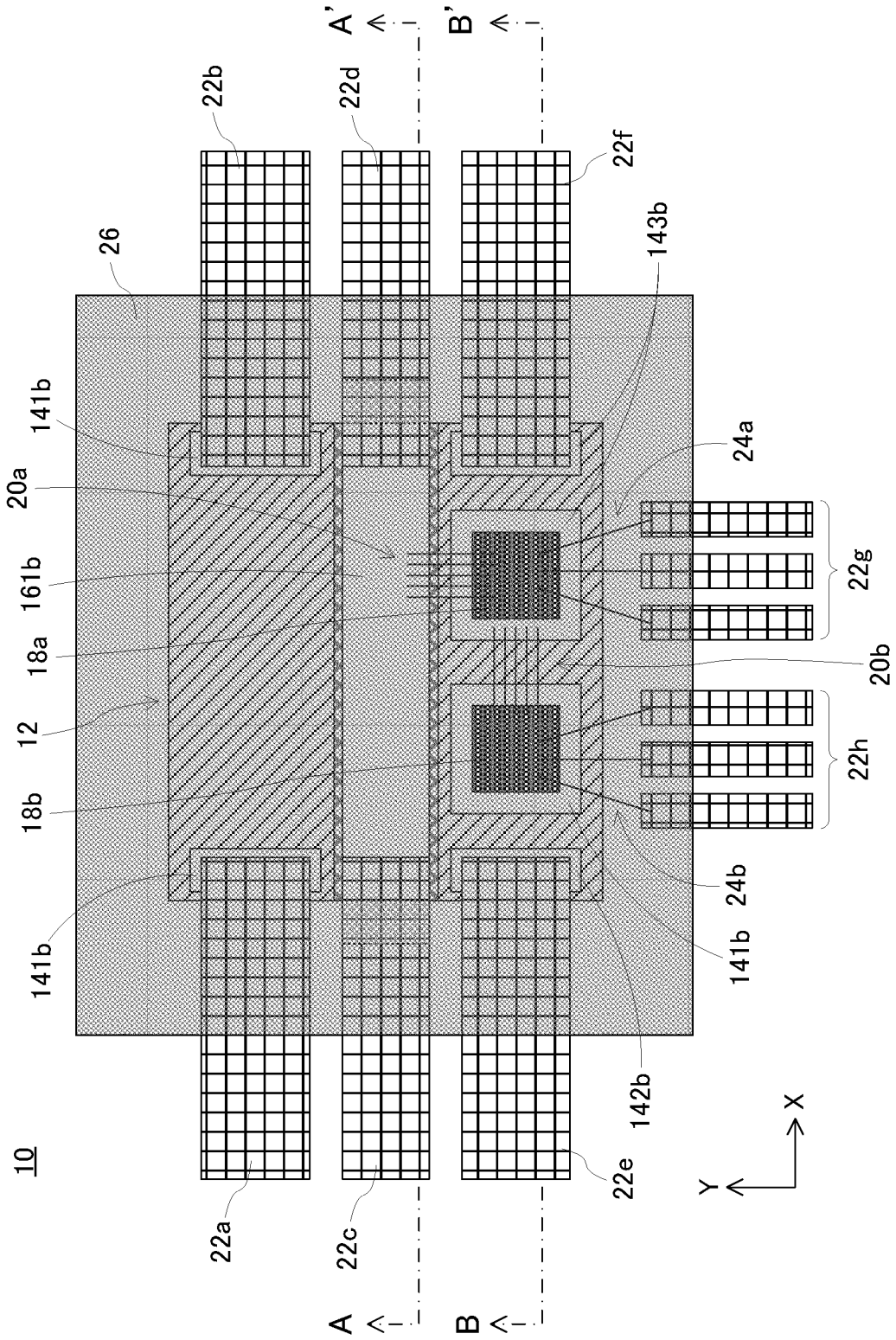

A'
B'
22b
22d
22f
143b
26
141b
20a
24a
161b
22g
18a
20b
12
22h
18b
24b
141b
141b
142b
10
22e
X
Y
22a
22c
A
B

図1

[図2]

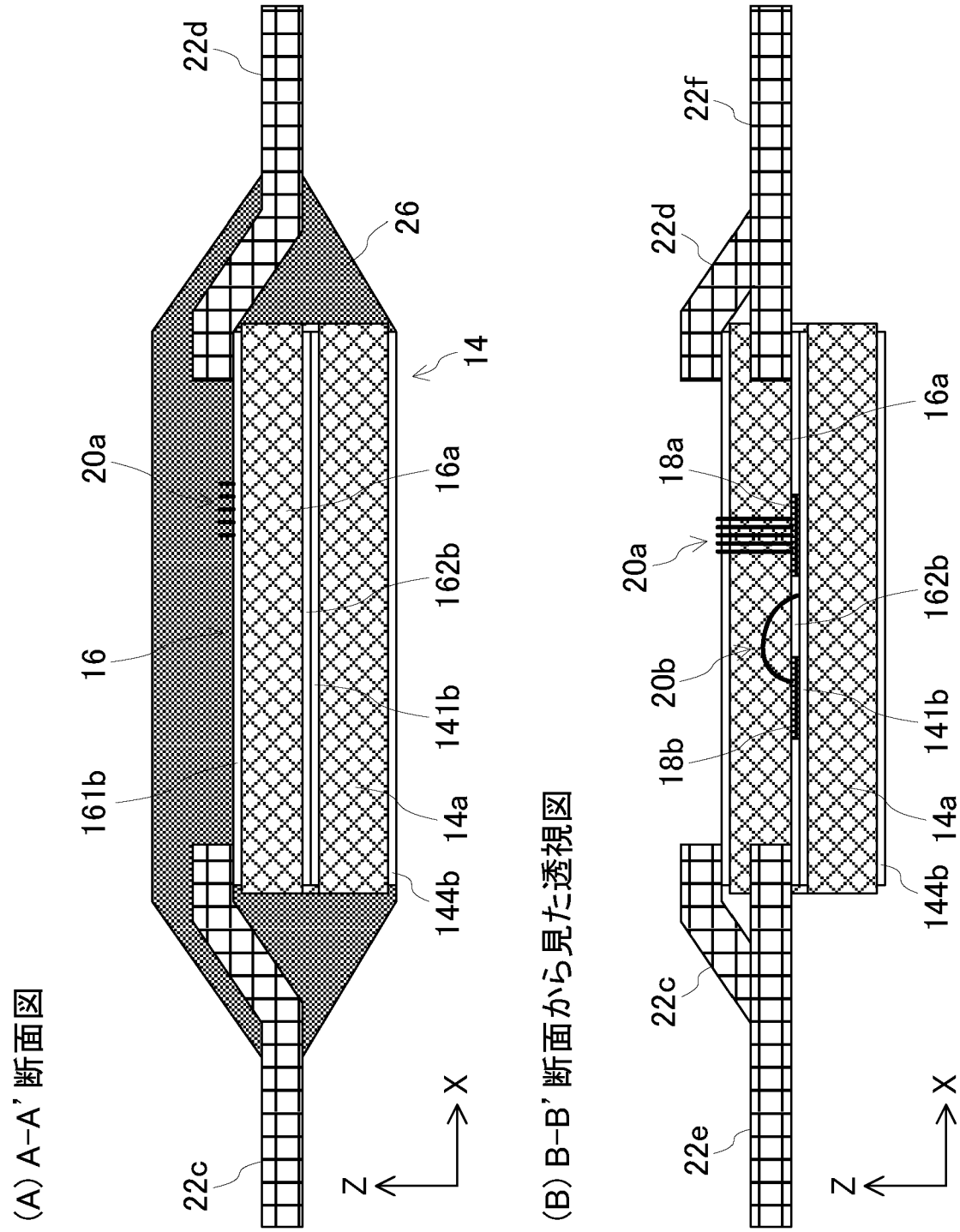

(A) A-A'断面図
22d
26
14
20a
16a
16
162b
161b
141b
14a
144b
22c
Z
X
(B) B-B'断面から見た透視図
22f
22d
16a
18a
20a
162b
20b
141b
18b
14a
144b
22c
22e
Z
X

図2

[図3]

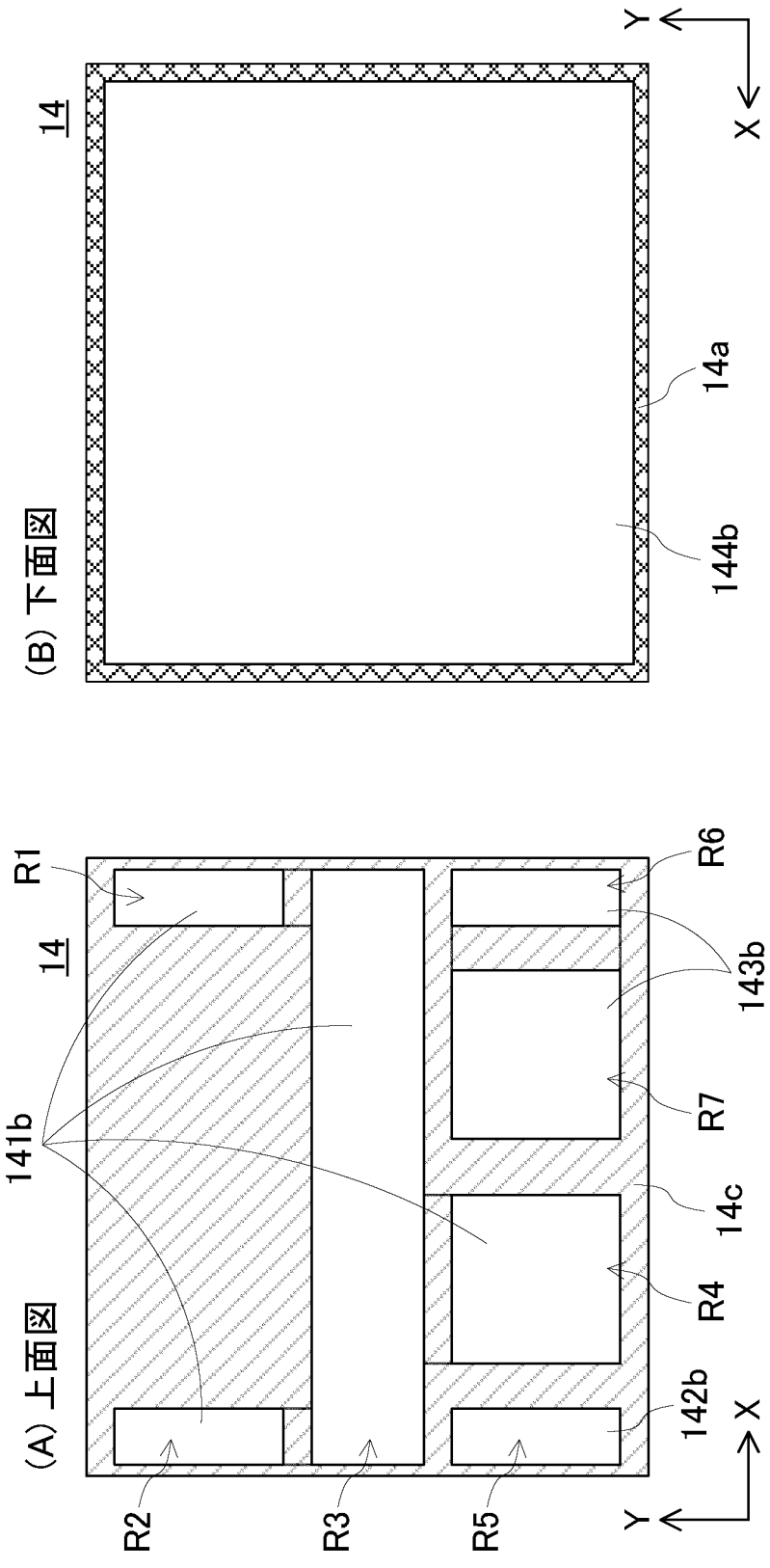
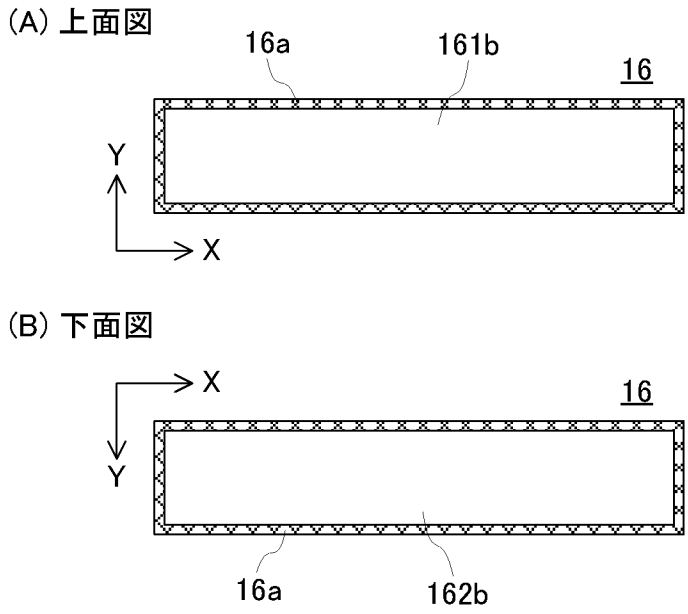

(B) 下面図
14
Y
X
14a
144b
(A) 上面図
14
R1
R6
143b
141b
R7
14c
R4
142b
X
Y
R2
R3
R5

図3

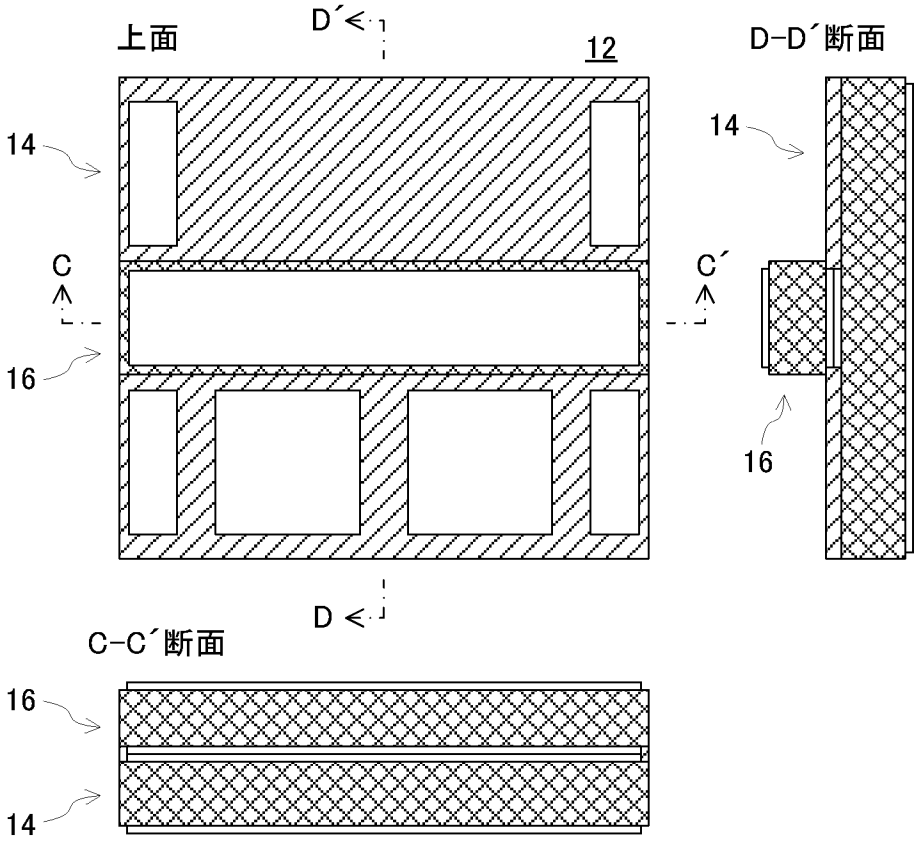
[図4]

図4


(A) 上面図
16a
161b
16
Y
X
(B) 下面図
X
16
Y
16a
162b

[図5]

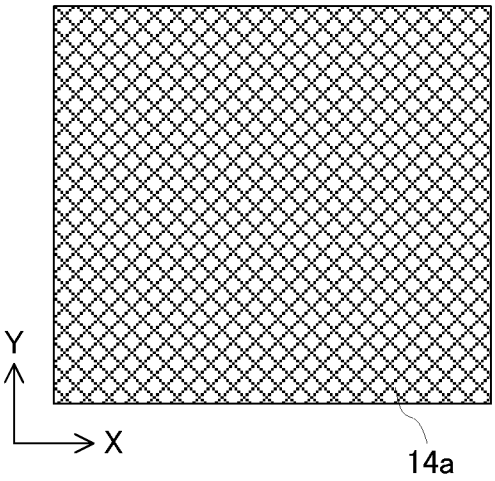
図5


上面
D´
12
D-D´断面
14
C
C´
16
D
C-C´断面
16
14

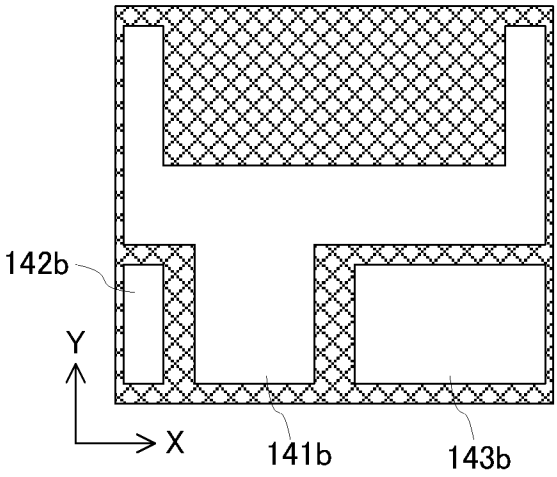
[図6]

図6

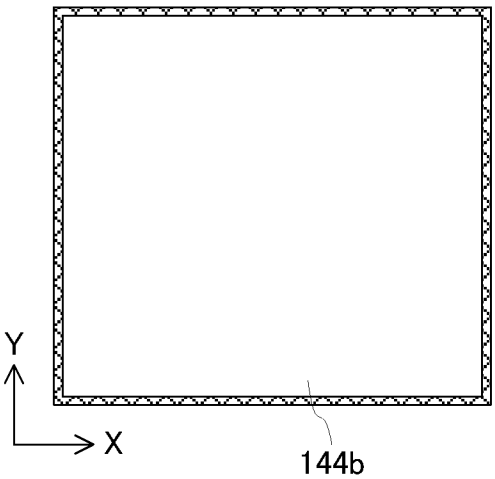
(A) メイン側絶縁性基板を用意



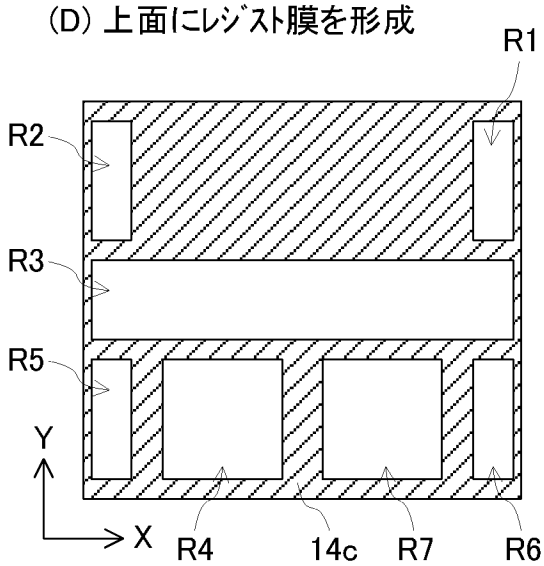
(B) 上面に電極を形成



(C) 下面に電極を形成

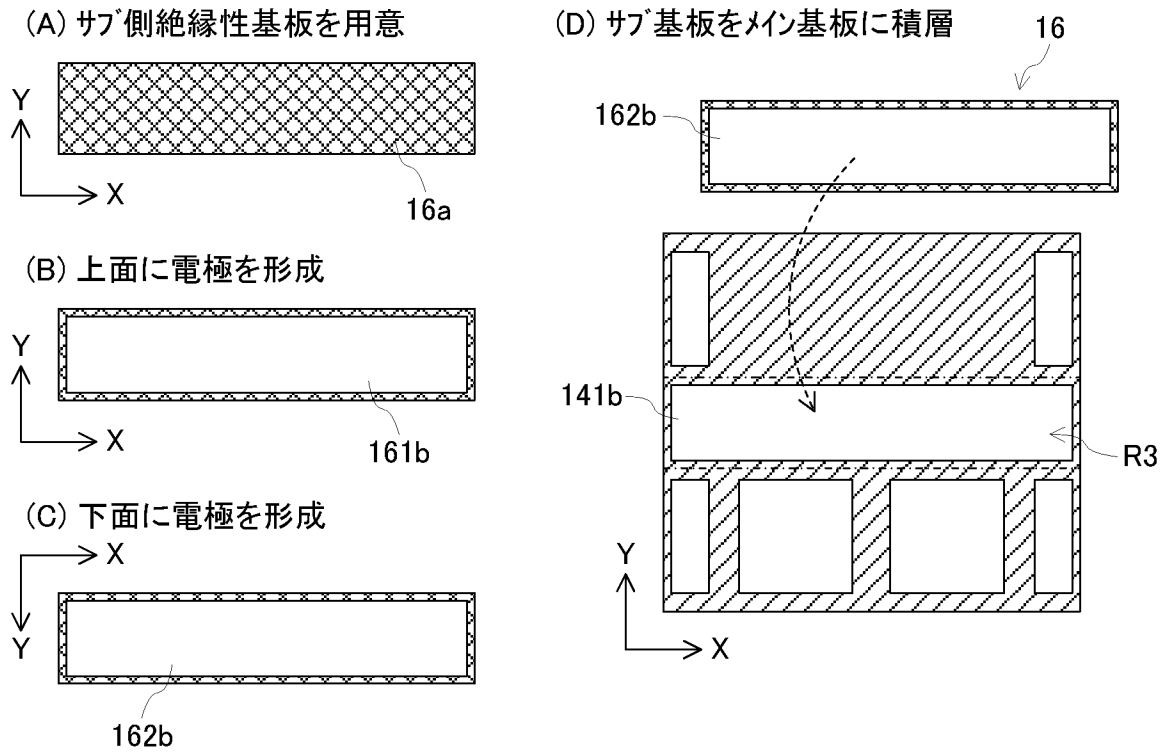


(D) 上面にレジスト膜を形成



[図7]

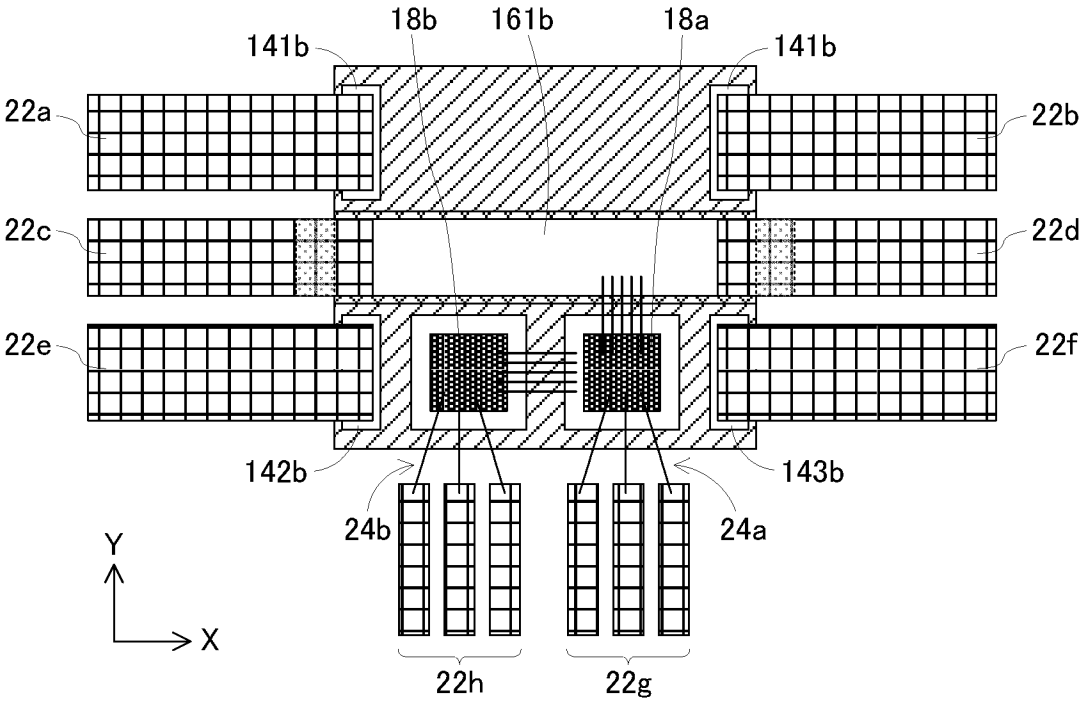
図7


(A) サブ側絶縁性基板を用意
Y
X
16a
(B) 上面に電極を形成
Y
X
161b
(C) 下面に電極を形成
X
Y
162b
(D) サブ基板をメイン基板に積層
16
162b
141b
R3
Y
X
(E) 半導体素子を搭載
Y
X
141b
R4
18b
18a
R7
143b
(F) ワイヤボンディング
161b
20a
Y
X
18b
20b
18a
143b

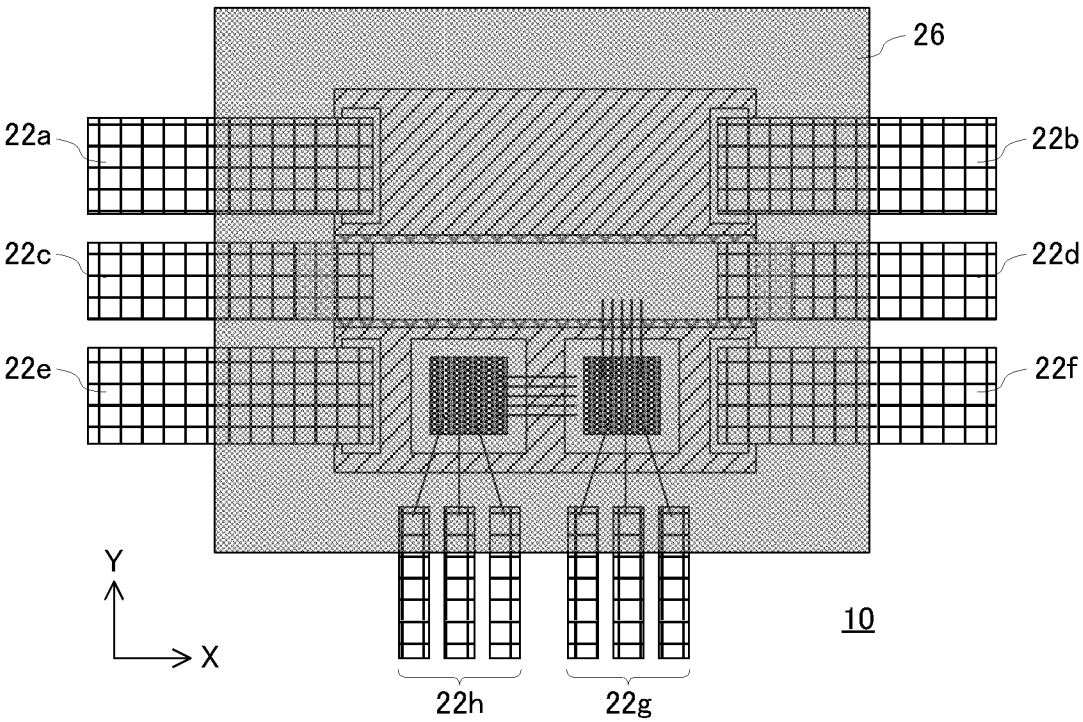
[図8]

図8

(A) リード端子を接続

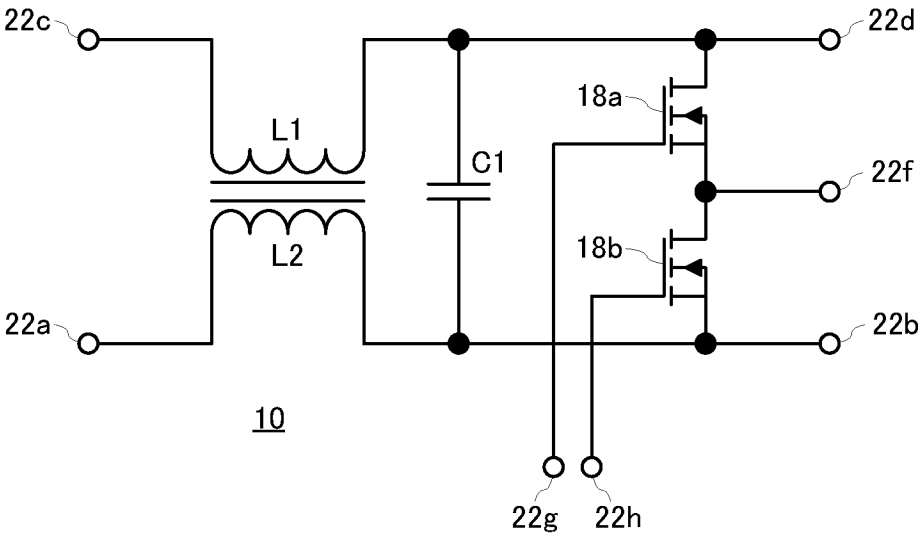


(B) 樹脂でモールド



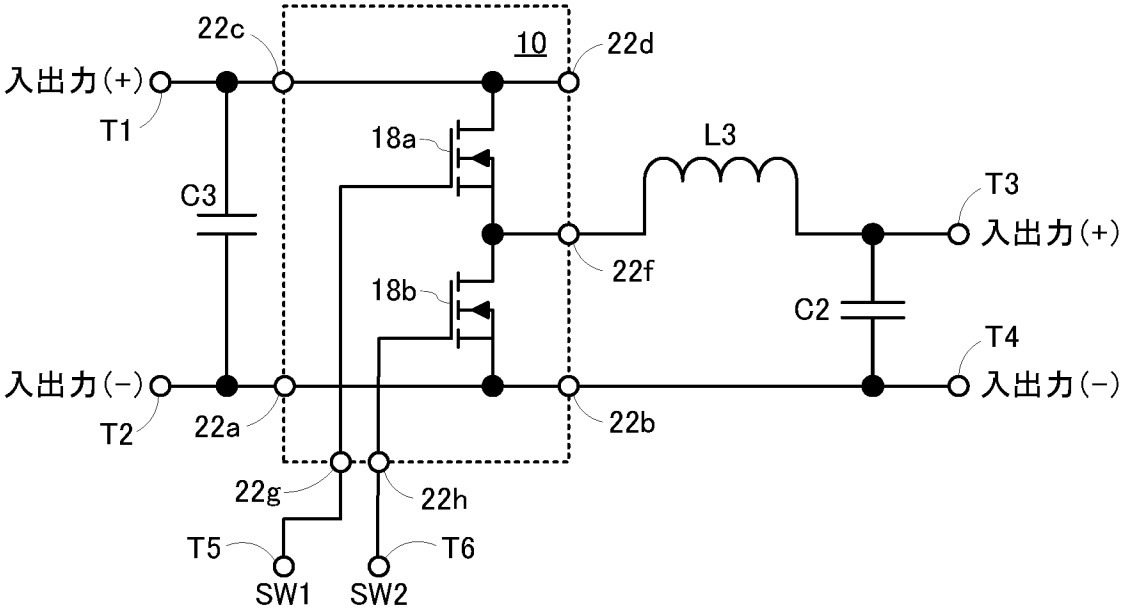
[図9]

図９


22c
22d
18a
L1
C1
22f
18b
L2
22a
22b
10
22g
22h

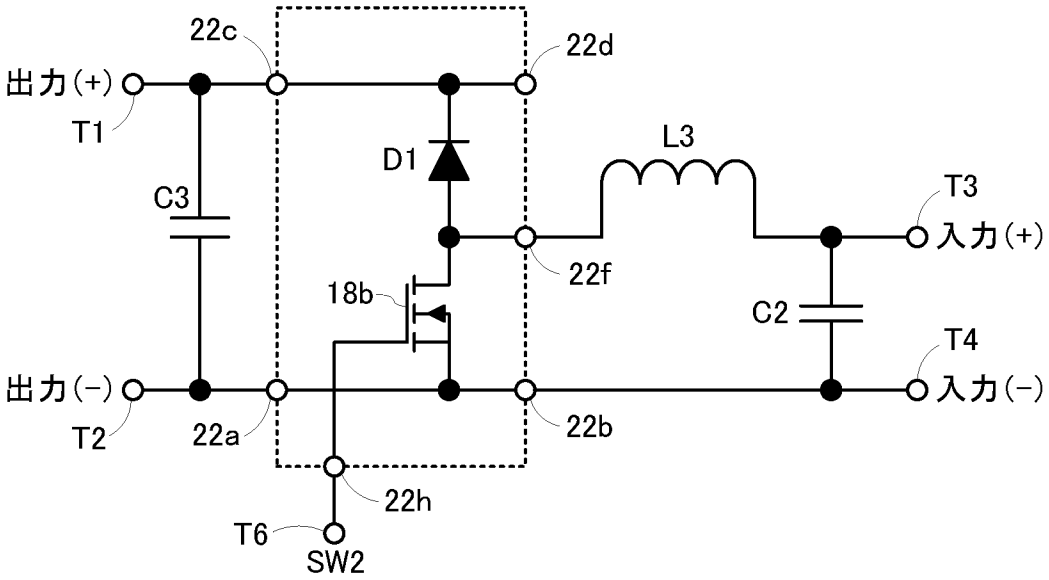
[図10]

図１０


22c
10
22d
入出力(+)
T1
18a
L3
C3
T3
入出力(+)
22f
18b
C2
T4
入出力(−)
T2
22a
22b
入出力(−)
22g
22h
T5
T6
SW1
SW2

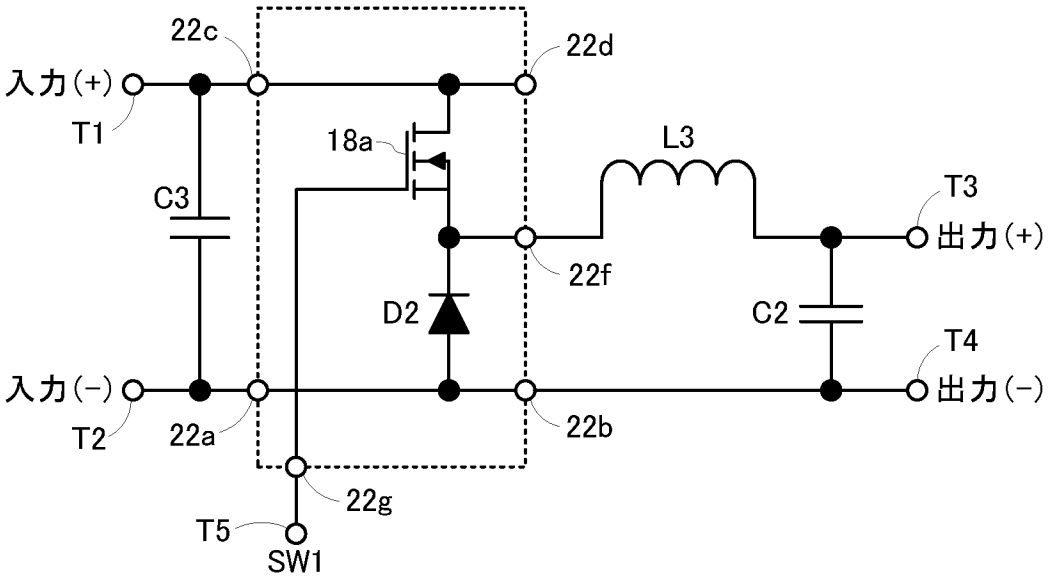
[図11]

図１１



[図12]

図１２



[図13]

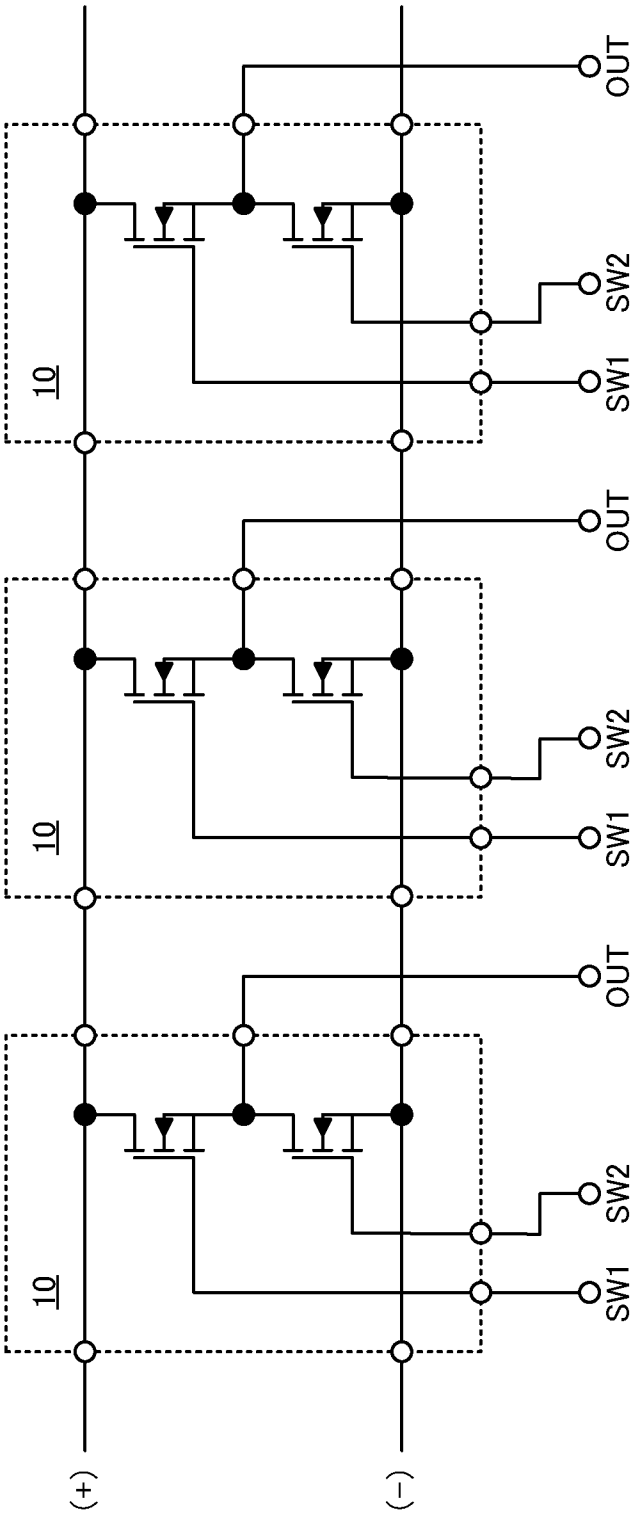


図13

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/055320

A. CLASSIFICATION OF SUBJECT MATTER
H01L25/07(2006.01)i, *H01L25/18*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L25/07, H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 6-45509 A (Mitsubishi Electric Corp.), 18 February 1994 (18.02.1994), paragraphs [0028] to [0052]; fig. 2 to 3 & EP 585578 A1 column 5, line 54 to column 9, line 4; fig. 2 to 3 & US 5424579 A & DE 69308691 C & KR 10-0120918 B	1-5
A	WO 2010/131679 A1 (Rohm Co., Ltd.), 18 November 2010 (18.11.2010), paragraphs [0088] to [0092]; fig. 5 & EP 2432014 A1 paragraphs [0089] to [0093]; fig. 5A & JP 5643752 B & US 2012/0256194 A1	1-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
19 April 2016 (19.04.16)	10 May 2016 (10.05.16)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１６／０５５３２０

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L25/07(2006.01)i, H01L25/18(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L25/07, H01L25/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１６年
日本国実用新案登録公報	１９９６－２０１６年
日本国登録実用新案公報	１９９４－２０１６年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 6-45509 A(三菱電機株式会社) 1994.02.18, 段落[0028]-[0052],図 2-3 & EP 585578 A1,第 5 欄第 54 行-第 9 欄第 4 行,図 2-3 & US 5424579 A & DE 69308691 C & KR 10-0120918 B	1-5
A	WO 2010/131679 A1(ローム株式会社) 2010.11.18, 段落[0088]-[0092],図 5 & EP 2432014 A1,段落[0089]-[0093],図 5A & JP 5643752 B & US 2012/0256194 A1	1-5

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１９．０４．２０１６	１０．０５．２０１６

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｄ　９８５０
豊島　洋介
電話番号　０３－３５８１－１１０１　内線　３５５１