



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I478229 B

(45)公告日：中華民國 104 (2015) 年 03 月 21 日

(21)申請案號：101119981

(22)申請日：中華民國 101 (2012) 年 06 月 04 日

(51)Int. Cl. : *H01L21/306 (2006.01)**H01L21/304 (2006.01)*

(30)優先權：2011/06/15 美國

13/160,891

(71)申請人：應用材料股份有限公司 (美國) APPLIED MATERIALS, INC. (US)
美國(72)發明人：雷偉生 LEI, WEI-SHENG (CN)；辛沙拉傑特 SINGH, SARAVJEET (US)；亞拉曼
奇里麥德哈瓦饒 YALAMANCHILI, MADHAVA RAO (US)；伊頓貝德 EATON,
BRAD (US)；庫默亞傑 KUMAR, AJAY (US)

(74)代理人：蔡坤財；李世章

(56)參考文獻：

US 5336638

US 5632667

US 7804043B2

US 7906410B2

US 2002/0148807A1

審查人員：王安邦

申請專利範圍項數：14 項 圖式數：7 共 43 頁

(54)名稱

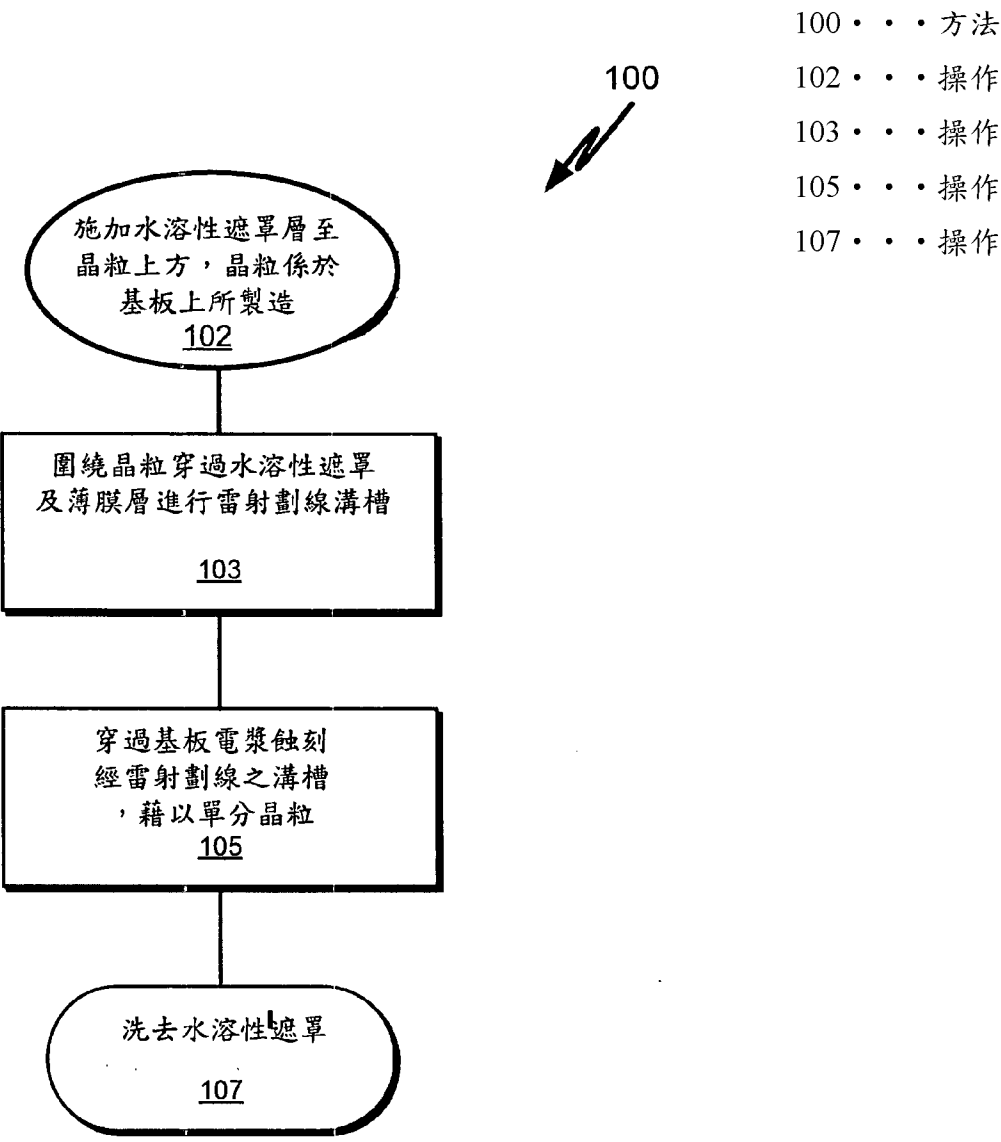
藉由雷射與電漿蝕刻之基板切割所用的水溶性遮罩

WATER SOLUBLE MASK FOR SUBSTRATE DICING BY LASER AND PLASMA ETCH

(57)摘要

本發明揭示切割具有複數個 IC 之基板的方法。方法包括以下步驟：在半導體基板之上形成遮罩，遮罩包含水溶性材料層。利用飛秒(femtosecond)雷射劃線製程來圖案化遮罩，以提供具有間隙的圖案化遮罩。圖案化步驟曝露基板介於 IC 之間的區域。隨後，經由圖案化遮罩中的間隙蝕刻基板藉以單分(singulate)IC，並洗去水溶性材料層。

Methods of dicing substrates having a plurality of ICs. A method includes forming a mask comprising a water soluble material layer over the semiconductor substrate. The mask is patterned with a femtosecond laser scribing process to provide a patterned mask with gaps. The patterning exposes regions of the substrate between the ICs. The substrate is then etched through the gaps in the patterned mask to singulate the IC and the water soluble material layer washed off.



第1圖

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫；惟已有申請案號者請填寫)

※申請案號：101119981

※申請日期：2012年6月4日

※IPC分類：

H01L 21/306 2006.01

一、發明名稱：(中文/英文)

H01L 21/30X 2006.01

藉由雷射與電漿蝕刻之基板切割所用的水溶性遮罩

Water Soluble Mask for Substrate Dicing by Laser and Plasma Etch

二、中文發明摘要：

本發明揭示切割具有複數個 IC 之基板的方法。方法包括以下步驟：在半導體基板之上形成遮罩，遮罩包含水溶性材料層。利用飛秒(femtosecond)雷射劃線製程來圖案化遮罩，以提供具有間隙的圖案化遮罩。圖案化步驟曝露基板介於 IC 之間的區域。隨後，經由圖案化遮罩中的間隙蝕刻基板藉以單分(singulate)IC，並洗去水溶性材料層。

三、英文發明摘要：

Methods of dicing substrates having a plurality of ICs. A method includes forming a mask comprising a water soluble material layer over the semiconductor substrate. The mask is patterned with a femtosecond laser scribing process to provide a patterned mask with gaps. The patterning exposes regions of the substrate between the ICs. The substrate is then etched through the gaps in the patterned mask to singulate the IC and the water soluble material layer washed off.

四、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件符號簡單說明：

100 方法

102 操作

103 操作

105 操作

107 操作

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明實施例屬於半導體製程的領域，且詳言之，本發明係關於切割基板的遮罩方法，各個基板具有 IC 於基板上。

【先前技術】

在半導體基板製程中，IC 形成在基板(亦稱為晶圓)上，通常基板是由矽或其他半導體材料所構成。一般而言，利用各種半導體、導體或絕緣材料的薄膜層來形成 IC。使用各種習知製程使這些材料經摻雜、沉積及蝕刻，以在同一塊基板上同時形成複數個 IC，諸如記憶體裝置、邏輯裝置、光電裝置等。

在形成裝置之後，將基板安裝至諸如附著膜的支撐構件上，支撐構件延伸橫跨膜框架，且基板經「切割(diced)」以將各個個別裝置或「晶粒」彼此分離藉以供封裝等。就現今而言，劃線與鋸切是兩個最普及的切割技術。就劃線而言，具有鑽石尖端(diamond tipped)之劃線沿著預先形成的刻劃線移動橫跨基板表面。藉由施加壓力(例如，使用滾軸)，使基板沿著刻劃線而分離。就鋸切而言，具有鑽石尖端的鋸子沿著街道(street)切開基板。就單分薄基板(例如，單分 50-150 $\mu\text{ms}(\mu\text{m})$ 厚之塊體矽)而言，傳統的方法僅能產出不良的製程品質。當從

薄基板單分晶粒時可能會面臨的一些挑戰，包括形成微裂縫 (microcrack)、在不同層之間的剝離 (delamination)、無機介電層的剝落 (chipping)、保持嚴格的切口寬度控制、或控制剝蝕深度控制的精確度。

亦設想過電漿切割的使用，然而用於圖案化光阻的標準微影術操作可能使執行成本過高。另一可能阻礙電漿切割之實施的限制在於沿著街道 (street) 切割常見金屬 (例如，銅) 的電漿製程可能會產生生產問題或產量限制。最後，特別 (但不限定) 取決於基板的厚度與上表面形貌、電漿蝕刻的選擇性以及基板之上表面上存有的金屬所需，電漿切割製程的遮罩可能會產生問題。

【發明內容】

本發明實施例包括遮罩半導體基板的方法，用於包括雷射劃線及電漿蝕刻兩者的混合切割製程。

在一實施例中，切割具有複數個 IC 之半導體基板的方法包括以下步驟：在半導體基板之上形成遮罩，遮罩包括水溶性材料，水溶性材料覆蓋並保護 IC。利用雷射劃線製程將遮罩圖案化，藉以提供具有間隙的圖案化遮罩，而暴露基板介於在 IC 之間的區域。隨後，經由圖案化遮罩中的間隙藉以電漿蝕刻基板，藉以將 IC 單分成晶片。

在另一實施例中，用於切割半導體基板的系統包括：

耦接至相同平台的飛秒雷射；電漿蝕刻腔室；以及濕站 (wet station)。

在另一實施例中，一種切割具有複數個 IC 之基板的方法包括以下步驟：在矽基板的前側之上形成聚乙烯醇 (PVA) 的水溶性遮罩層。遮罩覆蓋並保護設置在基板之前側之上的 IC。IC 包括具有凸塊的銅凸起上表面，凸塊由諸如聚酰 (PI) 的鈍化層所圍繞。在凸塊與鈍化層下方的次表面 (subsurface) 薄膜包括低 κ 層間介電層以及銅內連接層。利用飛秒雷射劃線製程來圖案化水溶性材料、鈍化層、以及次表面薄膜，藉以暴露矽基板介於 IC 之間的區域。利用深矽電漿蝕刻製程經由間隙來蝕刻矽基板，藉以單分 IC，且隨後在水中洗去 PVA 層。

【實施方式】

本發明揭示切割基板的方法，各個基板具有複數個 IC 於基板上。在下列的敘述中，為例示性描述本發明實施例而闡述了諸多特定的細節，例如飛秒雷射劃線及深矽電漿蝕刻的情況。然而，顯而易見地，此領域之習知技藝者可在沒有這些特定細節的情況下實現本發明實施例。在其他情況下，為避免不必要的混淆本發明實施例，並未描述諸如 IC 製造、基板薄化、貼膠 (taping) 等習知態樣。本說明書通篇所指之「一實施例」表示，連結實施例所描述的特定特徵結構、結構、材料或特性是

包括在本發明的至少一實施例中。因此，在通篇說明書中出現多次之「在一實施例中」之詞並非必須參照至本發明的同一實施例。進一步言之，可以任何適當的方式結合一或多個實施例中的特定特徵結構、結構、材料或特性。再者，應了解在圖式中所示之各種範例實施例僅為例示性質，且不須按比例繪製。

在本文使用術語「耦接」及「連接」以及其他類似用語來描述部件之間的結構關係。應了解，這些術語並非意指部件彼此之間為同義詞。更明確地說，在特定實施例中，可使用「連接」表示兩個或兩個以上個元件彼此之間為直接實體上或電性接觸。可使用「耦接」表示兩個或兩個以上個元件彼此之間為直接或間接(具有其他中介(intervening)元件介於兩個或兩個以上個元件之間)實體上或電性接觸，及(或)兩個或兩個以上個元件彼此協同(co-operate)或交互作用(例如，為一因果關係)。

本文所使用的術語「之上(over)」、「之下(under)」、「介於(between)」以及「上(on)」代表一材料層相對於其他材料層的相對位置。因此，(例如)設置在另一層之上或之下的一層可直接接觸其他層或具有一或多個中介層。再者，設置於兩層之間的一層可直接接觸其他兩層或可具有一或多個中介層。相對地，位於第二層「上」的第一層係接觸第二層。除此之外，在不考量基板之絕對定向的情況下，假定相對於基板實行操作而提供一層相對於其他層的相對位置。

一般而言，涉及初始雷射劃線及後續電漿蝕刻的混合基板或基板切割製程於單分晶粒時係使用水溶性遮罩。可使用雷射劃線製程乾淨地移除未圖案化(亦即，毯覆(blanket))遮罩層、鈍化層、以及次表面薄膜裝置層。隨後，可在暴露基板或基板部分剝蝕之後終止雷射蝕刻製程。隨後，可採用混合切割製程的電漿蝕刻部分蝕穿整塊基板(例如穿過整塊單晶矽)，藉以單分或切割晶片。

根據本發明之一實施例，使用飛秒雷射劃線與電漿蝕刻的結合將半導體基板切割成個別或單一的 IC。在一實施例中，飛秒雷射劃線是實質上(若非完整)非平衡(non-equilibrium)的製程。舉例而言，基於飛秒之雷射劃線可位於熱損害可忽略的區域。在一實施例中，使用雷射劃線單分具有超低 κ 膜(亦即，具有低於 3.0 之介電常數)的 IC。在一實施例中，利用雷射直接曝寫(writing)而除去了微影圖案化的操作，使遮罩材料為非光敏性(non-photosensitive)，並以非常少的花費實行基於電漿蝕刻之切割製程來分開基板。在一實施例中，在電漿蝕刻腔室中使用穿矽通孔(TSV)蝕刻來完成切割製程。

第 1 圖為例示根據本發明實施例之混合雷射剝蝕-電漿蝕刻單分製程 100 的流程圖。對應至方法 100 中之操作，第 4A-4D 圖為例示根據本發明實施例包括第一 IC 425 及第二 IC 426 之基板 406 的截面圖。

參照第 1 圖之操作 102，並對應第 4A 圖，遮罩層 402

形成於基板 406 之上。一般而言，基板 406 是由任何適於承受薄膜裝置層形成於基板上之生產製程的材料所構成。例如，在一實施例中，基板 406 為基於 IV 族的材料，諸如但不受限於單晶矽、鍺、或矽/鍺。在另一實施例中，基板 406 為 III-V 族材料，諸如使用在在發光二極體(LEDs)之製造中的 III-V 族材料基板。在裝置製造期間，基板 406 的厚度通常為 $600\mu\text{m}$ - $800\mu\text{m}$ ，但如第 4A 圖中所示，基板 406 已經薄化至 $50\mu\text{m}$ 到 $100\mu\text{m}$ ，且薄化基板現藉由乘載件所支撐，例如，乘載件可為背膠帶 410，背膠帶 410 延伸橫越框架(未例示)並利用晶粒貼附膜 408(die attach film, DAF)附著至基板背側。

在一些實施例中，第一 IC 425 及第二 IC 426 包括記憶體裝置或互補式金屬氧化半導體(CMOS)電晶體，記憶體裝置或互補式金屬氧化半導體電晶體在矽基板 406 中製造並包覆在介電堆疊中。可在裝置或電晶體之上形成複數個金屬內連接，且由介電層圍繞複數個金屬內連接，且複數個金屬內連接可用來電耦接裝置或電晶體藉以形成 IC 425、IC 426。製造街道 427 的材料可相似或相同於用來形成 IC 425、IC 426 的材料。例如，街道 427 可包括介電材料、半導體材料及金屬化的薄膜層。在一實施例中，街道 427 包括相似於 IC 425、IC 426 的測試裝置。街道 427 的寬度可為介於 $10\mu\text{m}$ 至 $100\mu\text{m}$ 之間的任意寬度。

在一些實施例中，遮罩 402 包括覆蓋在 IC 425、IC 426

之上表面的水溶性材料層。遮罩層 402 也可覆蓋介於 IC 425、IC 426 之間的中介街道 427。在混合雷射劃線、電漿蝕刻切割方法 100(第 1 圖)期間，水溶性材料層用來保護 IC 425、IC 426 的上表面。在雷射劃線操作 103 之前，遮罩層 402 係為未圖案化，雷射劃線操作 103 係利用雷射劃線來剝蝕部分設置於街道 427 之上之遮罩層 402，藉以實行刻劃線的直接曝寫。

第 5 圖為例示根據本發明實施例包括水溶性層 502 之一實施例的截面圖 500，水溶性層 502 接觸 IC 426 之上表面及街道 427。如第 5 圖所示，基板 406 具有上表面 503，薄膜裝置層設置於上表面 503 上，上表面 503 相對於底表面 501，底表面 501 接合 DAF 408(第 4A 圖)。一般而言，薄膜裝置層材料可包括但不限於有機材料(例如，聚合物)、金屬、或無機介電質(諸如二氧化矽或氮化矽)。第 5 圖例示的範例薄膜裝置層包括二氧化矽層 504、氮化矽層 505、銅內連接層 508，並具有低 κ (例如，小於 3.5)或超低 κ (例如，小於 3.0)層間介電層(ILD)(例如，碳摻雜氧化物(CDO))設置於薄膜裝置層之間。IC 426 的上表面包括凸塊 512(通常為銅)，凸塊 512 由鈍化層 511(通常是聚醯(polymide, PI)或類似的聚合物)所圍繞。凸塊 512 及鈍化層 511 因而構成 IC 的上表面，以及薄膜裝置層形成次表面 IC 層。凸塊 512 從鈍化層 511 的上表面延伸至凸塊高度 H_B ，在範例實施例中，凸塊高度 H_B 的範圍介於 $10\mu\text{m}$ 到 $50\mu\text{m}$ 之間。

在一實施例中，水溶性層 502 為遮罩層 402，因此遮罩層 402 不包括其他材料層。不像其他習知之遮罩材料(如光阻)、無機介電硬遮罩(如二氧化矽或半矽氧烷)，可在不損傷下方鈍化層 511 及(或)凸塊 512 的情況下容易地移除包括水溶性層 502 的遮罩。當水溶性層 502 為遮罩層 402 時，水溶性材料層 502 不僅在習知劃線製程期間作為污染保護層，並可在後續電漿蝕刻街道期間提供保護。因此，水溶性層 502 需具有足夠的厚度以承受電漿蝕刻製程，以保護凸塊 512(為銅)若暴露至電漿免於受到損傷、氧化或其他污染。水溶性層 502 的最小厚度為後續電漿蝕刻(例如第 1 圖中之操作 105)達成之選擇性的函數。電漿蝕刻選擇性至少取決於水溶性層 502 的材料/組成以及所採用的蝕刻製程。

在一實施例中，水溶性材料包括水溶性聚合物。許多應用上諸如此類的聚合物為容易購得的，例如洗衣袋及購物袋、刺繡品(embroidery)、綠色包裝等。然而，本發明由於對最大膜厚度、蝕刻阻抗、熱穩定性、自基板施加及移除材料的機械性、以及微污染的嚴格需求，本發明所用之水溶性材料的選擇較為複雜。水溶性層 502 在街道的最大厚度 T_{max} 受限於雷射透過遮罩剝蝕而圖案化的能力。水溶性層 502 的厚度可較 IC 425 及 IC 426 來得厚，以及/或者較街道 427 的邊緣來得厚，街道 427 的邊緣不形成街道圖案。因此， T_{max} 通常為與雷射波長相關聯之光學轉換效率的函數。由於 T_{max} 與街道 427

相關聯，可選擇街道特徵結構的輪廓、街道寬度、以及施加水溶性層 502 的方法來達成期望的 $T_{\max}$ 。在特定實施例中，水溶性層 502 的厚度 $T_{\max}$ 小於 $30\mu\text{m}$ ，且 $T_{\max}$ 小於 $20\mu\text{m}$ 為有利的，而多道雷射需要較厚的遮罩。

在一實施例中，水溶性層 502 的溫度穩定於至少 60°C (較佳穩定在 100°C ，且理想穩定於 120°C)，以避免材料在後續電漿蝕刻製程期間溫度升高而產生過度交聯(excessive crosslinking)。一般而言，過度交聯對材料的可溶性有不利的影響，使得蝕刻後(post-etch)的移除更為困難。取決於實施例，水溶性層 502 可以濕式施加的方式至基板 406 上藉以覆蓋鈍化層 511 及凸塊 512，或者水溶性層 502 可以乾膜疊層的方式施加。對於任一模式的應用而言，範例材料包括下列至少一者：聚乙烯醇、聚丙烯酸、聚甲基丙烯酸、聚丙烯醯胺、或聚環氧乙烷，亦容易獲得許多其他水溶性材料，特別是乾膜疊層。疊層所用之乾膜可僅包括水溶性材料或可進一步包括同為水溶性或非為水溶性的附著層。在特定實施例中，乾膜可包括對 UV 敏感之附著層，在 UV 曝射下，對 UV 敏感之附著層的附著黏合強度隨之降低。此等 UV 曝射可能在後續電漿街道蝕刻期間發生。

實驗上，對於本文中他處所述之範例矽電漿蝕刻製程而言，在約 1:20(PVA:矽)的蝕刻選擇率下，已發現聚乙烯醇(PVA)可提供介於 $1\mu\text{m}/\text{min}$ 至 $1.5\mu\text{m}/\text{min}$ 的蝕刻速率。其他範例材料可提供相似的蝕刻表現。因此，IC

之上凸起表面之上的最小厚度(例如，第 5 圖中之 $T_{\min}$)可藉由電漿蝕刻深度 D_E 來決定，其中 D_E 同為基板厚度 T_{sub} 及雷射劃線深度 D_L 的函數。在 D_E 為至少 $50\mu\text{m}$ 的範例實施例中，水溶性層 502 的厚度至少為 $5\mu\text{m}$ (且至少 $10\mu\text{m}$ 較為有利)，藉以為 D_E 提供至少 $100\mu\text{m}$ 的充足邊際。

當水溶性層 502 具有小於 $30\mu\text{m}$ 的厚度 $T_{\max}$ 以及 $10\mu\text{m}$ 或更大的 $T_{\min}$ 時，將水溶性層 502 施加至基板較預防污染之噴灑塗覆的需求更為嚴苛。第 2A 圖為例示根據本發明實施例旋轉塗佈水溶性遮罩層至待切割基板上之方法 200 的流程圖。在操作 202，將基板裝載至旋轉塗佈系統上或將基板傳送至整合平台的旋轉塗佈模組中。在操作 204，將水溶性聚合物的水溶液旋轉塗佈至鈍化層 511 及凸塊 512 之上。利用 PVA 溶液進行的實驗顯示出 $50\mu\text{m}$ 的非平坦覆蓋產生大於 $5\mu\text{m}$ 之 $T_{\min}$ 與在街道處小於為 $20\mu\text{m}$ 之 $T_{\max}$ 的凸起。

在操作 208，在(例如)加熱板上乾燥水溶液，並將基板卸載以進行雷射劃線或在真空下將基板傳送至雷射劃線模組。就水溶性層 502 具有吸濕性的特定實施例而言，真空傳送是特別有利的。可取決於材料、基板輪廓及期望的層厚度選擇旋轉與分散參數。應選擇乾燥溫度及時間以提供適當的蝕刻阻抗，同時避免產生讓移除變得更加困難的過度交聯。取決於材料所需，範例乾燥溫度範圍從 60°C 至 150°C 。舉例而言，發現 PVA 在 60°C

仍保持可溶，但在達到 150℃ 的溫度界限時變得較為難以溶解。

在另一實施例中，以乾膜疊層的方式來施加水溶性層 502，藉以覆蓋鈍化層 511 及凸塊 512。第 2B 圖為例示根據本發明實施例將水溶性遮罩層施加至待切割基板之疊層方法 250 的流程圖。從操作 202 開始，將基板裝載至疊層系統上或將基板傳送至整合平台的疊層模組中。在操作 306，於真空下使用傳統前側貼膠設備之技術來實行乾膜疊層，並經調整以相容小於 30 μm 之 T_{max} 膜厚度。在採用不具有附著層之乾膜的特定實施例中，靠著凡得瓦 (Van der Waals) 力或靜電力將乾膜固定至鈍化層 511 及 (或) 凸塊 512。乾膜疊層操作 306 可進一步包括乾燥水溶性膜的熱製程，藉以改良鈍化層 511 及凸塊 512 之上之膜的加熱，及 (或) 可控制鈍化層 511 及凸塊 512 之上之膜的收縮與延展。在操作 220 完成疊層方法 250，卸載基板以進行雷射劃線或在真空下將基板傳送至雷射劃線模組。對水溶性層 502 具有吸濕性的特定實施例而言，真空傳送是特別有利的。

取決於實施例所需，可在背側研磨 (BSG) 之前或之後實行旋轉塗佈方法 200 或乾膜疊層方法 250。對於具有 750 μm 習知厚度的基板而言，由於旋轉塗佈是較成熟的技術，在背側研磨之前實行旋轉塗佈方法 200 較為有利。然而，在其他替代實施例中，在背側研磨之後實行旋轉塗佈方法 200，(例如) 藉由可旋轉夾頭支撐薄基板

與貼附框架而實行。由於乾膜疊層一般在薄化基板所用為成熟的技術，可在背側研磨之後實行疊層方法 250 較為有利。然而，在替代實施例中，在背側研磨之前實行疊層方法 250 作為前側膠帶堆疊的第一層，在該前側膠帶堆疊的第一層上首先施加相對較厚的傳統 BSG 膠帶。

第 3A 圖為例示在晶圓薄化之前施加遮罩層 402 至待切割基板之方法 300 的流程圖。方法 300 在操作 355 始於接收凸起並鈍化的基板。在操作 304，形成水溶性遮罩層(例如，水溶性層 502)。因此，操作 304 可續用(entail)如本文中他處所述的方法，以濕式或乾式施加水溶性遮罩層。在操作 360，在水溶性遮罩層之上形成前側膠帶。可在水溶性遮罩層之上施加諸如但不限於 UV 膠帶的任何傳統前側膠帶。在操作 370，從背側薄化基板，例如，可藉由研磨例示於第 5 圖中之基板 406 的底表面 501 薄化基板。在操作 375，將背側支撐件 411 附加至經薄化的基板。例如，可施加背側膠帶 410，以及隨後移除前側膠帶以暴露水溶性遮罩層。根據本發明一實施例，隨後方法 300 回到操作 103(第 1 圖)以完成方法 100。

第 3B 圖例示在晶圓薄化之後將遮罩層 402 施加至待切割基板之方法 350 的流程圖。方法 350 在操作 355 始於接收凸起並鈍化的基板。在操作 360，可將諸如但不限於 UV 膠帶的任何傳統前側膠帶施加至 IC 之上。在操作 370，從背側薄化基板，例如可藉由研磨例示於第 5 圖中之基板 406 的底表面 501 來薄化基板。在操作

375，將背側支撐件 411 附加至經薄化的基板。例如，可施加背側膠帶 410，且隨後從水溶性遮罩層移除前側膠帶。在操作 304，隨後形成水溶性遮罩層(例如水溶性層 502)。操作 304 可再度續用本文他處所示的方法，以濕式或乾式施加水溶性遮罩層。根據本發明一實施例，隨後方法 350 回到操作 103(第 1 圖)以完成方法 300。

現回到方法 100 的操作 103，並對照第 4B 圖，藉由雷射劃線製程之剝蝕而圖案化遮罩層 402，形成溝槽 414，延伸次表面薄膜裝置層，並暴露基板介於 IC 425 及 IC 426 之間的區域。因此，使用雷射劃線製程來剝蝕起初形成於 IC 425、IC 426 間之街道 427 的薄膜材料。根據本發明一實施例，如第 4B 圖所示，使用基於雷射之劃線製程圖案化遮罩層 402 的步驟包括形成部分穿入基板 406 介於 IC 425 及 IC 426 間之區域中的溝槽 414。

在第 5 圖所示的範例實施例中，取決於鈍化層 511 及次表面薄膜裝置層之厚度 T_{TF} 及水溶性層 502(任何附加的材料層包括在遮罩 402 之一部分)之厚度 T_{max} ，雷射劃線深度 D_L 的範圍大致介於 $5\mu m$ 至 $50\mu m$ 之間，深度範圍介於 $10\mu m$ 至 $20\mu m$ 之間較有利。

在一實施例中，參照本文所述之飛秒雷射，利用脈衝寬度(歷時)在飛秒範圍(亦即， 10^{-15} 秒)內的雷射來圖案化遮罩層 402。為達成乾淨的雷射劃線切片(cut)，雷射參數的選擇(例如脈衝寬度)對於發展出成功的雷射劃線與切割製程可能是關鍵的，以使碎片、微裂縫及分層

減到最少。相較於長脈衝寬度(例如，皮秒或奈秒)，飛秒範圍內的雷射頻率有利地減輕熱損害問題。儘管尚未受理論支持，如現此技術領域者週知，飛秒能量源可避免出現在皮秒源的低能量再耦合(recoupling)機制，並且飛秒源可較奈秒源提供更大的熱非平衡(thermal nonequilibrium)。若使用奈秒或皮秒雷射源，存在於街道 427 中的各種薄膜裝置層材料在光學吸收與剝蝕機制上的表現會有相當大的差異。例如，在一般情況下所有的市售雷射波長對諸如二氧化矽的介電層皆可實質上穿透。相對地，金屬、有機物(例如，低 κ 材料)及矽可輕易地耦合光子，特別是基於奈秒或基於皮秒的雷射照射下。在涉及兩個或兩個以上的無機介電質、有機介電質、半導體或金屬的堆疊結構中，若未選擇最佳的雷射參數，以雷射照射街道 427 可能會不利地造成分層。例如，穿過高帶隙能量介電質(如具有約 9eV 帶隙的二氧化矽)而無可測得的吸收的雷射會在下方金屬層或矽層中被吸收，致使金屬層或矽層產生顯著的汽化。汽化可能產生高壓，而很可能致使中間層(interlayer)產生嚴重的分層或微裂縫。已驗證基於飛秒之雷射照射製程可避免或減輕此等材料堆疊的微裂縫或分層。

可選擇基於飛秒之雷射製程的參數以對無機及有機介電質、金屬以及半導體具有實質相同的剝蝕特性。例如，二氧化矽的吸收性/吸收率(absorptance)為非線性，而可變得與有機介電質、半導體及金屬之吸收性/吸收

率的較為一致(in-line)。在一實施例中，利用高強度及短脈衝寬度的飛秒雷射製程來剝蝕薄膜層的堆疊，薄膜層的堆疊包括有機介電質、半導體或金屬中之一或多者以及二氧化矽層。根據本發明的一實施例，藉由高峰值強度(照射)特徵化適當的基於飛秒之雷射製程，高峰值強度通常可在多種材料中造成非線性交互作用。在此一實施例中，飛秒雷射源的脈衝寬度大約介於 10 飛秒至 450 飛秒的範圍之間，儘管較佳介於 50 飛秒至 500 飛秒之間。

在一些實施例中，雷射發射可以寬頻帶或窄頻帶光學發射光譜橫跨可見光譜、紫外線(UV)、及(或)紅外線(IR)光譜的任何組合。至於飛秒雷射剝蝕，一些特定的波長可較其他波長提供較佳的表現。例如，在一實施例中，與具有接近或位於 IR 範圍之波長的基於飛秒之雷射製程相較，具有接近或位於 UV 範圍之波長的基於飛秒之雷射製程提供較清潔的剝蝕製程。在特定實施例中，適用於半導體基板或基板劃線的飛秒雷射是基於約小於或等於 540 奈米之波長的雷射，較佳介於 250 奈米至 540 奈米之間的範圍。在特定實施例中，對具有小於或等於 540 奈米的雷射而言，脈衝寬度小於或等於 500 飛秒。然而，在替代實施例中，使用雙重雷射波長(例如，IR 雷射與 UV 雷射的組合)。

在一實施例中，雷射及相關聯之光學路徑在工作表面上約 3 μ m 至 15 μ m 的範圍內(然而介於 5 μ m 至 10 μ m 的

範圍內為有利的)提供焦點。在工作表面的空間射束輪廓可為單一模式(高斯, Gaussian)或是具有高頂(top-hat)輪廓形狀的射束。在一實施例中, 雷射源的脈衝重複率約介於 300kHz 至 10MHz 的範圍之間, 然而較佳約在 500kHz 至 5MHz 的範圍之間。在一實施例中, 雷射源在工作表面傳遞的脈衝能量介於 $0.5\mu\text{J}$ 至 $100\mu\text{J}$ 的範圍之間, 然而較佳約介於 $1\mu\text{J}$ 至 $5\mu\text{J}$ 的範圍之間。在一實施例中, 雷射劃線製程沿著工作物件表面以約 500mm/sec 至 5m/sec 間之範圍(然而較佳約介於 600mm/sec 至 2m/sec 間之範圍)的速率運作。

可僅以單道雷射執行劃線製程或以多道雷射執行劃線製程, 但以不超過兩道較為有利。可以一系列單一脈衝(在給定脈衝重複率下)或一系列脈衝猝發(burst)的方式施加雷射。在一實施例中, 雷射射束產生的切口寬度約介於 $2\mu\text{m}$ 至 $15\mu\text{m}$ 的範圍之間, 然而如在裝置/矽介面量測, 在矽基板劃線/切割中的切口寬度較佳約在 $6\mu\text{m}$ 至 $10\mu\text{m}$ 的範圍之間。

回頭參照第 1 圖及第 4C 圖, 經由圖案化遮罩層 402 中的溝槽 414 蝕刻基板 406, 藉以單分 IC 426。根據本發明之一實施例, 蝕刻基板 406 包括以下步驟: 如第 4C 圖所示, 蝕刻利用基於飛秒雷射劃線製程所形成的溝槽 414, 最終穿過整個基板 406。

在一實施例中, 蝕刻基板 406 的步驟包括以下步驟: 使用電漿蝕刻製程。在一實施例中, 使用通孔蝕刻製

程。例如，在特定實施例中，基板 406 的材料蝕刻速率大於每分鐘 $25\ \mu\text{m}$ 。在電漿蝕刻操作 105，可於高功率下操作高密度電漿源。示範功率範圍介於 $3\ \text{kW}$ 與 $6\ \text{kW}$ 之間或更多。

在一範例實施例中，在約大於傳統矽蝕刻速率 40% 的矽蝕刻速率下，使用深矽蝕刻(亦即，如穿矽通孔(TSV)蝕刻)來蝕刻單晶矽基板或基板 406，並同時保持實質上精確的輪廓控制以及側壁無滲穴(scallop-free)的情況。在整個電漿蝕刻製程歷時期間，可透過降溫至 -10°C 到 -15°C 間之靜電夾頭(ESC)施加冷卻功率來控制水溶性遮罩上的高功率效應，藉以將水溶性遮罩層的溫度維持低於 100°C ，以及較佳介於 70°C 至 80°C 之間。在此等溫度下，可有利地維持遮罩的水溶性。

在特定實施例中，電漿蝕刻隨時間交錯續用複數個保護性聚合物沉積循環與複數個蝕刻循環。工作循環可能從約為 1:1 的範例工作循環開始變化。例如，蝕刻製程可具有歷時 250ms 至 750ms 的沉積循環以及歷時 250ms 至 750ms 的蝕刻循環。在沉積與蝕刻循環之間，蝕刻製程的化學品(如採用 SF_6 作為範例矽蝕刻實施例)可與沉積製程化學品(採用聚合之 C_xF_y 氣體，例如 C_4F_6 或 C_4F_8 ，但不限定於此)交替使用。如熟習此技術領域者所知，可在蝕刻循環與沉積循環之間改變製程壓力，藉以在特定循環中設定偏好的製程壓力。

在操作 107，移除遮罩層 402 來完成方法 300。在一

實施例中，利用水來洗去水溶性遮罩，例如可使用去離子水之加壓噴流、或浸沒在室溫或加熱的水浴中來洗去水溶性遮罩。在一替代實施例中，可使用此領域熟知的水溶劑溶液洗去遮罩層 402，此領域熟知之水溶劑溶液的移除速率在 pH 低於去離子水之 pH 時較強。如進一步在第 4D 圖所示，電漿單分製程或遮罩移除製程二者之一可進一步將晶粒接著膜 408 圖案化，而暴露背膠帶 410 的頂部分。

單一製程工具 600 可經配置以實行混合雷射剝蝕-電漿蝕刻單分製程 100 中的許多或所有的操作。例如，第 6 圖例示根據本發明實施例耦接雷射劃線設備 610 之叢集工具 606 的方塊圖，該工具係供雷射及電漿切割基板所用。參照第 6 圖，叢集工具 606 耦接工廠介面 602(FI)，工廠介面 602 具有複數個負載閘 604。工廠介面 602 可為適當的大氣埠(atmospheric port)，以作為外側製造設施與叢集工具 606 之間的介面，製造設施具有雷射劃線設備 610。工廠介面 602 可包括具有手臂或乘載片(blade)的機器手，具有手臂或乘載片的機器手用於從儲存器單元(例如前開口統一吊倉(pod))將基板(或基板的乘載件)傳送至叢集工具 606 或雷射劃線設備 610，或將基板傳送至叢集工具 606 與雷射劃線設備 610 兩者。

雷射劃線設備 610 也耦接至 FI602。在一實施例中，雷射劃線設備 610 包括飛秒雷射。飛秒雷射用於實行混合雷射與蝕刻單分製程 100 的雷射剝蝕部分。在一實施

例中，雷射劃線設備 610 也包括可移動階台，可移動階台經配置以移動基板或相對於基於飛秒之雷射移動基板(或基板的乘載件)。在特定實施例中，飛秒雷射亦為可移動。

叢集工具 606 包括一或多個電漿蝕刻腔室 608，電漿蝕刻腔室 608 藉由機器手傳送腔室 650 耦接至 FI，機器手傳送腔室 650 含有用於真空傳送基板的機器手臂。電漿蝕刻腔室 608 適於實行混合雷射與蝕刻單分製程 100 的電漿蝕刻部分。在一範例實施例中，電漿蝕刻腔室 608 進一步耦接至 C_4F_8 及 C_4F_6 源中至少一者以及 SF_6 氣體源。在特定實施例中，一或多個電漿蝕刻腔室 608 為可自位於美國加州桑尼微爾(Sunnyvale)之應用材料公司購得的 Applied Centura® Silvia™ 蝕刻系統，但亦可購買其他適當的蝕刻系統。在一實施例中，超過一個電漿蝕刻腔室 608 包括在整合平台 600 的叢集工具 606 部分中，藉以使單分或切割製程能有高製造產量。

叢集工具 606 可包括適於實行混合雷射剝蝕-電漿蝕刻單分製程 100 之功能的其他腔室。在第 6 圖所示的範例實施例中，濕製程模組 614 耦接至機器手傳送模組 650，以在電漿蝕刻基板之後洗去剩餘的水溶性遮罩。濕製程模組 614 可包括(例如)加壓水噴射噴流或其他溶劑分注器。

在其他實施例中，沉積模組 612 可為旋轉塗佈模組或疊層模組，用於施加本文所述之水溶性遮罩層。若沉積

模組 612 為旋轉塗佈模組，沉積模組 612 可包括可轉動夾頭，可轉動夾頭適於以真空或其他方式夾住安裝在乘載件(諸如安裝在框架上之背膠帶)上的薄化基板。若沉積模組 612 為疊層模組，如此領域熟習技藝者所知，沉積模組 612 可包括膠帶卷軸及晶圓貼膠機構。

第 7 圖例示電腦系統 700，可執行電腦系統 700 中的一組指令使機器執行一或多個本文所述的劃線方法，(例如)藉以分析來自標籤的反射光而辨認至少一個微機械人造物(micromachine artifact)。範例電腦系統 700 包括處理器 702、主記憶體 704(例如，唯讀記憶體(ROM)、快閃記憶體、動態隨機存取記憶體(DRAM)(諸如同步 DRAM(SDRAM)或 Rambus DRAM(RDRAM)等)、靜態記憶體 706(例如，快閃記憶體、靜態隨機存取記憶體(SRAM)等)、以及第二記憶體 718(例如，資料儲存裝置)，其中上述該等裝置透過匯流排 730 與彼此通信。

處理器 702 表示一或多個諸如微處理器、中央處理單元及其類似物的通用處理裝置。詳言之，處理器 702 可為複雜指令集電腦(complex instruction set computing, CISC)微處理器、精簡指令集電腦(reduced instruction set computing, RISC)微處理器、超長指令集(very long instruction word, VLIW)微處理器等。處理器 702 可為一或多個特用處理裝置，例如特殊應用積體電路(application specific integrated circuit, ASIC)、現場可

程式閘陣列(field programmable gate array, FPGA)、數位信號處理器(digital signal processor, DSP)、網路處理器及其類似物。處理器 702 經配置以執行處理邏輯 726, 進而實行本文所述的操作與步驟。

電腦系統 700 可進一步包括網路介面裝置 708。電腦系統 700 也可包括影像顯示單元 710(例如, 液晶顯示器(LCD)或陰極射線管(CRT))、字母數字輸入裝置 712(例如, 鍵盤)、游標控制裝置 714(例如, 滑鼠)、以及信號產生裝置 716(例如, 麥克風)。

第二記憶體 718 可包括機器可存取儲存媒體(或更明確地說, 電腦可讀儲存媒體)731, 機器可存取儲存媒體 731 上儲存可體現一或多個本文所述之方法或功能的一或多組指令(例如, 軟體 722)。在電腦系統 700 執行軟體 722 期間, 軟體 722 可常駐於、完整或至少一部分存於主記憶體 704 之中及(或)在處理器 702 之中, 主記憶體 704 及處理器 702 亦構成機器可讀儲存媒體。可進一步透過網路介面裝置 708 將軟體 722 傳輸至網路 720 或自網路 720 接收軟體 722。

機器可存取儲存媒體 731 可用來儲存圖形辨識演算法(pattern recognition algorithms)、人造物形狀資料(artifact shape data)、人造物位置資料(artifact position data)、或粒子火花資料(particle sparkle data)。儘管範例實施例中所示的機器可存取儲存媒體 731 是單一媒體, 然應將術語「機器可存取儲存媒體」視為包括儲存

一或多組指令的單一媒體或多個媒體(例如集中式資料庫或分散式資料庫，及(或)相關聯的快取記憶體或伺服器)。應將術語「機器可讀儲存媒體」視為包括可儲存或編碼一組指令的任何媒體，藉由機器執行指令並使機器實行本發明的一或多個方法。應將術語「機器可讀儲存媒體」相應視為包括但不限於固態記憶體、光學及磁性媒體。

因此，本文揭示切割半導體基板的方法，各個基板具有複數個 IC。本發明於上文所述的範例實施例(包括摘要中的敘述)並非意使本發明窮舉所揭示的內容或受限於所揭示的精確形式。本文為例示目的描述了本發明的特定實施例或範例，然而此領域中熟知技藝者將可理解在本發明之技術範疇下，各種等效物的修改亦為可行。因此，本發明的技術範疇由伴隨之申請專利範圍所決定，而可對照申請專利範圍的闡述來理解本發明。

【圖式簡單說明】

本發明實施例藉由伴隨圖式的範例來說明，但並非受限於圖式，其中：

第 1 圖為例示根據本發明實施例之混合雷射剝蝕-電漿蝕刻單分方法的流程圖。

第 2A 圖為例示根據本發明實施例將水溶性遮罩層旋轉塗佈至待切割基板上之方法的流程圖。

第 2B 圖為例示根據本發明實施例將水溶性遮罩層施加至待切割基板之乾膜疊層方法的流程圖。

第 3A 圖為例示根據本發明實施例在晶圓薄化之前將水溶性遮罩層施加至待切割基板之方法的流程圖。

第 3B 圖為例示根據本發明實施例在晶圓薄化之後將水溶性遮罩層施加至待切割基板之方法的流程圖。

第 4A 圖為例示根據本發明實施例包括複數個 IC 之半導體基板的截面圖，對應第 1 圖所述之切割方法的操作 102。

第 4B 圖為例示根據本發明實施例包括複數個 IC 之半導體基板的截面圖，對應第 1 圖所述之切割方法的操作 103。

第 4C 圖為例示根據本發明實施例包括複數個 IC 之半導體基板的截面圖，對應第 1 圖所述之切割方法的操作 105。

第 4D 圖為例示根據本發明實施例包括複數個 IC 之半導體基板的截面圖，對應第 1 圖所述之切割方法的操作 107。

第 5 圖為例示根據本發明實施例將水溶性遮罩施加至包括複數個 IC 之基板之上表面與次表面薄膜之上的截面圖。

第 6 圖為例示根據本發明實施例利用遮罩移除所用之整合濕站進行雷射與電漿切割基板之工具布局的方塊圖。

第 7 圖為例示根據本發明實施例範例電腦系統的方塊圖，範例電腦系統控制本文所述遮罩、雷射劃線、電漿切割方法之一或多個操作的自動執行。

【主要元件符號說明】

100	方法	375	操作
102	操作	402	遮罩層
103	操作	406	基板
105	操作	408	晶粒貼附膜
107	操作	410	背膠帶
200	方法	411	背側支撐件
202	操作	412	照光
204	操作	414	溝槽
208	操作	425	第一 IC
220	操作	426	第二 IC
250	方法	427	街道
306	操作	500	截面圖
300	方法	501	底表面
304	操作	502	水溶性層
350	操作	503	上表面
355	操作	504	二氧化矽層
360	操作	505	氮化矽層
370	操作	508	銅內連接層

- | | |
|------------|--------------|
| 511 鈍化層 | 708 網路介面裝置 |
| 512 凸塊 | 710 影像顯示單元 |
| 600 製程工具 | 712 字母數字輸入裝置 |
| 602 工廠介面 | 714 游標控制裝置 |
| 604 負載閘 | 716 信號產生裝置 |
| 606 叢集工具 | 718 第二記憶體 |
| 608 電漿蝕刻腔室 | 720 網路 |
| 610 雷射劃線設備 | 722 軟體 |
| 612 沉積模組 | 730 匯流排 |
| 700 電腦系統 | 731 機器可存取儲存 |
| 702 處理器 | 媒體 |
| 704 主記憶體 | |
| 706 靜態記憶體 | |

七、申請專利範圍：

1.一種切割包含複數個 IC 之一基板的方法，該方法包括以下步驟：

在該基板上形成一遮罩，該遮罩覆蓋並保護該等 IC，該遮罩包含水溶性材料層，該水溶性材料層接觸該等 IC 的一上表面；

利用一雷射劃線製程藉以圖案化該遮罩以及一部分的該基板，以提供具有間隙的一圖案化遮罩以及基板，暴露該基板介於該等 IC 之間的區域，其中各間隙具有一寬度於該基板中；以及

經由電漿蝕刻通過該等間隙以形成溝槽於該基板中並單分該等 IC，其中各溝槽具有該寬度。

2.如申請專利範圍第 1 項所述之方法，其中利用該雷射劃線製程藉以圖案化該遮罩的步驟包含以下步驟：使用一飛秒(femtosecond)雷射形成該等間隙，且其中該水溶性材料包含一水溶性聚合物，以及其中電漿蝕刻該基板的步驟包含以下步驟：使用一深溝槽蝕刻製程藉以蝕刻形成該等溝槽，在該深溝槽蝕刻製程期間該水溶性材料維持低於 100℃。

3.如申請專利範圍第 2 項所述之方法，其中使用該雷射劃線製程藉以圖案化該遮罩的步驟包含以下步驟：使用

一具有小於或等於 530 奈米之波長以及一小於或等於 500 飛秒的雷射脈衝寬度的雷射。

4.如申請專利範圍第 1 項所述之方法，其中形成該遮罩的步驟進一步包含以下步驟：該水溶性材料層在該等 IC 間之一街道之上形成的厚度不大於 $20\mu\text{m}$ ，且該水溶性材料層在一 IC 之一上凸起表面上形成的厚度至少為 $10\mu\text{m}$ 。

5.如申請專利範圍第 1 項所述之方法，其中形成該遮罩的步驟包含以下步驟：接觸該 IC 之上表面施加下列至少一者：聚乙烯醇 (poly(vinyl alcohol))、聚丙烯酸 (poly(acrylic acid))、聚甲基丙烯酸 (poly(methacrylic acid))、聚丙烯醯胺 (poly(acrylamide))、或聚環氧乙烷 (poly(ethylene oxide))。

6.如申請專利範圍第 5 項所述之方法，其中形成該遮罩的步驟包含以下步驟：接觸該 IC 之該上表面施加聚乙烯醇。

7.如申請專利範圍第 1 項所述之方法，其中該施加步驟包含以下步驟：

在該 IC 之該上表面上旋轉塗佈一水溶性聚合物的一水溶液；以及

乾燥該水溶液。

8.如申請專利範圍第 7 項所述之方法，進一步包含以下步驟：利用一背側研磨製程藉以薄化該基板，其中在該背側研磨製程之後實行該旋轉塗佈步驟。

9.如申請專利範圍第 1 項所述之方法，其中該施加步驟包含以下步驟：

在該 IC 之該上表面上真空疊層該水溶性材料的一乾膜。

10.如申請專利範圍第 1 項所述之方法，進一步包含以下步驟：利用一背側研磨製程藉以薄化該基板，其中在該背側研磨製程之後實行該真空疊層步驟。

11.如申請專利範圍第 1 項所述之方法，進一步包含以下步驟：在電漿蝕刻該基板之後，利用一水溶液移除該水溶性遮罩。

12.如申請專利範圍第 11 項所述之方法，其中該移除步驟包含以下步驟：利用一加壓水噴流潤洗除去該水溶性遮罩。

13. 一種切割包含複數個 IC 之一半導體基板的方法，

該方法包括以下步驟：

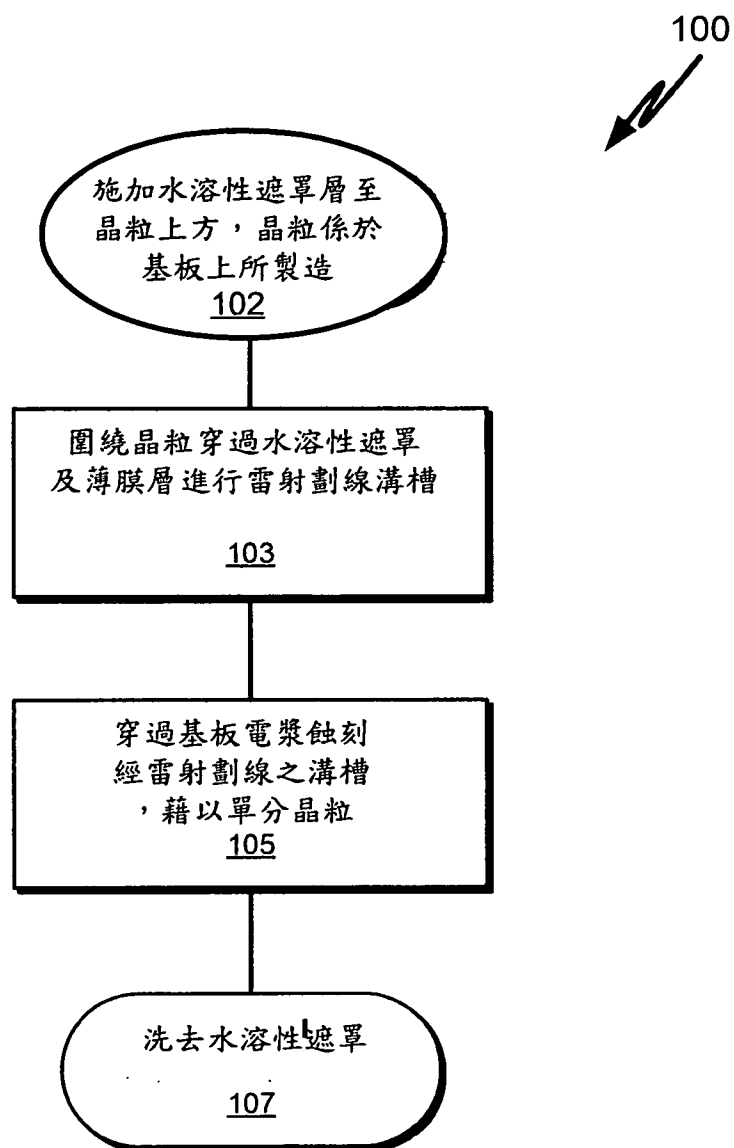
在一矽基板上形成一水溶性遮罩，該水溶性遮罩覆蓋並保護該等 IC，該等 IC 設置於該矽基板上，該等 IC 包含一薄膜堆疊，該薄膜堆疊包括一二氧化矽層、一低 κ 材料層以及一銅層；

利用一飛秒雷射藉以圖案化該水溶性遮罩、該低 κ 材料層、該銅層以及一部分的該矽基板，以於該基板中產生間隙並暴露該矽基板介於該等 IC 之間的區域，其中各間隙具有一寬度於該矽基板中；以及

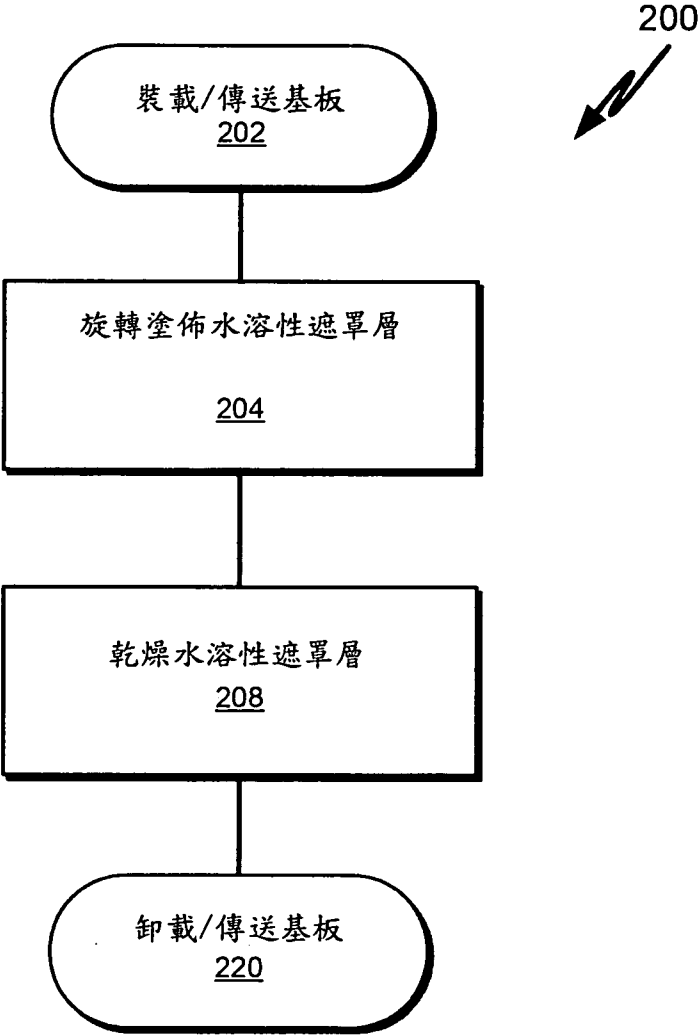
經由電漿蝕刻該矽基板通過該等間隙以形成溝槽於該矽基板中並單分該等 IC，其中各溝槽具有該寬度於該矽基板中。

14.如申請專利範圍第 13 項之方法，其中利用該飛秒雷射圖案化該二氧化矽層、該低 κ 材料層、以及該銅層的步驟包含以下步驟：在剝蝕該低 κ 材料層與該銅層之前剝蝕該二氧化矽層，且其中蝕刻該矽基板的步驟包含以下步驟：將該基板暴露至 C_4F_8 及 C_4F_6 中之至少一者與 SF_6 的電漿，同時保持該水溶性材料層的溫度低於 $100^\circ C$ 。

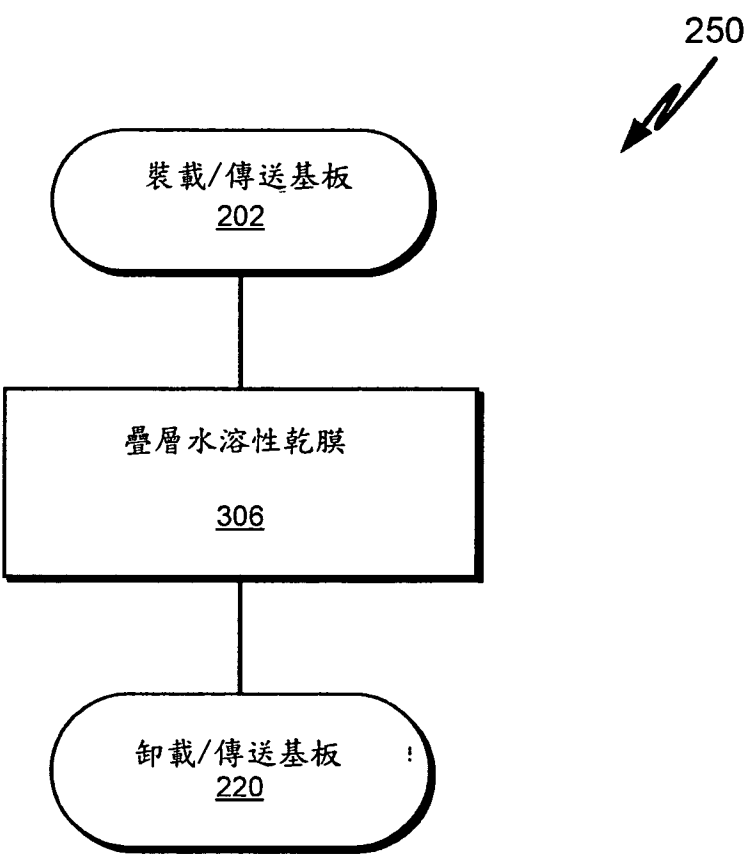
八、圖式：



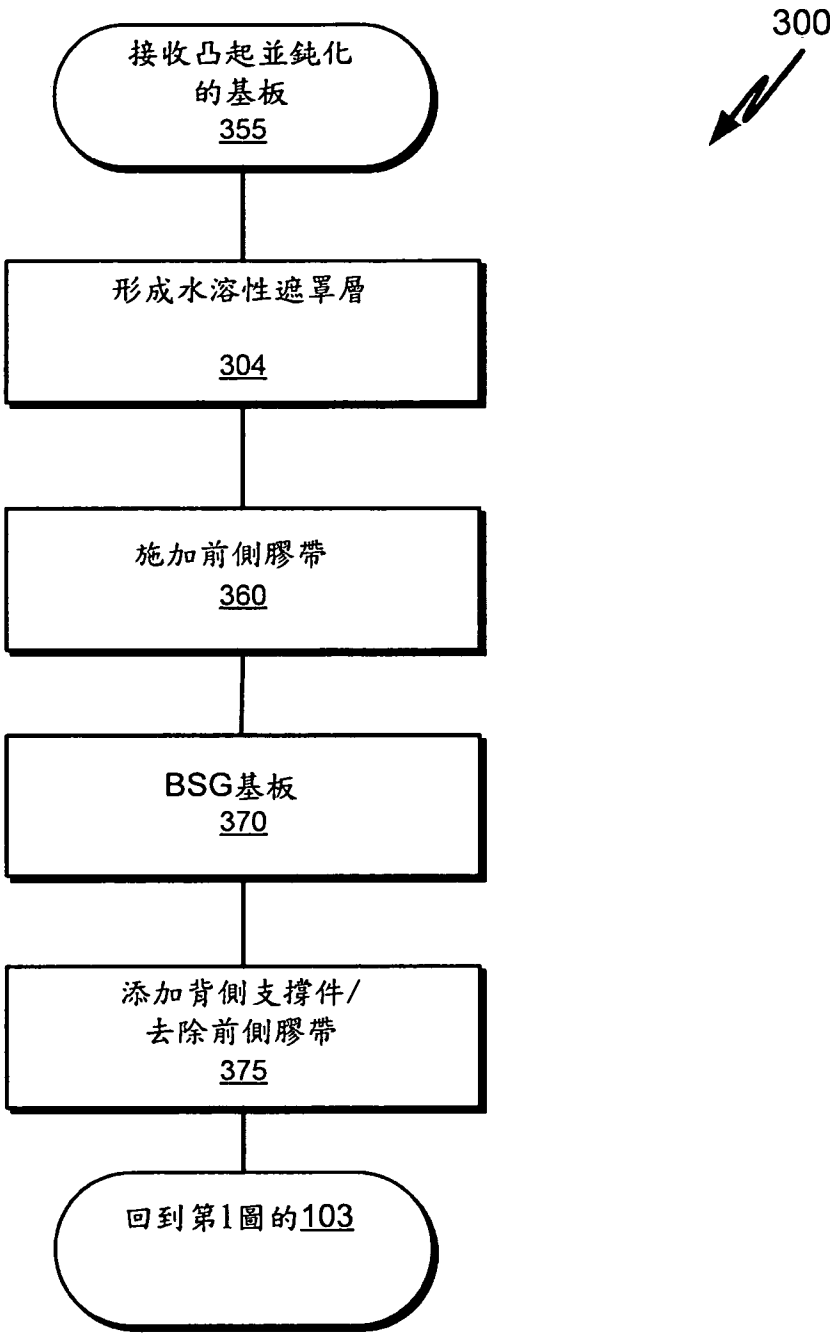
第1圖



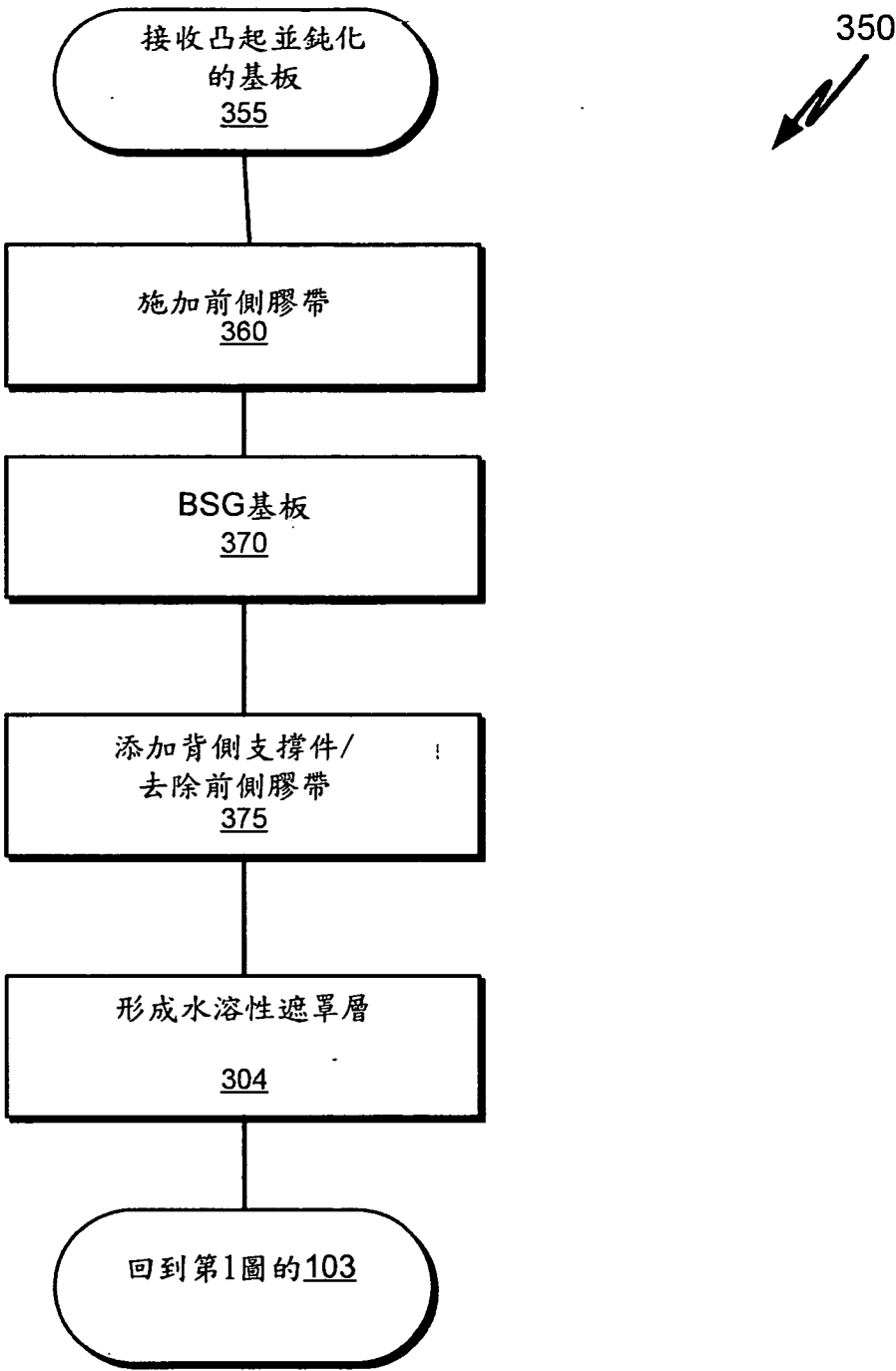
第2A圖



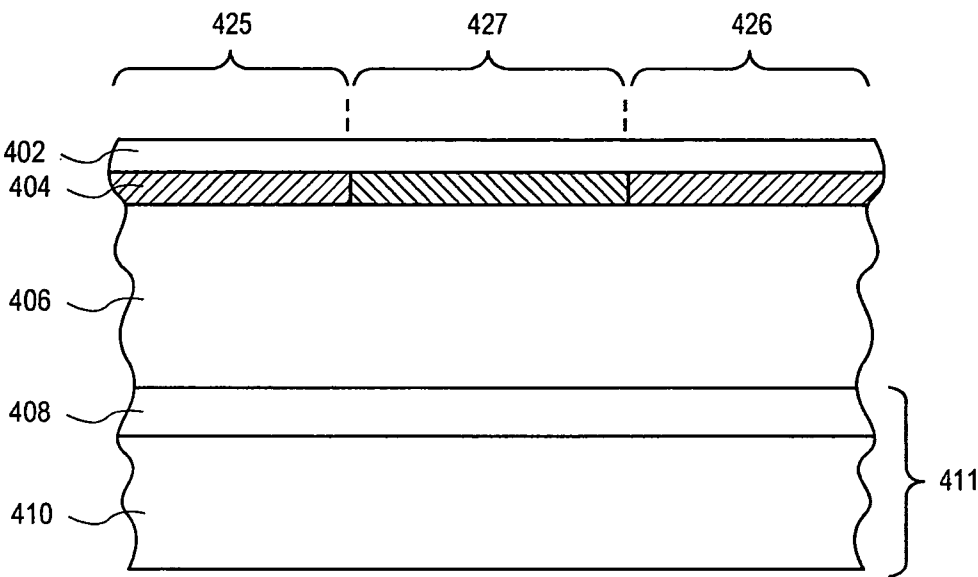
第2B圖



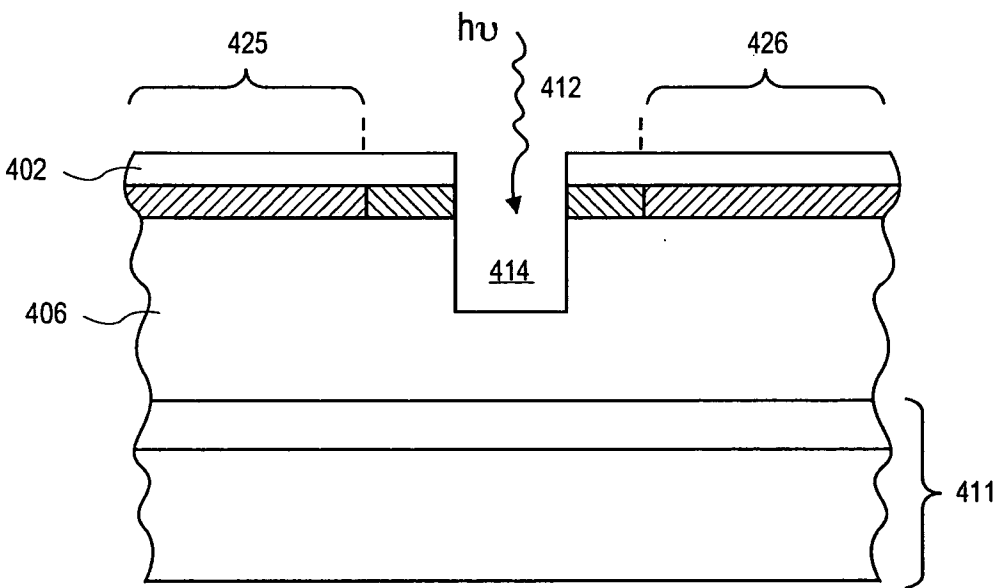
第3A圖



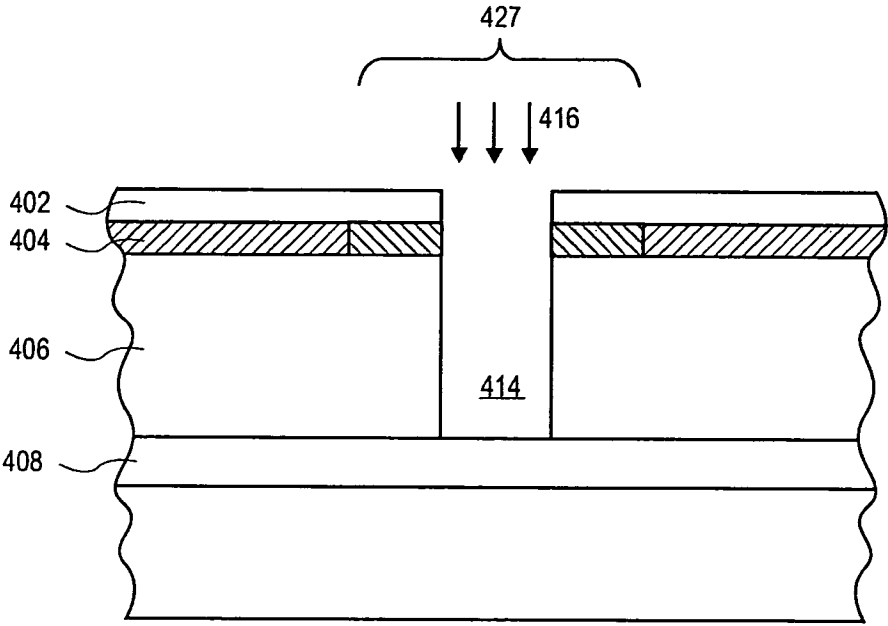
第3B圖



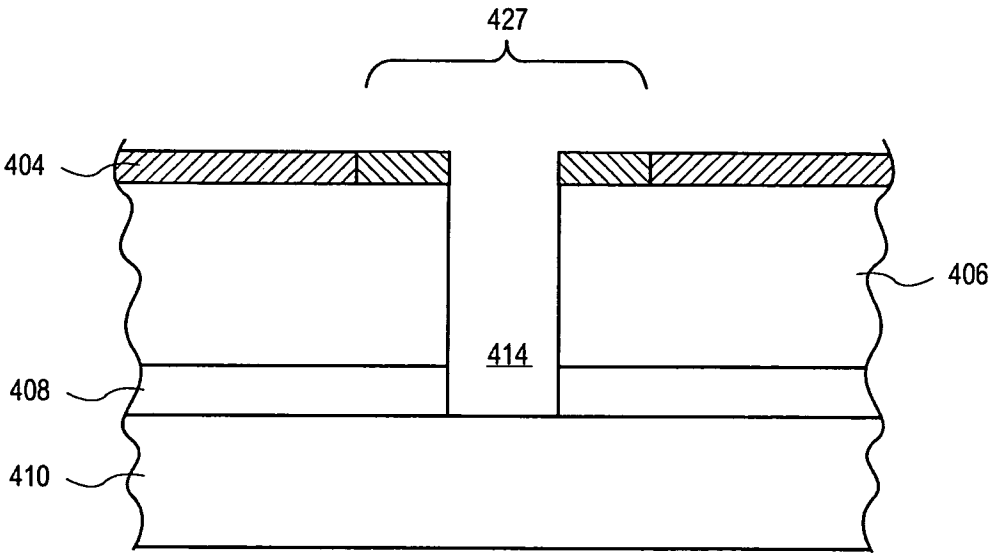
第4A圖



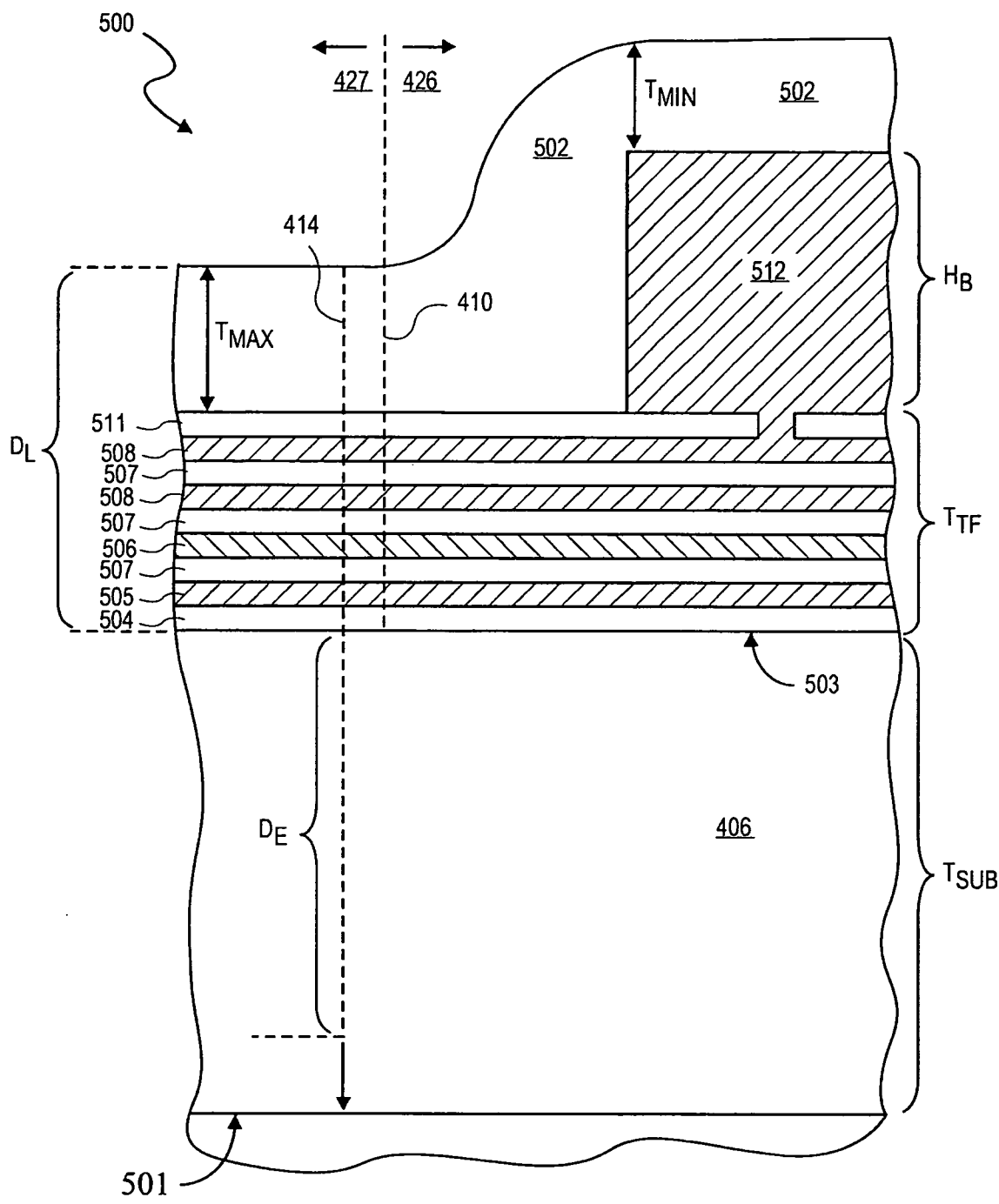
第4B圖



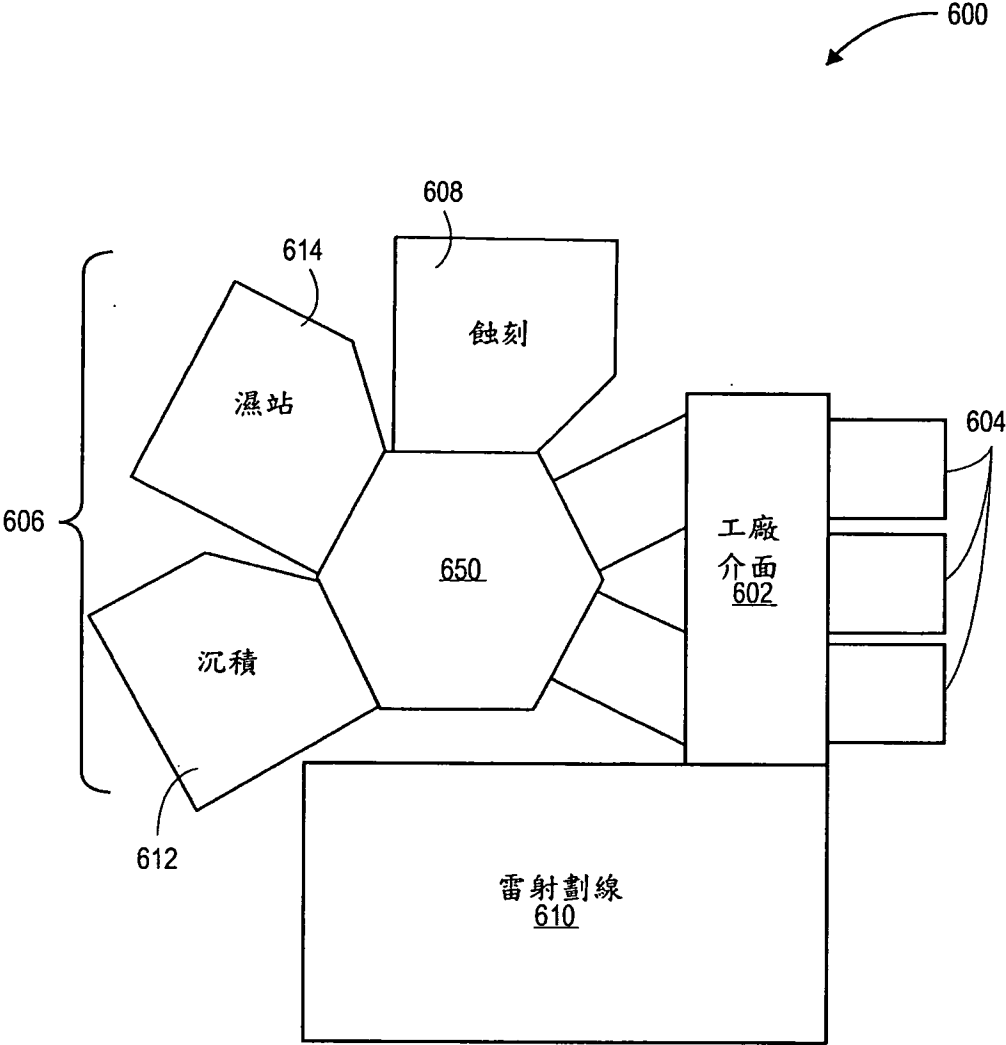
第4C圖



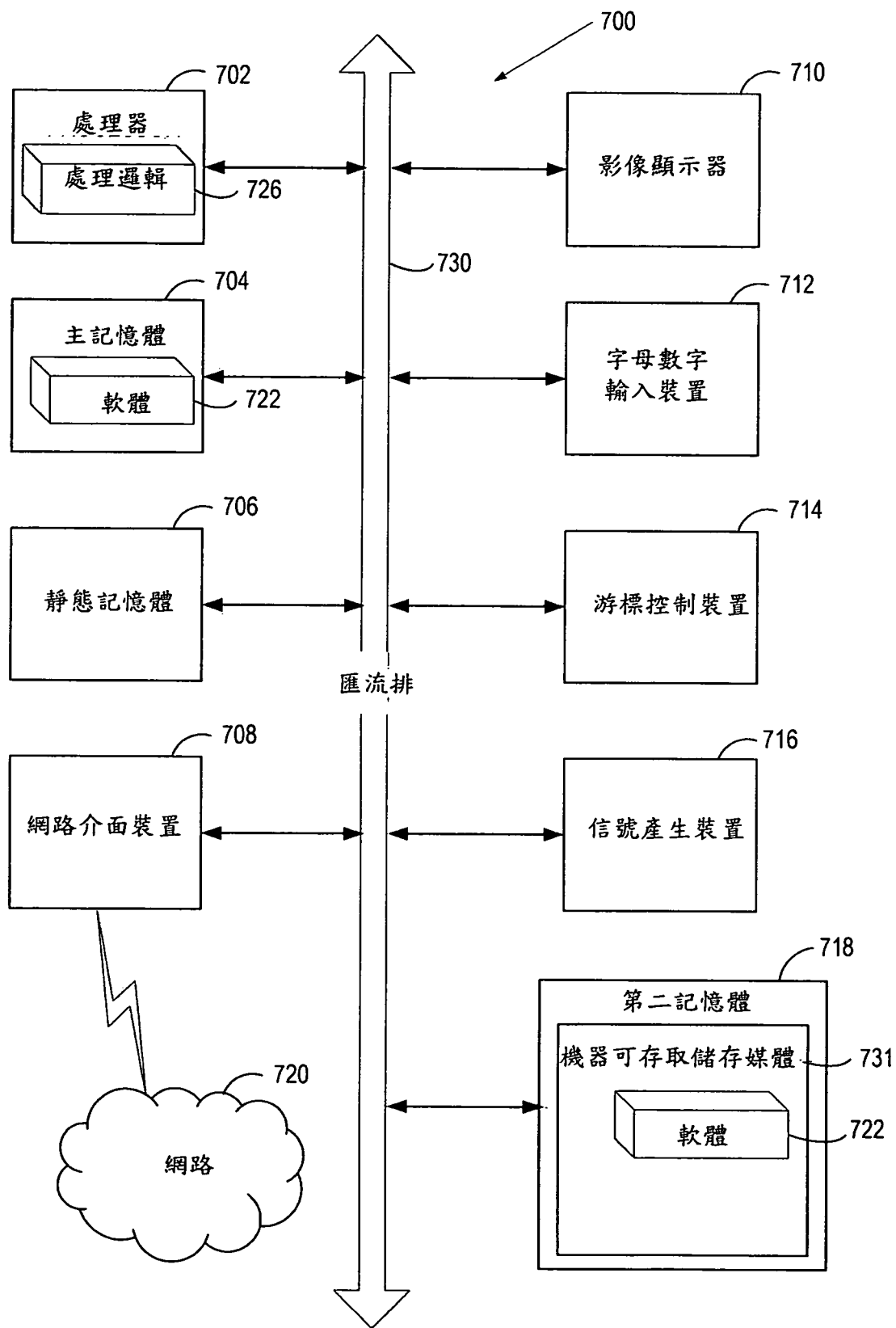
第4D圖



第5圖



第6圖



第7圖