

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-180304
(P2006-180304A)

(43) 公開日 平成18年7月6日(2006.7.6)

(51) Int. Cl.	F I			テーマコード (参考)
H03H 9/17 (2006.01)	H03H 9/17	F	5J108	
H03H 3/02 (2006.01)	H03H 3/02	C		
H03H 9/58 (2006.01)	H03H 9/58	A		

審査請求 未請求 請求項の数 34 O L (全 20 頁)

(21) 出願番号	特願2004-372534 (P2004-372534)	(71) 出願人	000153535 株式会社日立メディアエレクトロニクス 岩手県奥州市水沢区真城字北野1番地
(22) 出願日	平成16年12月24日 (2004.12.24)	(74) 代理人	100100310 弁理士 井上 学
		(72) 発明者	浅井 健吾 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内
		(72) 発明者	松本 久功 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内
		(72) 発明者	磯部 敦 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内

最終頁に続く

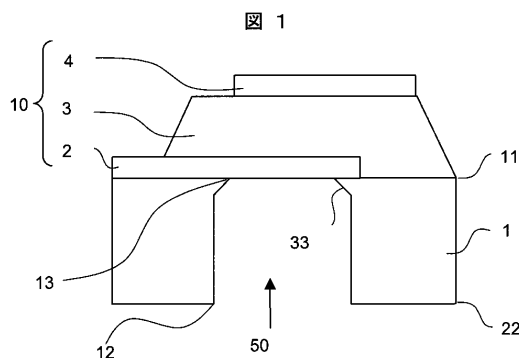
(54) 【発明の名称】 圧電バルク共振子およびその製造方法、圧電バルク共振子を用いたフィルタ、それを用いた半導体集積回路装置、並びにそれを用いた高周波モジュール

(57) 【要約】

【課題】 ダイアフラム構造形成技術の課題を解決し、より小型で、周波数精度が向上された圧電バルク共振子およびその製造方法、その圧電バルク共振子を用いたフィルタ、それを用いた半導体集積回路装置、並びにそれを用いた高周波モジュールを提供する。

【解決手段】 本発明に係る圧電バルク共振子は、第1の面およびこれと反対の第2の面を有する基板と、前記第1の面に接する第1の電極膜、当該第1の電極膜に重なる圧電膜、および当該圧電膜に重なる第2の電極膜からなる積層共振体と、を備え前記基板には前記積層共振体に対応する位置において、前記第1の面にて開口する第1の開口部および前記第2の面にて開口する第2の開口部を有し、前記第1の面に対して略垂直な空隙部が開設され、前記第1の面近傍においてテパ形状の空隙部が開設されている構造とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 の面と、前記第 1 の面に対向する第 2 の面と、
 前記第 1 の面にて開口する第 1 の開口部を有するテーパ形状の第 1 の空隙部と、
 前記第 2 の面にて開口する第 2 の開口部を有し、前記第 1 の面に対して略垂直な形状を有し前記第 1 の空隙部に連続する第 2 の空隙部とを有する基板と、
 前記第 1 の開口部と重なる部分を有して前記第 1 の面上に搭載され積層構造を有する積層共振体と
 を具備して成ることを特徴とする圧電バルク共振子。

【請求項 2】

請求項 1 において、
 前記基板は面方位 (1 0 0) のシリコン基板であり、前記第 1 の面および前記第 2 の面の少なくとも一方は (1 0 0) 面であることを特徴とする圧電バルク共振子。

10

【請求項 3】

請求項 2 において、
 前記積層共振体は、
 第 1 の電極層と、
 第 2 の電極層と、
 前記第 1 の電極層と前記第 2 の電極層との間に、前記第 1 の電極層と前記第 2 の電極層との積層方向において挟まれた部分を有する圧電層と
 を具備して成ることを特徴とする圧電バルク共振子。

20

【請求項 4】

請求項 3 において、
 前記第 1 の電極層は、前記第 1 の開口部と重なる部分を有して前記第 1 の面に接していることを特徴とする圧電バルク共振子。

【請求項 5】

請求項 2 において、
 前記積層共振体は、
 前記第 1 の開口部と重なる部分を有して前記第 1 の面に接する第 1 の層と、
 前記第 1 の層の積層方向において、前記第 1 の層に重なる部分を有する第 1 の電極層と

30

、
 第 2 の電極層と、

前記第 1 の電極層と前記第 2 の電極層との間に、前記第 1 の電極層と前記第 2 の電極層との積層方向において挟まれた部分を有する圧電層と
 を具備して成ることを特徴とする圧電バルク共振子。

【請求項 6】

請求項 3 において、
 前記第 1 の電極層および前記第 2 の電極層の少なくとも一方は、モリブデンおよびタングステンの少なくとも一方を主成分として含むことを特徴とする圧電バルク共振子。

【請求項 7】

請求項 5 において、
 前記第 1 の層は、酸化ケイ素、窒化ケイ素、アルミナ、窒化アルミニウム、および炭化ケイ素のうちの一つを主成分として含んで成ることを特徴とする圧電バルク共振子。

40

【請求項 8】

第 1 の面と、
 前記第 1 の面に対向する第 2 の面と、
 前記第 1 の面にて開口する第 1 の開口部を有し、その内部の面が (1 1 1) 面である第 1 の空隙部と、
 前記第 2 の面にて開口する第 2 の開口部を有し、前記第 1 の空隙部に連続する前記第 1

50

の面に対して略垂直な形状の第 2 の空隙部とを有する面方位 (1 0 0) のシリコン基板と

、
前記第 1 の開口部と重なる部分を有して前記第 1 の面上に搭載され積層構造を有する積層共振体と

を具備して成ることを特徴とする圧電バルク共振子。

【請求項 9】

請求項 8 において、

前記積層共振体は、

第 1 の電極層と、

第 2 の電極層と、

10

前記第 1 の電極層と前記第 2 の電極層との間に、前記第 1 の電極層と前記第 2 の電極層との積層方向において挟まれた部分を有する圧電層とを具備して成ることを特徴とする圧電バルク共振子。

【請求項 10】

請求項 9 において、

前記第 1 の電極層は、前記第 1 の開口部と重なる部分を有して前記第 1 の面に接していることを特徴とする圧電バルク共振子。

【請求項 11】

請求項 8 において、

前記積層共振体は、

前記第 1 の開口部と重なる部分を有して前記第 1 の面上に重なる第 1 の層と、

前記第 1 の層の積層方向において、前記第 1 の層に重なる部分を有する第 1 の電極層と

20

、
第 2 の電極層と、

前記第 1 の電極層と前記第 2 の電極層との間に、前記第 1 の電極層と前記第 2 の電極層との積層方向において挟まれた部分を有する圧電層とを具備して成ることを特徴とする圧電バルク共振子。

【請求項 12】

請求項 9 において、

前記第 1 の電極層および前記第 2 の電極層の少なくとも一方は、モリブデンおよびタングステンの少なくとも一方を主成分として含むことを特徴とする圧電バルク共振子。

30

【請求項 13】

請求項 11 において、

前記第 1 の層は、酸化ケイ素、窒化ケイ素、アルミナ、窒化アルミニウム、および炭化ケイ素のうちの少なくとも一つを主成分として含んで成ることを特徴とする圧電バルク共振子。

【請求項 14】

第 1 の面と、

前記第 1 の面に対向する第 2 の面と、

前記第 1 の面にて開口する第 1 の開口部を有するウェットエッチングによって形成された第 1 の空隙部と、

40

前記第 2 の面にて開口する第 2 の開口部を有し、前記第 1 の空隙部に連続する前記第 1 の面に対して略垂直な形状の第 2 の空隙部とを有する面方位 (1 1 1) のシリコン基板と

、
前記第 1 の開口部と重なる部分を有して前記第 1 の面上に搭載された積層構造を有する積層共振体と

を具備して成ることを特徴とする圧電バルク共振子。

【請求項 15】

請求項 14 において、

前記積層共振体は、

50

第 1 の電極層と、

第 2 の電極層と、

前記第 1 の電極層と前記第 2 の電極層との間に、前記第 1 の電極層と前記第 2 の電極層との積層方向において挟まれた部分を有する圧電層とを具備して成ることを特徴とする圧電バルク共振子。

【請求項 16】

請求項 15 において、

前記第 1 の電極層は、前記第 1 の開口部と重なる部分を有して前記第 1 の面に接していることを特徴とする圧電バルク共振子。

【請求項 17】

請求項 14 において、

前記積層共振体は、

前記第 1 の開口部と重なる部分を有して前記第 1 の面上に重なる第 1 の層と、

前記第 1 の層に重なる部分を有する第 1 の電極層と、

第 2 の電極層と、

前記第 1 の電極層と前記第 2 の電極層との間に、前記第 1 の電極層と前記第 2 の電極層との積層方向において挟まれた部分を有する圧電層とを具備して成ることを特徴とする圧電バルク共振子。

【請求項 18】

請求項 15 において、

前記第 1 の電極層および前記第 2 の電極層の少なくとも一方は、モリブデンおよびタングステンの少なくとも一方を主成分として含むことを特徴とする圧電バルク共振子。

【請求項 19】

請求項 17 において、

前記第 1 の層は、酸化ケイ素、窒化ケイ素、アルミナ、窒化アルミニウム、および炭化ケイ素のうちの少なくとも一つを主成分として含んで成ることを特徴とする圧電バルク共振子。

【請求項 20】

単一基板に形成された複数の圧電バルク共振子と、前記複数の圧電バルク共振子を介して互いに接続されている入力端子および出力端子とを有する圧電バルク共振子フィルタであって、

前記複数の圧電バルク共振子の少なくとも一つは、

前記基板の第 1 の面にて開口する第 1 の開口部を有するテーパ形状の第 1 の空隙部と、

前記第 1 の面に対向する前記基板の第 2 の面にて開口する第 2 の開口部を有し、前記第 1 の面に対して略垂直な形状を有し前記第 1 の空隙部と連続する第 2 の空隙部と、

前記第 1 の開口部と重なる部分を有して前記第 1 の面上に搭載された積層構造を有する積層共振体と

を具備して成ることを特徴とする圧電バルク共振子フィルタ。

【請求項 21】

請求項 20 において、

前記積層共振体は、

第 1 の電極層と、

第 2 の電極層と、

前記第 1 の電極層と前記第 2 の電極層との間に、前記第 1 の電極層と前記第 2 の電極層との積層方向において挟まれた部分を有する圧電層とを具備して成り、

前記複数の圧電バルク共振子は、第 1 および第 2 の圧電バルク共振子を含んで成り、

前記第 1 の圧電バルク共振子の前記第 1 および第 2 の電極層のいずれか一方が前記入力端子に電氣的に接続され、

前記第 2 の圧電バルク共振子の前記第 1 および第 2 の電極層のいずれか一方が前記出力

10

20

30

40

50

端子に電氣的に接続されていることを特徴とする圧電バルク共振子フィルタ。

【請求項 2 2】

請求項 2 0 において、

前記複数の圧電バルク共振子は、

直列共振器を構成する第 1 の複数の圧電バルク共振子と、

並列共振器を構成する第 2 の複数の圧電バルク共振子と

を含んで成ることを特徴とする圧電バルク共振子フィルタ。

【請求項 2 3】

請求項 2 0 において、

前記積層共振体は、

第 1 の電極層と、

第 2 の電極層と、

前記第 1 の電極層と前記第 2 の電極層との間に、前記第 1 の電極層と前記第 2 の電極層との積層方向において挟まれた部分を有する圧電層と

を具備して成り、

前記複数の圧電バルク共振子は、第 1 および第 2 の圧電バルク共振子を含んで成り、

前記入力端子に入力された信号は、前記第 1 の圧電バルク共振子の前記第 1 の電極層および第 2 の圧電バルク共振子の第 1 の電極層に入力され、

前記入力された信号は第 2 の圧電バルク共振子の第 2 の電極層を介して出力され、

前記第 1 の圧電バルク共振子の前記第 2 の電極層は基準電位に接続されていることを特徴とする圧電バルク共振子フィルタ。

10

20

【請求項 2 4】

複数の圧電バルク共振子を含んで構成され、所望の周波数帯域の信号を選択的に通過させる圧電バルク共振子フィルタを備えたフロントエンド部と、電界効果トランジスタを含んで構成された高周波回路部とが、面方位 (1 0 0) のシリコン基板上に集積化された半導体集積回路装置であって、

前記複数の圧電バルク共振子の少なくとも 1 つは、

前記基板の第 1 の面にて開口する第 1 の開口部を有するテーパ形状の第 1 の空隙部と、

前記第 1 の面に対向する前記基板の第 2 の面にて開口する第 2 の開口部を有し、前記第 1 の面に対して略垂直な形状を有し前記第 1 の空隙部と連続する第 2 の空隙部と、

前記第 1 の開口部と重なる部分を有して前記第 1 の面上に搭載された積層構造を有する積層共振体と

を具備して成ることを特徴とする半導体集積回路装置。

30

【請求項 2 5】

複数の圧電バルク共振子を含んで構成され、所望の周波数帯域の信号を選択的に通過させる圧電バルク共振子フィルタを備えたフロントエンド部と、バイポーラトランジスタを含んで構成された高周波回路部とが、面方位 (1 1 1) のシリコン基板上に集積化された半導体集積回路装置であって、

前記複数の圧電バルク共振子の少なくとも 1 つは、

前記基板の第 1 の面にて開口する第 1 の開口部を有するウェットエッチングによって形成された第 1 の空隙部と、

前記第 1 の面に対向する前記基板の第 2 の面にて開口する第 2 の開口部を有し、前記第 1 の面に対して略垂直な形状を有し前記第 1 の空隙部に連続する第 2 の空隙部と、

前記第 1 の開口部と重なる部分を有して前記第 1 の面上に搭載された積層構造を有する積層共振体と

を有することを特徴とする半導体集積回路装置。

40

【請求項 2 6】

第 1 の端子と、前記第 1 の端子にその入力端子が接続された第 1 の圧電バルク共振子フィルタと、前記第 1 の端子にその出力端子が接続された第 2 の圧電バルク共振子フィルタと、前記第 1 の圧電バルク共振子フィルタの出力端子に接続された第 2 の端子と、前記第

50

2の圧電バルク共振子フィルタの入力端子に接続された第3の端子と、を具備して成る高周波モジュールであって、

前記第1および第2の圧電バルク共振子フィルタの少なくとも一方は、

第1の面と、

前記第1の面に対向する第2の面と、

前記第1の面にて開口する第1の開口部を有するテーパ形状の第1の空隙部と、

前記第2の面にて開口する第2の開口部を有し、前記第1の面に対して略垂直な形状を有し前記第1の空隙部に連続する第2の空隙部とを有する基板と、

前記第1の開口部と重なる部分を有して前記第1の面上に搭載された積層構造を有する積層共振体と

10

を具備して成る圧電バルク共振子

を含んで構成されることを特徴とする高周波モジュール。

【請求項27】

請求項26において、

高周波電力増幅器を更に具備して成り、

前記高周波電力増幅器は、前記第2の圧電バルク共振子フィルタの入力端子と前記第3の端子とに電氣的に接続されていることを特徴とする高周波モジュール。

【請求項28】

請求項26において、

高周波回路部を更に具備して成り、

前記高周波回路部は、前記第2の端子と前記第3の端子とに電氣的に接続されていることを特徴とする高周波モジュール。

20

【請求項29】

第1の面と、前記第1の面に対向する第2の面とを備えた基板の前記第1の面に、第1の電極層を形成する工程と、

前記第1の電極層の積層方向において、前記第1の電極層に重なる部分を有する圧電層を形成する工程と、

前記積層方向において、前記圧電層に重なる部分を有する第2の電極層を形成する工程と、

前記第2の面から、ドライエッチング法により、前記積層方向における前記基板の厚さよりも短い距離、前記基板をエッチングする工程と、

30

前記第2の面から、ウェットエッチング法により、前記積層方向における前記基板の厚さと、前記ドライエッチング法によりエッチングされる距離との差分で規定される距離、前記基板をエッチングする工程と

を含むことを特徴とする圧電バルク共振子の製造方法。

【請求項30】

請求項29において、

前記基板は面方位(100)のシリコン基板であり、前記第1の面は(100)面であることを特徴とする圧電バルク共振子の製造方法。

【請求項31】

40

請求項30において、

前記ウェットエッチングはKOHを用いてエッチングすることを特徴とする圧電バルク共振子の製造方法。

【請求項32】

請求項29において、

前記積層方向において、前記基板と前記第1の電極層との間に挟まれる部分を有し、前記基板に接する第1の層を形成する工程をさらに含むことを特徴とする圧電バルク共振子の製造方法。

【請求項33】

請求項29において、

50

前記第1の電極層および前記第2の電極層の少なくともどちらか一方が、モリブデンおよびタングステンの少なくとも一方を主成分とする材料を含んで成ることを特徴とする圧電バルク共振子の製造方法。

【請求項34】

請求項32において、

前記第1の層は、酸化ケイ素、窒化ケイ素、アルミナ、窒化アルミニウム、および炭化ケイ素の少なくとも一つを主成分とする材料を含んで成ることを特徴とする圧電バルク共振子の製造方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、弾性波を用いた共振子に関し、特に、バルク弾性波を利用した圧電バルク共振子、それを用いたフィルタ（以下、「圧電バルク共振子フィルタ」と呼ぶ）、および圧電バルク共振子の製造方法に関する。

【背景技術】

【0002】

携帯電話に代表される移動体通信の普及に伴い、数百MHzから数GHzの高周波フィルタに対する需要が高まっている。種々のフィルタ技術の中で、圧電バルク共振子から作製されるフィルタは（1）高周波化、（2）小型化、（3）温度特性、（4）耐電力性に優れるという特徴を持つ。

20

【0003】

圧電バルク共振子はAlNやZnOなどの圧電層の上下を、金属材料からなる電極膜でサンドイッチした構造の積層共振体で、この積層共振体に交流電圧を加えることで発生する縦方向の共振振動を利用するものである。圧電バルク共振子の構造は、バルク弾性波を圧電膜内に封じ込める方法によって分類され、そのひとつの手法として、共振器下部に空洞部を設け、ダイヤフラム構造を形成する手法がある。

上述した圧電バルク共振子における、ダイヤフラム構造形成技術として、圧電層が、下部電極層と上部電極層とに挟持され、この挟持構造が、下地層によって、空洞部上に支持されている構成がある（例えば、非特許文献1参照）。

【0004】

30

別のダイヤフラム構造形成技術として、支持基板上の空隙部形成領域に、犠牲層をパターン形成した上に、圧電層が下部電極層と上部電極層とに挟持された挟持構造を形成した後、犠牲層を除去することで挟持構造の下部に空隙部を得る構成がある（例えば、特許文献1参照）。

【0005】

別のダイヤフラム構造形成技術として、支持基板上の空隙部形成領域にあらかじめ凹部を形成し、その凹部を犠牲層で充填し、平坦化処理を行った上に圧電層が下部電極層と上部電極層とに挟持された挟持構造を形成した後、犠牲層を除去することで挟持構造の下部に空隙部を得る構成がある（例えば、特許文献2参照）。

【0006】

40

別のダイヤフラム構造形成技術として、支持基板の第1の面に接して、圧電層が下部電極層と上部電極層とに挟持された挟持構造を備え、基板の挟持構造に対応する位置において、第1の面にて開口する第1開口部および第2面にて開口する第2開口部を有しつつ第1の面に対して略垂直な空隙部を開設するためにDeep-RIEで形成する技術がある（例えば、非特許文献2または特許文献3参照）。特許文献3によると、小型化を図るのに適すると共に、優れた共振特性を有する圧電バルク共振子を得ることが出来るが、圧電層の配向性に関して十分な性能を得るには支持基板のカット面が重要であり、支持基板において面方位（111）のシリコン基板が好適であると記載されている。また、面方位（100）のシリコン基板を適用する場合には、圧電層の配向性の劣化が激しく、圧電バルク共振子において良好な共振特性を得ることが難しいと記載されている。

50

【 0 0 0 7 】

【 特許文献 1 】 特開昭 6 0 - 1 8 9 3 0 7 号公報

【 0 0 0 8 】

【 特許文献 2 】 特開 2 0 0 0 - 6 9 5 9 4 号公報

【 特許文献 3 】 特開 2 0 0 3 - 2 0 4 2 3 9 号公報

【 非特許文献 1 】 1 9 9 4 年 アイトリプルイー、インターナショナル・フリークエンシー・コントロール、シンポジウム第 1 3 5 頁から 1 3 8 頁 (1994 IEEE International Frequency Control Symposium pp.135-138)

【 非特許文献 2 】 2 0 0 2 年 アイトリプルイー、ウルトラソニック、シンポジウム第 6 9 頁から 9 7 2 頁 (2002 IEEE International Ultrasonics Symposium pp.969-972)

10

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 9 】

圧電バルク共振子内のバルク弾性波は、圧電層によって隔てられた 2 つの電極間に電気信号が印加されることにより、励起される。このとき、バルク弾性波の経路は、挟持構造、または挟持構造と下地層とを含んでなるダイヤフラム構造であり、この挟持構造、または挟持構造と下地層とをあわせた膜厚により周波数が決定される。ダイヤフラム構造の上下が大気によって弾性的に絶縁されているため、バルク弾性波はダイヤフラム構造端面と大気との界面で反射し、ダイヤフラム構造から外部への弾性エネルギーの漏洩を防いでいる。要するに、圧電バルク共振子とは、入力された電気信号を機械的な励振に変換する装置であり、ダイヤフラム構造の膜厚と反比例の関係を持つ周波数で共振する。この性質を用いることで、圧電バルク共振子を電子回路における高周波共振器として利用することが可能である。

20

【 0 0 1 0 】

圧電バルク共振子フィルタを作製するためには、異なる共振周波数を持つ 2 つ以上の圧電バルク共振子を電氣的に接続する必要がある。基本的には、2 種類の共振周波数で十分であるが、より幅広いフィルタ設計において、それぞれ異なる共振周波数を備えた 3 つ以上の共振子を必要とすることがある。さらに、携帯電話のような、送信と受信の両方の機能を備えた通信手段を構成する場合、送信周波数に対応した送信フィルタと、受信周波数に対応した受信フィルタの 2 種類をもって、送受切替器を作製する必要がある。圧電バルク共振子はダイヤフラム構造の全体膜厚を 1 / 2 波長とする周波数で共振するため、圧電バルク共振子の共振周波数は、ダイヤフラム構造の全体膜厚と、下地層材料、下部電極層材料、圧電層材料、及び上部電極層材料のそれぞれの弾性速度とから一意的に決定される。すなわち、ダイヤフラム構造の全体膜厚を変えることで、圧電バルク共振子の共振周波数を制御できることになり、単一基板の上に、圧電バルク共振子フィルタを構成するためには、各圧電バルク共振子毎にダイヤフラム構造の全体膜厚を変えることが要求される。しかしながら、本発明者等は上述の従来技術を検討した結果、以下の問題点を見出した。

30

【 0 0 1 1 】

従来技術の非特許文献 1 の開示する技術は、基板の積層共振体に対応する位置において空洞部を形成する際、シリコンエッチング工程を用いているが、発明者らの検討によれば、そのエッチング工程はウェットエッチングを用いていると考えられる。そのため、空洞部が基板裏面で開口する面積が大きくなり、圧電バルク共振子のサイズを小型化するには適していない。

40

【 0 0 1 2 】

また、従来技術の特許文献 1 の開示する技術は、犠牲層の表面状態の影響により圧電層の配向性が劣化するため圧電バルク共振子において良好な共振特性を得ることが難しい。また、特許文献 2 の開示する技術は、圧電バルク共振子形成の工程数の増加によりコストが高くなるという問題がある。

【 0 0 1 3 】

また、非特許文献 2 または特許文献 3 の開示する技術は、基板の積層共振体に対応する

50

位置において空隙部を形成する際、ドライエッチングを用いているため、基板直上の積層共振体にエッチング損傷を与え、そのため積層共振体の膜厚が変動し、共振周波数がシフトしてしまう可能性がある。

【0014】

また、特許文献3の開示する技術は、圧電バルク共振子を作成する際、基板として面方位(111)のシリコン基板を使用しているが、基板のエッチング速度や基板価格等、コストの面から考えれば、面方位(100)のシリコン基板を用いたほうが好適である。また、圧電バルク共振子とCMOS高周波集積回路を単一基板上の集積化する作製技術を考え場合には、現在のCMOS高周波集積回路が面方位(100)のシリコン基板を適用していることから、良好なCMOS特性の面からも面方位(100)のシリコン基板を用いるのが好適な場合がある。

10

【課題を解決するための手段】

【0015】

本発明の代表的手段の一例を示せば次の通りである。即ち、本発明に係る圧電バルク共振子は、第1の面とそれに対向する第2の面とを備えた基板に、第1の面にて開口するテーパ形状の第1の空隙部と、第2の面にて開口する前記第2の面に対して略垂直な形状を有する前記第1の空隙部に連続する第2の空隙部とを設け、積層構造を有する積層共振体を、基板の第1面上に、第1の開口部と重なる部分を持つように搭載することを特徴とするものである。なお、上記基板としては面方位(100)のシリコン基板が好適である。また、上記積層共振体は、下部電極、上部電極、および圧電膜が積層構造されたダイヤフラム構造になっており、下部電極と基板との間に更に下地層を含んでいても良い。

20

【0016】

また、本発明に係る圧電バルク共振子フィルタは、単一基板に形成された複数の圧電バルク共振子と、複数の圧電バルク共振子を介して互いに接続されている入力端子および出力端子とを有する圧電バルク共振子フィルタであって、複数の圧電バルク共振子の少なくとも1つは、基板の第1の面にて開口する第1の開口部を有するテーパ形状の第1の空隙部と、第1の面に対向する基板の第2の面にて開口する第2の開口部を有し、第2の面に対して略垂直な形状を有する前記第1の空隙部と連続する第2の空隙部と、第1の開口部と重なる部分を有して第1の面上に搭載された積層構造を有する積層共振体と、を有することを特徴とする。

30

【0017】

また、本発明に係る半導体集積回路装置は、複数の圧電バルク共振子を含んで構成され、所望の周波数帯域の信号を選択的に通過させる圧電バルク共振子フィルタを備えたフロントエンド部と、電界効果トランジスタを含んで構成された高周波回路部とが、面方位(100)のシリコン基板上に集積化された半導体集積回路装置であって、複数の圧電バルク共振子の少なくとも1つは、基板の第1の面にて開口する第1の開口部を有するテーパ形状の第1の空隙部と、第1の面に対向する基板の第2の面にて開口する第2の開口部を有し、第2の面に対して略垂直な形状を有する前記第1の空隙部と連続する第2の空隙部と、第1の開口部と重なる部分を有して前記第1の面上に搭載された積層構造を有する積層共振体と、を有することを特徴とする。

40

【0018】

また、本発明に係る高周波モジュールは、第1の端子と、第1の端子にその入力端子が接続された第1の圧電バルク共振子フィルタと、第1の端子にその出力端子が接続された第2の圧電バルク共振子フィルタと、第1の圧電バルク共振子フィルタの出力端子に接続された第2の端子と、第2の圧電バルク共振子フィルタの入力端子に接続された第3の端子と、を具備して成る高周波モジュールであって、第1および第2の圧電バルク共振子フィルタの少なくとも一方は、第1の面と、第1の面に対向する第2の面と、第1の面にて開口する第1の開口部を有するテーパ形状の第1の空隙部と、第2の面にて開口する第2の開口部を有し第2の面に対して略垂直な形状を有する第2の空隙部と、を有する基板と、第1の開口部と重なる部分を有して前記第1の面上に搭載された積層構造を有する積層

50

共振体と、を具備して成る圧電バルク共振子を含んで構成されることを特徴とする。

【0019】

また、本発明に係る圧電バルク共振子の製造方法は、第1の面とそれに対向する第2の面とを備えた基板の前記第1の面に、第1の電極層を形成する工程と、前記第1の電極層に積層する部分を有する圧電層を形成する工程と、前記圧電層に積層する部分を有する第2の電極層を形成する工程と、前記第2の面から、ドライエッチング法により、前記第1および前記第2の電極層の積層方向で規定される第1の方向における前記基板の厚さよりも短い距離、前記基板をエッチングする工程と、前記第2の面から、ウェットエッチング法により、前記第1の方向における前記基板の厚さと、前記ドライエッチング法によりエッチングされる距離との差分で規定される距離、前記基板をエッチングする工程と、を含むことを特徴とする。

10

【発明の効果】

【0020】

本発明によれば、圧電バルク共振子および圧電バルク共振子フィルタを小型化することができる。また、本発明によれば、圧電バルク共振子および圧電バルク共振子フィルタの周波数精度を向上でき、歩留まりを改善することができる。

【発明を実施するための最良の形態】

【0021】

本発明に係る実施の形態について、以下、添付図面を参照しながら、具体的な実施例を用いて詳細に説明する。

20

【実施例1】

【0022】

図1は、本発明に係る圧電バルク共振子の第一実施例を示す断面構造図である。図1において圧電バルク共振子を形成する基板1は面方位(100)の単結晶シリコン基板であり、(100)面に相当する第1の面11と、これに対向する第2の面22を有する。この基板1の第1の面11上に、第1の面11に接する第1の電極層2と、第1の電極層2に重なる圧電層3と、圧電層3に重なる第2の電極層4とを含んで構成される積層共振体10とを備え、基板1上の積層共振体10に対応する領域において、基板1を貫く空隙部50が形成されている。積層共振体10は、圧電層3が第1電極層および第2の電極層との間に、その積層方向において挟まれているダイヤフラム構造を形成しており、本実施例では、第1および第2電極層が、それぞれ、ダイヤフラム構造の下部電極層および上部電極層になっている。また、空隙部50は、基板1の第1の面11と第2の面22において、開口部13と開口部12をそれぞれ有しており、第1の面11において開口する空隙部はテーパ形状33になっており、第2の面22において開口する空隙部は、第1の面11に対して略垂直な形状の空隙部となっている。空隙部50が基板1を貫いていることから明らかなように、略垂直形状の空隙部とテーパ形状の空隙部は、それらの間に空隙を遮るものが無く、連続している。

30

【0023】

本実施例において、圧電バルク共振子は例えば、第1の電極層2は400nmの厚さを有する(110)一軸配向構造をとるMoにより、圧電層3は950nmの厚さを有する(002)一軸配向構造をとるAlNにより、第2の電極層4は400nmの厚さを有する(110)一軸配向構造をとるMoにより形成されている。また面方位(100)のシリコン基板である基板1の厚さは200 μ mとしている。積層共振体10の下部領域の空隙部50の形状に関しては、基板1の第2の面22から180 μ mまでの空隙部は、基板1の第1の面11に対して略垂直な形状を有しており、さらに、基板1の第2の面22から180 μ m以降の空隙部は、テーパ形状33を有している。第1の電極層は空隙部50に露出しているため、バルク弾性波を大気によって絶縁することができる。

40

【0024】

図2は、図1に示した本実施例の圧電バルク共振子の上面図であり、第2の電極層4から基板1の方向を見た場合を示してある。図2において、第1の面11にて開口する開口

50

部13は、積層方向から見て、積層共振体10に対応する第1の電極層2の大きさよりも小さく作成されているが、開口部13は、積層方向から見て、第1の電極層2に重ならない部分があっても良く、実施例に限定されない。

【0025】

本実施例によれば、基板1の空隙部50の大部分が略垂直の形状で、一部がテーパ形状になっているため、空隙部50の全てをテーパ形状にする構成に比較して、圧電バルク共振子の小型化が実現できる。

【0026】

次に、図3に沿って本実施例の圧電バルク共振子の製造方法の一例を説明する。まず、面方位(100)の単結晶シリコン基板である基板1の第1の面11上に、第1の電極層2として(110)一軸配向構造をとるMoを400nm堆積し(b)、パターニングして所望の領域の電極を得る(c)。次いで、圧電層3として(002)一軸配向構造をとるAlNを950nm、第2の電極層4として(110)一軸配向構造をとるMoを400nmを連続して堆積する(d)。次いで第2の電極層4としてMoのパターニング、圧電層3としてAlNのパターニングを行い、積層共振体10を形成する(e)。次いで圧電バルク共振子の下部領域の空隙部50を形成するため、基板1の第2の面22の圧電バルク共振子に対応する領域に沿ってエッチングマスク材40としてレジストを形成する(f)。次いでDeep-RIEによるドライエッチングにて、基板1の第2の面22から深さ180μmまでエッチングを行い、第1の面11に対して略垂直形状の空隙部を形成する(g)。

【0027】

さらに、基板1の第2の面22から180μm以降のエッチングは、ウエットエッチングにて行い、第1の電極層2が露出するまでエッチングを行い、空隙部50を形成する(h)。つまり、空隙部50の形成に関しては、基板の第2の面22から、基板の厚さより短い深さでドライエッチングを行い、ドライエッチングで削らなかった空隙部50の残りの部分、つまり、基板の厚さとドライエッチングの深さとの差分で規定される距離は、ウエットエッチングにてエッチングを行なう。本実施例のように、(100)基板を用いている場合には、ウエットエッチングは、例えば60に加熱したKOH溶液にて異方性ウエットエッチングを行なうのが好適である。このように、KOH溶液に代表される異方性ウエットエッチングを用いて、面方位(100)のシリコン基板をエッチングした場合、エッチングされた空隙部の内部の面は(111)面になっている。

【0028】

本実施例によれば、エッチングの最終段でウエット処理を適用することにより、第1の電極層に与えるエッチング損傷を低減でき、積層共振体10の厚さ変動による周波数シフトを十分に抑えることが可能となる。図6に積層共振体10の厚さ変動による周波数シフトのシミュレーション結果の例を示す。この図を用いて本実施例の効果を説明する。下部電極の厚さ変動と周波数シフト量の関係から、下部電極の厚さが約10nm変動すると周波数が18MHz変動することが分かり、第1の電極層2のエッチングによる損傷は無視できないことが分かる。同様に図6から、積層共振体全体の厚さ1750nmの中から電極層厚さ分が約10nm変動すると周波数が18MHz変動することは明らかである。よって、本実施例では、第1の電極層2に与えるエッチング損傷を低減でき、積層共振体10の厚さ変動による周波数シフトを十分に抑えることが可能となり、一層の歩留まり改善が期待でき、低コスト化にも貢献できることがわかる。また、本実施例によれば、下部電極としての第1の電極層2が、ドライエッチングでエッチングされない材料に限定されないため、下部電極材料の選択の幅を広げることができ、好適な材料を選択することで、圧電バルク共振子の共振特性を向上することもできる。

【0029】

なお、第1の電極層2および第2の電極層4の材料としては、好適にはMoやWを用いる。MoやWは弾性速度が高いため、弾性波の伝播特性に優れている。それ以外にも、Ta、Ni、Nb、Au、Pt、Cu、Pd、Tiなどの材料も、第1の電極層および第2

10

20

30

40

50

の電極層として適用可能である。また、圧電層の材料としてはAlN以外に、ZnO、PZT、PbTiO₃、BaTiO₃も使用可能である。また、上記各層の厚さは一例であり、使用する材料、必要とする共振周波数に応じて適宜変更できる。また、上記実施例にて示した製造方法も一例であり、適宜変更できる。本圧電バルク共振子のダイヤフラム構造は、現状の製造技術では300nm~7μm程度の範囲で製造可能であり、共振周波数が0.5GHz~10GHz程度まで適用可能な技術である。

【0030】

以上、面方位(100)のシリコン基板を用いた場合の実施例について説明したが、基板1として面方位(111)のシリコン基板を用いても良い。この場合にも空隙部50を形成するエッチングの最終段でウェット処理を適用することにより、第1の電極層に与える損傷を低減でき、同様に、積層共振体10の厚さ変動による周波数シフトを十分に抑えることができる。エッチングの最終段でのウェット処理は、例えば、HF溶液による等方性ウェットエッチングを用いるのが好適である。また、面方位(111)のシリコン基板を用いた場合、後述するように、パイポラトランジスタを含んで構成された高周波集積回路との集積化が容易となる効果がある。

【実施例2】

【0031】

図4は、本発明に係る圧電バルク共振子の別の一例を示す断面構造図である。図4において、基板1、第1の電極層2、第1の電極層2に重なる圧電層3、および圧電層3に重なる第2の電極4、および基板1に形成された空隙部50に関しては、実施例1と同様である。実施例1と異なる点は、基板1と第1の電極層2との間に、基板1の第1の面11に接するように下地層6を設けていることであり、下地層6は、少なくともその一部が、第1の面11にて開口するテーパ形状の空隙部の開口部に、積層方向から見て、重なるように位置している。下地層6は空隙部50に露出しており、電気信号を大気によって弾性的に絶縁できるようになっている。

【0032】

本実施例において、圧電バルク共振子は例えば、下地層6は10nmの厚さを有するSiCにより形成されている。基板1、第1の電極層2、圧電層3、および第2の電極4の材料、配向構造および厚さ、並びに空隙部50の形状は、実施例1と同様である。

【0033】

本実施例によれば、実施例1と同様に、基板1の空隙部50の大部分が略垂直の形状で、一部がテーパ形状になっているため、空隙部50の全てをテーパ形状にする構成に比較して、圧電バルク共振子を小型化することができる。また、面方位(100)のシリコン基板においても下地層として、例えばAlNを適用することにより、圧電層にも十分な(002)一軸配向が得られ、圧電層の良好な膜質から優れた共振特性を得ることが可能となる。

【0034】

図5は、本実施例の圧電バルク共振子の製造方法の一例である。実施例1で示した製造方法と異なる点は、面方位(100)のシリコン基板である基板1上に下地層6としてSiCを10nm、第1の電極2としてMoを400nmを連続して堆積する工程(b)、および、下地層6をパターニングする工程(e)を含む点であり、他の工程は実施例1と同様である。

【0035】

本実施例によれば、エッチングの最終段でウェット処理を適用することにより、下地層6に与えるエッチング損傷を低減でき、積層共振体20の厚さ変動による周波数シフトを十分に抑えることが可能となり、一層の歩留まり改善が期待でき、低コスト化にも貢献できることがわかる。

【0036】

下地層材料としては、好適にはAlN、Al₂O₃、SiC、SiO₂、Si₃N₄の中から選択される。下地層は挟持構造を中空に支持しなくてはならないため、高い機械的

10

20

30

40

50

強度を持つことが望ましく、その点においてAlN、Al₂O₃ およびSiCは好適である。それ以外にもZnO、PZT、PbTiO₃、BaTiO₃などの材料も使用可能である。

なお上記各層の厚さは一例であり、使用する材料、必要とする共振周波数に応じて適宜変更することができる。また、上記実施例にて示した製造方法も一例であり、適宜変更できる。

【実施例3】

【0037】

ここでは、本発明に係る圧電バルク共振子を用いたフィルタを単一基板の上に構成する実施例を説明する。図7に、本発明に係る圧電バルク共振子を用いたフィルタが適用された携帯電話のブロック回路図の一例を示す。フィルタの具体的構成については後述する。

10

【0038】

図7において、アンテナANTで受信された高周波の受信信号Rxは位相器130を通り、さらにイメージ周波数信号を除去して所定の受信帯域の周波数信号を選択的に通すための受信フィルタ79を介して、高周波受信信号Rxを増幅するために低雑音増幅器150へ入力される。低雑音増幅器150において増幅された高周波受信信号Rxは、ベースバンドに変換するために受信ミキサ153を介して、ベースバンド部155へ送られる。

【0039】

一方、ベースバンド部155から送られてきた高周波の送信信号Txは変調無線周波数信号を作るための送信ミキサ152を介して、高周波送信信号Txを増幅するために電力増幅部151に入力される。電力増幅部151で増幅された高周波送信信号Txは、所定の送信周波数帯域の送信信号を選択的に通す送信フィルタ78を介してアンテナより電波として放射される。

20

【0040】

図7に示すブロック回路は、受信部と送信部のアンテナの共用を可能にする位相器130と、シンセサイザ154と、受信信号および送信信号の信号処理を行なうベースバンド部155を備えており、フロントエンド部160は、受信フィルタ79と、送信フィルタ78と、位相器130とを含んで構成される。

【0041】

図8は、図7に示したフロントエンド部160の回路ブロック図の一例である。図8において、送信フィルタ78と受信フィルタ79のそれぞれが、本発明に係る複数の圧電バルク共振子の集合によって構成され、送信フィルタ78は破線で囲った圧電バルク共振子71~77の配列によって、受信フィルタ79は破線で囲った圧電バルク共振子120~126の配列によってそれぞれ構成される。

30

送信信号は、送信フィルタ78を構成する圧電バルク共振子73および77に接続される端子から入力され、圧電バルク共振子71および74に接続される端子から出力される。一方アンテナからの受信信号は位相器130を通過し、受信フィルタ79を構成する圧電バルク共振子120および123に入力され、圧電バルク共振子122および126に接続される端子から出力される。送信フィルタ78において、圧電バルク共振子71~73が直列共振器を構成し、圧電バルク共振子74~77が並列共振器を構成する。受信フィルタ79において、圧電バルク共振子120~122が直列共振器を構成し、圧電バルク共振子123~126が並列共振器を構成する。

40

【0042】

なお、ここで示した共振子の配列は一例であり、共振子の配列は所望のフィルタ特性によって決定されるため、特に実施例で示した配列に限定されない。また、位相器130として用いる回路は周知の構成でよく、例えば、インダクタおよびコンダクタ、または1/4伝送線路によって構成される。

【0043】

図9に、図8に示す送信フィルタ78が単一基板上に作製された場合の模式的な外観斜視図の一例を示す。圧電バルク共振子71~77は、上述の実施例1または2で示したよ

50

うな構造であり、上部電極、下部電極、およびそれらに挟まれた圧電層を含んで構成される。ここで、圧電バルク共振子71~77は四辺形で示されているが、圧電バルク共振子の形状は所望のフィルタ特性によって決定されるため、四辺形に限定されない。圧電バルク共振子71~73が直列共振器を構成し、圧電バルク共振子74~77が並列共振器を構成する。図9において、圧電バルク共振子を接続している実線は圧電バルク共振子の上部電極層と接続される配線を、点線は圧電バルク共振子の下部電極層と接続される配線を表している。四角形の領域100は圧電層である。また、参照符号P2は不図示の内部回路からの送信信号が伝送されてくる入力配線パッドであり、送信フィルタ78の圧電バルク共振子73に接続されたフィルタの入力端子パッドP22とボンディングワイヤBWにより接続され、さらに電極配線で直列接続された圧電バルク共振子72、71を介してフィルタの出力端子パッドP11に接続されている。フィルタの出力端子パッドP11と、不図示のアンテナに接続されているパッドP1とがボンディングワイヤBWにより接続される。圧電バルク共振子74、76の上部電極層に接続された配線パッドと、圧電バルク共振子75、77の下部電極層に接続された配線パッドは、それぞれボンディングワイヤBWにより不図示のグランドパッドに接続されている。このようにして、図8の回路図に示した送信フィルタ78が単一基板上に形成される。

10

【0044】

本実施例によれば、圧電バルク共振子フィルタを単一の基板上に作製することにより、フィルタの小型化や低コスト化が可能となる。また、フィルタを形成する複数の圧電バルク共振子に、本発明に係る圧電バルク共振子を用いているので、フィルタの周波数精度を向上でき、歩留まり改善に貢献することができる。また、本実施例のフィルタを携帯電話に搭載した場合には、携帯電話の小型化が可能である。

20

【0045】

なお、図9で示した実施例は、不図示の内部回路と送信フィルタ78の接続にボンディングワイヤBWを使用した場合であるが、バンプボンディング等、他の実装方法を適用しても良い。また、入力端子P22および出力端子P11は圧電バルク共振子の上下いずれか一方の電極に接続されていれば良く、本実施例のように特に上部電極に接続されるものに限定しない。

【0046】

本実施例では、送信フィルタ78を単一基板上に形成した場合を説明したが、受信フィルタ79についても同様に単一基板上に形成することができる。また、送信フィルタ78及び受信フィルタ79、あるいは送信フィルタ78と受信フィルタ79とを含むフロントエンド部160を単一基板上に形成することも可能であり、この場合には、フロントエンド部およびそれを搭載した携帯電話の一層の小型化や低コスト化が可能となり、さらに将来的には、高周波集積回路との集積化にも容易に適用可能となる。

30

【0047】

なお、本実施例はシングルバンド携帯電話の場合を示しているが、デュアルバンド、トリプルバンド、クアッドバンドなどのマルチバンド携帯電話の構成においても、同様に適用可能であり、特に実施例で示した構成に限定されない。

【実施例4】

40

【0048】

本発明に係る圧電バルク共振子を用いた高周波モジュールの実施例を説明する。本実施例は、図7のブロック回路において、フロントエンド部160、高周波集積回路部161、および電力増幅部151を携帯電話用チップセットとしてモジュール化したものである。

【0049】

本実施例によれば、信号送受信系の機能をモジュール化することにより、それを搭載する携帯電話の小型化や低コスト化が可能となる。尚、本実施例はシングルバンド携帯電話の場合を示しているが、デュアルバンド、トリプルバンド、クアッドバンドなどのマルチバンド携帯電話の構成においても、同様に適用可能であり、特に実施例で示した構成に限

50

定されない。

【実施例 5】

【0050】

本実施例では、実施例 1 または 2 の圧電バルク共振子を用いたフィルタと、CMOS 高周波回路部とを単一基板上に集積化した構成について説明する。

図 10 に圧電バルク共振子フィルタと CMOS 高周波集積回路とを単一の面方位 (100) のシリコン基板上に作製した本実施例のブロック図を示す。図 10 において、フロントエンド部 160 と高周波集積回路部 161 が単一基板上に集積される。

【0051】

本実施例によれば、集積化した半導体集積回路装置 165 の実現により、携帯電話機の無線送受信にかかわる機能ブロックがひとつの集積回路に集約することができる。また、フロントエンド部と高周波集積回路部とを別チップとしている場合に比較し、これらチップ間を接続する配線が不要となるので実装面積の大幅な縮小が可能となる。特に、無線 LAN やブルートゥースなどにおいては、電力増幅部 151 が不要なため、本実施例の適用がより容易になる。また、将来的には、電力増幅部 151 を更に集積化してもよく、この場合には、電力増幅部 151 を実装する組立工程が省略できるという効果がある。

【0052】

以下、図 11 にそって、実施例 1 または 2 の圧電バルク共振子を用いたフィルタと CMOS 高周波集積回路とを、面方位 (100) のシリコン基板上に集積化した本実施例の製造工程の一例を説明する。まず、CMOS 高周波集積回路の製造工程として、n 形シリコン基板 80 上に形成した酸化膜 90 に所望の形状の開口部 81 を形成したのち、ボロンイオンを打ち込むことにより (a) p ウエル 82 の形成を行なう。ついで、不図示の酸化膜および窒化膜を所望の形状に形成し、ボロンイオン打ち込みを行なった後に (b) フィールド酸化膜 83 を形成する。次いで、不図示の酸化膜および窒化膜を除去した後に (c) ゲート酸化膜 84 を形成する。

【0053】

次いで、所望の形状にボロンイオン打ち込みを行った後にポリシリコン形成、リン拡散を行なった後、所望の形状にポリシリコン 85 を加工し (d) ゲートパターンを作製する。CMOS 高周波回路にてゲート形成まで実施した後、(e) 圧電バルク共振子の製造工程にて、第 1 の電極膜 2 と、圧電膜 3 と、第 2 の電極膜 4 とからなる積層共振体 10、もしくは下地層 6 と、第 1 の電極膜 2 と、圧電膜 3 と、第 2 の電極膜 4 とからなる 20 の形成を行なう。その後 CMOS 製造工程として、(f) ソース/ドレイン 86 の形成として、所望の形状に砒素イオン打ち込みを、所望の形状にボロンイオン打ち込みを行なう。ついで (g) 層間絶縁膜 87 として PSG を形成し、コンタクト開口部を形成した後に (h) 配線層 88 の形成を行なう。以上で CMOS 高周波回路 800 が作製される。次いで、(i) 積層共振体 10、もしくは 20 に対応する位置において、基板の第 2 の面から、ドライエッチングにより基板の厚さより短い深さだけ、第 1 の面に対して略垂直にエッチングし、更に、ウェットエッチングにより、基板の厚さとドライエッチングの深さとの差分で規定される距離を更にエッチングして空隙部 50 を開設し、圧電バルク共振子フィルタ 700 を作製する。

【0054】

本実施例によれば、実施例 1 または 2 において上述したように、エッチングの最終段でウェット処理を適用することにより、第 1 の電極膜に与えるエッチング損傷を低減でき、積層共振体 10、もしくは 20 の膜厚変動による周波数シフトを十分に抑えることが可能となる。特に、基板として、面方位 (100) のシリコン基板を使用していることから、ウェット処理は例えば KOH 溶液のような異方性ウェットエッチングが適用可能である。また、面方位 (100) のシリコン基板を使用していることから、CMOS 高周波集積回路との単一基板上への集積化が可能となり、携帯電話に代表される移動体通信端末のより一層の小型化に貢献できる。また、現在の CMOS 高周波集積回路が面方位 (100) のシリコン基板を適用していることから、コストの面からも、圧電バルク共振子に面方位 (

100)のシリコン基板適用の要求が加速すると考えられる。

【0055】

本実施例では、CMOSトランジスタを用いた高周波集積回路について説明したが、MIS等の電界効果トランジスタやバイポーラトランジスタにも適用可能であり、特にMOS電界効果トランジスタに限定されない。また、基板として面方位(111)のシリコン基板を適用してもよく、この場合には、バイポーラトランジスタを含んで構成された高周波集積回路部と、圧電バルク共振子とを、面方位(111)の基板上に集積することができ、携帯電話に代表される移動体通信端末のより一層の小型化に貢献できる。なお、上記の製造工程は実施の一例であり、適宜変更できることは言うまでもなく、実施例に限定されない。

10

【0056】

以上のように、実施例3~5は、携帯電話用のフィルタ、高周波モジュール、および半導体集積回路装置を代表例として説明しているが、本発明は携帯電話に限定されるものではなく、他の無線通信機器にも同様に適用可能であり、この場合にも、無線通信機器の小型化や低コスト化に有効である。また、本発明は、フィルタに関するもので、特に、携帯電話に代表される移動体通信用の数百MHz~数GHz、またはそれ以上の範囲の周波数帯域の高周波フィルタに関するものである。各種フィルタ技術の中で、圧電バルク共振子から作製されるフィルタは、高周波化、小型化、温度特性、耐電力性に優れるという効果がある。

【図面の簡単な説明】

20

【0057】

【図1】本発明に係る圧電バルク共振子の第1の実施例を示す断面図。

【図2】本発明に係る圧電バルク共振子の第1の実施例を示す上面図

【図3】図1に示した圧電バルク共振子の製造方法の一例を工程順に示す断面構造図。

【図4】本発明に係る圧電バルク共振子の第2の実施例を示す断面図。

【図5】図4に示した圧電バルク共振子の製造方法の一例を工程順に示す断面構造図。

【図6】下部電極のエッチング損傷による膜厚変動による周波数シフト量を示す図。

【図7】本発明に係る圧電バルク共振子を用いたフィルタが適用された携帯電話のブロック回路図。

【図8】本発明に係る圧電バルク共振子の配列によって構成された送信フィルタおよび受信フィルタを含むフロントエンド部の回路ブロック図である。

30

【図9】本発明に係る圧電バルク共振子を用いた送信フィルタを単一基板上に作製した模式的な外観斜視図である。

【図10】本発明に係る圧電バルク共振子フィルタとCMOS高周波集積回路とを単一基板上に作製したブロック図である。

【図11】本発明に係る圧電バルク共振子フィルタとCMOS高周波集積回路とを単一基板上に作製する製造方法の一例を工程順に示す断面構造図である。

【図12】従来の圧電バルク共振子の断面図である。

【符号の説明】

【0058】

40

1...基板、2...第1の電極膜、3...圧電膜、4...第2の電極膜、6...下地層、

10, 20...積層共振体、11...第1の面、12...第2の面の開口部、13...第1の面の開口部、22...第2の面、33...テーパ面、

40...エッチングマスク材、50...空隙層、

71~73、120~122...直列接続の圧電バルク共振子、

74~77、123~126...分路接続の圧電バルク共振子、

78...送信フィルタ、79...受信フィルタ、

80...n形シリコン基板、81...開口部、82...pウエル、83...フィールド酸化膜、

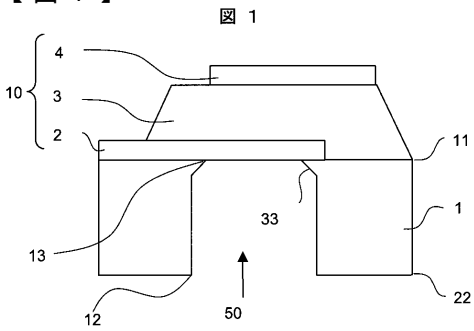
84...ゲート酸化膜、85...ポリシリコン、86...ソース/ドレイン、

87...層間絶縁膜、88...配線層、90...酸化膜、100...圧電層、130...位相器、

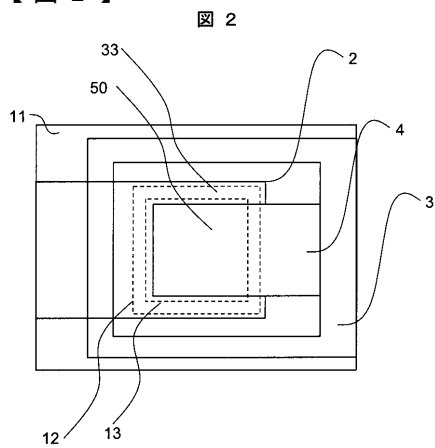
50

150 ... 低雑音増幅器、151 ... 電力増幅部、152 ... 送信ミキサ、
153 ... 受信ミキサ、154 ... シンセサイザ、155 ... ベースバンド部、
160 ... フロントエンド部、161 ... 高周波集積回路部、
165 ... 半導体集積回路装置、
700 ... 圧電バルク共振子フィルタ、800 ... COMS高周波集積回路。

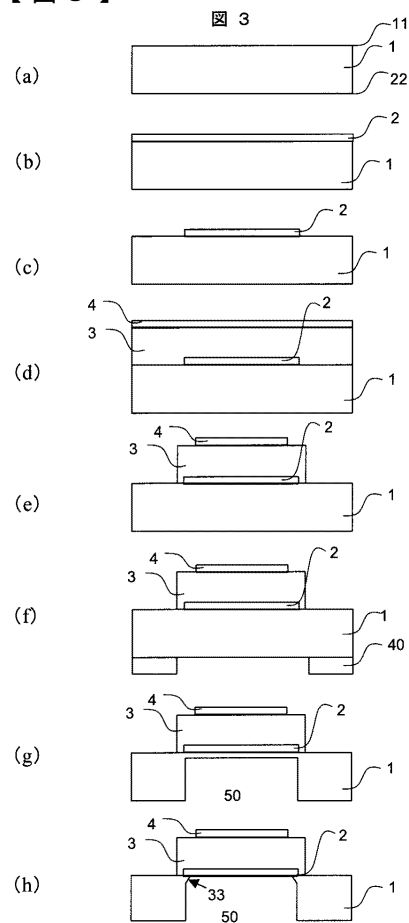
【図1】



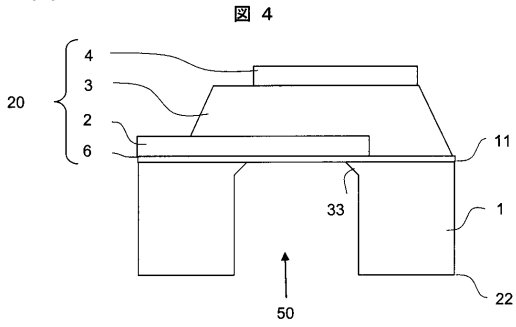
【図2】



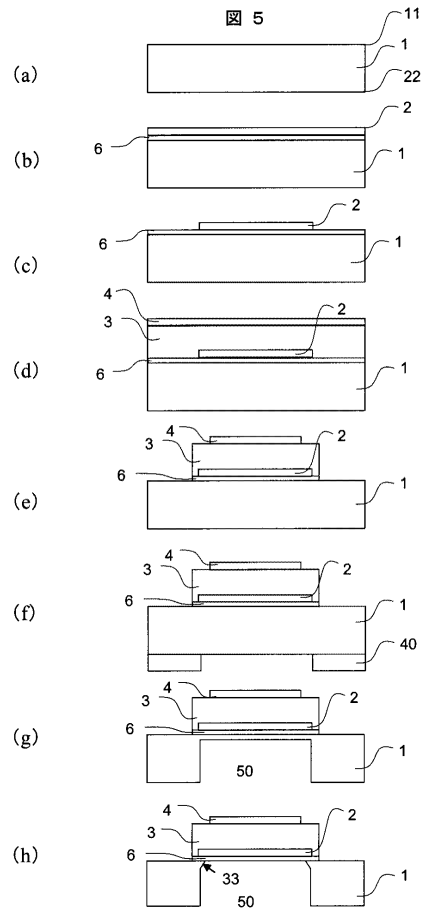
【図3】



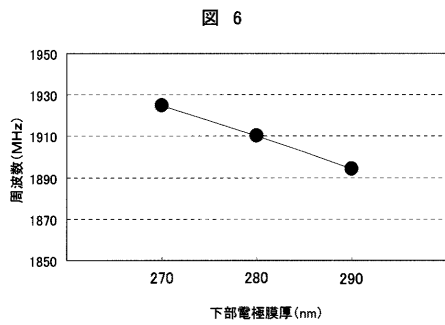
【 図 4 】



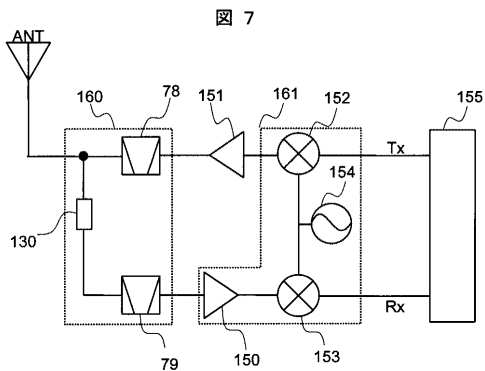
【 図 5 】



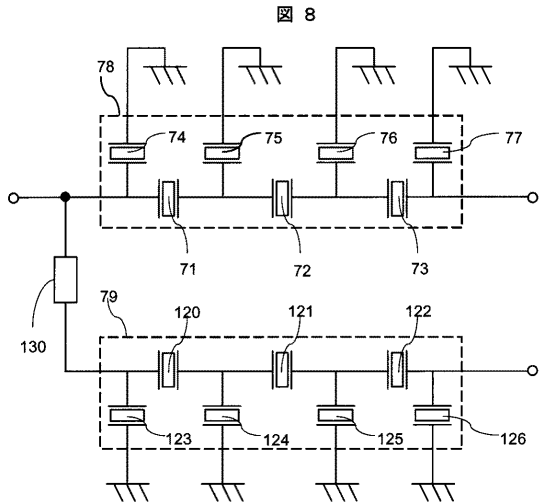
【 図 6 】



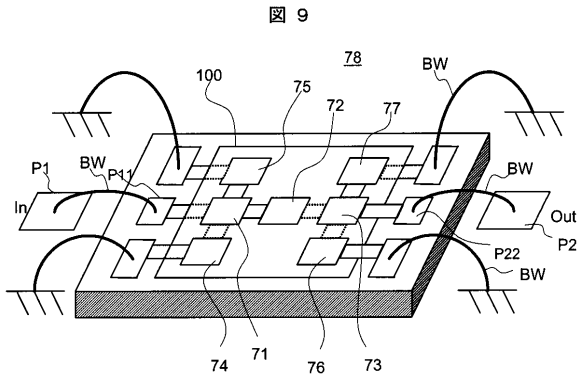
【 図 7 】



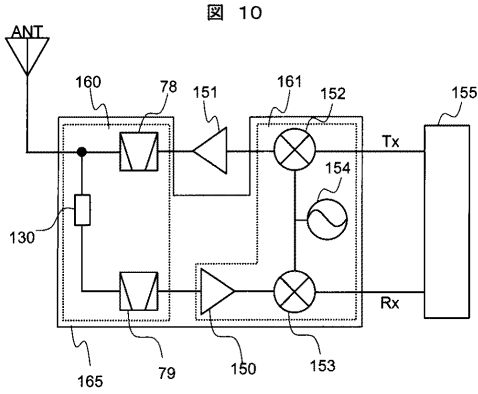
【 図 8 】



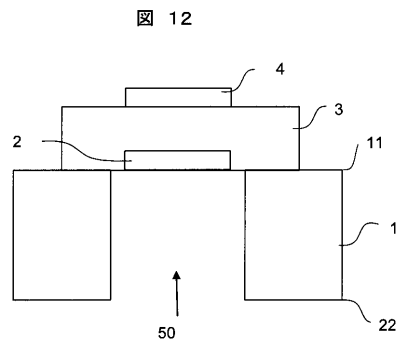
【 図 9 】



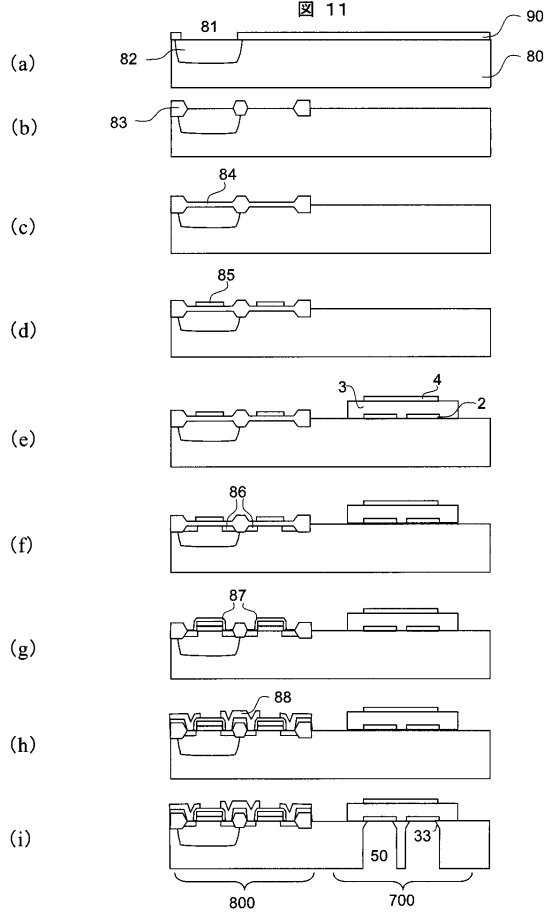
【 図 10 】



【 図 12 】



【 図 11 】



フロントページの続き

(72)発明者 正田 光孝

東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内

Fターム(参考) 5J108 BB07 BB08 CC11