



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

231877

(11)

(B1)

(51) Int. Cl.³

H 03 L 7/00

/22/ Přihlášeno 28 04 83
/21/ /PV 3000-83/

(40) Zveřejněno 14 05 84

(45) Vydáno 15 12 86

(75)

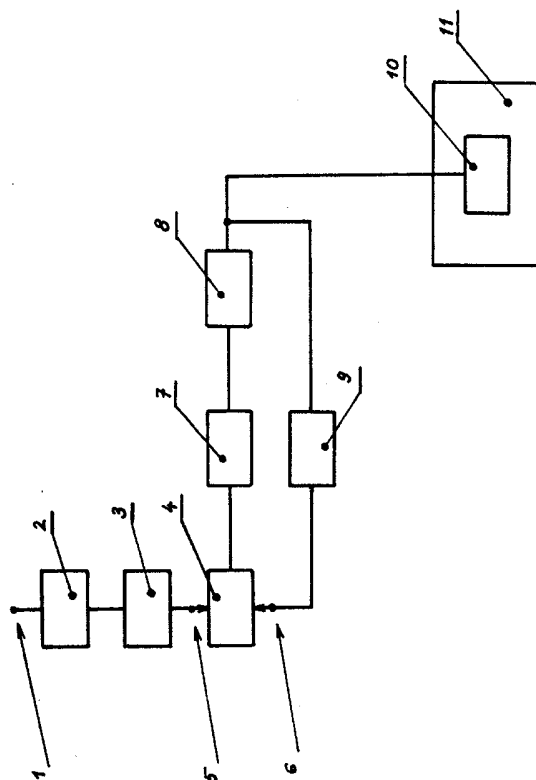
Autor vynálezu

BUŠEK JIŘÍ ing., PRAHA

(54) Zapojení zdroje řídicího kmitočtu

Vynález se týká zapojení zdroje řídicího kmitočtu, zejména pro velmi přesná číslíková měřidla, která mají ke vstupu své časové základny připojen oscilátor.

Podstata zapojení podle vynálezu spočívá v tom, že vstup zapojení je připojen ke vstupu zdvojovače kmitočtu, k jehož výstupu je přes tvarovací obvod připojen první vstup fázového detektoru, jehož výstup je přes filtr připojen na vstup řízeného oscilátoru, přičemž výstup řízeného oscilátoru je připojen jednak ke vstupu časové základny číslíkového měřidla a jednak přes kmitočtový dělič ke druhému vstupu fázového detektoru.



Vynález se týká zapojení zdroje řídicího kmitočtu, například pro velmi přesná číslíková měřidla, která mají ke vstupu své časové základny připojen oscilátor.

Dosud známá zapojení zdrojů řídicího kmitočtu jsou zpravidla tvořena krystalovými oscilátory, vytvářejícími pevný řídicí kmitočet, které jsou připojeny ke vstupu časové základny číslíkového měřidla, například voltmetru.

Hlavní nevýhoda těchto zapojení spočívá v tom, že umožňují použití pouze pevné integrační doby, která je stanovena jako celistvý násobek nominální periody sítě. Tak je zajištěno potlačení rušivého působení sítě pouze v případech, kdy kmitočet sítě je blízký nominální hodnotě s odchylkou do $\pm 0,1\%$.

Kolísá-li síťový kmitočet ve větším rozmezí, dochází k nezanedbatelným chybám měření. Uvedená nevýhoda je odstraněna zapojením podle vynálezu, jehož podstata spočívá v tom, že vstup zapojení je připojen ke vstupu zdvojovače kmitočtu, k jehož výstupu je přes tvarovací obvod připojen první vstup fázového detektoru, jehož výstup je přes filtr připojen na vstup řízeného oscilátoru, přičemž výstup řízeného oscilátoru je připojen jednak ke vstupu časové základny číslíkového měřidla a jednak přes kmitočtový dělič ke druhému vstupu fázového detektoru.

Hlavní výhoda zapojení podle vynálezu spočívá v tom, že řídicí kmitočet je tímto zapojením plynule měněn tak, že je neustále blízký celistvému násobku kmitočtu sítě. Tím je dosaženo proměnné integrační doby, která se blíží celistvému násobku periody sítě v celém rozsahu běžného kolísání sítě.

To má za následek odstranění chyb, působených jinak nadměrným kolísáním síťového kmitočtu v rozmezí větším než $\pm 0,1\%$ od nominální hodnoty. V dalším je vynález podrobněji vysvětlen na příkladu provedení ve spojení s výkresovou částí.

Na připojeném výkresu je schematicky znázorněn příklad zapojení zdroje řídicího kmitočtu podle vynálezu.

Jak z připojeného výkresu vyplývá, je vstup 1 zapojení připojen ke vstupu zdvojovače 2 kmitočtu, k jehož výstupu je přes tvarovací obvod 3 připojen první vstup 5 fázového detektoru 4.

Výstup fázového detektoru 4 je přes filtr 7 připojen na vstup řízeného oscilátoru 8. Výstup řízeného oscilátoru 8 je připojen jednak ke vstupu časové základny 10 číslíkového měřidla 11 a jednak přes kmitočtový dělič 9 ke druhému vstupu 6 fázového detektoru 4.

Po uvedení v činnost pracuje popsané zapojení tak, že síťový kmitočet, přivedený na vstup 1 zapojení, je ve zdvojovači 2 kmitočtu zdvojen a přiveden do tvarovacího obvodu 3, kde je jeho průběh upraven na obdélníkový tvar.

Z výstupu tvarovacího obvodu 3 je upravený signál přiveden na první vstup 5 fázového detektoru 4. Zároveň je na druhý vstup 6 fázového detektoru 4 přiveden přes kmitočtový dělič 9 signál z výstupu řízeného oscilátoru 8.

Z výstupu fázového detektoru 4 odchází obdélníkový signál, jehož střída je závislá na rozdílu fází, přivedených na první vstup 5 a druhý vstup 6 fázového detektoru 4. Tento výstupní obdélníkový signál je přiveden na vstup filtru 7 který na svém výstupu vytváří napětí, odpovídající střední hodnotě obdélníkového signálu, přivedeného na vstup filtru 7.

Napětí, vytvořené filtrem 7 na jeho výstupu, řídí kmitočet řízeného oscilátoru 8. Kmitočet řízeného oscilátoru 8 je vydělen kmitočtovým děličem 9 tak, že za ideálního ustáleného

stavu platí pro kmitočty na prvním vstupu 5 a druhém vstupu 6 fázového detektoru 4 vztah

$$f_r = 2 n f_s ,$$

kde f_r je kmitočet na výstupu řízeného oscilátoru 8,
 n je dělicí konstanta kmitočtového děliče 9 a
 f_s je síťový kmitočet.

Zapojení podle vynálezu je použitelné zejména u všech velmi přesných číslicových měřidel, využívajících principu dvojí integrace a používaných tam, kde kmitočet sítě má větší odchylku od nominální hodnoty než $\pm 0,1$ %.

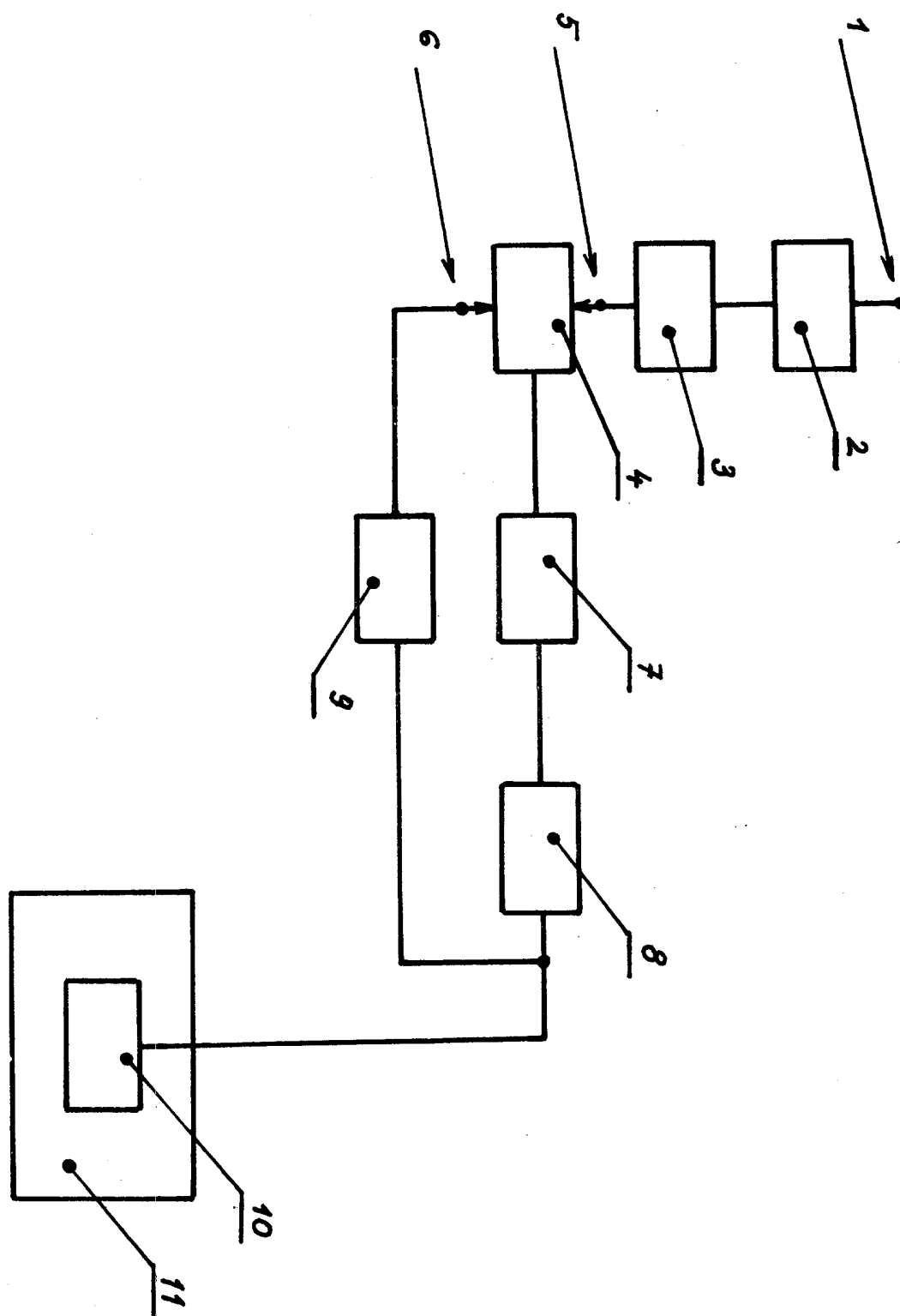
Funkce je zajištěna v dostatečném rozsahu kolísání síťového kmitočtu, při dostatečném omezení rychlosti změn řídicího kmitočtu na výstupu řízeného oscilátoru při náhlých rychlých změnách síťového kmitočtu, přivedeného na vstup zapojení.

P R Ě D M Ě T V Y N Á L E Z U

Zapojení zdroje řídicího kmitočtu, například pro velmi přesná číslicová měřidla, která mají ke vstupu své časové základny připojen oscilátor, vyznačené tím, že vstup /1/ zapojení je připojen ke vstupu zdvojovače /2/ kmitočtu, k jehož výstupu je přes tvarovací obvod /3/ připojen první vstup /5/ fázového detektoru /4/, jehož výstup je přes filtr /7/ připojen na vstup řízeného oscilátoru /8/, přičemž výstup řízeného oscilátoru /8/ je připojen jednak ke vstupu časové základny /10/ číslicového měřidla /11/ a jednak přes kmitočtový dělič /9/ ke druhému vstupu /6/ fázového detektoru /4/.

1 výkres

231877



Severografia, n. p., MOST

Cena 2,40 Kčs