

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2018-525861
(P2018-525861A)

(43) 公表日 平成30年9月6日(2018.9.6)

(51) Int. Cl.	F I	テーマコード (参考)
HO4L 25/30 (2006.01)	HO4L 25/30	5B077
GO6F 13/38 (2006.01)	GO6F 13/38 350	5K029

審査請求 未請求 予備審査請求 未請求 (全 11 頁)

(21) 出願番号 特願2017-563283 (P2017-563283)
 (86) (22) 出願日 平成28年6月22日 (2016. 6. 22)
 (85) 翻訳文提出日 平成30年1月31日 (2018. 1. 31)
 (86) 国際出願番号 PCT/US2016/038614
 (87) 国際公開番号 W02016/209861
 (87) 国際公開日 平成28年12月29日 (2016. 12. 29)
 (31) 優先権主張番号 62/183, 272
 (32) 優先日 平成27年6月23日 (2015. 6. 23)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 15/188, 464
 (32) 優先日 平成28年6月21日 (2016. 6. 21)
 (33) 優先権主張国 米国 (US)

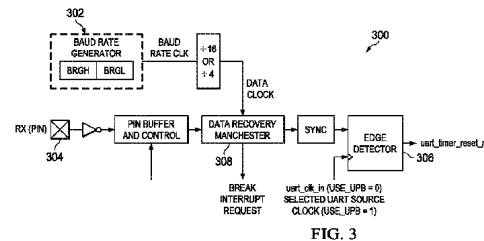
(71) 出願人 397050741
 マイクロチップ テクノロジー インコーポレイテッド
 MICROCHIP TECHNOLOGY INCORPORATED
 アメリカ合衆国 85224-6199
 アリゾナ チャンドラー ウェスト チャンドラー ブルヴァード 2355
 (74) 代理人 100078282
 弁理士 山本 秀策
 (74) 代理人 100113413
 弁理士 森下 夏樹

最終頁に続く

(54) 【発明の名称】 ラインアクティビティ検出器を伴うUART

(57) 【要約】

ユニバーサル非同期受信機/伝送機(UART)モジュールが、開示される。UARTモジュールは、UARTモジュールのデータラインと結合される、エッジ検出器を含んでもよく、エッジ検出器は、立ち上がりおよび立ち下がりエッジ上においてカウンタをリセットする。エッジ検出器は、受信ラインと結合される第1のエッジ検出器回路を備える。外部受信ラインは、バッファおよびデータ復元ユニットと結合され、第1のエッジ検出器は、データ復元ユニットの出力と結合される。



【特許請求の範囲】**【請求項 1】**

ユニバーサル非同期受信機 / 伝送機 (U A R T) モジュールであって、前記 U A R T モジュールのデータラインと結合されたエッジ検出器を備え、前記エッジ検出器は、立ち上がりおよび立ち下がりエッジ上においてカウンタをリセットする、 U A R T モジュール。

【請求項 2】

前記エッジ検出器は、受信ラインと結合された第 1 のエッジ検出器回路を備える、請求項 1 に記載の U A R T 。

【請求項 3】

外部受信ラインは、バッファおよびデータ復元ユニットと結合され、前記第 1 のエッジ検出器は、前記データ復元ユニットの出力と結合されている、請求項 2 に記載の U A R T 。

10

【請求項 4】

各立ち上がりおよび立ち下がりエッジ上においてリセットされる、第 1 のカウンタをさらに備える、請求項 2 または 3 に記載の U A R T 。

【請求項 5】

前記エッジ検出器は、伝送ラインと結合された第 2 のエッジ検出器回路を備える、前記請求項のうちの 1 項に記載の U A R T 。

【請求項 6】

伝送レジスタは、外部ピンおよび第 2 のエッジ検出器と結合されている、バッファと結合されている、請求項 5 に記載の U A R T 。

20

【請求項 7】

前記伝送ライン上の各立ち上がりおよび立ち下がりエッジ上においてリセットされる、第 2 のカウンタをさらに備える、請求項 5 または 6 に記載の U A R T 。

【請求項 8】

マイクロコントローラであって、

ユニバーサル非同期受信機 / 伝送機 (U A R T) モジュールを備え、前記 U A R T モジュールは、前記 U A R T モジュールのデータラインと結合されたエッジ検出器を備え、前記エッジ検出器は、立ち上がりおよび立ち下がりエッジ上においてカウンタをリセットし、

30

前記マイクロコントローラは、通信プロトコルと関連付けられたタイムアウト周期を計時するための専用タイマを含まない、マイクロコントローラ。

【請求項 9】

前記エッジ検出器は、受信ラインと結合された第 1 のエッジ検出器回路を備える、請求項 8 に記載のマイクロコントローラ。

【請求項 10】

外部受信ラインは、バッファおよびデータ復元ユニットと結合され、前記第 1 のエッジ検出器は、前記データ復元ユニットの出力と結合されている、請求項 9 に記載のマイクロコントローラ。

【請求項 11】

40

各立ち上がりおよび立ち下がりエッジ上においてリセットされる、第 1 のカウンタをさらに備える、請求項 9 または 10 に記載のマイクロコントローラ。

【請求項 12】

前記エッジ検出器は、伝送ラインと結合された第 2 のエッジ検出器回路を備える、請求項 8 - 11 のうちの 1 項に記載のマイクロコントローラ。

【請求項 13】

伝送レジスタは、外部ピンおよび第 2 のエッジ検出器と結合されている、バッファと結合されている、請求項 12 に記載のマイクロコントローラ。

【請求項 14】

前記伝送ライン上の各立ち上がりおよび立ち下がりエッジ上においてリセットされる、

50

第 2 のカウンタをさらに備える、請求項 1 2 または 1 3 に記載のマイクロコントローラ。

【請求項 1 5】

ユニバーサル非同期受信機 / 伝送機 (U A R T) モジュールであって、

受信ラインと結合された第 1 のエッジ検出器回路であって、前記第 1 のエッジ検出器回路は、前記受信ラインの立ち上がりおよび立ち下がりエッジ上において第 1 のカウンタをリセットする、第 1 のエッジ検出器回路と、

伝送ラインと結合された第 2 のエッジ検出器回路であって、前記第 2 のエッジ検出器回路は、前記伝送ラインの立ち上がりおよび立ち下がりエッジ上において第 2 のカウンタをリセットする、第 2 のエッジ検出器と

を備える、U A R T モジュール。

10

【請求項 1 6】

前記受信ラインは、バッファおよびデータ復元ユニットと結合され、前記第 1 のエッジ検出器は、前記データ復元ユニットの出力と結合されている、請求項 1 5 に記載の U A R T。

【請求項 1 7】

伝送レジスタは、外部ピンおよび前記第 2 のエッジ検出器と結合されている、バッファと結合される、請求項 1 5 または 1 6 に記載の U A R T。

【請求項 1 8】

第 1 および第 2 のタイマは、通信プロトコルと関連付けられたタイムアウト周期を計時するように動作可能である、請求項 1 5 - 1 7 のうちの 1 項に記載の U A R T。

20

【請求項 1 9】

前記通信プロトコルは、デジタル多重化プロトコルを備える、請求項 1 8 に記載の U A R T。

【請求項 2 0】

前記タイムアウト周期は、1 秒である、請求項 1 8 または 1 9 に記載の U A R T。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

(関連出願への相互参照)

本出願は、2 0 1 5 年 6 月 2 3 日に提出された米国仮特許出願第 6 2 / 1 8 3 , 2 7 2 号に対して優先権を主張する。上記文献は、全ての目的のためにここで参照することによって本明細書において援用される。

30

【0 0 0 2】

(技術分野)

本開示は、シリアルインターフェースに関し、特に、ラインアクティビティ検出器を伴うユニバーサル非同期受信機 / 伝送機 (U A R T) インターフェースに関する。

【背景技術】

【0 0 0 3】

(背景)

U A R T は、周知であり、通信チャネルを提供するために、マイクロコントローラ内で一般に使用されている。U A R T インターフェースは、パラレルデータをシリアル伝送形態に変換する。種々のタイプのプロトコルが存在し、E I A、R S - 2 3 2、R S - 4 2 2、または R S - 4 8 5 等の種々の通信規格によって定義されるように、U A R T 通信において使用されている。D M X プロトコル等の他のプロトコルも、R S - 2 3 2 インターフェースと同一インターフェース構成を使用する。

40

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 4】

(要約)

専用タイマまたはソフトウェアに依拠しない簡略化された様式において、あるプロトコ

50

ルに従ってタイムアウト周期を可能にする、U A R Tを提供する必要性が存在する。

【課題を解決するための手段】

【0005】

種々の実施形態によると、ユニバーサル非同期受信機/伝送機(U A R T)モジュールが、開示される。U A R Tモジュールは、U A R Tモジュールのデータラインと結合されるエッジ検出器を含んでもよく、エッジ検出器は、立ち上がりおよび立ち下がりエッジ上においてカウンタをリセットする。

【0006】

いくつかの実施形態では、エッジ検出器は、受信ラインと結合される第1のエッジ検出器回路を含んでもよい。そのような実施形態では、外部受信ラインは、バッファおよびデータ復元ユニットと結合され、第1のエッジ検出器は、データ復元ユニットの出力と結合される。他のそのような実施形態では、モジュールはさらに、各立ち上がりおよび立ち下がりエッジ上においてリセットされる、第1のカウンタを含んでもよい。

10

【0007】

いくつかの実施形態では、エッジ検出器は、伝送ラインと結合される第2のエッジ検出器回路を含んでもよい。そのような実施形態では、モジュールはまた、外部ピンおよび第2のエッジ検出器と結合されるバッファと結合される、伝送レジスタを含んでもよい。他のそのような実施形態では、モジュールは、伝送ライン上の各立ち上がりおよび立ち下がりエッジ上においてリセットされる、第2のカウンタを含んでもよい。

20

【0008】

種々の実施形態によると、マイクロコントローラが、開示される。マイクロコントローラは、ユニバーサル非同期受信機/伝送機(U A R T)モジュールを含んでもよく、U A R Tモジュールは、U A R Tモジュールのデータラインと結合されるエッジ検出器を備え、エッジ検出器は、立ち上がりおよび立ち下がりエッジ上においてカウンタをリセットし、マイクロコントローラは、通信プロトコルと関連付けられたタイムアウト周期を計時するための専用タイマを含まない。

【0009】

いくつかの実施形態では、エッジ検出器は、受信ラインと結合される第1のエッジ検出器回路を含んでもよい。そのような実施形態では、外部受信ラインは、バッファおよびデータ復元ユニットと結合され、第1のエッジ検出器は、データ復元ユニットの出力と結合される。他のそのような実施形態では、モジュールはさらに、各立ち上がりおよび立ち下がりエッジ上においてリセットされる、第1のカウンタを含んでもよい。

30

【0010】

いくつかの実施形態では、エッジ検出器は、伝送ラインと結合される第2のエッジ検出器回路を含んでもよい。そのような実施形態では、モジュールはまた、外部ピンおよび第2のエッジ検出器と結合されるバッファと結合される、伝送レジスタを含んでもよい。他のそのような実施形態では、モジュールは、伝送ライン上の各立ち上がりおよび立ち下がりエッジ上においてリセットされる、第2のカウンタを含んでもよい。

【0011】

種々の実施形態によると、ユニバーサル非同期受信機/伝送機(U A R T)モジュールが、開示される。モジュールは、受信ラインと結合される第1のエッジ検出器回路であって、第1のエッジ検出器回路は、受信ラインの立ち上がりおよび立ち下がりエッジ上において第1のカウンタをリセットする、第1のエッジ検出器と、伝送ラインと結合される第2のエッジ検出器回路であって、第2のエッジ検出器回路は、伝送ラインの立ち上がりおよび立ち下がりエッジ上において第2のカウンタをリセットする、第2のエッジ検出器とを含んでもよい。

40

【0012】

いくつかの実施形態では、受信ラインは、バッファおよびデータ復元ユニットと結合され、第1のエッジ検出器は、データ復元ユニットの出力と結合されてもよい。代替実施形態では、伝送レジスタは、外部ピンおよび第2のエッジ検出器と結合される、バッファと

50

結合されてもよい。

【 0 0 1 3 】

いくつかの実施形態では、第 1 および第 2 のタイマは、通信プロトコルと関連付けられたタイムアウト周期を計時するように動作可能であってもよい。そのような実施形態では、通信プロトコルは、デジタル多重化プロトコルを含んでもよい。他のそのような実施形態では、タイムアウト周期は、1 秒であってもよい。

【 図面の簡単な説明 】

【 0 0 1 4 】

【 図 1 】 図 1 は、公知のマイクロコントローラ内に実装されるような公知のユニバーサル非同期受信機伝送機の例示的公知の伝送機モジュールを図示する。

10

【 図 2 】 図 2 は、公知のマイクロコントローラ内に実装されるような公知のユニバーサル非同期受信機伝送機の例示的公知の受信機モジュールを図示する。

【 図 3 】 図 3 は、本開示のある実施形態による、ライン遷移を監視するための例示的受信側 U A R T モジュールを図示する。

【 図 4 】 図 4 は、本開示のある実施形態による、ライン遷移を監視するための例示的伝送側 U A R T モジュールを図示する。

【 発明を実施するための形態 】

【 0 0 1 5 】

(詳細な説明)

多くのマイクロコントローラによって使用されるある公知の U A R T は、「タイムアウト」周期を使用する、種々の通信プロトコルをハンドリングするために実装され得る。例えば、デジタル多重化 (「 D M X 」) プロトコルは、1 秒程度の長さであり得る、タイムアウト周期を実装する。いくつかの実施形態では、タイムアウト周期を実装する際に伴われるソフトウェアオーバーヘッドを低減させる試みとして、アクティビティ検出器が、データライン上の伝送を監視し、ソフトウェアルーチンを実装するのではなく、オンボードタイマを設定またはリセットする。

20

【 0 0 1 6 】

図 1 および 2 は、多くのマイクロコントローラ内で実装されるような典型的従来のユニバーサル非同期受信機 / 伝送機を示す。図 1 は、伝送機モジュールを示し、図 2 は、関連付けられた受信機モジュールを示す。U A R T モジュールは、シリアル I / O 通信周辺機器である。これは、デバイスプログラム実行から独立して、入力または出力シリアルデータ転送を行うために必要な全てのクロックジェネレータ、シフトレジスタ、およびデータバッファを含有する。U A R T はまた、シリアル通信インターフェース (S C I) としても公知であり、全二重非同期システムとして構成されることができる。全二重モードは、C R T 端末およびパーソナルコンピュータ等の周辺機器システムとの通信のために有用である。

30

【 0 0 1 7 】

いくつかの実施形態では、U A R T モジュールは、例えば、ローカル相互接続ネットワーク (L I N) バスシステムにおいて有用であり得る、以下の付加的特徴を含んでもよく、すなわち、ボーレートの自動検出および較正、ブレイク受信時のウェークアップ、1 3 ビットブレイク文字伝送である。スリープモードの間、U A R T に対する全てのクロックは、一時停止され得る。このため、ボーレートジェネレータは、非アクティブであり得、適切な文字受信は、行われることができない。自動ウェークアップ特徴は、結合されたマイクロコントローラが、受信 / データ伝送ライン上のアクティブに起因してウェークアップすることを可能にし得る。本特徴は、非同期モードにおいてのみ利用可能であり得る。自動ウェークアップ特徴は、U A R T のあるメモリ部分を設定することによってイネーブルにされてもよい。例えば、自動ウェークアップ特徴は、B A U D C O N レジスタのウェークアップイネーブル (「 W U E 」) ビットを設定することによってイネーブルにされてもよい。いったん設定されると、R X / D T ライン上の通常受信シーケンスは、ディスエーブルにされてもよく、拡張ユニバーサル同期非同期受信機伝送機 (「 E U S A R T 」)

40

50

は、アイドル状態に留まり、CPUモードから独立して、ウェークアップイベントを監視してもよい。ウェークアップイベントは、例えば、RX/D Tライン上の高/低遷移から成ってもよい。(これは、LINプロトコルのための同期ブレイクまたはウェークアップ信号文字の開始と一致する。)EUSARTモジュールは、ウェークアップイベントと一致する受信割込フラグ(例えば、RCIF割込)を生成してもよい。割込は、通常CPU動作では、Qクロックと同期して、デバイスがスリープモードにある場合には、非同期して生成されてもよい。割込条件は、UARTの別のメモリ部分(例えば、RCREGレジスタ)を読み取ることによってクリアされてもよい。WUEビットは、ブレイクの端部におけるRXライン上の低/高遷移によって自動的にクリアされてもよい。これは、ユーザに、ブレイクイベントが終了したことを信号伝達する。本時点において、EUSARTモジュールは、次の文字を受信するために待機するアイドルモードにあってもよい。

【0018】

UARTは、標準的非ゼロ復帰(NRZ)形式を使用して、データを伝送および受信してもよい。NRZは、2つのレベル、すなわち、「1」データビットを表す、高電圧出力(「VOH」)マーク状態と、「0」データビットを表す、低電圧出力(「VOL」)スペース状態とを伴って実装されてもよい。NRZは、同一値の連続的に伝送されたデータビットが、各ビット伝送間の中立レベルに戻らずに、そのビットの出力レベルに留まる事実を指す。NRZ伝送ポートは、マーク状態では、アイドルである。各文字伝送は、1開始ビットと、その後続く8または9データビットとから成り、常時、1以上の停止ビットによって終端される。開始ビットは、常時、スペースであり、停止ビットは、常時、マークである。最も一般的データ形態は、8ビットである。各伝送されるビットは、1/(ボーレート)の周期にわたって持続する。オンチップ専用8ビット/16ビットボーレートジェネレータが、標準的ボーレート周波数をシステム発振器から導出するために使用される。UARTは、最下位ビットを最初に伝送および受信してもよい。UARTの伝送機および受信機は、機能的に独立するが、同一データ形式およびボーレートを共有してもよい。パリティは、いくつかの実施形態によると、サポートされてなくてもよいが、ソフトウェア内に実装され、第9データビットとして記憶されてもよい。非同期モードは、典型的には、RS-232システム内で使用される。受信機ブロック図が、図2に示される。データが、RX/D Tピン上で受信され、データ復元ブロックを駆動する。データ復元ブロックは、実際には、ボーレートの16倍で動作する高速シフトである一方、シリアル受信シフトレジスタ(RSR)は、そのビットレートで動作する。文字の全ての8または9ビットが、シフトインされると、それらは、直ちに、2文字先入れ先出し(FIFO)メモリに転送される。FIFOバッファリングは、ソフトウェアがUART受信機のサービシングを開始しなければならない前に、2つの完全文字および第3の文字の開始の受信を可能にする。FIFOおよびRSRレジスタは、いくつかの実施形態によると、直接、ソフトウェアによってアクセス可能ではない。受信されたデータへのアクセスは、RCREGレジスタを介して与えられてもよい。

【0019】

図3および4は、本開示のある実施形態による、例示的UARTモジュール300、400を図示する。いくつかの実施形態では、UARTモジュール300、400は、とりわけ、以下の付加的動作モード、すなわち、全二重非同期伝送および受信、2文字入力バッファ、1文字出力バッファ、プログラマブル8ビットまたは9ビット文字長、9ビットモードにおけるアドレス検出、入力バッファオーバーランエラー検出、受信文字フレーミングエラー検出、スリープ動作を含んでもよい。

【0020】

DMXプロトコル等の多くの通信プロトコルが、タイムアウト要件を有する。しかしながら、タイムアウトは、1秒程度の長さであってもよい。種々の実施形態によると、カウンタビットの数を低減させるために、アクティビティ検出器は、専用タイマの代わりに、ライン上の遷移を監視し、オンボードタイマを設定またはリセットする。

【0021】

10

20

30

40

50

図3は、本開示のある実施形態による、ライン遷移を監視するための例示的受信UARTモジュール300を図示する。いくつかの実施形態では、UART300は、ボーレートジェネレータ302および受信ライン304に結合される、エッジ検出器306を含んでもよい。エッジ検出器306は、UARTモジュール300のデータラインのエッジを検出するように動作可能であってもよい。例えば、図3に図示されるように、エッジ検出器306は、RXライン304上のエッジを検出するように動作可能であってもよい。エッジ検出器306の出力は、データライン(例えば、RXライン304)上でアクティビティが生じる度にリセットされ得る、オンチップタイマに結合されてもよい。いくつかの実施形態では、エッジ検出器306はまた、データ復元ユニット308の出力に結合されてもよい。データ復元ユニット308は、着信データストリームをRXライン304から受信するように動作可能であってもよい。そのような実施形態では、UART300はまた、立ち下がりまたは立ち上がりエッジがサンプリングされたデータストリーム内に存在する度にリセットされる、カウンタを含んでもよい。

10

【0022】

図4は、本開示のある実施形態による、ライン遷移を監視するための例示的伝送UARTモジュール400を図示する。いくつかの実施形態では、UARTモジュール400は、ボーレートジェネレータ402および伝送ライン404に結合される、エッジ検出器408を含んでもよい。エッジ検出器408は、TXライン404上のエッジを検出するように動作可能であってもよい。いくつかの実施形態では、UARTモジュール400はまた、外部ピンおよびエッジ検出器408と結合されるバッファに結合される、伝送レジスタ406を含んでもよい。そのような実施形態では、UARTモジュール400は、伝送ライン上の各立ち上がりおよび立ち下がりエッジ上においてリセットされる、第2のカウンタを含んでもよい。

20

【0023】

専用タイマまたはソフトウェアに依拠しない簡略化された様式において、あるプロトコルに従ってタイムアウト周期を可能にする、UARTを提供する必要性が存在する。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No PCT/US2016/038614

A. CLASSIFICATION OF SUBJECT MATTER INV. G06F13/42 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G06F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 97/31663 A1 (MINNESOTA MINING & MFG [US]) 4 September 1997 (1997-09-04) page 10, line 25 - line 32 page 15, line 27 - page 16, line 5 -----	1-20
X	US 2004/233937 A1 (RUAT LUDOVIC [FR] ET AL) 25 November 2004 (2004-11-25) paragraph [0044] - paragraph [0051] paragraph [0074] - paragraph [0079] -----	1-20
X	US 2012/314738 A1 (KASHIMA HIDEKI [JP] ET AL) 13 December 2012 (2012-12-13) paragraph [0173] - paragraph [0178] -----	1-20
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 23 August 2016		Date of mailing of the international search report 01/09/2016
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Rudolph, Stefan

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2016/038614

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
WO 9731663	A1	04-09-1997	DE 69616830 D1	13-12-2001
			DE 69616830 T2	20-06-2002
			EP 0883411 A1	16-12-1998
			JP 2000506750 A	06-06-2000
			US 5728154 A	17-03-1998
			US 6106551 A	22-08-2000
			WO 9731663 A1	04-09-1997

US 2004233937	A1	25-11-2004	DE 60202697 D1	24-02-2005
			DE 60202697 T2	06-04-2006
			EP 1436713 A2	14-07-2004
			FR 2830954 A1	18-04-2003
			US 2004233937 A1	25-11-2004
			WO 03034246 A2	24-04-2003

US 2012314738	A1	13-12-2012	CN 102820900 A	12-12-2012
			DE 102012209636 A1	13-12-2012
			JP 5541234 B2	09-07-2014
			JP 2012257035 A	27-12-2012
			KR 20120136308 A	18-12-2012
			US 2012314738 A1	13-12-2012

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 サミュエル, ロシャン

アメリカ合衆国 アリゾナ 85249, チャンドラー, エス. ミンガス ブレイス 5065

Fターム(参考) 5B077 NN02

5K029 DD02 GG03 GG07 HH01