

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号
特表2005-516368
(P2005-516368A)

(43) 公表日 平成17年6月2日(2005.6.2)

(51) Int.Cl. ⁷	F I	テーマコード (参考)		
HO 1 J 1/312	HO 1 J 1/30	M	5 C O 3 1	
HO 1 J 9/02	HO 1 J 9/02	M	5 C O 3 6	
HO 1 J 29/04	HO 1 J 29/04		5 C 1 2 7	
HO 1 J 31/12	HO 1 J 31/12	C	5 C 1 3 5	

審査請求 未請求 予備審査請求 有 (全 23 頁)

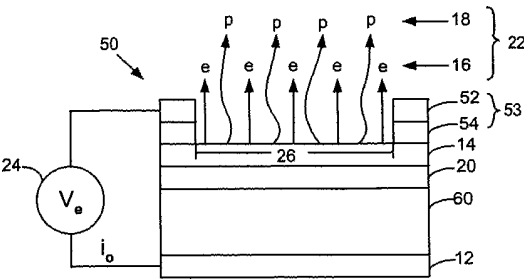
(21) 出願番号 特願2003-564919 (P2003-564919)	(71) 出願人 503003854
(86) (22) 出願日 平成15年1月30日 (2003.1.30)	ヒューレット・パッカー ド デベロップメント カンパニー エル. ピー.
(85) 翻訳文提出日 平成16年10月4日 (2004.10.4)	アメリカ合衆国 テキサス州 77070
(86) 国際出願番号 PCT/US2003/002955	ヒューストン 20555 ステイト
(87) 国際公開番号 W02003/065425	ハイウェイ 249
(87) 国際公開日 平成15年8月7日 (2003.8.7)	(74) 代理人 100099623
(31) 優先権主張番号 10/066,149	弁理士 奥山 尚一
(32) 優先日 平成14年1月31日 (2002.1.31)	(74) 代理人 100096769
(33) 優先権主張国 米国 (US)	弁理士 有原 幸一
	(74) 代理人 100107319
	弁理士 松島 鉄男

最終頁に続く

(54) 【発明の名称】 放出器およびその製造方法

(57) 【要約】

放出器（50、100）は、電子供給源（60）と、この電子供給源の上に配置されたトンネル層（20）とを備える。このトンネル層上には陰極層（14）が配置される。導電性電極（53）は、導電性材料の複数層（52、54）を有する。この複数層は、陰極層上に配置された保護層（54）を含む。導電性電極は、開口部（26）を画定するようにエッチングされており、それにより陰極層の一部が露出する。



【特許請求の範囲】

【請求項 1】

電子供給源（６０）と、
該電子供給源の上に配置されたトンネル層（２０）と、
該トンネル層の上に配置された陰極層（１４）と、
該陰極層の上に配置された保護層（５４）を含む導電性材料の複数層（５２、５４）を有する導電性電極（５３）と

を含んでなる放出器（５０、１００）であって、前記導電性電極が開口部（２６）を画定するようにエッチングされており、それにより前記陰極層の一部が露出されている放出器。

10

【請求項 2】

前記保護層（５４）がチタンまたはモリブデンである請求項 1 に記載の放出器。

【請求項 3】

前記保護層（５４）が、約 300 ~ 約 1500 オングストロームの厚みを有する請求項 1 に記載の放出器。

【請求項 4】

前記保護層（５４）が第 1 の保護層であり、前記導電性電極（５３）が第 1 の導電性電極であり、前記放出器がさらに、

前記第 1 の導電性電極上に配置され、かつ前記第 1 の導電性電極の前記開口部と実質的に位置合わせされる開口部を画定する第 2 の保護層（４８）と、

20

該第 2 の保護層上に配置され、かつ前記第 1 の導電性電極の前記開口部と実質的に位置合わせされる開口部を画定するスペーサ層（４０）と、

該スペーサ層上に配置され、かつ前記導電性電極の前記開口部と実質的に位置合わせされる開口部（２９）を画定する第 2 の導電性電極（２８）と

を含んでなる請求項 1 に記載の放出器。

【請求項 5】

基板（１０）と、

該基板上に配置される請求項 1 に記載の少なくとも 1 つの放出器（５０、１００）と、
該少なくとも 1 つの放出器を動作させるために前記放出器とともに前記基板上に形成される回路（７２）と

30

を含んでなる集積回路（７０）。

【請求項 6】

エネルギー（２２）を放出するための請求項 1 に記載の放出器（５０、１００）と、

前記放出されたエネルギーを受け取り、前記放出されたエネルギーを受け取るのに応答して少なくとも第 1 の作用を生み出し、前記放出されたエネルギーを受け取らないのに応答して第 2 の作用を生み出すための陽極構造（３０、７６、８４、１０２）と

を含んでなる電子デバイス（８０、９０、１１０、１３４、１３６、１４０）。

【請求項 7】

前記電子デバイスが大容量記憶装置（１１０、１２０）であり、前記陽極構造が記憶媒体（１０２）であり、前記電子デバイスがさらに、前記陽極構造上に生み出される作用を検出するための読出し回路（１０４）を含んでなる請求項 6 に記載の電子デバイス。

40

【請求項 8】

前記電子デバイスがディスプレイ装置（８０、９０）であり、前記陽極構造が、前記放出されたエネルギーを受け取るのに応答して視認可能な作用を生成するディスプレイ画面（８４）である請求項 6 に記載の電子デバイス。

【請求項 9】

放出表面（２６）を有する陰極層（１４）と、

前記放出表面から所定の距離に配置される電子レンズ（２８）と、

前記陰極層と前記電子レンズとの間に配置される少なくとも 1 つの犠牲層（５４、４８）であって、該少なくとも 1 つの犠牲層が前記放出表面と実質的に位置合わせされる開口

50

部を有し、また前記少なくとも１つの犠牲層がチタンあるいはモリブデンである、少なくとも１つの犠牲層と

を含んでなる放出器（１００）。

【請求項１０】

前記電子レンズ（２８）と前記放出表面（２６）を離隔する、テトラエチルオルトシリケート、酸化シリコン、窒化シリコンあるいはその組み合わせからなるスペーサ層（４０）をさらに含んでなる請求項９に記載の放出器。

【請求項１１】

電子供給源（６０）と、

該電子供給源の上に形成されるトンネル層（２０）と、

該トンネル層上に形成される陰極層（１４）と、

該陰極層上に配置される導電性保護層（５４）と

を含んでなる放出器（５０、１００）であって、前記導電性保護層が開口部を画定するようにエッチングされており、それにより電子放出（２２）のための前記陰極層の一部が露出している放出器。

【請求項１２】

前記導電性保護層（５４）が硫酸過酸化水素でエッチングされている請求項１１に記載の放出器。

【請求項１３】

前記導電性保護層がエッチングされる前に、前記導電性保護層上に形成されたレンズ構造（５１）をさらに含んでなる請求項１１に記載の放出器。

【請求項１４】

請求項１１に記載の放出器（５０）を含む集積回路（７８）であって、該放出器が可視光源を生成するものである集積回路と、

前記可視光源を集束するためのレンズ（９８）であって、該レンズは、前記放出器から放出される電子（１６）を捕捉するために透明な導電性表面（９９）がコーティングされているレンズと

を含んでなるディスプレイ装置（１５０）。

【請求項１５】

基板（１０）と、

該基板上に形成され、その中に第１の開口部（６０）が画定される絶縁体層（５８）と

、
該絶縁体層および前記第１の開口部上に配置され、前記基板と接触する放出層（５６）と、

該放出層上に形成されるトンネル層（２０）と、

該トンネル層上に配置される陰極層（１４）であって、前記トンネル層上にある該陰極層の部分が電子放出表面である陰極層と、

該陰極層上に配置され、前記第１の開口部と実質的に位置合わせされる第２の開口部（２６）を画定する導電性保護層（５４）と

を含んでなる放出器（５０、１００）。

【請求項１６】

前記電子放出表面（２６）が、約０．１～８．０アンペア／平方センチメートルの放出率を有する請求項１５に記載の放出器。

【請求項１７】

陰極放出表面（２６）を有する放出器（５０、１００）を形成するための方法であって、

前記陰極放出表面上に導電性の保護層を被着するステップ（５１０）と、

前記保護層上に電子レンズ構造を形成するステップ（６０２～６１２）と、

前記保護層をエッチングして、前記陰極放出表面を露出させるステップ（５２８）と

を含んでなる方法。

10

20

30

40

50

【請求項 18】

前記保護層を被着するステップ(510)がさらに、約300～約1500オングストロームの厚みまでチタンまたはモリブデンの層を被着するステップを含んでなる請求項17に記載の方法。

【請求項 19】

前記電子レンズ構造(51)がスペーサ層(40)を含み、前記保護層をエッチングする(528)前に前記スペーサ層をエッチングするステップ(612)をさらに含んでなり、前記スペーサ層のエッチング速度および前記保護層(54)のエッチング速度が約10:1以上のエッチング選択性を有する請求項17に記載の方法。

【請求項 20】

前記露出した陰極放出表面を形成するために、前記保護層(54)が硫酸過酸化水素あるいはアンモニアおよび水でエッチングされる請求項17に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、放出器およびその製造方法に関する。

【背景技術】

【0002】

コンピュータ技術では、利用可能な記憶密度およびディスプレイ画素密度に関して、より高い性能を実現しながら、価格が安くなるという動向が長期間にわたって続いている。しかしながら、この動向は続かないかもしれない。コンピュータ技術が、より高い性能を実現し続けるためには、大容量記憶装置および表示装置などの周辺装置が進歩し続けなければならない。たとえば、ハードディスクドライブは、過去10年にわたって記憶密度を著しく高めることができたが、現在では、それ以上に密度を高めることを妨げる物理的な限界に直面している。さらに、大容量記憶装置(たとえば、ディスクドライブ、CD-ROMおよびDVDドライブ)の製造業者が、マイクロプロセッサが高速になっていくのに歩調を合わせてデータ速度を高めることができないために、パーソナルコンピュータのような電子装置のシステム性能が制限されていることに関して、業界紙に批判の声が上がっている。さらに、いくつかのハードディスクドライブはポータブル装置とともに動作するように小型化されてきたが、その高い電力要件が依然として、長時間の電池動作を制限している。従来の装置よりもデータ速度が高く、エネルギー効率がよく、しかも密度が高い記憶装置が必要とされる。

【0003】

さらに、ユーザは、LCDパネルおよび陰極線管などのより高密度のディスプレイ装置を強く求め続けている。画素の解像度を高めるには、望ましくないディスプレイのちらつきを避けるために、ディスプレイが以前の低密度のディスプレイと同じと速度でリフレッシュされなければならないので、ディスプレイ装置に対してさらに高速のデータ速度が要求される。さらに、LCDモニタなどのディスプレイ装置は、概ね欠陥が生じることなく製造するには複雑であるので、要求を満たすのが難しい。さらに、パッシブLCD技術を用いるには、種々の周囲光条件において視認できるようにするために、バックライトを追加する必要がある。これらのバックライトは、さらに多くの電力を必要とするので、長時間の電池動作をさらに制限する。

【0004】

陰極線電子ビーム技術は、テレビ(TV)受像管およびコンピュータモニタなどのコンシューマ製品において長年にわたって用いられてきた。これらの装置は、「熱陰極」電極と呼ばれるものを用いて、視認画面に誘導され、集束される電子の放出源を生成する。数多くの新規の技術分野において研究が行われてきたが、スピント先端構造およびフラット放出器などの「冷陰極」電子放出器の分野が多く製造業者の注目を集めている。

【0005】

この冷陰極技術を改造して有用な製品にする際にはいくつかの問題がある。一般的に、

10

20

30

40

50

電子ビームは、十分な電流を供給し、効率的であり、応用形態に固有の低電圧で動作し、集束可能であり、所要の電力密度において信頼性があり、任意の所与の応用形態の場合に適度な真空において空間的にも時間的にも安定している必要がある。冷陰極構造において高い電流密度、安定性および信頼性を達成するのは困難であった。

【0006】

たとえば、スピント先端構造は空間的にも時間的にも安定性および信頼性を実現することができるが、それらは、外側空間よりも高い真空中にあるときにのみそれを果たすことができ、それにより、それらの構造を実際に利用するのが難しくしている。さらに、スピント先端構造は、フラット放出器と比べて集束するのが比較的難しい。

【0007】

安定性があり、かつ信頼性があるフラット放出器を形成する際の1つの問題は、一旦、放出器が形成されたなら、後続の製造工程のステップにおいて放出表面が容易く損傷を受けられるようになることである。たとえば、電子集束構造を形成するとき、多数の堆積およびエッチング工程が、放出器の放出表面を汚染し、あるいは放出表面の中に欠陥を生み出す可能性がある。

【0008】

これらの問題が存在し続ける場合には、電子装置において用いられる大容量記憶装置およびディスプレイ装置の場合のような高速で、低電力で、さらに高密度の放出器デバイスを必要とする数多くの応用形態において冷陰極技術を用いることは現実的ではないであろう。

【発明の開示】

【0009】

放出器は、電子供給源と、前記電子供給源の上に配置されたトンネル層とを含むものである。前記トンネル層上には陰極層が配置される。導電性電極は、導電性材料の複数層を有する。この複数層は、前記陰極層上に配置された保護層を含む。前記導電性電極は、開口部を画定するようにエッチングされており、それにより前記陰極層の一部が露出する。

【発明を実施するための最良の形態】

【0010】

本発明は、添付の図面を参照することによりさらに深く理解される。図面の構成要素は互いに対して必ずしも縮尺どおりに描かれていない。むしろ、縮尺どおりに描く代わりに、本発明を明瞭に示すことに重点が置かれている。さらに、同じ符号は、いくつかの図を通して、必ずしも厳密ではないが、対応する類似の部品を示す。

【0011】

本発明は、光子を放出することもできる高効率の電子放出器を設計および製造できるようにするものである。その工程設計は、従来の半導体製造工程および装置と互換性があり、それにより、低コストで実施でき、大量生産のために拡張できるようになる。本発明の一態様は、電子放出器の陰極と接触する導電層内に犠牲薄膜を組み込むことである。この犠牲薄膜を用いることで、電子放出器に任意のレンズ構造を追加することを含む後続の処理中に、放出器の陰極表面が保護される。したがって、犠牲薄膜は保護薄膜としても知られている。本発明の他の実施形態では、種々の薄膜間のエッチング選択性、ならびに層間のエッチストップ能力および低い熱応力を含む薄膜積層設計が考慮されている。さらに、工程の例示的な実施形態では、陰極表面が、電子放出器の動作あるいは動作寿命に影響を及ぼすかもしれない汚染あるいは他の欠陥から、実質的に免れるようにしておく方法が含まれる。

【0012】

本明細書に開示される電子レンズおよび放出器は半導体デバイス技術で製造されることが好ましい。本発明のデバイスは広範な半導体デバイス技術に適用することができ、種々の半導体材料から形成されることができる。以下の記述は、現時点で利用可能な半導体デバイスの大部分がシリコン基板で製造され、本発明の最も一般的に遭遇する応用形態がシリコン基板を含むことになるので、シリコン基板において実施されるような本発明の半導

10

20

30

40

50

体デバイスのいくつかの現時点で好ましい実施形態を説明する。それにもかかわらず、本発明は、ガリウムヒ素、ゲルマニウムおよび他の半導体材料あるいは導電性基板においても都合よく用いることができる。したがって、本発明は、シリコン半導体材料において製造されるデバイスに限定されることを意図するわけではなく、ガラス基板上のポリシリコンを用いる薄膜トランジスタ(TFT)技術のような、当業者が入手可能な半導体材料および技術のうちの1つまたは複数において製造されるデバイスを含むであろう。

【0013】

図面が縮尺どおりではないことに留意されたい。さらに、その時点で説明されている構成要素の種々の部分は縮尺どおりには描かれていない。より明瞭に図示し、本発明を理解できるようにするために、ある特定の寸法が他の寸法に対して誇張されている。

10

【0014】

さらに、本明細書に示される実施形態は、深さおよび幅を有する種々の領域を備える2次元の図で示されるが、これらの領域は、実際には3次元構造であるデバイスの一部のみを図示していることは明確に理解されたい。したがって、これらの領域は、実際のデバイス上に製造されるときには、長さ、幅および深さを有する3次元になるであろう。さらに、本発明は、その時点で説明されているデバイスを対象にする好ましい実施形態によって例示されるが、これらの例示は本発明の範囲および適用可能性を制限することは意図していない。本発明において説明の対象としているデバイスは、図示される物理的な構造に限定されることは意図していない。これらの構造は、現時点で好ましい実施形態に対する本発明の有用性および適用を例示するために含まれる。

20

【0015】

図1は本発明の一実施形態を示す図である。放出器50は電子供給源60および陰極14を有する。陰極14と電子供給源60の間にはトンネル層20が配置されることが好ましい。陰極14および電子供給源60は、それぞれ導電性電極53および供給源コンタクト12を用いて、放出器電圧源24に接続される。導電性電極53は、第1の保護層54と少なくとも第1の導電層52とを含んでなる導電性材料の複数層を有する。導電性電極53は、陰極14の表面の一部を露出させる開口部を画定するようにエッチングされることが好ましい。陰極表面の露出した部分は、電子16および光子18の形でエネルギー放出22を可能にする放出器表面26を形成する。この構造を用いるとき、放出表面は、約0.1~約8.0アンペア/平方センチメートルの電子放出率を有する。

30

【0016】

電子供給源60は、シリコンなどの高濃度にドーピングされた半導体基板であるか、あるいは非導電性基板上に堆積した導電層であることが好ましい。ドーピングは、リン、ヒ素あるいはアンチモンなどのn型ドーピングであることが好ましい。電子供給源は、供給源コンタクト12から放出器表面26への電子の流れを調整し、放出器表面26にわたる電子の放出が実質的に一様になるように設計されることがさらに好ましい。

【0017】

図2は、図1に示す放出器50を発展させた本発明の別の実施形態を示す図である。この実施形態では、放出器50上に電子レンズ構造51が配置され、集積放出器100が形成される。この例示的な実施形態では、薄膜層からなる導電性電極53'のスタックに第2の保護層48が含まれる。この第2の保護層48は、スペーサ層40内に穴を形成する際にエッチストップとして用いられる。スペーサ層40は、第2の保護層48上に配置され、TEOS、または酸化シリコン、窒化シリコンもしくはその組み合わせなどの処理中の熱サイクルに起因する応力を最小限に抑えることができる他の低温酸化物などの誘電体から形成されることが好ましい。スペーサ層40上には電子レンズ28が配置される。電子レンズ28は、電子16のビームを集束して、陽極30上に集束ビーム32を生成するために用いる電界34を形成することができる開口部29を有する。電界34を生成するために、供給源コンタクト12および電子レンズ28にレンズ電圧源36が接続される。供給源コンタクト12および陽極30には陽極電圧源27が接続される。陽極電圧源27は、電子16が引き寄せられるような所定の電圧に設定されることが好ましい。

40

50

【0018】

図3は、本発明を組み込んだ集積放出器100の例示的な実施形態を示す平面図である。図に示すように、集積放出器は、電界の意図しない集中を防ぐために、円形であることが好ましい。しかしながら、長方形、八角形あるいは他の多角形などの他の形状を用いることもでき、このような他の形状でも本発明の精神および範囲を満たすことができる。集積放出器100は、スペーサ層40と、第2の保護層48のおそらく一部と、陰極14の放出器表面26とを露出させる開口部を有する電子レンズ28を備える。

【0019】

図4は、図3の集積放出器100をI V - I Vに沿って見た断面図である。この例示的な実施形態では、集積放出器100は、半導体基板10上に、好ましくはシリコン上に、また好ましくは電子の十分な供給源を提供するためにN + ドナーが高濃度にドーピングされたシリコン上に構成される。基板10の表面とともにあるいは表面上に、放出器隔離層58が形成される。隔離層58は、基板10上に成長したフィールド酸化膜(F O X)から形成されることが好ましい。任意により、隔離層58は、基板10上に堆積されるか、あるいは別の方法で被着される誘電体層とすることができる。隔離層58の中には、基板10から電子を放出できるようにするための開口部がある。基板10の露出した表面上には、放出層56として示される任意選択の異方性導電率層あるいはノジュール層が堆積される。基板10および放出層56は、この例示的な放出器のための電子供給源60を形成する。放出層56は、放出器表面26にわたって実質的に一様に電子を供給し、一様な放出を実現する。

【0020】

電子供給源60上にはトンネル層20が配置され、このトンネル層は、工程汚染を最小限に抑えるためにパターニングされないことが好ましく、基板10の表面にわたって延在することが好ましい。トンネル層20の一部の上には陰極14が配置される。陰極14の上には、いずれも製造中にエッチストップとして用いられる第1の保護層54および第2の保護層48を含む導電性電極53'が配置される。導電性電極53'の中には、放出器表面26を形成する、陰極14への開口部が画定される。導電性電極53'は、第1の保護層54、第1の導電層52および第2の保護層48などの導電性薄膜材料からなる複数層から形成される。チタンあるいはモリブデンを堆積することにより、第1および第2の導電層が形成されることが好ましい。導電性電極53'上およびトンネル層の一部の上には、たとえば約5ミクロンの厚みまでのT E O Sなどの誘電体から形成されるスペーサ層46が配置される。スペーサ層46の上には、第2の導電層42と、任意選択の接着層44とから形成される電子レンズ28が配置される。

【0021】

図5および図6は、本発明の実施形態を形成するために用いられる例示的な工程のステップを示す流れ図である。図7A ~ 図7Tは、放出器を形成するために用いられる中間的な工程のステップの例示的な図であり、本発明の細部をさらに明確にし、理解できるようにするために示される。実際の寸法はそのような縮尺ではなく、いくつかの特徴的な部分が、その工程のステップをより明確に指示するために誇張されている。

【0022】

図5は、本発明の1つの例示的な実施形態を形成するための例示的な工程の流れ図である。最初に、放出器アクティブ領域が画定される。ステップ502では、基板10上に隔離層58が形成され、基板10上の開口部が画定される(図7Aを参照)。そのステップでは、基板10上にフィールド酸化層(F O X)を成長させ(図7Bを参照)、電子供給源60を形成するための開口部が画定されることが好ましい。このステップは、リセスフィールド酸化工程(酸化/エッチング/酸化)を用いて実行され、より平坦な表面を実現し、かつF O Xにおけるパーズピークを低減することが好ましい。F O X厚は約4500オングストロームであることが好ましく、F O X表面から基板10の表面までの高さは約200オングストロームである。

【0023】

基板 10 のために用いることができるいくつかの異なる材料には、アルミニウム、タングステン、チタン、銅、金、タンタル、白金、イリジウム、パラジウム、ロジウム、クロム、マグネシウム、スカンジウム、イットリウム、バナジウム、ジルコニウム、ニオブ、シリコン、ベリリウム、ハフニウム、銀およびオスミウムが含まれる。基板は、任意の合金、および先に記載された基板材料からなる多層化された薄膜であってもよい。他の実現可能な基板は、ドーブポリシリコン、ドーブシリコン、グラファイト、金属コーティングガラス、セラミック、プラスチック、および酸化インジウムスズコーティングガラスを含む。基板材料はパターニングされても、パターニングされなくてもよい。化学機械研磨 (CMP) のような従来の方法によって、所与の応用形態によって要求されるように、導電性基板の上側表面を平坦化することができる。

10

【0024】

FOX のほかに、隔離層 58 は、シリコン、アルミニウム、チタン、タンタル、タングステン、ハフニウム、ジルコニウム、バナジウム、ニオブ、モリブデン、クロム、イットリウム、スカンジウム、ニッケル、コバルト、ベリリウム、マグネシウム、ダイヤモンドライクカーボン、およびそれらの組み合わせの酸化物、窒化物および酸窒化物などの他の材料の堆積あるいは熱成長によって形成されてもよい。

【0025】

任意選択のステップ 504 では、基板から後に画定される放出器表面まで電子を実質的に一様に分布させるために、基板の表面および隔離層 58 上に放出層 56 (たとえば異方性導電率層あるいはノジュール層) が形成される (図 7C を参照)。放出層 56 は、約 0.1 ~ 2 ミクロンの厚みを有するポリシリコンを用いて形成されることが好ましい。そのポリシリコンは任意選択で陽極酸化されることができ、陽極酸化されなくてもよい。例示的なノジュール層は、ここに引用することで本明細書の一部をなすものとする、2001 年 10 月 12 日に出願され、同じ譲受人に譲渡された米国特許出願第 09/975,296 号に記載および図示される。例示的な異方性導電率層は、ここに引用することで本明細書の一部をなすものとする、本特許出願と同時に出願され、同じ譲受人に譲渡された米国特許出願代理人整理番号第 10019410-1 に記載および図示される。

20

【0026】

ポリシリコンが如何に形成されるかによって、異方性導電率層あるいはノジュール層のいずれかが形成されることができ、異方性導電率層は、ポリシリコンが一様な表面を有するが、Z 方向および X-Y 方向において異方性の抵抗プロファイルを有するときに形成される。Z 方向はポリシリコンの厚みに関連する。X-Y 方向はポリシリコンの長さおよび幅寸法に関連する。ノジュール層は、電子放出を高めるために局所的な高い電界を生成する多数の突起を有するポリシリコンの層によって形成される。放出層 56 として異方性導電率層あるいはノジュール層を用いることにより、放出器の放出率、安定性および信頼性が高められる。

30

【0027】

ステップ 506 では、基板の表面上にトンネル層 20 が形成される。トンネル層 20 は、欠陥が形成されるのを防ぐためにパターニングされないことが好ましい。任意選択の放出層 56 が用いられる場合には、トンネル層 20 はその上に堆積される (図 7D を参照)。放出層 56 が用いられない場合には、トンネル層は、隔離層の画定された開口部内の基板上に堆積されるか、成長するか、あるいは別の方法で被着される。トンネル層 20 は、ポリシリコン異方性導電率層あるいはノジュール層から約 200 オングストロームの厚みまで成長する RTP 酸化物であることが好ましい。RTP 工程のための一様な酸化膜厚および温度制御を行うために、ポリシリコン異方性導電率あるいはノジュール層以外の層のための RTP 工程を用いる場合には、非金属の放出層 56 が必要とされる。

40

【0028】

ポリシリコンのほかに、シリコン、アルミニウム、チタン、タンタル、タングステン、ハフニウム、ジルコニウム、バナジウム、ニオブ、モリブデン、クロム、イットリウム、スカンジウム、ニッケル、コバルト、ベリリウム、マグネシウム、ダイヤモンドライクカ

50

ーボン、およびそれらの組み合わせの酸化物、窒化物および酸窒化物などの他の材料の堆積あるいは熱成長を用いて、隔離層 58 を形成することができる。

【0029】

ステップ 508 では、トンネル層 20 の表面にわたって陰極 14 が被着される（図 7E を参照）。陰極 14 は、白金（Pt）あるいは任意選択で金（Au）を約 100 オングストロームまで堆積することから形成されることが好ましい。陰極 14 として金を用いるとき、金を 50 ~ 100 オングストロームの層に、より好ましくは 70 オングストロームの層に堆積する前に、約 10 オングストロームまでタンタルを堆積することが好ましい。タンタル層を用いて、トンネル層 20 に対する金の接着を良好にし、かつ金がトンネル層内に入り込むのを防ぐ。トンネル層 20 の厚みにかかる電界を生成し、電子がトンネル層を突き抜け、脱出した電子がエネルギー放出 22 を形成するだけの十分な速度で陰極層 14 に引き寄せられるようにするために、陰極層 14 は電子供給源に対して正の電位をかけられるであろう。電子が陰極材料に衝突し、電子光子散乱を引き起こすことにより、光子が放出されるものと考えられ、エネルギー損失の一部は光子の生成に起因する。

10

【0030】

白金あるいは金のほかに、他の用いることができる陰極層 14 の材料には、アルミニウム、タングステン、チタン、モリブデン、チタン、銅、銀、タンタル、イリジウム、パラジウム、ロジウム、クロム、マグネシウム、スカンジウム、イットリウム、バナジウム、ジルコニウム、ニオブ、モリブデン、ハフニウム、オスミウム、他の耐火金属およびそれらの任意の合金あるいは多層化された薄膜が含まれる。他の用いることができる陰極表面には、ドーパポリシリコン、グラファイト、あるいは導電性カーボンあるいは他の薄膜などの金属および非金属の組み合わせが含まれる。陰極層 14 のために選択される材料は、絶縁性の自然酸化物に酸化しないことが好ましい。

20

【0031】

ステップ 510 ~ 516 では、陰極表面に導電性電極が被着される。ステップ 510 では、放出器エッチストップ層、すなわち第 1 の保護層 54 が陰極層 14 上に被着され、後続の処理中に陰極層 14 が損傷あるいは汚染されるのを防ぎ、それゆえ犠牲層になる（図 7F を参照）。パッドエッチストップ層は、チタン（Ti）あるいはモリブデンを約 300 オングストローム ~ 約 1500 オングストロームまで堆積することにより形成されることが好ましいが、約 800 オングストロームであることがさらに好ましい。

30

【0032】

チタンあるいはモリブデンのほかに、犠牲層のための有用な他の用いることができる保護層 54 の材料には、アルミニウム、タングステン、モリブデン、チタン、銅、銀、タンタル、イリジウム、パラジウム、ロジウム、クロム、マグネシウム、スカンジウム、イットリウム、バナジウム、ジルコニウム、ニオブ、ハフニウム、オスミウム、およびその任意の合金が含まれる。

【0033】

ステップ 512 では、放出器エッチストップ層上に第 1 の導電層 52 が被着される（図 7G を参照）。第 1 の導電層 52 は、金（Au）を約 2000 オングストロームまで堆積あるいはめっきすることにより形成されることが好ましい。この第 1 の導電層は金属トレースを形成し、第 1 の保護層 54 を通して陰極表面と電氣的に接触して、電源から放出器へ電界を変化させる。

40

【0034】

ステップ 514 では、パッドエッチストップ層、すなわち第 2 の保護層 48 が第 1 の導電層 52 上に被着される（図 7H を参照）。パッドエッチストップ層は、Ti あるいはモリブデンの約 300 ~ 約 1500 オングストロームの層であることが好ましいが、約 800 オングストロームであることがさらに好ましく、スペーサ層エッチングのためのエッチストップとして用いられ、後続のスペーサ層エッチング中に第 1 の導電層をスパッタリングから防ぐ。

【0035】

50

ステップ516では、パッド画定フォトマスク62が、パッドエッチストップ層上に被着される(図7Iを参照)。パッド画定フォトマスク62はパターニングされ、放出器(複数可)の形状、位置、隔離および開口部(複数可)を画定する。

【0036】

ステップ518および520では、パッドエッチストップ層および第1の導電層が、それぞれ適当なエッチャントを用いてウエットエッチングされることが好ましい(図7Jを参照)。いくつかの異なる溶液を用いることができる。たとえば、パッドエッチストップ層がTiであるとき、アンモニアおよび水の311エッチング溶液($H_2O : NH_4OH : H_2O_2 = 3 : 1 : 1$)、希釈されたBOE、あるいは好ましくは硫酸過酸化水素エッチング($H_2O_2 : H_2SO_4 = 1 : 2$)を用いることができる。約800オングストロームのTiの場合、約5分間にわたって硫酸過酸化水素エッチングを用いれば十分であり好ましい。金のウエットエッチングは、約2000オングストロームの金の厚みの場合に、331の溶液(DI:Nitric:HCl = 3:3:1)で、約15~30秒のエッチング時間にわたって行われることが好ましい。

10

【0037】

ステップ522では、隔離フォトマスク64が被着され、パターニングされて、放出器表面を保護し、放出器の一部ではない第1の保護層54だけを露出させる(図7Kを参照)。

【0038】

ステップ524では、第1の保護層54および陰極層14がドライエッチングされて、各放出器を分離し、離隔させることが好ましい(図7Lを参照)。その後、隔離フォトマスク64は除去される(図7Mを参照)。

20

【0039】

放出器が集束レンズを備えることなく用いられることになる場合には、その工程はステップ528に進み、放出器エッチストップ層、すなわち第1の保護層54が特殊な洗浄エッチングにかけられ、第1の保護層54の実質的に全てが放出器表面26から除去される(図7Tを参照)。

【0040】

放出器が集束レンズ構造と集積されることになる場合には、第1の保護層54が陰極層14上に残され、その工程は、図6に示されるレンズ構造を形成するために用いられるステップに進む。ステップ602では、スペーサ層40が、放出器を備える処理済の基板の表面上に被着される。好ましくは低温酸化物である、いくつかの異なる誘電体薄膜が用いることができるが、その選択の過程では、薄膜間応力および薄膜間エッチング選択性が考慮されることが好ましい。スペーサ層40と処理済の基板との間の応力が大きすぎる場合には、基板が反るかもしれない(特に基板が従来の半導体シリコン基板である場合)。その反りによって、光学処理工程において誤差が生じる恐れがある。先に選択された薄膜の場合、テトラエチルオルトシリケート(TEOS)薄膜が、5ミクロン厚の薄膜の場合に、絶対値で100mPa未満の、あるいはさらに好ましくは-40~-60mPaの範囲内の許容可能な低い応力を実現する。スペーサ層を堆積した後に、任意選択で、第2の導電層42で形成される電子レンズのための実質的に平坦な表面を形成するために、従来の平坦化装置および工程を用いて平坦化されることができ

30

40

【0041】

ステップ604では、スペーサ層40の表面上に第2の導電層42が被着される。任意選択で、最初に接着層44が被着され、誘電体層40と第2の導電層42との間の良好な界面を提供することができる(図7Oを参照)。例示的な選択は、接着層44のためには約500オングストロームの堆積したタンタルであり、第2の導電層のためには約1000オングストロームの堆積した金である。

【0042】

ステップ606では、レンズフォトマスク66が第2の導電層42上に被着され、パターニングされて、後に放出器表面から放出される電子を集束するために用いられる開口部

50

が画定される。

【0043】

ステップ608では、第2の導電層が、好ましくはドライあるいはウエットエッチングを用いてエッチングされ、レンズ構造が画定され、さらに任意選択で、電子レンズと異なる電位にある陽極層を備え、静電引力を防ぐために用いられる部分シールド層が画定される(図7Pを参照)。

【0044】

ステップ610では、バイアフォトマスク67が被着され、パターニングされて、第2の導電層内の電子レンズ開口部と実質的に位置合わせされた開口部が画定され、後にスペーサ層40を貫通するバイアをエッチングできるようにする。

10

【0045】

ステップ612では、スペーサ層40を貫通するバイアが第1の保護層54までエッチングされる(図7Rを参照)。第1の保護層54上で停止しながら同時に、放出器表面からスペーサ層40を除去することは、スペーサ層40としてTEOS薄膜でエッチング工程を設計する際に影響を及ぼす。放出器上にスペーサ層40の残留物があると、電子および光子の放出が遮断されるであろう。しかしながら、第1の保護層54上で停止できないと、陰極に損傷を与えるか、あるいは陰極層をかなりスパッタリングするであろう。第1の保護層54を厚くすることにより、スペーサ層エッチングマージンを大きくできるようになるが、第1の保護層の後のエッチング中に、より大きなアンダーカットが生じる恐れがある。実証的な試験は、チタンを用いるとき、アンダーカットの割合が500オングストローム厚の第1の保護層54の場合に約1ミクロンであることを示している。

20

【0046】

例示的なスペーサ層40プラズマエッチング工程は、900ワットのRF電力、300mTorrの圧力、電極ギャップ1.3cm、および20sccmCHF₃+20sccmCF₄+275sccmArのガス流というパラメータで行われる。TEOSの場合のエッチング速度は約4550オングストローム/分である。このエッチングは、第1の保護層のために用いられるフォトリソストおよびチタンの両方に対してエッチング選択性を与える。選択性の比はレジストの場合には約7:1であり、チタンの場合には20:1である。他のエッチング工程を用いることができ、それでも本発明は精神および範囲を満たすことができる。スペーサ層および保護層のためのエッチング選択性の比は10:1よりも大きいことが好ましく、10:1~50:1の範囲内にあることがさらに好ましい。

30

【0047】

任意選択のステップ614では、基板10の背面に背面導電層が被着され、供給源コンタクト12が形成される。任意選択で、供給源コンタクト12を被着する前に、基板10の背面にコンタクト接着層68が被着されることができ(図7Sを参照)。基板を接触させる別の方法は、上側表面上にドーブされた基板コンタクトを用いることを含む。基板を接触させるいくつかの他の方法が当業者には知られている。

【0048】

ステップ616では、第1の保護層のエッチングを実行して、図5のステップ528において第1の保護層54の実質的に全ての残留物を除去し、放出器表面26を清浄にするために、処理済の基板が戻される(図7Tを参照)。先に記載されたように、このエッチングステップは、欠陥が放出器表面26上に形成されるのを防ぐために、できる限り完全に第1の保護層をきれいにするのである。複数の異なる溶液を用いることができる。パッドエッチストップ層がTiであるとき、アンモニアおよび水の311エッチング溶液(H₂O:NH₄OH:H₂O₂=3:1:1)、希釈されたBOE、あるいは好ましくは硫酸過酸化水素エッチング(H₂O₂:H₂SO₄=1:2)を用いることができる。約800オングストロームのTiの場合、エッチングの浴寿命および温度が制御下で保持されるなら、5分間だけ硫酸過酸化水素エッチングを用いれば十分である。

40

【0049】

図8は、アレイとして配列され、放出器制御回路72によって制御される1つまたは複

50

数の集積放出器 100 を有する集積回路 70 の形の本発明の例示的な実施形態である。放出器制御回路は、各集積放出器 100 を個別に制御できるようにする。トンネル層 20 の厚みを制御することにより、集積放出器のターンオン電圧は、集積回路が従来の CMOS、BiCMOS あるいはカスタム CMOS / HV CMOS 回路で形成されることができるように選択されることができる。従来の半導体工程を用いることができるようにすることにより、コストを下げ、放出器および回路の組み合わせを量産できるようになる。

【0050】

図 9 は、集積放出器 100 の別の実施形態であり、その集積放出器は、好ましくは電子 16 が集束されたビーム 32 になされるときに、その電子 16 によって影響を及ぼされるディスプレイ画面あるいはプログラブル媒体表面のような陽極表面 76 を備える。陽極表面 16 は、電子レンズ 28 から所定の距離 74 に保持される。この実施形態では、放出層 56 として異方性導電率あるいはノジュール層を用いることなく形成される集積放出器が示されるが、任意選択でそれを備えることができる。

10

【0051】

図 10 は、概念的なディスプレイ 80 における本発明の別の実施形態である。そのディスプレイは好ましくはピクセル 82 のアレイから構成され、そのピクセルはさらに赤色、青色および緑色の順序で配列されるが、単色にすることもできるであろう。ピクセル 82 はディスプレイ画面 84 上に形成される。放出器アレイ 78 は、電子放出 16 を生成するように個別に制御される、長方形のフラット放出器として示される、本発明を組み込む 1 つまたは複数の集積電子放出器 100 を有する。電子放出 16 は、アルミニウム、金あるいは他の金属または半導体薄膜などの材料の導電層から形成されることが好ましい電子レンズ 28 を用いて集束される。電子レンズ 28 はディスプレイ画面 84 と放出アレイ 78 との間に配置される。通常、ディスプレイ画面 84 は、500 ボルトより大きな電位、たとえば 700 ボルトの電位に保持され、電子放出 16 を引き寄せる。電子レンズ 28 は、ディスプレイ画面 84 上にあるピクセル 82 上のスポットサイズに電子放出 16 を集束するレンズ開口部 86 を有する。電子レンズ 28 は、-20 ボルトのような、放出器表面よりも高い電位に保持され、レンズ開口部 86 の周囲および内部に電界を生成し、電子レンズを形成する。ディスプレイ画面 84、放出器アレイ 78 および電子レンズ 28 の間の電位差が静電引力を生成し、それによりディスプレイ画面 84 が電子レンズ 28 および放出器アレイ 78 に引き寄せられるようになる。この静電引力を最小限に抑えるために、ディスプレイ画面 84 と電子レンズ 28 との間に任意選択のシールド層（図示せず）が配置される。シールド層は、好ましくはレンズ開口部 86 と同じ形状およびサイズのシールド開口部を有し、電子放出 16 がシールド層を通してディスプレイ画面 84 まで通過できるようにする。

20

30

【0052】

図 11 は、集積されたディスプレイ装置 90 の形をとる本発明の別の実施形態である。集積ディスプレイ装置 90 は基板 10、好ましくはシリコン基板であるが、任意選択で別のタイプの半導体あるいは別法ではガラス基板から形成される。そのような材料からなるいくつかの用いることができる基板が当業者には知られている。この例示的な設計における基板 10 は、基板 10 上に形成される薄膜層 88 のスタックを有する。薄膜層 88 のスタックは、本発明を組み込む集積放出器 100 のアレイを含むことが好ましい。ここでは、集積放出器 100 はピクセル蛍光体 82 毎にフラット放出器として示されるが、ピクセル蛍光体 82 毎に 2 つ以上のフラット放出器が存在することもできる。各集積放出器 100 は、薄膜層 88 のスタック内に埋め込まれ、画面陽極 92 と基板 10 との間に配置される電子レンズ 28 で集束される電子放出 16 を生成することができる。画面 84 は、スペーサ 94 によって陽極レンズ距離 74 だけ、薄膜層 88 のスタックから離間して配置される。スペーサ 94 は、当業者に知られているいくつかの任意選択の材料から選択され、形成される。またスペーサ 94 は気密封止も与えることが好ましいが、任意選択で、集積ディスプレイ装置 90 の周囲に別のシール 96 あるいは接着剤を加えることができる。

40

【0053】

50

図 1 2 A および図 1 2 B は概念的な大容量記憶装置 1 1 0 において用いられる本発明の別の実施形態である。概念的な大容量記憶装置 1 1 0 は、好ましくは縦方向のスタックとして配列される 3 つの異なる基板を有するものとして例示される。基板 1 0 は、集積放出器 1 0 0 および電子レンズ 2 8 を含む 1 つの表面上に形成される薄膜層 8 8 のスタックを有する。集積放出器 1 0 0 および電子レンズ 2 8 は集束されたビーム 3 2 を生成し、そのビームは、基板 1 0 とステータ基板 1 0 8 との間に配置されるロータ基板 1 0 6 上にある媒体表面 1 0 2 上に、小さなスポットサイズ、好ましくは 4 0 ナノメートル未満のスポットサイズ、例えば約 1 0 ナノメートルのスポットサイズを生成する。ロータ基板 1 0 8 上の媒体表面 1 0 2 は、集束されたビーム 3 2 のエネルギーによって影響を及ぼされる相変化材料から形成されることが好ましい。相変化材料は、高い電力レベルの集束されたビーム 3 2 を利用し、集束されたビーム 3 2 の電力レベルを急激に減少させることにより、結晶状態から非晶質状態 1 2 6 に変化することができる。相変化材料は、高い電力レベルの集束されたビーム 3 2 を利用し、媒体表面が結晶状態にアニールするだけの時間があるように、その電力レベルを徐々に減少させることにより、非晶質状態 1 2 6 から結晶状態に変化することができる。例示的な材料は、テルル化ゲルマニウム (G e T e) および G e T e を基にする 3 元合金である。

10

【 0 0 5 4 】

いくつかの他の相変化材料が当業者に知られており、本発明の範囲および精神から逸脱することなく代わりに用いられることができる。他の好ましい相変化材料のいくつかの例には、G a S b、I n S b、I n S e、S b₂ T e₃、G e₂ S b₂ T e₅、I n S b T e、G a S e T e、S n S b₂ T e₄、I n S b G e、A g I n S b T e、(G e S n) S b T e、G e S b (S e T e)、T e₈₁ G e₁₅ S b₂ S₂ および G e S b T e などのカルコゲニド合金がある。

20

【 0 0 5 5 】

ロータ基板 1 0 6 およびステータ基板 1 0 8 は、ロータ基板 1 0 6 が第 1 および好ましくは第 2 の方向に動くことができるようにし、単一の集積放出器 1 0 0 が媒体表面上のいくつかの位置において読出しおよび書込みを行うことができるようにするための電子回路を含む。

【 0 0 5 6 】

媒体表面から読出しを行うために、低いエネルギーの集束されたビーム 3 2 を媒体 1 0 2 上の媒体表面に衝突し、それにより媒体基板 1 0 6 の中に電子が流れるようになり、リーダ回路 1 0 4 がそれを検出する。検出される電流の量は、集束されたビーム 3 2 によって衝突される媒体表面の状態、すなわち非晶質状態あるいは結晶状態による。例示的なリーダ回路 1 0 4 の動作が、第 1 のコンタクト 1 2 8 が媒体表面 1 0 2 に接続され、第 2 のコンタクト 1 2 9 が媒体基板 1 0 6 に接続されるものとして示される。基板内を流れる電流は、増幅器 1 3 0 によって電圧に変換され、リーダ出力 1 3 2 が生成される。他のリーダ回路が当業者には知られており、本発明の範囲および精神から逸脱することなく代わりに用いられることができる。

30

【 0 0 5 7 】

図 1 3 は、例示的な集積大容量記憶装置 1 2 0 によって示される本発明の別の実施形態である。集積大容量記憶装置 1 2 0 は 3 つの基板、すなわち基板 1 0 と、ロータ基板 1 0 6 と、ステータ基板 1 0 8 とを備える。ロータ基板 1 0 6 は、静電回路 1 0 4 を用いて好ましくは第 1 および第 2 の方向に、好ましくはステップモータタイプの関数で動くことができる、基板の一部の上にある少なくとも 1 つの媒体表面 1 0 2 を有する。移動可能な媒体表面 1 0 2 は、好ましくはロータ基板をエッチングすることによって形成されるばね 1 1 4 によって支持される。当業者は、移動可能な媒体表面 1 0 2 を形成するためのいくつかの異なる微小電気機械システム (M E M S) 構造を知っている。

40

【 0 0 5 8 】

ステータ基板 1 0 8 とロータ基板 1 0 6 との間の電氣的な接触はコンタクト 1 1 8 によって実行される。ボンディングシール 1 1 6 がロータ基板 1 0 6 をステータ基板 1 0 8 に

50

取り付けることが好ましく、その内部を封止して、集積大容量記憶装置 120 内の真空状態を保持することが好ましい。またロータ基板 106 は、好ましくは気密シールでもあるスペーサ 124 を用いて基板 10 に取り付けられる。任意選択で、スペーサ 124 の代わりに、あるいはスペーサ 124 とともに別のシール 122 を用いて、基板 10 をロータ基板 106 に接着および / または封止することができる。

【0059】

基板 10 は、従来の半導体装置を用いて被着されることが好ましい薄膜層 88 のスタックを含む。薄膜層 88 のスタックは本発明を組み込む 1 組の集積放出器 100 を備え、その集積放出器 100 は、電界 34 を生成する電子レンズ 28 を用いて集束され、その電界 34 が、媒体表面 102 上に、好ましくは 40 ナノメートル未満の、さらに好ましくは 10 ナノメートル未満のスポットサイズまでの集束されたビーム 32 を生成する。電子レンズ 28 は、約 7.2 マイクロメートルのレンズ開口部を有することが好ましい。基板 10 とロータ基板 106 との間の空間は、集積放出器 100 から放出される電子がガスあるいは他の粒子と衝突し、それが集積放出器 100 に損傷を与えるようになるのを防ぐために、好ましくは 10^{-3} Torr 未満まで空気を抜かれることが好ましい。集積放出器 100 は第 1 の電位に保持され、好ましくはトンネル技法によって電子を生成する。第 1 の電位は約 2.5 ボルト未満であることが好ましい。電子レンズ 28 は第 2 の電位に、好ましくはグラウンドに対して約 0 V に保持され、電子を集束するために用いられる電界 34 を生成する。記憶媒体 102 は好ましくは 500 ボルトよりも高い第 3 の電位に、たとえば約 700 ボルトの電位に保持され、集積放出器 100 から放出される電子を引き寄せることが好ましい。電子レンズ 28 は、集積放出器 100 から第 1 の距離、たとえば約 5 マイクロメートルだけ離隔されることが好ましい。

10

20

【0060】

図 14 は、数例を挙げると、コンピュータシステム、テレビゲーム、インターネット機器、端末、MP3 プレーヤあるいは携帯情報端末のような電子装置 140 の例示的なブロック図である。電子装置 140 は、インテル・ペンティアム（登録商標）プロセッサあるいは互換性のあるプロセッサなどのマイクロプロセッサ 134 を備えるが、他のプロセッサも存在し、当業者には知られている。マイクロプロセッサ 134 は、データおよび / または入力 / 出力機能を制御するためにマイクロプロセッサ 134 によって用いられるコンピュータ実行可能コマンドを保持することができるコンピュータ読取り可能メモリを含むメモリデバイス 136 に接続される。メモリ 136 は、マイクロプロセッサ 134 によって操作されるデータも格納することができる。マイクロプロセッサ 134 は、記憶装置 110 あるいはディスプレイ装置 80 のいずれか、または両方にも接続される。記憶装置 110 およびディスプレイ装置 80 は、電界放出デバイスを示す、先に説明された図面および本文に例示されるような、本発明の一実施形態を含む。

30

【0061】

図 15 は、放出器 50 のアレイ 78 あるいは任意選択で集積放出器 100 のいずれかを用いて、集束ビーム 32 を生成するための光学レンズ 98 を用いて集束される画像を形成する光学ディスプレイ装置 150 を示す本発明の別の実施形態である。放出器 50 は光子 18 を生成し、電子 16（図示せず）も生成する。光学レンズ 98 の放出器 50 に面する側にある酸化インジウムスズなどの透明導体 99 が電子を捕捉する。透明導体 99 の 1 つの目的は、放出される電子がレンズ上に収集されるのを防ぐとともに、高い静電界を生成しながら、光子 18 が通過できるようにすることである。

40

【0062】

本発明が上記の好ましい実施形態および代替の実施形態を参照しながら詳細に図示および説明されてきたが、添付の特許請求の範囲において規定された本発明の精神および範囲から逸脱することなく、数多くの変形ができることは当業者に理解されよう。本発明のこの記述は、本明細書に記載される構成要素の全ての新規かつ非自明な組み合わせを含むものと理解されるべきであり、特許請求の範囲は、これらの構成要素の任意の新規かつ非自明な組み合わせに対して本出願または将来の出願において提示されるかもしれない。上記

50

の実施形態は例示であり、本出願あるいは将来の出願において請求されるかもしれない全ての実現可能な組み合わせに対して、特徴的な部分あるいは構成要素が単一であることは不可欠ではない。請求項が、その相当する部分の「１つ」あるいは「第１」の構成要素を列挙する場合、そのような請求項は、１つまたは複数のそのような構成要素を組み込むことも含まれると理解されるべきであり、２つ以上のそのような構成要素を要求も排除もされない。

【図面の簡単な説明】

【００６３】

【図１】光子および電子を放出することができる放出器を示す本発明の第１の実施形態の図である。

10

【図２】集束レンズ構造も備える本発明の第２の実施形態の図である。

【図３】本発明の第３の実施形態を含む集束電子レンズの平面図である。

【図４】ＩＶ－ＩＶに沿って見た図３に示される集束電子レンズの断面図である。

【図５】本発明の一実施形態を組み込む放出器を形成するために用いられる工程の例示的な流れ図である。

【図６】本発明の一実施形態によるレンズ構造を追加するために用いられる工程の例示的な流れ図である。

【図７】図７Ａから図７Ｔは、本発明の実施形態を形成するために用いられる工程の各ステップにおける例示的な断面図である。

【図８】制御回路を備えた集積回路内に組み込まれる本発明の第４の実施形態の図である。

20

【図９】陽極表面上への電子ビームの集束を示す本発明の第５の実施形態の図である。

【図１０】第１のディスプレイ装置に組み込まれる本発明の一実施形態の図である。

【図１１】第２のディスプレイ装置に組み込まれる本発明の一実施形態の図である。

【図１２】図１２Ａおよび図１２Ｂは、本発明を組み込む第１の大容量記憶装置の一実施形態の図である。

【図１３】本発明を組み込む第２の大容量記憶装置の一実施形態の図である。

【図１４】電子デバイスに組み込まれる本発明の一実施形態の図である。

【図１５】光学ディスプレイ装置に組み込まれる本発明の一実施形態の図である。

【図 1】

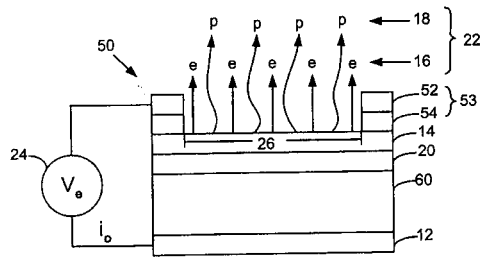


Fig. 1

【図 2】

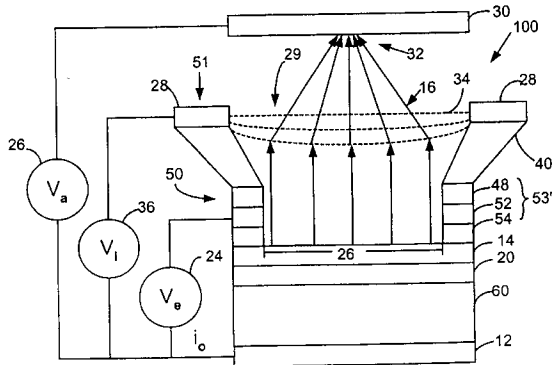


Fig. 2

【図 3】

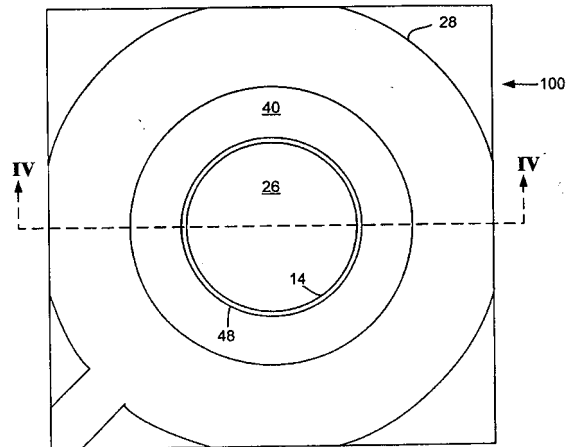


Fig. 3

【図 4】

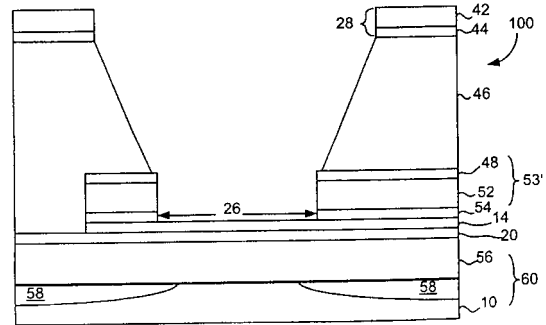


Fig. 4

【図 5】

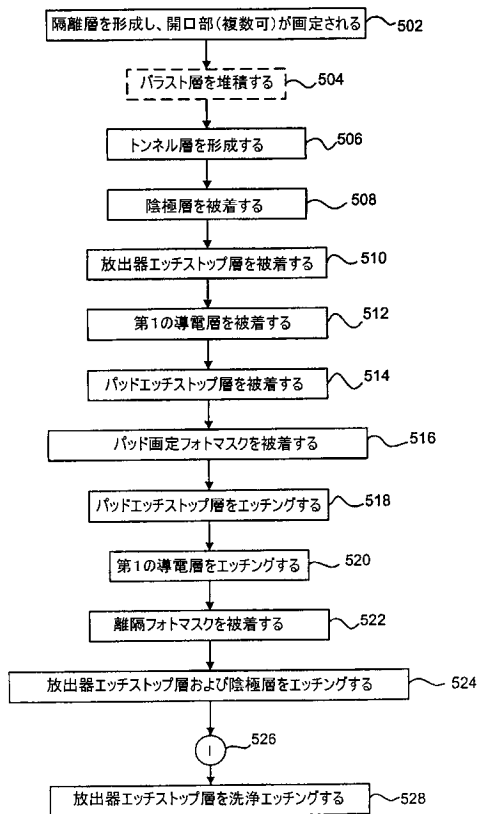


Fig. 5

【図 6】

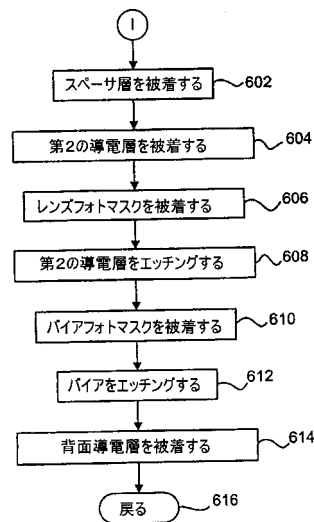


Fig. 6

【図 7 A】

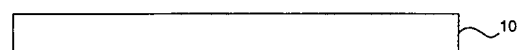


Fig. 7A

【図 7 B】

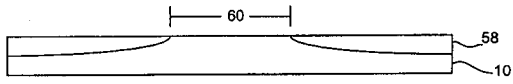


Fig. 7B

【図 7 C】

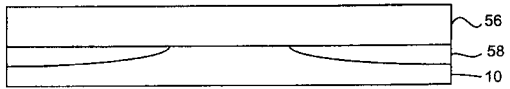


Fig. 7C

【図 7 D】

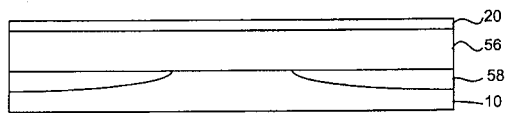


Fig. 7D

【図 7 E】

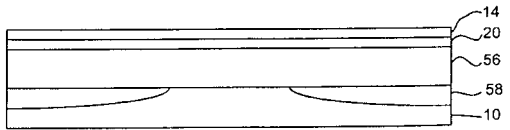


Fig. 7E

【図 7 I】

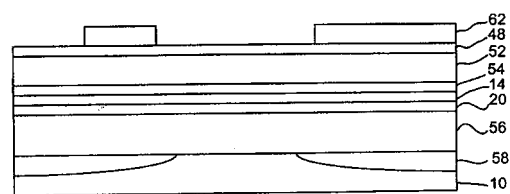


Fig. 7I

【図 7 J】

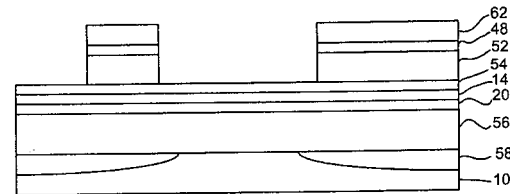


Fig. 7J

【図 7 K】

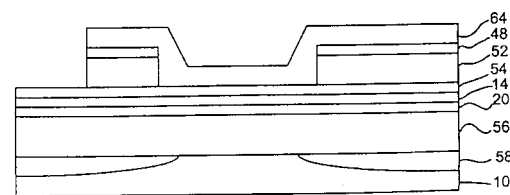


Fig. 7K

【図 7 F】

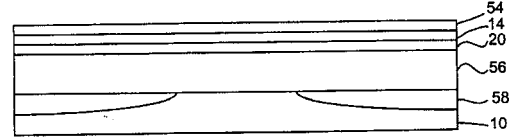


Fig. 7F

【図 7 G】

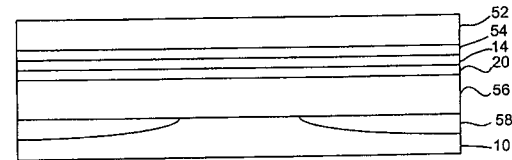


Fig. 7G

【図 7 H】

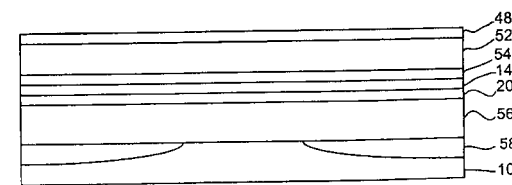


Fig. 7H

【図 7 L】

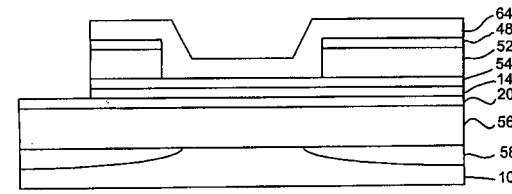


Fig. 7L

【図 7 M】

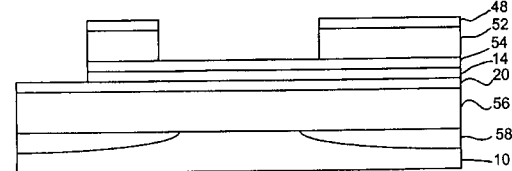


Fig. 7M

【図 7 N】

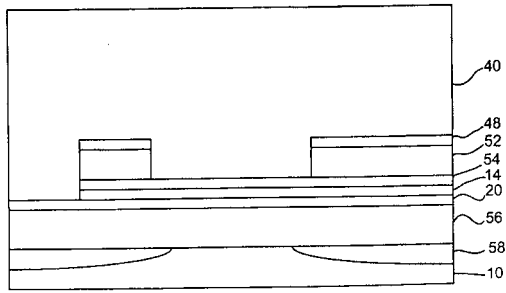


Fig. 7N

【図 7 P】

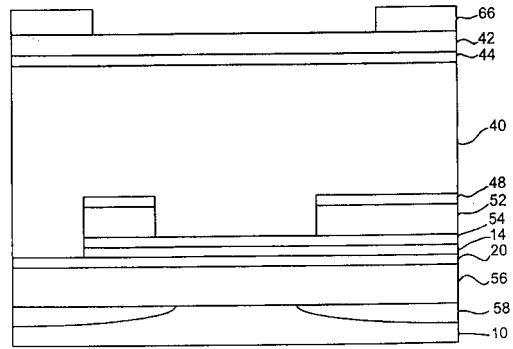


Fig. 7P

【図 7 O】

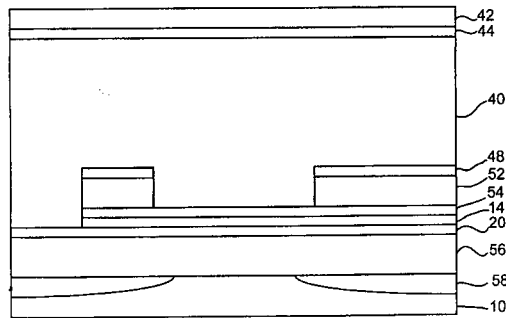


Fig. 7O

【図 7 Q】

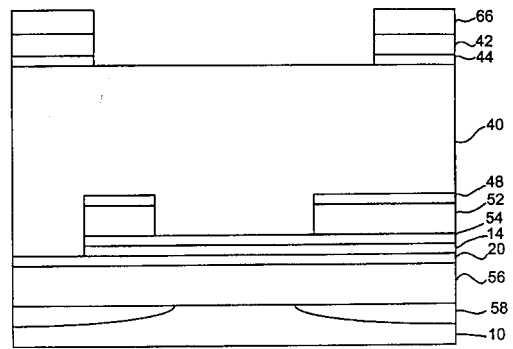


Fig. 7Q

【図 7 R】

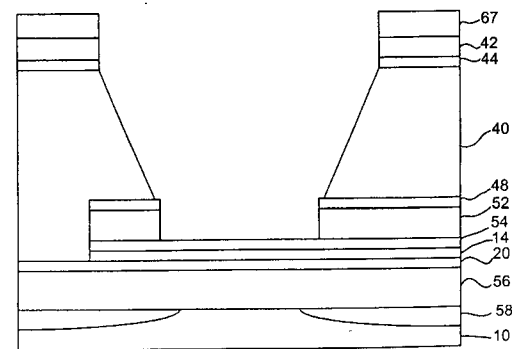


Fig. 7R

【図 7 T】

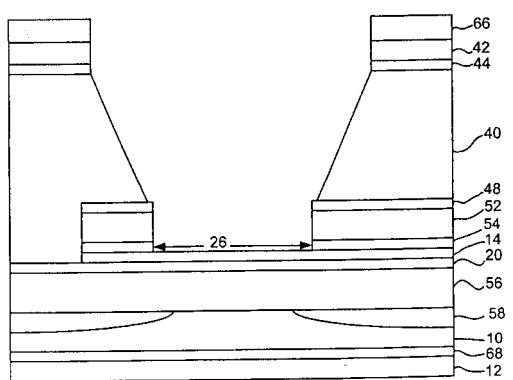


Fig. 7T

【図 7 S】

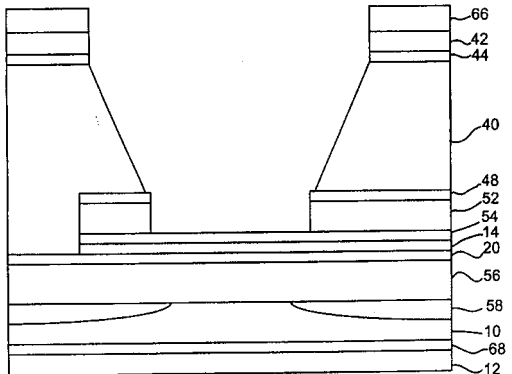


Fig. 7S

【図 8】

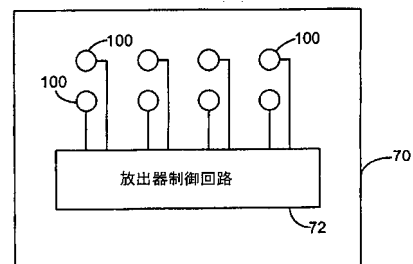


Fig. 8

【図 9】

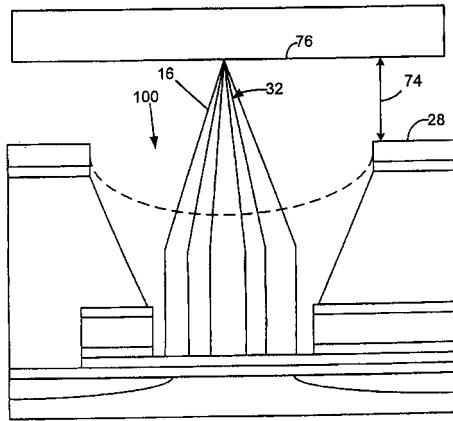


Fig. 9

【図 10】

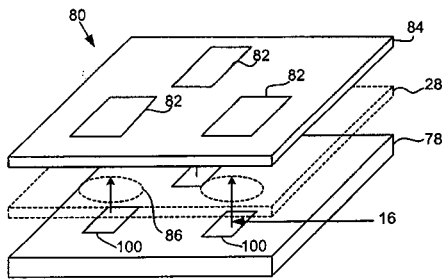


Fig. 10

【図 13】

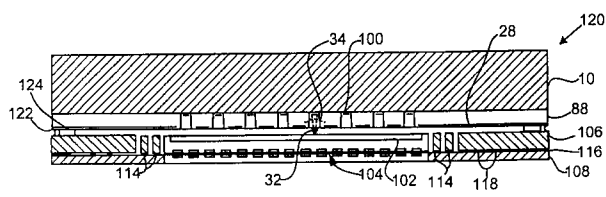


Fig. 13

【図 14】

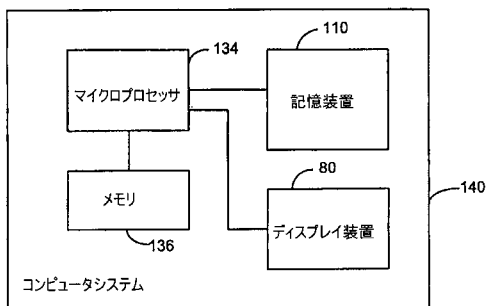


Fig. 14

【図 11】

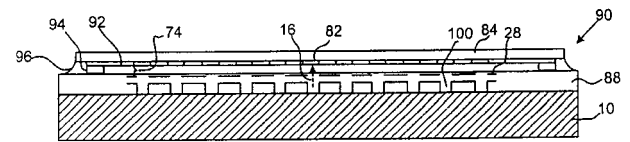


Fig. 11

【図 12】

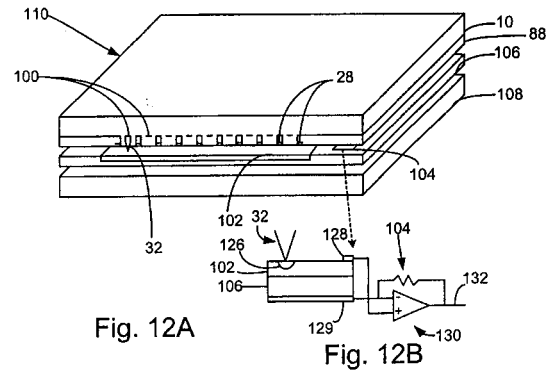


Fig. 12A

Fig. 12B

【図 15】

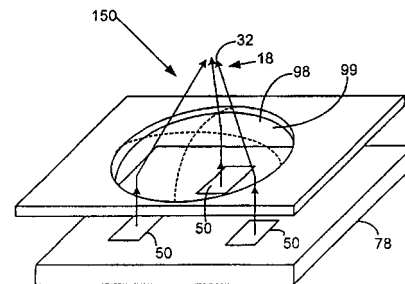


Fig. 15

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International Application No. PCT/JP 03/02955
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01J1/312 H01J9/02 G11C11/23		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01J G11C		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E	EP 1 308 980 A (HEWLETT PACKARD CO) 7 May 2003 (2003-05-07) the whole document & US 6 558 968 B1 6 May 2003 (2003-05-06)	1,2,5-9, 11-16
X	EP 0 685 869 A (MOTOROLA INC) 6 December 1995 (1995-12-06) the whole document column 3, line 15-45 column 4, line 44 -column 5, line 16 column 6, line 31-49 column 8, line 51 -column 10, line 52	1-6, 8-11,13, 17-19
Y	figures 1,7-10 column 6, line 1-12 column 7, line 43-49 -/-	2,7,12, 15,16, 18,20
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents: *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *I* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art *A* document member of the same patent family		
Date of the actual completion of the international search 11 December 2003		Date of mailing of the international search report 17/12/2003
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fac. (+31-70) 340-3016		Authorized officer Meyer, J

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/US 03/02955

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	PATENT ABSTRACTS OF JAPAN vol. 015, no. 094 (E-1041), 6 March 1991 (1991-03-06) & JP 02 306520 A (MATSUSHITA ELECTRIC IND CO LTD), 19 December 1990 (1990-12-19) the whole document ---	2,18
Y	US 4 760 567 A (CREWE ALBERT V) 26 July 1988 (1988-07-26) abstract ---	7
Y	US 6 303 504 B1 (LIN XI-WEI) 16 October 2001 (2001-10-16) column 3, line 1-7 ---	12,20
Y	US 5 086 017 A (LU CHIH-YUAN) 4 February 1992 (1992-02-04) column 5, line 36-67 column 3, line 20-42 ---	12,15, 16,20
P,Y	WO 02 35897 A (ANDRESAKIS JOHN A ;OAK MITSUI INC (US)) 2 May 2002 (2002-05-02) page 10, line 15-24 ---	12,20
Y	EP 0 913 849 A (MATSUSHITA ELECTRIC WORKS LTD) 6 May 1999 (1999-05-06) paragraphs '0029!-'0037! ---	15,16
Y	PATENT ABSTRACTS OF JAPAN vol. 2000, no. 14, 5 March 2001 (2001-03-05) & JP 2000 331595 A (NIKON CORP), 30 November 2000 (2000-11-30) abstract -----	15,16

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No.

PCT/JP 03/02955

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 1308980	A	07-05-2003	US 2003080330 A1 CN 1426082 A EP 1308980 A2 JP 2003141984 A US 2003168956 A1	01-05-2003 25-06-2003 07-05-2003 16-05-2003 11-09-2003
EP 0685869	A	06-12-1995	US 5473218 A EP 0685869 A1 JP 8055564 A	05-12-1995 06-12-1995 27-02-1996
JP 02306520	A	19-12-1990	NONE	
US 4760567	A	26-07-1988	CA 1312672 C WO 8801424 A1	12-01-1993 25-02-1988
US 6303504	B1	16-10-2001	NONE	
US 5086017	A	04-02-1992	US 5280190 A	18-01-1994
WO 0235897	A	02-05-2002	AU 1179002 A CA 2426124 A1 EP 1332653 A1 WO 0235897 A1	06-05-2002 02-05-2002 06-08-2003 02-05-2002
EP 0913849	A	06-05-1999	CN 1215907 A ,B EP 0913849 A2 JP 2987140 B2 JP 11329213 A SG 67550 A1 TW 391022 B US 6249080 B1	05-05-1999 06-05-1999 06-12-1999 30-11-1999 21-09-1999 21-05-2000 19-06-2001
JP 2000331595	A	30-11-2000	NONE	

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IT,LU,MC,NL,PT,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN, GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC, EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,M X,MZ,NO,NZ,OM,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,UZ,VC,VN,YU,ZA,ZM,ZW

(72)発明者 チェン, ジージャン

アメリカ合衆国オレゴン州 9 7 3 3 0, コーヴァリス, スノウブラッシュ・ドライヴ 4 4 1 1

(72)発明者 ベニング, ポール・ジェイ

アメリカ合衆国オレゴン州 9 7 3 3 0, コーヴァリス, ノースウェスト・ジャニス・プレイス 4
7 3 6

(72)発明者 ラーマムールティ, スリラム

アメリカ合衆国オレゴン州 9 7 3 3 3, コーヴァリス, サウスウェスト・テクノロジー・ループ
5 0 6 2, # 9 3

(72)発明者 ノヴェット, トーマス

アメリカ合衆国オレゴン州 9 7 3 3 0, コーヴァリス, ノースウェスト・アシュウッド・ドライヴ
2 9 0 5

F ターム(参考) 5C031 DD17 DD19

5C036 EE14 EF01 EF06 EG12 EH08

5C127 AA01 AA20 CC15 CC17 CC35 DD52 DD87

5C135 AA09 CC01 CC10 EE13 FF25 HH20