

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 7 月 8 日 (08.07.2021)



(10) 国际公布号
WO 2021/134828 A1

(51) 国际专利分类号:
G09G 3/32 (2016.01)

(21) 国际申请号: PCT/CN2020/071816

(22) 国际申请日: 2020 年 1 月 13 日 (13.01.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201911409576.2 2019 年 12 月 31 日 (31.12.2019) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 付 舰 航 (FU, Jianhang); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道高新区社区高新南一道 006 号 TCL 工业研究院大厦 A802, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: PIXEL DRIVING CIRCUIT, DRIVING METHOD, AND DISPLAY PANEL THEREFOR

(54) 发明名称: 像素驱动电路、驱动方法及其显示面板

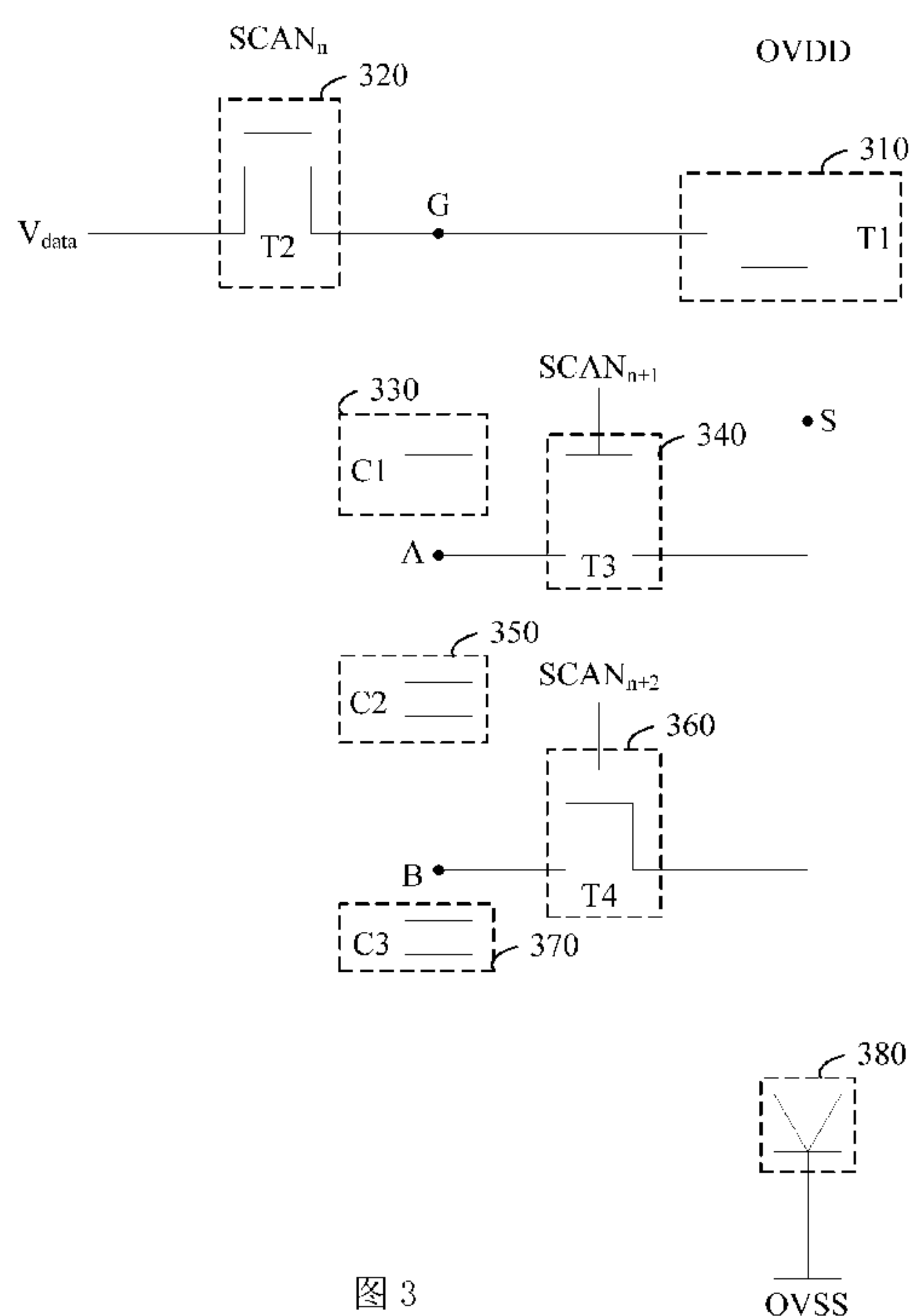


图 3

(57) Abstract: Disclosed are a pixel driving circuit, a driving method, and a display panel therefor. The pixel driving circuit comprises: a first thin-film transistor, a second thin-film transistor, a first capacitor, a third thin-film transistor, a second capacitor, a fourth thin-film transistor, a third capacitor, and a light-emitting diode, wherein a gate electrode of the fourth thin-film transistor is used for accessing scan signals of an (N+2)th row of pixels, a source electrode thereof is connected to a third node and a fourth node, and a drain electrode thereof is connected to a second node. In the present application, by means of controlling the turning-on/turning-off of a second thin-film transistor, a third thin-film transistor and a fourth thin-film transistor, two-stage capacitor discharging, and charge distribution among capacitors (a first capacitor, a second capacitor and a third capacitor) can be performed, such that a driving current of a light-emitting diode in a display panel is accurately controlled, thereby further improving the display accuracy.

(57) 摘要: 本申请公开了一种像素驱动电路、驱动方法及其显示面板, 该像素驱动电路包括: 第一薄膜晶体管, 第二薄膜晶体管, 第一电容, 第三薄膜晶体管, 第二电容, 第四薄膜晶体管, 第三电容以及发光二极管。其中, 第四薄膜晶体管的栅极用于接入第 N+2 行像素的扫描信号, 源极连接第三四节点, 漏极连接第二节点; 本申请能够通过控制第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管的通断, 进行两级电容放电及各个电容 (第一电容、第二电容和第三电容) 之间电荷分配, 实现精确控制显示面板中发光二极管的驱动电流, 进一步提高了显示精度。

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区
保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：
— 包括国际检索报告 (条约第21条(3))。

像素驱动电路、驱动方法及其显示面板

技术领域

本申请涉及显示技术领域，更具体地说，涉及一种像素驱动电路、驱动方法及其显示面板。

背景技术

随着显示设备的发展，对于显示设备的驱动电路成为了重要的研究热点。对于电流型驱动的显示设备，其发光亮度取决于流过 Driving TFT（驱动型薄膜晶体管）的栅源电流。例如，采用传统驱动电路应用于 Micro LED 显示面板，LED 的亮度-电流曲线斜率很大，微弱的电流变化就会引起人眼可察觉的亮度改变。因此 Micro LED 面板如果采用传统驱动电路，难以精确控制 LED 的驱动电流，显示精度低。

技术问题

在实现过程中，发明人发现传统技术中至少存在如下问题：采用传统驱动电路，难以精确控制显示面板中 LED 的驱动电流，显示精度低。

技术解决方案

基于此，有必要针对传统的采用传统驱动电路，难以精确控制显示面板中 LED 的驱动电流，显示精度低的问题，提供一种像素驱动电

路、驱动方法及其显示面板。

为了实现上述目的，本发明实施例提供了一种像素驱动电路，包括：

第一薄膜晶体管，第一薄膜晶体管的栅极连接第一节点，源极连接第二节点，漏极用于接入电源高电压；

第二薄膜晶体管，第二薄膜晶体管的栅极用于接入第 N 行像素的扫描信号，源极连接第一节点，漏极用于接入数据信号；

第一电容，第一电容的一端连接第一节点，另一端连接第三节点；

第三薄膜晶体管，第三薄膜晶体管的栅极用于接入第 $N+1$ 行像素的扫描信号，源极连接第三节点，漏极连接第二节点；

第二电容，第二电容的一端连接第三节点，另一端连接第四节点；

第四薄膜晶体管，第四薄膜晶体管的栅极用于接入第 $N+2$ 行像素的扫描信号，源极连接第四节点，漏极连接第二节点；

第三电容，第三电容的一端连接第四节点，另一端连接第二节点；

发光二极管，发光二极管的阳极连接第二节点，阴极用于接入电源低电压。

另一方面，本发明实施例还提供了一种应用于上述的像素驱动电路的像素驱动方法，包括以下步骤：

在第一阶段分别对第一电容、第二电容和第三电容充电；

在第二阶段保持第一电容的电压值不变，分别对第二电容和第三电容放电；

在第三阶段对第一电容、第二电容和第三电容之间进行电荷分配；

在第四阶段保持第一电容和第二电容的电压值不变，对第三电容放电；

在第五阶段对第一电容、第二电容和第三电容之间进行电荷分配；

在第六阶段控制发光二极管进行发光；

其中，一帧的显示周期被顺序地划分为第一阶段、第二阶段、第三阶段、第四阶段、第五阶段和第六阶段。

另一方面，本发明实施例还提供了一种显示面板，包括像素驱动电路；像素驱动电路包括：

第一薄膜晶体管，第一薄膜晶体管的栅极连接第一节点，源极连接第二节点，漏极用于接入电源高电压；

第二薄膜晶体管，第二薄膜晶体管的栅极用于接入第 N 行像素的扫描信号，源极连接第一节点，漏极用于接入数据信号；

第一电容，第一电容的一端连接第一节点，另一端连接第三节点；

第三薄膜晶体管，第三薄膜晶体管的栅极用于接入第 $N+1$ 行像素的扫描信号，源极连接第三节点，漏极连接第二节点；

第二电容，第二电容的一端连接第三节点，另一端连接第四节点；

第四薄膜晶体管，第四薄膜晶体管的栅极用于接入第 $N+2$ 行像素的扫描信号，源极连接第四节点，漏极连接第二节点；

第三电容，第三电容的一端连接第四节点，另一端连接第二节点；

发光二极管，发光二极管的阳极连接第二节点，阴极用于接入电源低电压。

有益效果

上述的像素驱动电路的各实施例中，基于第一薄膜晶体管的栅极连接第一节点，源极连接第二节点，漏极用于接入电源高电压；第二薄膜晶体管的栅极用于接入第 N 行像素的扫描信号，源极连接第一节点，漏极用于接入数据信号；第一电容的一端连接第一节点，另一端连接第三节点；第三薄膜晶体管的栅极用于接入第 $N+1$ 行像素的扫描信号，源极连接第三节点，漏极连接第二节点；第二电容的一端连接第三节点，另一端连接第四节点；第四薄膜晶体管的栅极用于接入第 $N+2$ 行像素的扫描信号，源极连接第三四节点，漏极连接第二节点；第三电容的一端连接第四节点，另一端连接第二节点；发光二极管的阳极连接第二节点，阴极用于接入电源低电压，进而能够实现采用较低输出电压分辨率的源极芯片进行精细的电流控制。本申请能够通过控制第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管的通断，进行两级电容放电及各个电容（第一电容、第二电容和第三电容）之间电荷分配，实现精确控制显示面板中 LED 的驱动电流，进一步提高了显示精度。

附图说明

下面将结合附图及实施例对本申请作进一步说明，附图中：

图 1 为传统 2T1C 像素驱动电路的示意图；

图 2 为一个实施例中 LED 的亮度-电流曲线示意图；

图 3 为一个实施例中像素驱动电路的第一结构示意图；

图 4 为一个实施例中像素驱动电路第一阶段的等效电路示意图；
 图 5 为一个实施例中像素驱动电路第二阶段的等效电路示意图；
 图 6 为一个实施例中像素驱动电路第三阶段的等效电路示意图；
 图 7 为一个实施例中像素驱动电路第四阶段的等效电路示意图；
 图 8 为一个实施例中像素驱动电路第五阶段的等效电路示意图；
 图 9 为一个实施例中像素驱动电路的第二结构示意图；
 图 10 为一个实施例中像素驱动方法的流程示意图。

本发明的实施方式

为了对本申请的技术特征、目的和效果有更加清楚的理解，现对照附图详细说明本申请的具体实施方式。

传统的像素驱动电路如图 1 所示，其作为一种常见的微发光二极管或者有机发光二极管的驱动像素电路示意图。此 2T1C 像素电路主要包括作为驱动薄膜晶体管(TFT)的薄膜晶体管 T1，作为开关薄膜晶体管的薄膜晶体管 T2，存储电容 C 以及发光二极管 LED，发光二极管 LED 可以是微发光二极管或者有机发光二极管，薄膜晶体管 T2 由相应行像素的扫描信号 SCAN 控制开关与否，以控制是否输入相应的数据信号 V_{data} 。采用此像素电路，在发光阶段，流过 LED 的电流 I_{LED} 由薄膜晶体管 T1 控制，可以表示为 $I_{LED} = k(V_{data} - V_{LED} - V_{th})^2$ ，其中， k 为与工艺和设计相关的参数， V_{data} 为源极芯片(Source IC)输出的数据信号的电压， V_{LED} 为 LED 上的电压， V_{th} 为薄膜晶体管 T1 的阈值电压。

如图 2 所示，其为 LED 的亮度-电流曲线示意图，对于微发光二

极管显示面板来说，LED 的亮度-电流曲线斜率很大，微弱的电流变化就会引起人眼可察觉的亮度改变。因此微发光二极管显示面板如果采用传统驱动电路，例如图 1 所示电路，必须非常精确控制 LED 的驱动电流，难度较大。因为源极芯片输出电压的分辨率有限，难以精确控制 LED 电流，使其产生足够多的灰阶。

而本申请提出的一种像素驱动电路，改进了原有的像素驱动电路，改进后的像素驱动电路在原有像素驱动电路基础上增加两个电容以及两个薄膜晶体管，增加的两个电容与原有的像素电路中的存储电容串联，增加的两个薄膜晶体管分别连接于相邻两个电容之间的公共点以及驱动薄膜晶体管(N 型)的源极，能够实现采用较低输出电压分辨率的源极芯片进行精细的电流控制，极大的提高显示效率。

在一个实施例中，如图 3 所示，提供了一种像素驱动电路，包括：

第一薄膜晶体管 310，第一薄膜晶体管 310 的栅极连接第一节点 G，源极连接第二节点 S，漏极用于接入电源高电压；

第二薄膜晶体管 320，第二薄膜晶体管 320 的栅极用于接入第 N 行像素的扫描信号，源极连接第一节点 G，漏极用于接入数据信号；

第一电容 330，第一电容 330 的一端连接第一节点 G，另一端连接第三节点 A；

第三薄膜晶体管 340，第三薄膜晶体管 340 的栅极用于接入第 N+1 行像素的扫描信号，源极连接第三节点 A，漏极连接第二节点 S；

第二电容 350，第二电容 350 的一端连接第三节点 A，另一端连接第四节点 B；

第四薄膜晶体管 360，第四薄膜晶体管 360 的栅极用于接入第 $N+2$ 行像素的扫描信号，源极连接第四节点 B，漏极连接第二节点 S；

第三电容 370，第三电容 370 的一端连接第四节点 B，另一端连接第二节点 S；

发光二极管 380，发光二极管 380 的阳极连接第二节点 S，阴极用于接入电源低电压。

其中，第一节点 G 指的是第一薄膜晶体管 310、第二薄膜晶体管 320 和第一电容 330 之间的共用连接点。第二节点 S 指的是第一薄膜晶体管 310、第三薄膜晶体管 340、第四薄膜晶体管 360、第三电容 370 和发光二极管 380 之间的共用连接点。第三节点 A 指的是第一电容 330、第二电容 350 和第三薄膜晶体管 340 之间的共用连接点。第四节点 B 指的是第二电容 350、第三电容 370 和第四薄膜晶体管 360 之间的共用连接点。

具体地，可通过第 N 行像素的扫描控制线向第二薄膜晶体管 320 的栅极提供第 N 行像素的扫描信号。可通过第 $N+1$ 行像素的扫描控制线向第三薄膜晶体管 340 的栅极提供第 $N+1$ 行像素的扫描信号。可通过第 $N+2$ 行像素的扫描控制线向第四薄膜晶体管 360 的栅极提供第 $N+2$ 行像素的扫描信号。可通过数据控制线向第二薄膜晶体管 320 的源极提供数据信号。

需要说明的是， N 为大于或等于 1 的正整数。

上述的像素驱动电路的实施例中，基于第一薄膜晶体管 310 的栅极连接第一节点 G，源极连接第二节点 S，漏极用于接入电源高电压；

第二薄膜晶体管 320 的栅极用于接入第 N 行像素的扫描信号，源极连接第一节点 G ，漏极用于接入数据信号；第一电容 330 的一端连接第一节点 G ，另一端连接第三节点 A ；第三薄膜晶体管 340 的栅极用于接入第 $N+1$ 行像素的扫描信号，源极连接第三节点 A ，漏极连接第二节点 S ；第二电容 350 的一端连接第三节点 A ，另一端连接第四节点 B ；第四薄膜晶体管 360 的栅极用于接入第 $N+2$ 行像素的扫描信号，源极连接第四节点 B ，漏极连接第二节点 S ；第三电容 370 的一端连接第四节点 B ，另一端连接第二节点 S ；发光二极管 380 的阳极连接第二节点 S ，阴极用于接入电源低电压，进而能够实现采用较低输出电压分辨率的源极芯片进行精细的电流控制。通过控制第二薄膜晶体管 320、第三薄膜晶体管 340 和第四薄膜晶体管 360 的通断，进行两级电容放电及各个电容（第一电容 330、第二电容 350 和第三电容 370）之间电荷分配，实现精确控制显示面板中 LED 的驱动电流，进一步提高了显示精度。

在一个具体的实施例中，像素驱动电路的驱动时序包括五个阶段：在第一阶段，第 N 行像素的扫描信号保持高电平，第 $N+1$ 行像素的扫描信号和第 $N+2$ 行像素的扫描信号分别保持低电平；在第二阶段，第 N 行像素的扫描信号保持低电平，第 $N+1$ 行像素的扫描信号保持高电平，第 $N+2$ 行像素的扫描信号保持低电平；在第三阶段，第 N 行像素的扫描信号保持低电平，第 $N+1$ 行像素的扫描信号保持低电平，第 $N+2$ 行像素的扫描信号保持低电平；在第四阶段，第 N 行像素的扫描信号保持低电平，第 $N+1$ 行像素的扫描信号保持低电平，第 $N+2$

行像素的扫描信号保持高电平；在第五阶段，第 N 行像素的扫描信号保持低电平，第 N+1 行像素的扫描信号保持低电平，第 N+2 行像素的扫描信号保持低电平。

具体而言，在第一阶段，当第 N 行像素的扫描信号 SCANn 打开，第一节点充入电压 V_{data} ，流过第一薄膜晶体管 T1 的电流（即流过发光二极管的电流）是 $I_{LED} = k(V_{data} - V_{LED} - V_{th})^2$ ，此时第三薄膜晶体管 T3 和第四薄膜晶体管 T4 都关断，可将串联的第二电容 C2 和第三电容 C3 等效为一个等效电容 CA，此时等效电路如图 4 所示。其中，等效电路上两个电容的电压关系式为：

$$\begin{aligned} U_1 / U_A &= C_A / C_1 \\ U_1 + U_A &= V_{data} - V_S \end{aligned}$$

根据上述关系式可以得到：

$$U_1 = \frac{C_A}{C_1 + C_A} (V_{data} - V_S)$$

其中， U_1 为第一电容 C1 的电压， U_A 为等效电容 CA 的电压， C_1 为第一电容 C1 的电容， C_A 为等效电容 CA 的电容。

在第二阶段，当扫描至第 N+1 行时，第 N 行像素的扫描信号 SCANn 关闭，第 N+1 行像素的扫描信号 SCANn+1 打开，第 N+2 行像素的扫描信号 SCANn+2 关闭，第三薄膜晶体管 T3 导通，等效电路图如图 5 所示。其中，等效电容 CA 放电，第一电容 C1 的电压维持 U_1 不变。

在第三阶段，第 N 行像素的扫描信号 SCANn 关闭，第 N+1 行像素的扫描信号 SCANn+1 关闭，第三薄膜晶体管 T3 关断，电荷再次在等效电容 CA 和第一电容 C1 之间平均分配，等效电路图如图 6 所示。

此时电路满足如下关系：

$$\begin{aligned} C_1 + U_1 &= Q_1 \\ U_1' C_1 + U_A' C_A &= Q_1 \\ U_1' C_1 &= U_A' C_A \end{aligned}$$

根据上述关系式可以得到：

$$V_{GS}' = U_1' + U_A' = \frac{1}{2} U_1 \left(1 + \frac{C_1}{C_A} \right)$$

代入 $U_1 = \frac{C_A}{C_1 + C_A} (V_{data} - V_s)$ ，可得到：

$$V_{GS}' = \frac{1}{2} (V_{data} - V_s)$$

在第四阶段，当扫描至第 N+2 行时，第 N 行像素的扫描信号 SCANn 关闭，第 N+1 行像素的扫描信号 SCANn+1 关闭，第 N+2 行像素的扫描信号 SCANn+2 打开，第四薄膜晶体管 T4 导通，等效电路图如图 7 所示。其中，将串联的第一电容 C1 和第二电容 C2 等效为一个等效电容 CB。第三电容 C3 放电，等效电容 CB 的电容维持 U_B' 不变。等效电路上两个电容的电压关系式为：

$$\begin{aligned} U_B' / U_3' &= C_3 / C_B \\ U_B' + U_3' &= V_{GS}' = \frac{1}{2} (V_{data} - V_s) \end{aligned}$$

根据上述关系式可以得到：

$$U_B' = \frac{C_3}{C_B + C_3} \times \frac{1}{2} (V_{data} - V_s)$$

其中， U_3' 为第三电容 C3 的电压， U_B' 为等效电容 CB 的电压， C_3 为第三电容 C1 的电容， C_B 为等效电容 CB 电容。

在第五阶段，第 N 行像素的扫描信号 SCANn 关闭，第 N+1 行像素的扫描信号 SCANn+1 关闭，第 N 行像素的扫描信号 SCANn+2 关闭，

第四薄膜晶体管 T4 关断，电荷再次在 CB 和 C3 之间平均分配，等效电路图如图 8 所示。此时电路满足如下关系：

$$\begin{aligned} C_B + U_B' &= Q_B' \\ U_B' C_B + U_3' C_3 &= Q_B' \\ U_B' C_B &= U_3' C_3 \end{aligned}$$

根据上述关系式可以得到：

$$V_{GS}'' = U_B' + U_3' = \frac{1}{2} U_B' \left(1 + \frac{C_B}{C_3} \right)$$

代入 $U_B' = \frac{C_3}{C_B + C_3} \times \frac{1}{2} (V_{data} - V_s)$ ，可得到：

$$V_{GS}'' = \frac{1}{4} (V_{data} - V_s)$$

进而可得到最终流过发光二极管的电流为：

$$I_{LED} = k (V_{GS}'' - V_{th})^2 = k \left[\frac{1}{4} (V_{data} - V_s) - V_{th} \right]^2$$

上述实施例中相较于传统驱动电路的 LED 电流，需要更大的 V_{data} 才能产生相同的电流。因此可以使用较低分辨率的源极芯片（source IC）进行更精细的电流控制，实现精确控制显示面板中 LED 的驱动电流，进一步提高了显示精度。满足 Micro LED 等发光二极管的驱动需求，可以应用于 OLED 等各种显示面板。

在一个实施例中，如图 9 所示，提供了一种像素驱动电路，该像素驱动电路包括第二薄膜晶体管 920，第一薄膜晶体管 910，第一电容 930，第三薄膜晶体管 940，第二电容 950，第四薄膜晶体管 960，第三电容 970 以及发光二极管 980。该像素驱动电路还包括第五薄膜晶体管 990；第五薄膜晶体管 990 的栅极连接控制信号，源极连接第二节点 s，漏极用于接入参考电压。

其中，可通过控制线（Pre-charge）向第五薄膜晶体管的栅极提供控制信号。

上述实施例的像素驱动电路改进了传统的 3T1C 像素电路，能够实现采用较低输出电压分辨率的源极芯片进行精细的电流控制。通过控制第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管和第五薄膜晶体管的通断，进行两级电容放电及各个电容（第一电容、第二电容和第三电容）之间电荷分配，实现精确控制显示面板中 LED 的驱动电流，进一步提高了显示精度。

在一个具体的实施例中，像素驱动电路的驱动时序包括五个阶段：在第一阶段，控制信号保持高电平，第 N 行像素的扫描信号保持高电平，第 N+1 行像素的扫描信号和第 N+2 行像素的扫描信号分别保持低电平；在第二阶段，控制信号保持低电平，第 N 行像素的扫描信号保持低电平，第 N+1 行像素的扫描信号保持高电平，第 N+2 行像素的扫描信号保持低电平；在第三阶段，控制信号保持低电平，第 N 行像素的扫描信号保持低电平，第 N+1 行像素的扫描信号保持低电平，第 N+2 行像素的扫描信号保持低电平；在第四阶段，控制信号保持低电平，第 N 行像素的扫描信号保持低电平，第 N+1 行像素的扫描信号保持低电平，第 N+2 行像素的扫描信号保持高电平；在第五阶段，控制信号保持低电平，第 N 行像素的扫描信号保持低电平，第 N+1 行像素的扫描信号保持低电平，第 N+2 行像素的扫描信号保持低电平。

具体而言，在第五阶段，流过发光二极管的电流为：

$$I_{LED} = k \left[\frac{1}{4} (V_{data} - V_{ref}) - V_{th} \right]^2$$

其中， V_{ref} 为接入第五薄膜晶体管的源极的参考电压。

上述实施例中相较于传统驱动电路的 LED 电流，需要更大的 V_{data} 才能产生相同的电流。因此可以使用较低分辨率的源极芯片（source IC）进行更精细的电流控制，实现精确控制显示面板中 LED 的驱动电流，进一步提高了显示精度。

在一个实施例中，发光二极管为 OLED（有机发光二极管），Micro LED（微型发光二极管），Mini LED（迷你型发光二极管）或 μ LED（微型发光二极管）。

在一个实施例中，如图 10 所示，提供了一种像素驱动方法，包括以下步骤：

步骤 S110，在第一阶段分别对第一电容、第二电容和第三电容充电。

步骤 S120，在第二阶段保持第一电容的电压值不变，分别对第二电容和第三电容放电。

步骤 S130，在第三阶段对第一电容、第二电容和第三电容之间进行电荷分配。

步骤 S140，在第四阶段保持第一电容和第二电容的电压值不变，对第三电容放电。

步骤 S150，在第五阶段对第一电容、第二电容和第三电容之间进行电荷分配。

步骤 S160，在第六阶段控制发光二极管进行发光。

其中，一帧的显示周期被顺序地划分为第一阶段、第二阶段、第

三阶段、第四阶段、第五阶段和第六阶段。

在一个具体的实施例中，在第一阶段分别对第一电容、第二电容和第三电容充电的步骤包括：

在第一阶段，控制第 N 行像素的扫描信号保持高电平，第 $N+1$ 行像素的扫描信号和第 $N+2$ 行像素的扫描信号分别保持低电平；

在第二阶段保持第一电容的电压值不变，分别对第二电容和第三电容放电的步骤包括：

在第二阶段，控制第 N 行像素的扫描信号保持低电平，第 $N+1$ 行像素的扫描信号保持高电平，第 $N+2$ 行像素的扫描信号保持低电平；

在第三阶段对第一电容、第二电容和第三电容之间进行电荷分配的步骤包括：

在第三阶段，控制第 N 行像素的扫描信号保持低电平，第 $N+1$ 行像素的扫描信号保持低电平，第 $N+2$ 行像素的扫描信号保持低电平；

在第四阶段保持第一电容和第二电容的电压值不变，对第三电容放电的步骤包括：

在第四阶段，控制第 N 行像素的扫描信号保持低电平，第 $N+1$ 行像素的扫描信号保持低电平，第 $N+2$ 行像素的扫描信号保持高电平；

在第五阶段对第一电容、第二电容和第三电容之间进行电荷分配的步骤包括：

在第六阶段，控制第 N 行像素的扫描信号保持低电平，第 $N+1$ 行像素的扫描信号保持低电平，第 $N+2$ 行像素的扫描信号保持低电平。

上述实施例中，通过控制第二薄膜晶体管、第三薄膜晶体管和第

四薄膜晶体管的通断，进行两级电容放电及各个电容（第一电容、第二电容和第三电容）之间电荷分配，实现精确控制显示面板中 LED 的驱动电流，进一步提高了显示精度。

应该理解的是，虽然图 10 的流程图中的各个步骤按照箭头的指示依次显示，但是这些步骤并不是必然按照箭头指示的顺序依次执行。除非本文中有明确的说明，这些步骤的执行并没有严格的顺序限制，这些步骤可以以其它的顺序执行。而且，图 10 中的至少一部分步骤可以包括多个子步骤或者多个阶段，这些子步骤或者阶段并不必然是在同一时刻执行完成，而是可以在不同的时刻执行，这些子步骤或者阶段的执行顺序也不必然是依次进行，而是可以与其它步骤或者其它步骤的子步骤或者阶段的至少一部分轮流或者交替地执行。

另一方面，还提供了一种显示面板，该显示面板包括如上述任一项的像素驱动电路。

关于显示面板的具体限定可以参见上文中对于像素驱动电路的限定，在此不再赘述。

需要说明的是，本申请特别适用于微型发光二极管显示面板，但不限于此，可以应用于各种电流驱动显示面板，如有机发光二极管显示面板，迷你发光二极管(Mini LED)显示面板，可提升驱动电流控制精度。

在一个实施例中，还提供了一种显示装置，该显示装置包括如上述的显示面板。

在一个实施例中，显示面板为 OLED 显示面板，Micro LED 显示面

板，Mini LED 显示面板或 μ LED 显示面板。

关于显示装置的具体限定可以参见上文中对于像素驱动电路及显示面板的限定，在此不再赘述。

本领域普通技术人员可以理解实现上述实施例方法中的全部或部分流程，是可以通过计算机程序来指令相关的硬件来完成，所述的计算机程序可存储于一非易失性计算机可读取存储介质中，该计算机程序在执行时，可包括如上述各除法运算方法的实施例的流程。其中，本申请所提供的各实施例中所使用的对存储器、存储、数据库或其它介质的任何引用，均可包括非易失性和/或易失性存储器。非易失性存储器可包括只读存储器（ROM）、可编程 ROM（PROM）、电可编程 ROM（EPROM）、电可擦除可编程 ROM（EEPROM）或闪存。易失性存储器可包括随机存取存储器（RAM）或者外部高速缓冲存储器。作为说明而非局限，RAM 以多种形式可得，诸如静态 RAM（SRAM）、动态 RAM（DRAM）、同步 DRAM（SDRAM）、双数据率 SDRAM（DDRSDRAM）、增强型 SDRAM（ESDRAM）、同步链路（Synchlink）DRAM（SLDRAM）、存储器总线（Rambus）直接 RAM（RDRAM）、直接存储器总线动态 RAM（DRDRAM）、以及存储器总线动态 RAM（RDRAM）等。

以上所述实施例的各技术特征可以进行任意的组合，为使描述简洁，未对上述实施例中的各个技术特征所有可能的组合都进行描述，然而，只要这些技术特征的组合不存在矛盾，都应当认为是本说明书记载的范围。

以上所述实施例仅表达了本申请的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对发明专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本申请构思的前提下，还可以做出若干变形和改进，这些都属于本申请的保护范围。因此，本申请专利的保护范围应以所附权利要求为准。

权利要求书

1、一种像素驱动电路，其中，包括：

第一薄膜晶体管，所述第一薄膜晶体管的栅极连接第一节点，源极连接第二节点，漏极用于接入电源高电压；

第二薄膜晶体管，所述第二薄膜晶体管的栅极用于接入第 N 行像素的扫描信号，源极连接所述第一节点，漏极用于接入数据信号；

第一电容，所述第一电容的一端连接所述第一节点，另一端连接第三节点；

第三薄膜晶体管，所述第三薄膜晶体管的栅极用于接入第 $N+1$ 行像素的扫描信号，源极连接所述第三节点，漏极连接所述第二节点；

第二电容，所述第二电容的一端连接所述第三节点，另一端连接第四节点；

第四薄膜晶体管，所述第四薄膜晶体管的栅极用于接入第 $N+2$ 行像素的扫描信号，源极连接所述第四节点，漏极连接所述第二节点；

第三电容，所述第三电容的一端连接所述第四节点，另一端连接第二节点；

发光二极管，所述发光二极管的阳极连接所述第二节点，阴极用于接入电源低电压。

2、根据权利要求 1 所述的像素驱动电路，其中，所述像素驱动电路的驱动时序包括五个阶段：在第一阶段，所述第 N 行像素的扫描信号保持高电平，所述第 $N+1$ 行像素的扫描信号和所述第 $N+2$ 行像素的扫描信号分别保持低电平；在第二阶段，所述第 N 行像素的扫描

信号保持低电平,所述第 $N+1$ 行像素的扫描信号保持高电平,所述第 $N+2$ 行像素的扫描信号保持低电平;在第三阶段,所述第 N 行像素的扫描信号保持低电平,所述第 $N+1$ 行像素的扫描信号保持低电平,所述第 $N+2$ 行像素的扫描信号保持低电平;在第四阶段,所述第 N 行像素的扫描信号保持低电平,所述第 $N+1$ 行像素的扫描信号保持低电平,所述第 $N+2$ 行像素的扫描信号保持高电平;在第五阶段,所述第 N 行像素的扫描信号保持低电平,所述第 $N+1$ 行像素的扫描信号保持低电平,所述第 $N+2$ 行像素的扫描信号保持低电平。

3、根据权利要求 1 所述的像素驱动电路,其中,还包括第五薄膜晶体管;

所述第五薄膜晶体管的栅极连接控制信号,源极连接所述第二节点,漏极用于接入参考电压。

4、根据权利要求 3 所述的像素驱动电路,其中,所述像素驱动电路的驱动时序包括五个阶段:在第一阶段,所述控制信号保持高电平,所述第 N 行像素的扫描信号保持高电平,所述第 $N+1$ 行像素的扫描信号和所述第 $N+2$ 行像素的扫描信号分别保持低电平;在第二阶段,所述控制信号保持低电平,所述第 N 行像素的扫描信号保持低电平,所述第 $N+1$ 行像素的扫描信号保持高电平,所述第 $N+2$ 行像素的扫描信号保持低电平;在第三阶段,所述控制信号保持低电平,所述第 N 行像素的扫描信号保持低电平,所述第 $N+1$ 行像素的扫描信号保持低电平,所述第 $N+2$ 行像素的扫描信号保持低电平;在第四阶段,所述控制信号保持低电平,所述第 N 行像素的扫描信号保持低电

平，所述第 $N+1$ 行像素的扫描信号保持低电平，所述第 $N+2$ 行像素的扫描信号保持高电平；在第五阶段，所述控制信号保持低电平，所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持低电平，所述第 $N+2$ 行像素的扫描信号保持低电平。

5、根据权利要求 1 所述的像素驱动电路，其中，所述发光二极管为 OLED，Micro LED，Mini LED 或 μ LED。

6、一种应用于根据权利要求 1 所述的像素驱动电路的像素驱动方法，其中，包括以下步骤：

在第一阶段分别对第一电容、第二电容和第三电容充电；

在第二阶段保持所述第一电容的电压值不变，分别对所述第二电容和所述第三电容放电；

在第三阶段对所述第一电容、所述第二电容和所述第三电容之间进行电荷分配；

在第四阶段保持所述第一电容和所述第二电容的电压值不变，对所述第三电容放电；

在第五阶段对所述第一电容、所述第二电容和所述第三电容之间进行电荷分配；

在第六阶段控制发光二极管进行发光；

其中，一帧的显示周期被顺序地划分为所述第一阶段、所述第二阶段、所述第三阶段、所述第四阶段、所述第五阶段和所述第六阶段。

7、根据权利要求 6 所述的像素驱动方法，其中，所述在第一阶段分别对第一电容、第二电容和第三电容充电的步骤包括：

在第一阶段，控制所述第 N 行像素的扫描信号保持高电平，所述第 $N+1$ 行像素的扫描信号和所述第 $N+2$ 行像素的扫描信号分别保持低电平；

所述在第二阶段保持所述第一电容的电压值不变，分别对所述第二电容和所述第三电容放电的步骤包括：

在第二阶段，控制所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持高电平，所述第 $N+2$ 行像素的扫描信号保持低电平；

所述在第三阶段对所述第一电容、所述第二电容和所述第三电容之间进行电荷分配的步骤包括：

在第三阶段，控制所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持低电平，所述第 $N+2$ 行像素的扫描信号保持低电平；

所述在第四阶段保持所述第一电容和所述第二电容的电压值不变，对所述第三电容放电的步骤包括：

在第四阶段，控制所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持低电平，所述第 $N+2$ 行像素的扫描信号保持高电平；

所述在第五阶段对所述第一电容、所述第二电容和所述第三电容之间进行电荷分配的步骤包括：

在第五阶段，控制所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持低电平，所述第 $N+2$ 行像素的扫描信

号保持低电平。

8、一种显示面板，其中，包括像素驱动电路；所述像素驱动电路包括：

第一薄膜晶体管，所述第一薄膜晶体管的栅极连接第一节点，源极连接第二节点，漏极用于接入电源高电压；

第二薄膜晶体管，所述第二薄膜晶体管的栅极用于接入第 N 行像素的扫描信号，源极连接所述第一节点，漏极用于接入数据信号；

第一电容，所述第一电容的一端连接所述第一节点，另一端连接第三节点；

第三薄膜晶体管，所述第三薄膜晶体管的栅极用于接入第 $N+1$ 行像素的扫描信号，源极连接所述第三节点，漏极连接所述第二节点；

第二电容，所述第二电容的一端连接所述第三节点，另一端连接第四节点；

第四薄膜晶体管，所述第四薄膜晶体管的栅极用于接入第 $N+2$ 行像素的扫描信号，源极连接所述第四节点，漏极连接所述第二节点；

第三电容，所述第三电容的一端连接所述第四节点，另一端连接第二节点；

发光二极管，所述发光二极管的阳极连接所述第二节点，阴极用于接入电源低电压。

9、根据权利要求 8 所述的显示面板，其中，所述像素驱动电路的驱动时序包括五个阶段：在第一阶段，所述第 N 行像素的扫描信号保持高电平，所述第 $N+1$ 行像素的扫描信号和所述第 $N+2$ 行像素的

扫描信号分别保持低电平；在第二阶段，所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持高电平，所述第 $N+2$ 行像素的扫描信号保持低电平；在第三阶段，所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持低电平，所述第 $N+2$ 行像素的扫描信号保持低电平；在第四阶段，所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持低电平，所述第 $N+2$ 行像素的扫描信号保持高电平；在第五阶段，所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持低电平，所述第 $N+2$ 行像素的扫描信号保持低电平。

10、根据权利要求 8 所述的显示面板，其中，所述像素驱动电路还包括第五薄膜晶体管；

所述第五薄膜晶体管的栅极连接控制信号，源极连接所述第二节点，漏极用于接入参考电压。

11、根据权利要求 10 所述的显示面板，其中，所述像素驱动电路的驱动时序包括五个阶段：在第一阶段，所述控制信号保持高电平，所述第 N 行像素的扫描信号保持高电平，所述第 $N+1$ 行像素的扫描信号和所述第 $N+2$ 行像素的扫描信号分别保持低电平；在第二阶段，所述控制信号保持低电平，所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持高电平，所述第 $N+2$ 行像素的扫描信号保持低电平；在第三阶段，所述控制信号保持低电平，所述第 N 行像素的扫描信号保持低电平，所述第 $N+1$ 行像素的扫描信号保持低电平，所述第 $N+2$ 行像素的扫描信号保持低电平；在第四阶段，所

述控制信号保持低电平，所述第 N 行像素的扫描信号保持低电平，所述第 N+1 行像素的扫描信号保持低电平，所述第 N+2 行像素的扫描信号保持高电平；在第五阶段，所述控制信号保持低电平，所述第 N 行像素的扫描信号保持低电平，所述第 N+1 行像素的扫描信号保持低电平，所述第 N+2 行像素的扫描信号保持低电平。

12、根据权利要求 8 所述的显示面板，其中，所述发光二极管为 OLED，Micro LED，Mini LED 或 μ LED。

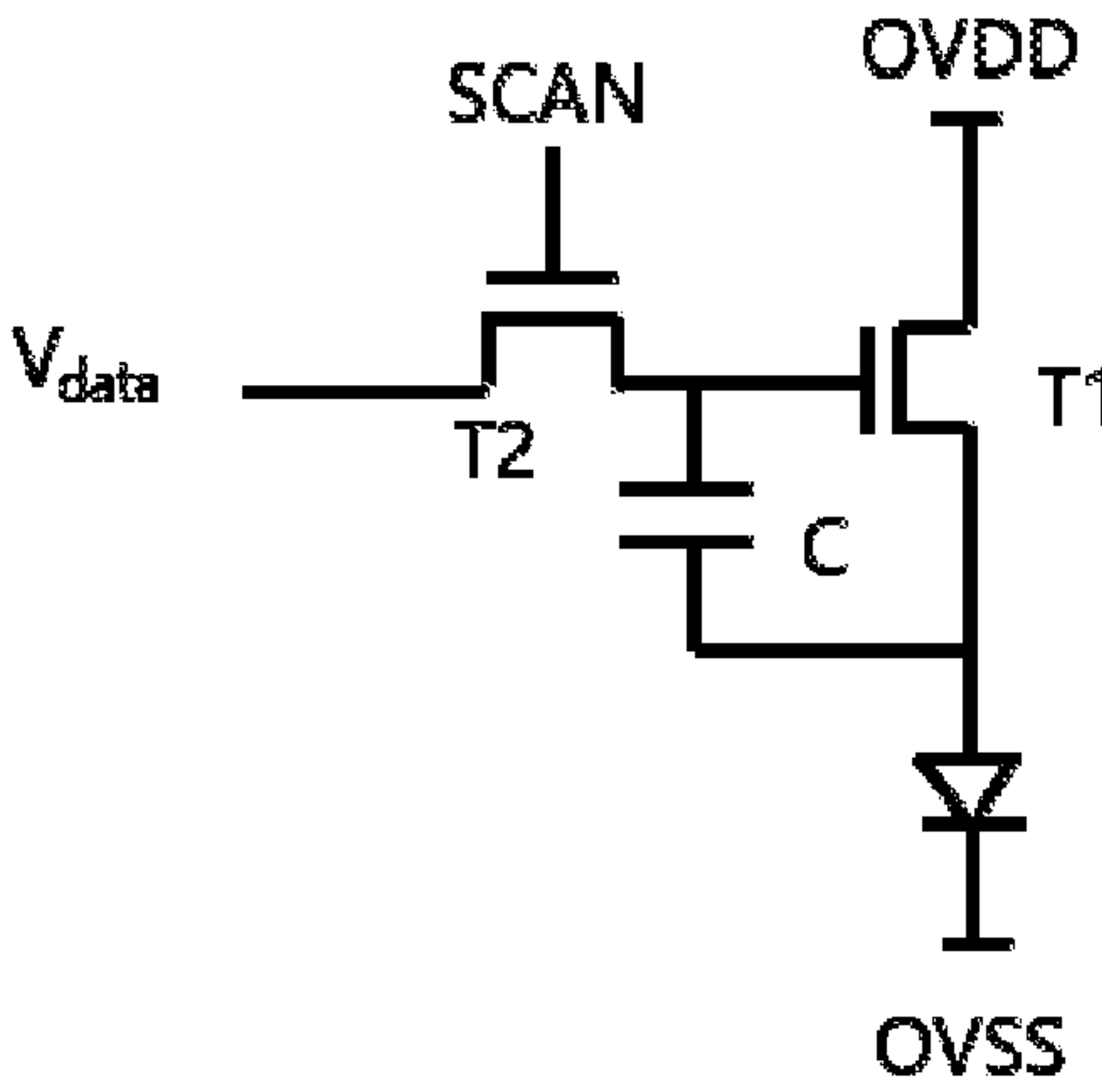


图 1

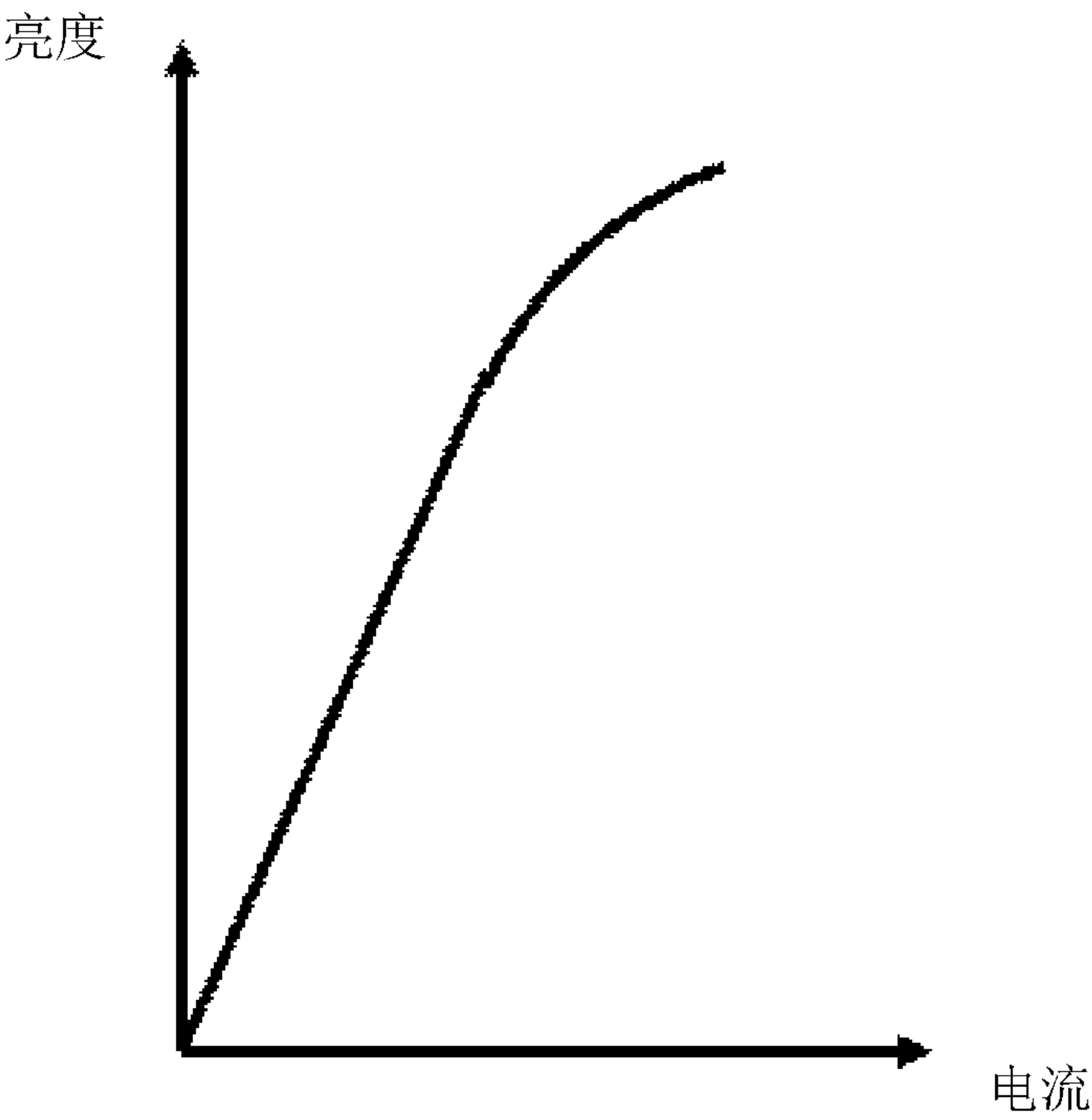


图 2

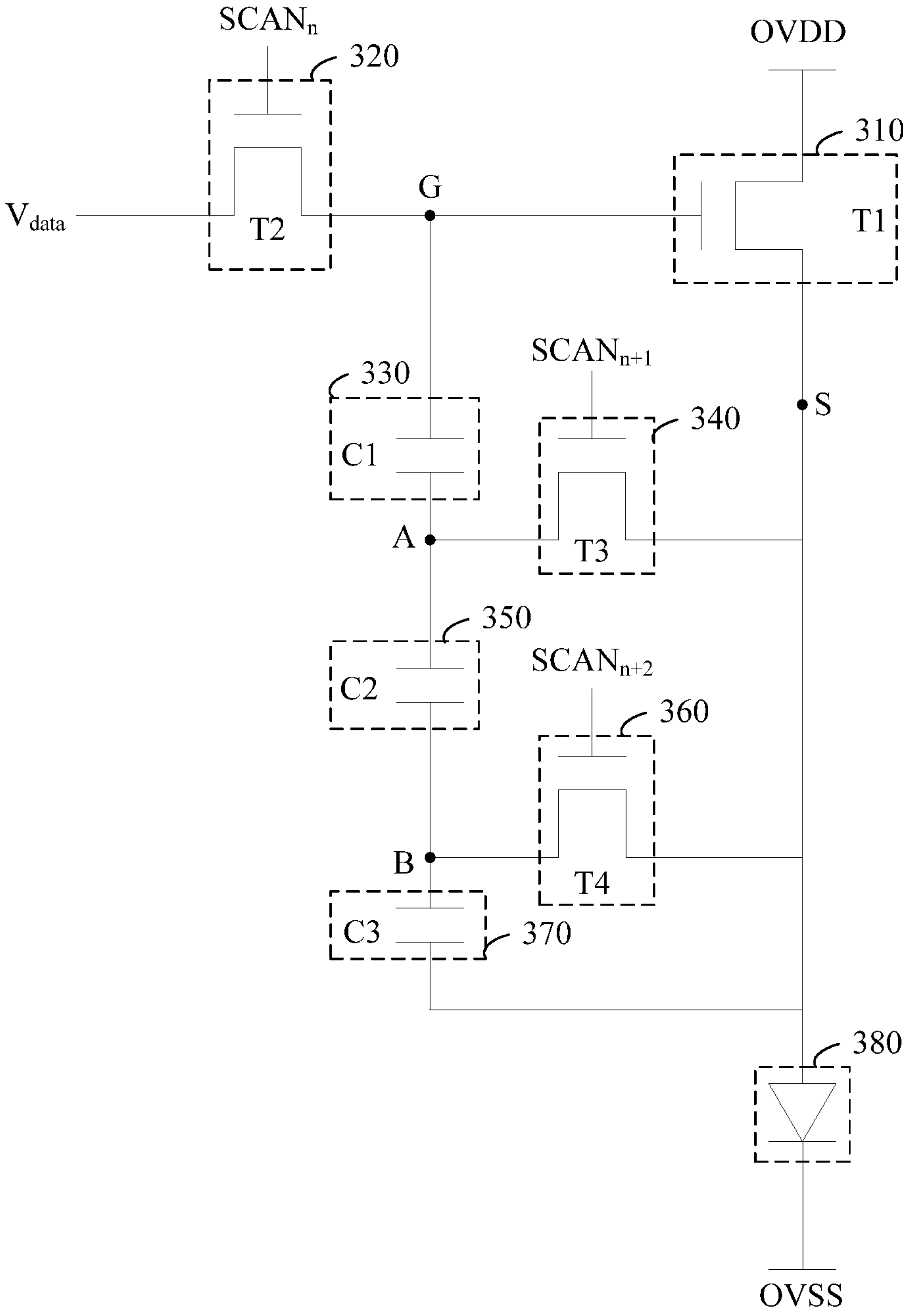


图 3

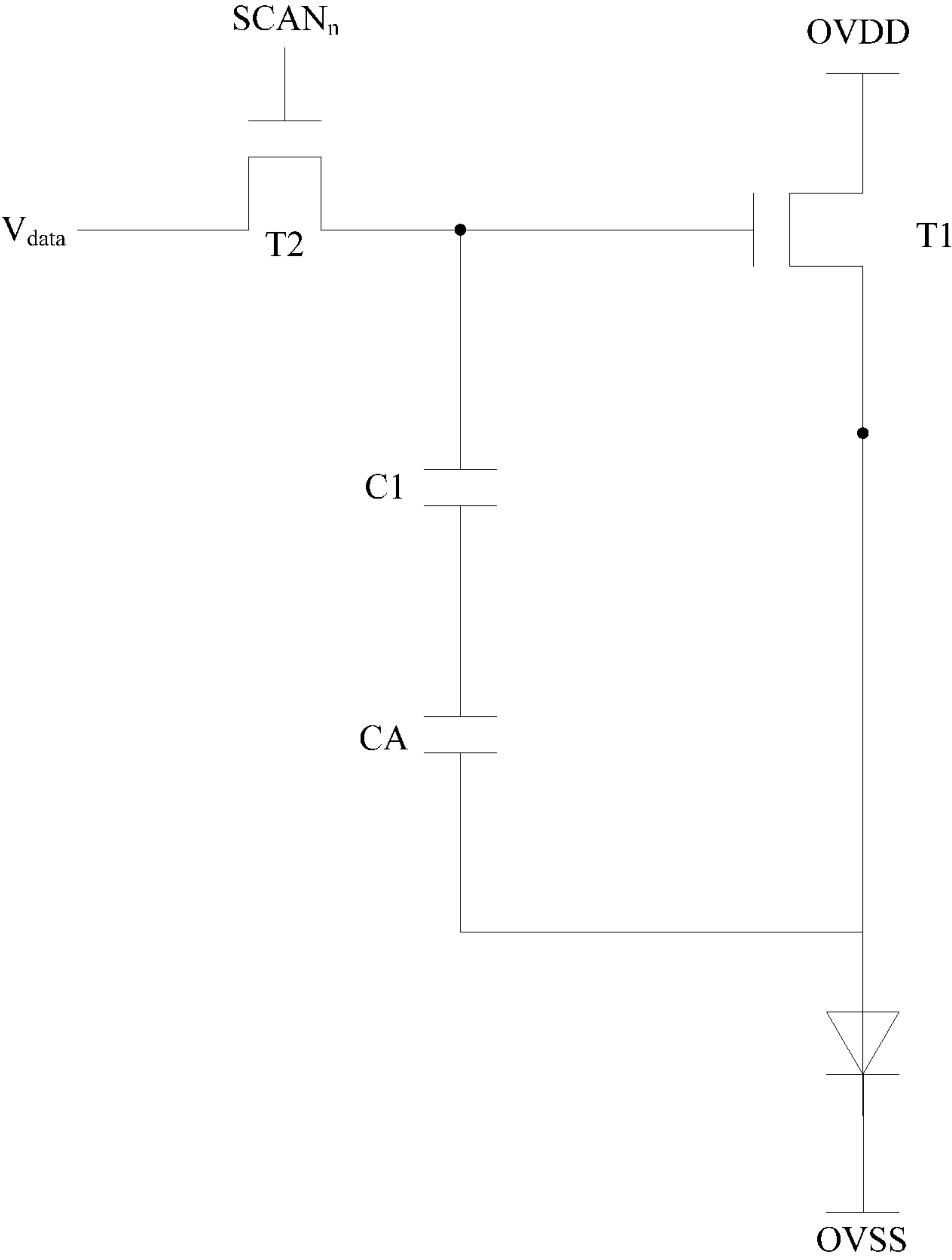


图 4

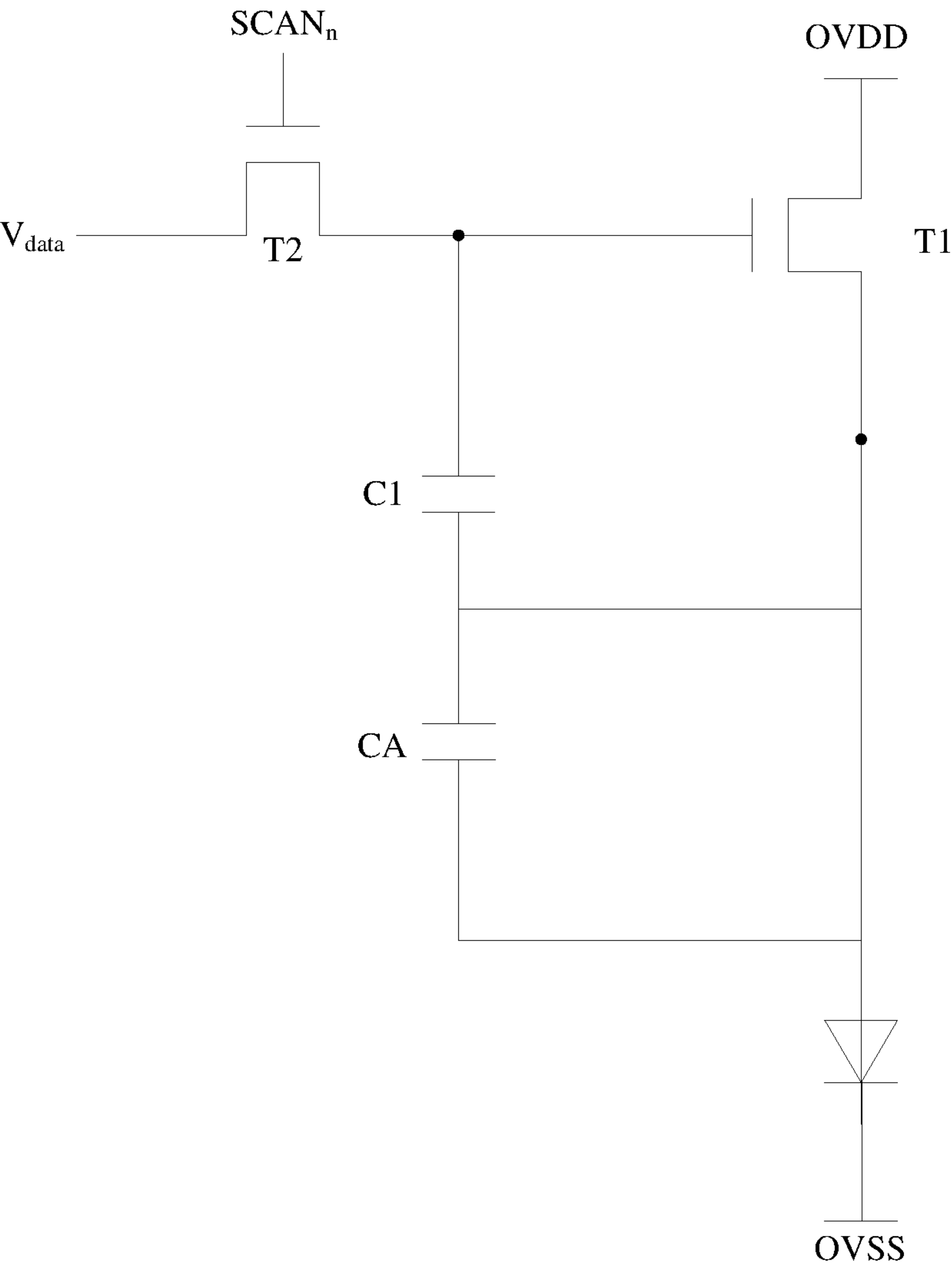


图 5

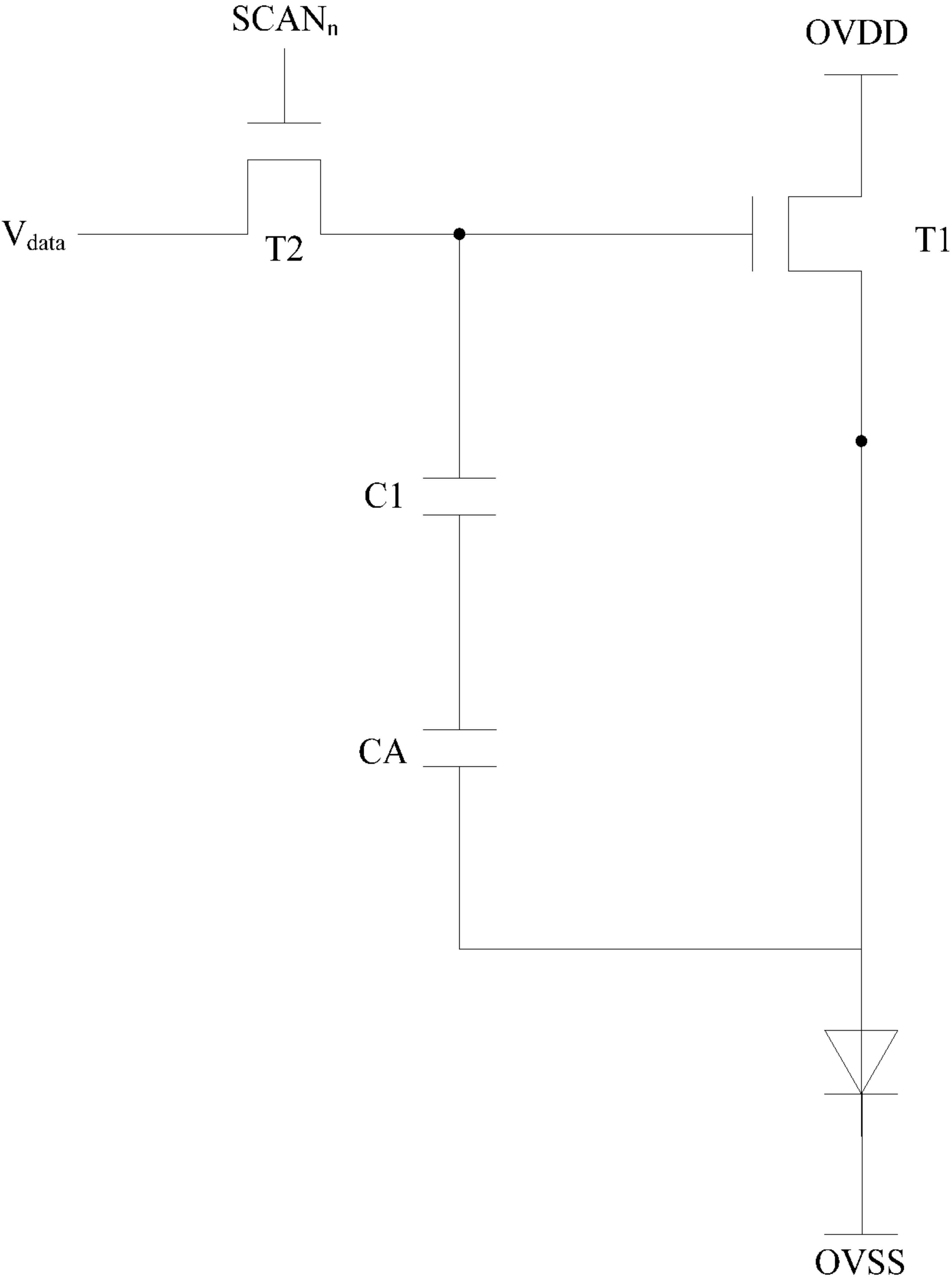


图 6

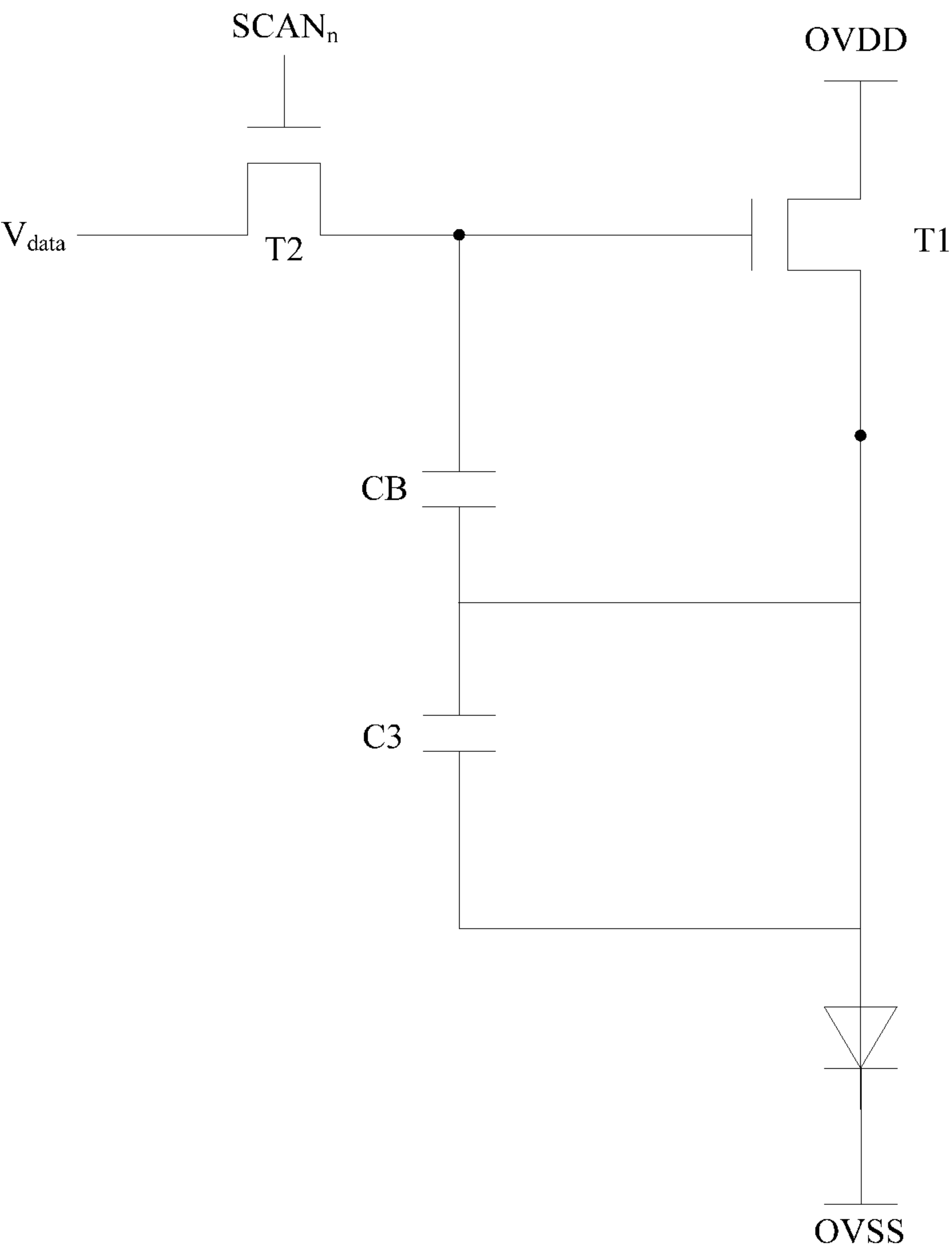


图 7

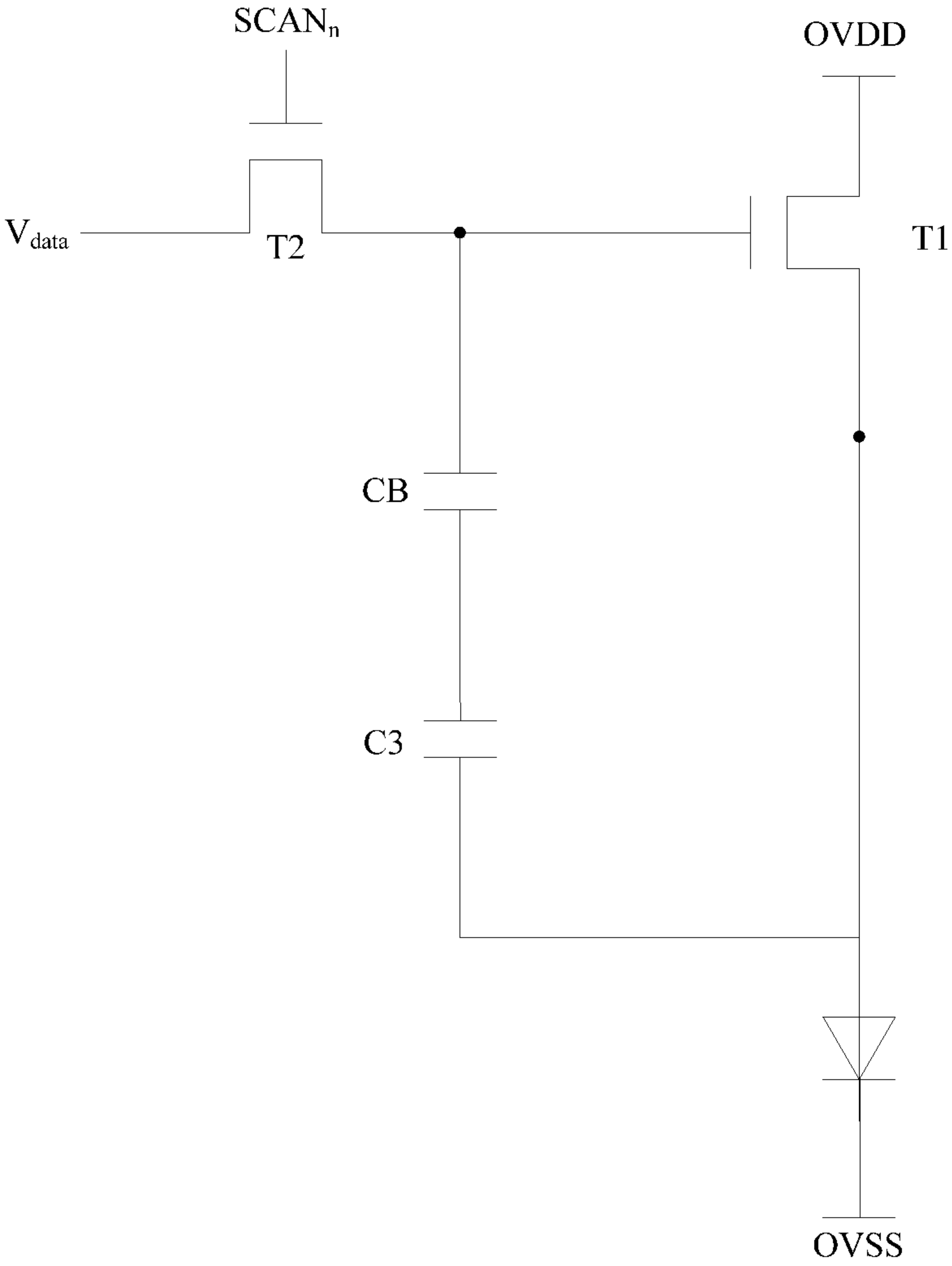


图 8

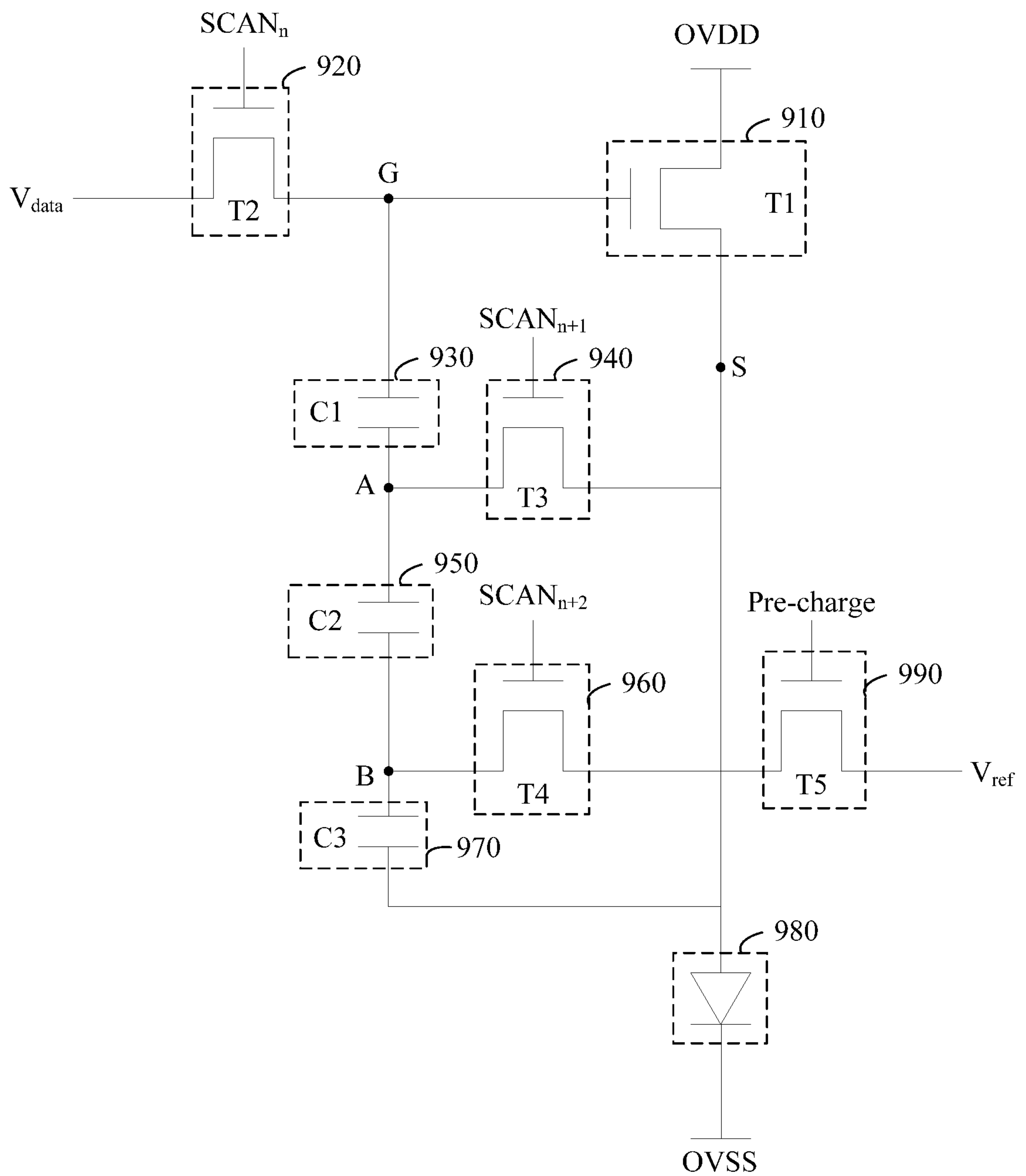


图 9

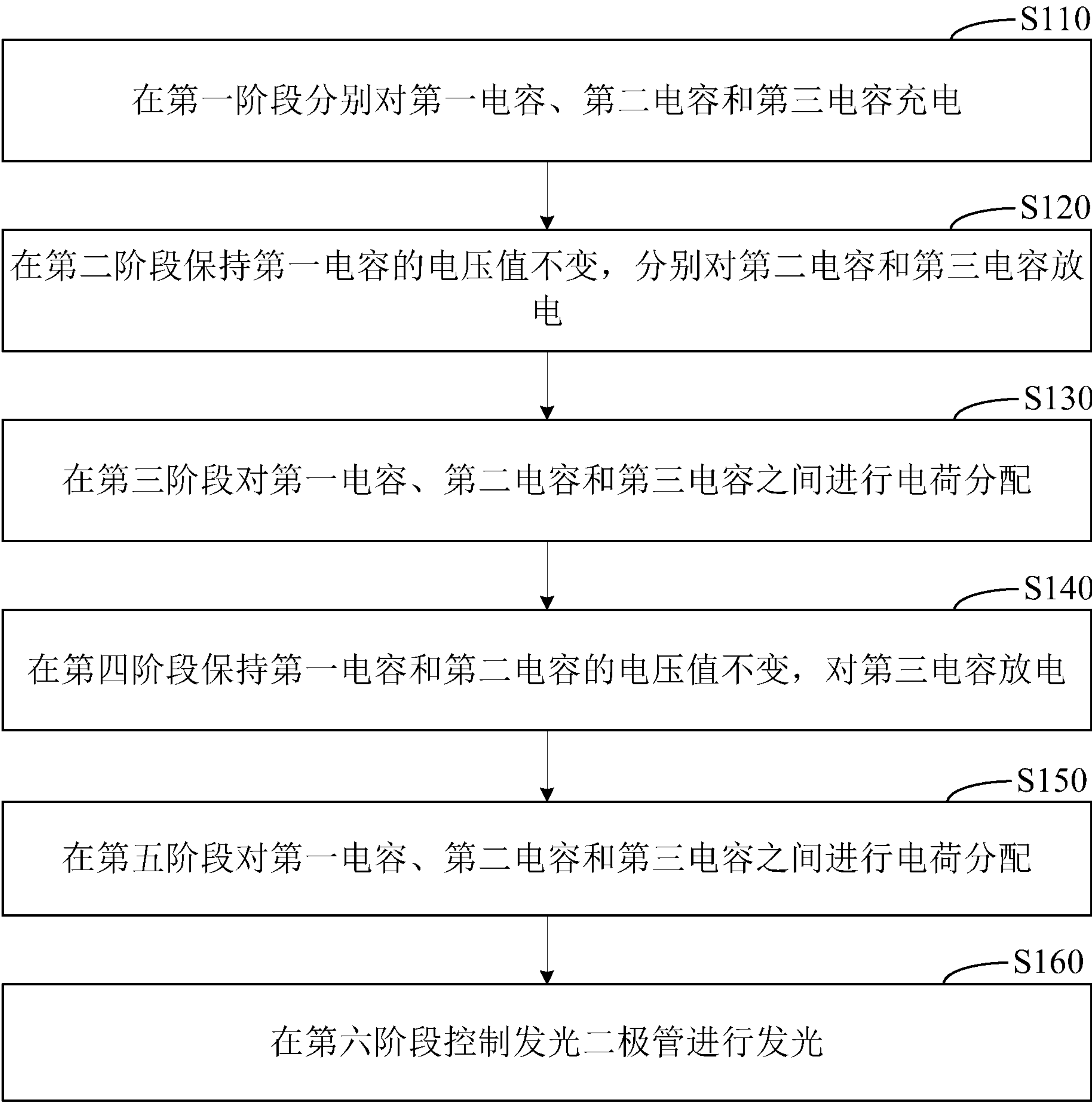


图 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2020/071816

A. CLASSIFICATION OF SUBJECT MATTER G09G 3/32(2016.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNABS, CNTXT, CNKI: 发光二极管, 像素, 象素, 晶体管, 开关, 电容, 电压, 电流, 精度, 精确, 控制, 分辨率; VEN, EPTXT, USTXT, WOTXT: LED, pixel, TFT, transistor, switch, capacitance, capacitor, voltage, current, precision, control, resolution.		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 109637454 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 16 April 2019 (2019-04-16) description, paragraphs 31-75, and figures 1-6	1, 3, 5, 8, 10, 12
X	CN 105096819 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL) 25 November 2015 (2015-11-25) description, paragraphs 70-172, and figures 1-27	1, 3, 5, 8, 10, 12
X	CN 108806591 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL) 13 November 2018 (2018-11-13) description, paragraphs 40-155, and figures 1-18	1, 3, 5, 8, 10, 12
A	US 2017061883 A1 (SAMSUNG DISPLAY CO., LTD.) 02 March 2017 (2017-03-02) entire document	1-12
A	US 8314783 B2 (IGNIS INNOVATION INC.) 20 November 2012 (2012-11-20) entire document	1-12
A	CN 102915703 A (PEKING UNIVERSITY) 06 February 2013 (2013-02-06) entire document	1-12
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 15 September 2020		Date of mailing of the international search report 29 September 2020
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088 China Facsimile No. (86-10)62019451		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/071816

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101976545 A (SOUTH CHINA UNIVERSITY OF TECHNOLOGY) 16 February 2011 (2011-02-16) entire document	1-12

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2020/071816

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109637454	A	16 April 2019	None			
CN	105096819	A	25 November 2015	CN	105096819	B	28 November 2017
				US	2018033365	A1	01 February 2018
				WO	2016169369	A1	27 October 2016
CN	108806591	A	13 November 2018	CN	108806591	B	26 May 2020
US	2017061883	A1	02 March 2017	KR	20170026773	A	09 March 2017
				US	10388794	B2	20 August 2019
US	8314783	B2	20 November 2012	CA	2490861	A1	01 June 2006
				US	2006149493	A1	06 July 2006
CN	102915703	A	06 February 2013	CN	102915703	B	17 December 2014
CN	101976545	A	16 February 2011	None			

国际检索报告		国际申请号 PCT/CN2020/071816
A. 主题的分类 G09G 3/32(2016.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, CNTXT, CNKI:发光二极管, 像素, 象素, 晶体管, 开关, 电容, 电压, 电流, 精度, 精确, 控制, 分辨率; VEN, EPTXT, USTXT, WOTXT:LED, pixel, TFT, transistor, switch, capacitance, capacitor, voltage, current, precision, control, resolution.		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 109637454 A (深圳市华星光电半导体显示技术有限公司) 2019年 4月 16日 (2019 - 04 - 16) 说明书31-75段, 图1-6	1、3、5、8、10、12
X	CN 105096819 A (北京大学深圳研究生院) 2015年 11月 25日 (2015 - 11 - 25) 说明书第70-172段, 图1-27	1、3、5、8、10、12
X	CN 108806591 A (北京大学深圳研究生院) 2018年 11月 13日 (2018 - 11 - 13) 说明书第40-155段, 图1-18	1、3、5、8、10、12
A	US 2017061883 A1 (SAMSUNG DISPLAY CO LTD) 2017年 3月 2日 (2017 - 03 - 02) 全文	1-12
A	US 8314783 B2 (IGNIS INNOVATION INC) 2012年 11月 20日 (2012 - 11 - 20) 全文	1-12
A	CN 102915703 A (北京大学) 2013年 2月 6日 (2013 - 02 - 06) 全文	1-12
A	CN 101976545 A (华南理工大学) 2011年 2月 16日 (2011 - 02 - 16) 全文	1-12
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2020年 9月 15日		国际检索报告邮寄日期 2020年 9月 29日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 史孝波 电话号码 86-(20)-28958166

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2020/071816

检索报告引用的专利文件				公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109637454	A	2019年 4月 16日				无	
CN	105096819	A	2015年 11月 25日				CN	105096819 B 2017年 11月 28日
								US 2018033365 A1 2018年 2月 1日
								W0 2016169369 A1 2016年 10月 27日
CN	108806591	A	2018年 11月 13日				CN	108806591 B 2020年 5月 26日
US	2017061883	A1	2017年 3月 2日				KR	20170026773 A 2017年 3月 9日
								US 10388794 B2 2019年 8月 20日
US	8314783	B2	2012年 11月 20日				CA	2490861 A1 2006年 6月 1日
								US 2006149493 A1 2006年 7月 6日
CN	102915703	A	2013年 2月 6日				CN	102915703 B 2014年 12月 17日
CN	101976545	A	2011年 2月 16日				无	