

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 6 部門第 3 区分  
 【発行日】平成 18 年 11 月 16 日 (2006.11.16)

【公開番号】特開 2004-199677 (P2004-199677A)  
 【公開日】平成 16 年 7 月 15 日 (2004.7.15)  
 【年通号数】公開・登録公報 2004-027  
 【出願番号】特願 2003-415025 (P2003-415025)  
 【国際特許分類】

**G 0 6 F 12/08 (2006.01)**

【F I】

G 0 6 F	12/08	5 1 9 E
G 0 6 F	12/08	5 0 3 C
G 0 6 F	12/08	5 0 3 F
G 0 6 F	12/08	5 1 1 E
G 0 6 F	12/08	5 7 3

【手続補正書】

【提出日】平成 18 年 10 月 3 日 (2006.10.3)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

キャッシュを動作させるための方法であって、  
タグメモリから第 1 の情報を読み出し、  
前記タグメモリから第 2 の情報を読み出し、  
前記タグメモリに第 3 の情報を書き込んで前記第 1 の情報を更新し、  
 (i) 前記第 2 の情報を読み出す前記ステップに関連する前記タグメモリのアドレスを、  
 (ii) 前記第 3 の情報を書き込む前記ステップに関連する前記タグメモリのアドレスと比較し、該比較に応じて前記第 2 の情報を前記第 3 の情報に選択的に置換し、  
 前記比較ステップの後に、第 4 の情報を前記タグメモリに書き込んで前記第 2 の情報を更新する、  
 という各ステップを含む、キャッシュを動作させるための方法。

【請求項 2】

キャッシュを動作させるための回路であって、  
第 1 及び第 2 の情報を格納するタグメモリと、  
前記タグメモリにアドレス指定情報を供給して前記第 1 及び第 2 の情報を読み出すために前記タグメモリに接続されたタグパイプラインと、  
前記第 1 及び前記第 2 の情報を前記タグパイプラインに送信するために前記タグメモリを前記タグパイプラインに接続するデータバスとを含み、  
前記タグパイプラインが更に、前記タグメモリに第 3 の情報を書き込ませて前記第 1 の情報を更新させるよう構成されており、該回路が更に、  
 (i) 前記第 2 の情報に関連する前記タグメモリのアドレスを、(ii) 前記第 3 の情報に関連する前記タグメモリのアドレスと比較するよう構成されたコンパレータと、  
 該コンパレータにより出力された比較信号に応じて前記第 2 の情報を前記第 3 の情報により選択的に更新させて更新された第 2 の情報を形成する、第 1 のマルチプレクサと、  
 前記タグパイプラインに前記更新された第 2 の情報を前記第 4 の情報で選択的に変更さ

せるよう動作する第 2 のマルチプレクサと  
を含む、キャッシュを動作させるための回路。

【請求項 3】

キャッシュを動作させるための回路であって、  
タグメモリから第 1 の情報を読み出す手段と、  
前記タグメモリから第 2 の情報を読み出す手段と、  
前記タグメモリに第 3 の情報を書き込んで前記第 1 の情報を更新する手段と、  
(i) 前記第 2 の情報の前記読み出しに関連する前記タグメモリのアドレスを、(ii) 前  
記第 3 の情報の前記書き込みに関連する前記タグメモリのアドレスと比較し、該比較に応  
じて前記第 2 の情報を前記第 3 の情報に選択的に置換する、手段と、  
該選択的な置換の後に、第 4 の情報を前記タグメモリに書き込んで前記第 2 の情報を更  
新する手段と  
を含む、キャッシュを動作させるための回路。