

Brevet N° **84324**
du **6 août 1982**
Titre délivré : **28 FEV. 1983**

GRAND-DUCHÉ DE LUXEMBOURG

BL-3336/vgw



Monsieur le Ministre
de l'Économie et des Classes Moyennes
Service de la Propriété Intellectuelle
LUXEMBOURG

Demande de Brevet d'Invention

I. Requête

La soc.dite : DEUTSCHE TELEPHONWERKE UND KABELINDUSTRIE AKTIENGESELLSCHAFT (1)
Wrangelstrasse 100, D - 1000 BERLIN 36, représentée par MM. FREYLINGER Ernest T.
& MEYERS Ernest, ingb cons.en propr.ind., 46 rue du Cimetière, Luxembourg,(2)
agissant en qualité de mandataires

dépose(nt) ce six août mil neuf cent quatre-vingt-deux (3)
à 15.00 heures, au Ministère de l'Économie et des Classes Moyennes, à Luxembourg :

1. la présente requête pour l'obtention d'un brevet d'invention concernant :
" Schaltungsanordnung zur Übertragung von Steuerdaten " (4)

2. la délégation de pouvoir, datée de Berlin le 28 juillet 1982
3. la description en langue allemande de l'invention en deux exemplaires;
4. 2 planches de dessin, en deux exemplaires;
5. la quittance des taxes versées au Bureau de l'Enregistrement à Luxembourg,
le douze juillet mil neuf cent quatre-vingt-deux

déclare(nt) en assumant la responsabilité de cette déclaration, que l'(es) inventeur(s) est (sont) :
1. Herrn Dipl.-Ing. Karl-Eckardt HUKK, Senftenberger Ring 48, D - 1000 (5)
BERLIN 26 / 2. Herrn Ralf SKIBA, Schönwalder Strasse 75, D - 1000
BERLIN 20 / 3. Herrn Frank ZIEGMANN, Lörracher Strasse 3, D - 1000
BERLIN 46

revendique(nt) pour la susdite demande de brevet la priorité d'une (des) demande(s) de
(6) brevet déposée(s) en (7) RFA
le vingt-huit août mil neuf cent quatre-vingt-et-un sous le no. (8)
P 31 34 650.2

au nom de Deutsche Telephonwerke und Kabelindustrie Aktiengesellschaft (9)
46 rue du Cimetière (10)
élit(é lisent) pour lui (elle) et, si désigné, pour son mandataire, à Luxembourg

sollicite(nt) la délivrance d'un brevet d'invention pour l'objet décrit et représenté dans les
annexes susmentionnées, — avec ajournement de cette délivrance à // mois. (11)
ix l'un des mandataires

II. Procès-verbal de Dépôt

La susdite demande de brevet d'invention a été déposée au Ministère de l'Économie et des Classes Moyennes, Service de la Propriété Intellectuelle à Luxembourg, en date du :

à 15.00 heures



Pr. le Ministre
de l'Économie et des Classes Moyennes,
p.

A. 65067

(1) Nom, prénom, firme, adresse — (2) s'il a lieu, représenté par un agissant en qualité de mandataire — (3) date du dépôt en toutes lettres — (4) titre de l'invention — (5) noms et adresses — (6) brevet, certificat d'addition, modèle d'utilité — (7) pays — (8) date — (9) déposant originaire — (10) adresse — (11) 6, 12 ou 18 mois.

Prioritätsbeanspruchung einer Patentanmeldung
eingereicht in der BRD am 28. August 1981
unter Nr. P 31 34 650.2

BL-3336/vdw

PATENTANMELDUNG

DEUTSCHE TELEPHONWERKE UND
KABELINDUSTRIE AKTIENGESELLSCHAFT
Wrangelstrasse 100
D - 1000 BERLIN 36

" Schaltungsanordnung zur Übertragung von Steuerdaten "

Schaltungsanordnung zur Übertragung von Steuerdaten

Die Erfindung bezieht sich auf eine Schaltungsanordnung zur Übertragung von Steuerdaten zwischen einer zentralen Steuereinrichtung und peripheren Funktionseinheiten, insbesondere zur Steuerung eines digitalen Vermittlungssystems.

Digitale Vermittlungssysteme arbeiten vorzugsweise mit einem Pulscode-Modulations-Verfahren (PCM), wobei analoge Nachrichten oder Zeichen für die Übertragung in digitale Pulsfolgen umgesetzt werden. Für die Übertragung der Steuerdaten zwischen einer zentralen Steuerung und den peripheren Funktionseinheiten wird ein Sammelleitungsnetz (BUS-Netz) mit paralleler Übertragung oder ein Sternnetz mit serieller Übertragung verwendet bzw. Mischformen beider Netze. Dabei ist eine zyklische Befehlsausgabe zu jeder peripheren Funktionseinheit mit deren nachfolgender Abtastung zur Informationsaufnahme möglich oder es werden den einzelnen peripheren Funktionseinheiten Befehle gegeben, die sie zu einer Abgabe von Informationen anreizen. Auch hierbei sind Mischformen bekannt.

Der Erfindung liegt die Aufgabe zugrunde, eine einfache, gesicherte und vom technologischen Fortschritt weitgehend unabhängige Steuerdatenübertragung zwischen einer zentralen Steuereinrichtung und peripheren Funktionseinheiten eines digitalen Vermittlungssystems zu schaffen. Diese Aufgabe ist durch die Erfindung gelöst, wie sie in den Kennzeichnungsteilen der Patentansprüche dargestellt sind. Anhand einer Zeichnung, die aus zwei Figuren besteht, wird die Erfindung nachfolgend näher erläutert.

Es zeigt die

Fig. 1 das Blockschaltbild eines Baugruppenrahmens und die

Fig. 2 das Blockschaltbild der zentralen Steuereinrichtungen.

Die Steuerdatenübertragung zwischen einem zentralen Mikroprozessor ZMP eines digitalen Vermittlungssystems und dezentralen Mikroprozessoren DMP der peripheren in Baugruppenrahmen BGR zusammengefaßten Baugruppen BG wird in zyklischen
5 Zeitabständen durchgeführt. Dabei ist beispielsweise ein Zyklus von 10 ms festgelegt, während dessen Dauer in einer Richtung vom zentralen Mikroprozessor ZMP zu den dezentralen Mikroprozessoren DMP Daten gesendet werden und während jeweils z.B. $n=5$ Zyklen ein Datenaustausch in beiden Richtungen
10 abläuft. Um diesen Datenaustausch zu steuern, sind zwischen dem zentralen Mikroprozessor ZMP und den m Baugruppenrahmen BGR m Ein-Ausgabe-Bausteine zur seriellen Datenübertragung BSD 1...BSD m gesetzt. Je einer der Ein-Ausgabe-Bausteine BSD versorgt sämtliche Baugruppen BG eines Baugruppenrahmens BGR,
15 so daß bei parallel geschalteten m Ein-Ausgabe-Bausteinen BSD die adressengleichen Baugruppen BG der m Baugruppenrahmen BGR gleichzeitig bedient werden.

Für den Datenaustausch sind eine bidirektionale Sammel-Datenleitung DB, zwei Takt-Leitungen RD, WR, zwei Steuerleitungen
20 INTS, INTV und Masseleitungen vorhanden.

Die bidirektionale Sammel-Datenleitung DB verbindet den Daten-Eingang und den Daten-Ausgang des Ein-Ausgabe-Bausteins BSD mit den Daten-BUS-Anschlüssen der dezentralen Mikroprozessoren DMP der Baugruppen BG eines Baugruppenrahmens BGR. Dabei ist an den
25 Daten-Ausgang des Ein-Ausgabe-Bausteins eine bistabile, taktgesteuerte Kippstufe FF geschaltet.

Diese Kippstufe FF dient der Pufferung der Datenbits in Sendrichtung zu den dezentralen Mikroprozessoren DMP, wodurch die Laufzeiten und Bauteiletoleranzen im Ein-Ausgabe-Baustein BSD
30 und in den dezentralen Mikroprozessoren DMP ausgeglichen werden. Der bistabilen Kippstufe FF ist eine Treiberstufe TZ nachgeschaltet. Vor dem Daten-Eingang ist der Schmitt-Triggerteil der

Treiberstufe TZ gelegt und eine Inverterstufe, des Inverterverhaltens der Treiberstufe TZ wegen, nachgeschaltet.

Auf der peripheren Ebene besteht der Empfänger einer Baugruppe BG aus einem Schmitt-Trigger und der Sender aus einem
5 Leitungstreiber. Sender und Empfänger sind als ein Baustein ausgeführt, ein sogenannter Transceiver, dessen Übertragungsrichtung durch einen Befehl eingestellt wird. In der Grundstellung, in der keine Daten übertragen werden, sind Sender und Empfänger gesperrt.

10 Die Taktanschlüsse der n dezentralen Mikroprozessoren DMP für die Taktsignale $\overline{RD}$, $\overline{WR}$ werden ebenfalls zu Sammelleitungen zusammengefaßt und über die Taktleitungen RD, WR an den den Baugruppenrahmen BGR zugeordneten Ein-Ausgabe-Baustein BSD...
15 geführt. Die Taktleitung RD wird außer an den Eingang des Ein-Ausgabe-Bausteins BSD auch an die bistabile Kippstufe FF und das nachgeschaltete Gatter geführt. Somit wird der Ein-Ausgabe-Baustein BSD jedes Baugruppenrahmens BGR seitens der dezentralen Mikroprozessoren DMP der Baugruppen BG 1...BG n direkt durch deren Signale gesteuert.

20 Die Steuerleitungen INTS, INTV dienen zum Einleiten und Synchronisieren des vermittlungs- und sicherungstechnischen Datentransfers sowie der Unterscheidung der Ein- und Ausgabe. Zu diesem Zweck ist der dezentrale Mikroprozessor DMP einer Baugruppe BG, vorzugsweise der ersten Baugruppe BG 1, als Versorgungsbaustein für einen Baugruppenrahmen BGR ausgebildet.
25 Die Steuerleitung INTS verbindet den Ein-Ausgabe-Mikroprozessor EAMP der Zentralsteuerung mit dem Interrupteingang INT. Die Unterscheidung der Ein- oder Ausgabe von Daten wird durch einen kurzen oder langen Impuls am Interrupteingang INT gekennzeichnet.
30 zeichnet. Über das Signal INTS wird die Adressierung des Baugruppenrahmens BGR durch den zentralen Ein-Ausgabe-Mikroprozessor EAMP vorgenommen, während die Baugruppen BG 2...BGn

...

eines Rahmens durch den zugeordneten dezentralen Mikroprozessor DMP einer speziellen Baugruppe, vorzugsweise der Baugruppe BG 1, angesteuert werden.

Die aus dem Ein-Ausgabe-Mikroprozessor EAMP in einem festen
5 Zeitraster seriell ausgegebenen Signale INTV werden von dem de-
zentralen Mikroprozessor DMP der vorzugsweise ersten Baugruppe
BG 1 eines Baugruppenrahmens BGR... aufgenommen und sternförmig
auf die Interrupteingänge INT der zugeordneten Baugruppen
BG 2...BGn längenbewertet verteilt.



Berlin, den 19.08.1981
GAE 6
P 2300

Patentansprüche:

1. Verfahren zur Übertragung von Steuerdaten zwischen einer zentralen Steuereinrichtung und peripheren Funktionseinheiten, insbesondere zur Steuerung eines digitalen Vermittlungssystems, dadurch gekennzeichnet, daß einem zentralen Mikroprozessor (ZMP) m Ein-Ausgabebausteine zur seriellen Datenübertragung (BSD 1...BSD m) zugeordnet sind, wobei die Senderichtung vom zentralen Mikroprozessor (ZMP) zu den dezentralen Mikroprozessoren (DMP) der Baugruppen (BG 1...BG n) der Baugruppenrahmen (BGR 1...BGR m) und die Empfangsrichtung in umgekehrter Weise festgelegt ist, daß über die m Ein-Ausgabebausteine zur seriellen Datenübertragung (BSD 1...BSD m) die Daten zu jeweils n Baugruppen (BG 1...BG n) von m peripheren Baugruppenrahmen (BGR 1...BGR m) verteilt werden, indem die Taktsignale ($\overline{RD}$, $\overline{WR}$) der dezentralen Mikroprozessoren (DMP) der Baugruppen (BG 1...BG n) eines Baugruppenrahmens (z.B. BGR 1) über je eine unidirektionale Sammelleitung (RD, WR) zu den Takteingängen des ihm zugeordneten Ein-Ausgabebausteines (z.B. BSD 1) geführt werden und zum Datenaustausch zwischen dem zentralen Mikroprozessor (ZMP) und den dezentralen Mikroprozessoren (DMP) eines Baugruppenrahmens (z.B. BGR 1) eine bidirektionale Sammel-Datenleitung (DB) zwischen den Datenanschlüssen desselben Ein-Ausgabe-Bausteins zur seriellen Datenübertragung (z.B. BSD 1) und den Dateneingängen der zugeordneten dezentralen Mikroprozessoren geschaltet ist, so daß ein Datenaustausch unter direkter Taktsteuerung der dezentralen Mikroprozessoren möglich ist und daß jedem Ein- Ausgabebaustein zur seriellen Datenübertragung (BSD 1...BSD m) in Senderichtung zum Ausgleich von Laufzeiten eine bistabile, taktgesteuerte Kippstufe (FF) zugeordnet ist.

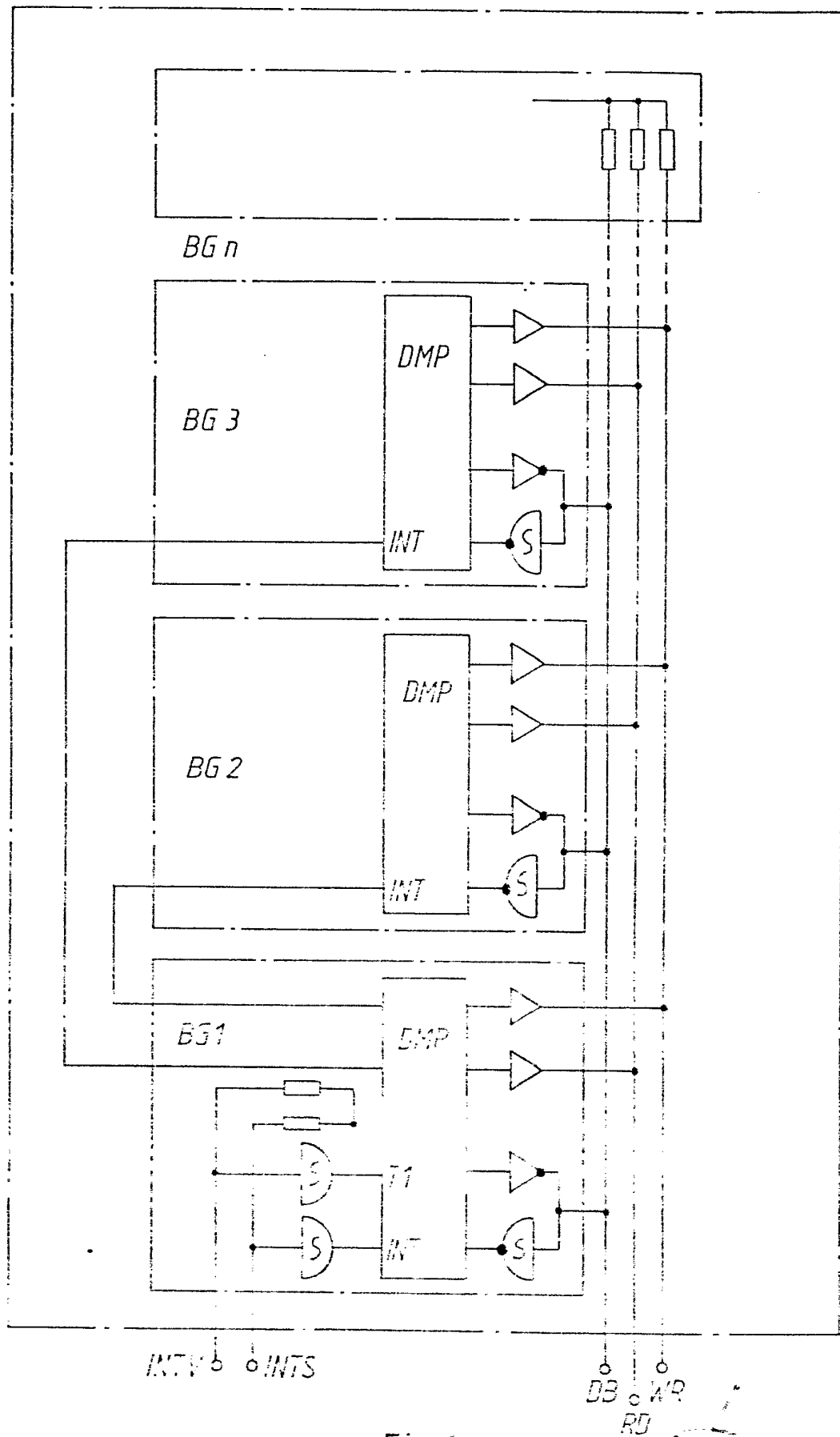
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der dezentrale Mikroprozessor (DMP) einer speziellen Baugruppe (z.B. BG 1) jedes Baugruppenrahmens (BGR...) als Versorgungsbaustein ausgeführt ist, der zusätzlich zu den Sammel-Daten (DB)-und Taktleitungen (RD,WR) mit einem Ein-Ausgabe-Mikroprozessor (EAMP) der Zentralsteuerung über Steuerleitungen (INTS, INTV) verbunden ist, die dem Einleiten und Synchronisieren der vermittlungs- und sicherungstechnischen Datenübertragung und der Unterscheidung von nur Senden oder Senden und Empfangen dienen.

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß der dezentrale Mikroprozessor (DMP) der speziellen Baugruppe (z.B. BG 1) jedes Baugruppenrahmens (BGR...) die in einem festen Zeitraster eintreffenden Steuersignale (INTV), die über die eine Steuerleitung (INTV) seriell geführt werden, an die nachfolgenden Baugruppen (BGZ...BG n) sternförmig verteilt.



BGR 1

.....BGRm



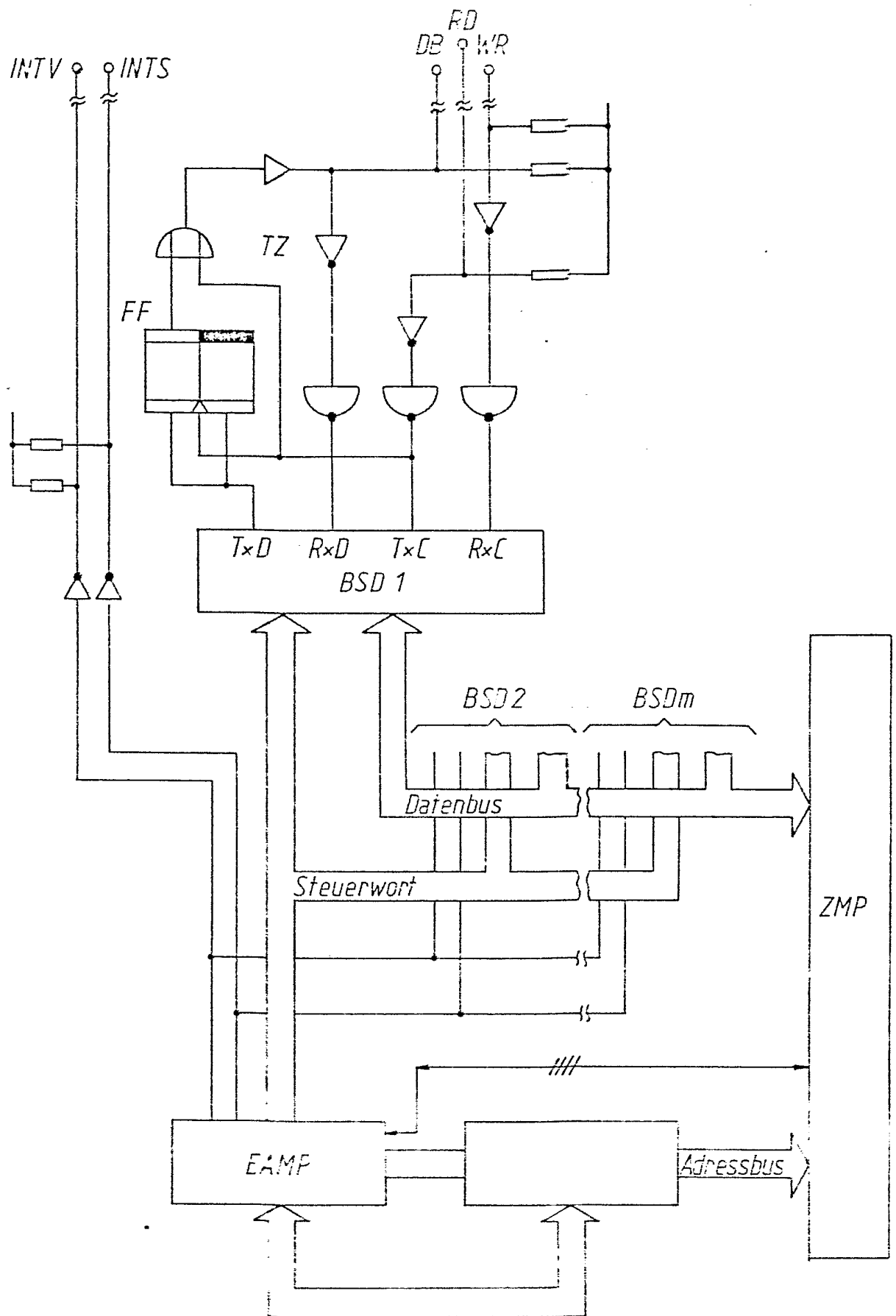


Fig 2