

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 27/082 (2006.01)

H01L 21/331 (2006.01)



[12] 发明专利说明书

专利号 ZL 200580038284.2

[45] 授权公告日 2009 年 12 月 9 日

[11] 授权公告号 CN 100568505C

[22] 申请日 2005.11.10

[21] 申请号 200580038284.2

[30] 优先权

[32] 2004.11.10 [33] US [31] 10/904,437

[86] 国际申请 PCT/US2005/041049 2005.11.10

[87] 国际公布 WO2006/053257 英 2006.5.18

[85] 进入国家阶段日期 2007.5.9

[73] 专利权人 国际商业机器公司

地址 美国纽约

[72] 发明人 玛瓦恩·H·卡特

弗朗索瓦·帕杰蒂

[56] 参考文献

CN1524290A 2004.8.25

US6551891B1 2003.4.22

US6239477B1 2001.5.29

US6403437B1 2002.6.11

审查员 李介胜

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 秦 晨

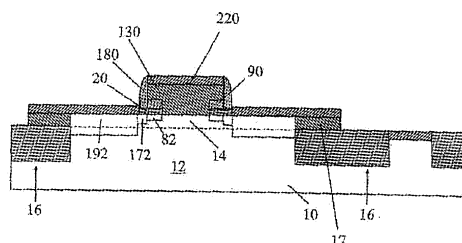
权利要求书 5 页 说明书 12 页 附图 57 页

[54] 发明名称

具有自对准硅化物和外基极的双极晶体管

[57] 摘要

一种双极晶体管及制作晶体管的方法，其中晶体管包括基片(10)中的集电极(12)、位于集电极上的内基极(14)、与内基极相邻的外基极、位于内基极上的发射极(130)。从横切面看，外基极包括与内基极相邻的外基极注入区(82、172、192)。晶体管通过对基极上方的基片上发射极下部构图形成发射极基座(50)而形成。在不受发射极基座保护的区域内形成外基极。随后，形成发射极、相关联的分隔件(180)和硅化物区(220)。硅化物、外基极和发射极都彼此自对准。



1. 一种双极晶体管，包括：

基片；

所述基片内的集电极；

所述集电极上的内基极；

邻近所述内基极的外基极，其中在所述内基极的至少一个侧面上，所述外基极包括多个外基极注入区，多个外基极注入区至少包括：

第一注入区，第一注入区邻近所述内基极并具有第一深度；和

第二注入区，第二注入区邻近第一注入区并具有大于所述第一深度的第二深度；

发射极，发射极包括：

在所述内基极上方并具有第一侧壁的下部；和

在所述下部上方并具有第二侧壁的上部，

其中所述上部比所述下部宽使得所述上部的一部分横向延伸超出所述第一侧壁，并且

其中所述第一注入区在从所述下部的所述第一侧壁到所述上部的所述第二侧壁的部分的下方对准；以及

侧壁分隔件，侧壁分隔件邻近所述第二侧壁，其中所述侧壁分隔件在所述第二注入区上方，并且其中从所述第一注入区的所述第一深度到所述第二注入区的所述第二深度的台阶与所述第二侧壁对准。

2. 权利要求 1 的双极晶体管，其中所述内基极顶端与直接位于所述内基极上的所述发射极的所述下部具有相同的宽度。

3. 权利要求 1 的双极晶体管，其中所述外基极注入区不在直接位于所述内基极上的所述发射极的所述下部下方延伸。

4. 权利要求 1 的双极晶体管，其中离所述内基极较远的注入区比靠近所述内基极的另一注入区在所述基片内延伸得更深。

5. 权利要求 1 的双极晶体管，所述第二注入区的长度不依赖于所述侧壁分隔件的尺寸。

6. 权利要求 1 的双极晶体管，进一步包括位于所述外基极和所述发射极上的硅化物区，

其中所述硅化物区、所述外基极和所述发射极都彼此自对准。

7. 形成双极晶体管的方法，所述方法包括步骤：

在基片内形成集电极；

在基片内的所述集电极上形成内基极；

构图位于所述内基极上方的所述基片上的一发射极基座；

在不受所述发射极基座保护的所述基片的部分中形成第一外基极注入区；

去除所述发射极基座；

在所述发射极基座所在位置处形成发射极，其中所述发射极比所述发射极基座宽；

在不受所述发射极保护的所述基片的部分中形成第二外基极注入区；

在所述发射极上形成侧壁分隔件；

在不受所述发射极和所述侧壁分隔件保护的所述基片的部分中形成第三外基极注入区，其中所述第一外基极注入区、第二外基极注入区和所述第三外基极注入区构成外基极；以及

在所述外基极和所述发射极上形成硅化物区，

其中，所述硅化物区、所述外基极和所述发射极都彼此自对准。

8. 权利要求 7 的方法，其中，当从截面图看时，所述第一外基

极注入区、第二外基极注入区和所述第三外基极注入区构成外基极从而包括相邻于所述内基极的多个注入区。

9. 权利要求 8 的方法，其中，外基极注入区包括所述外基极的多个段，所述多个段延伸进所述基片不同的深度，其中远离所述内基极的所述外基极的每一相续段都更深地延伸进所述基片。

10. 权利要求 7 的方法，还包括在形成发射极基座之前对位于所述基片上方的一对准层构图，从而具有对准开口。

11. 权利要求 10 的方法，其中形成所述发射极基座的步骤包括在所述对准开口内保形地沉积发射极基座材料，其中所述对准开口内的所述发射极基座材料的厚度确定所述发射极基座的宽度。

12. 权利要求 11 的方法，其中沉积所述发射极基座材料的步骤在所述对准开口内形成凹槽，其中所述方法还包括在所述凹槽内形成掩模并去除不受所述掩模保护的发射极基座材料。

13. 权利要求 10 的方法，其中形成所述发射极的步骤包括在所述对准开口内保形地沉积发射极材料，其中所述对准开口内的所述发射极材料的厚度确定所述发射极的宽度。

14. 权利要求 13 的方法，其中沉积所述发射极材料的步骤在所述对准开口内形成凹槽，其中所述方法还包括在所述凹槽内形成掩模并去除不受所述掩模保护的发射极材料。

15. 形成双极晶体管结构的方法，所述方法包括步骤：
在基片内形成集电极；
在基片内的所述集电极上形成内基极；

对位于所述基片上方的一对对准层构图，从而具有对准开口；
构图位于所述对准开口内的所述基片上的一发射极基座；
在不受所述发射极基座保护的所述基片的部分中形成第一外基极注入区；
去除所述发射极基座；
在所述对准开口中形成分隔件；
相邻于所述分隔件在所述对准开口中形成发射极，其中所述发射极比所述发射极基座宽；
去除所述对准层；
在不受所述发射极保护的所述基片的部分中形成第二外基极注入区；
在所述发射极上形成侧壁分隔件；以及
在不受所述发射极和所述侧壁分隔件保护的所述基片的部分中形成第三外基极注入区。

16. 权利要求 15 的方法，其中，当从截面图看时，所述第一外基极注入区、第二外基极注入区和所述第三外基极注入区形成外基极从而包括相邻于所述内基极的多个注入区。

17. 权利要求 16 的方法，其中，外基极注入区包括所述外基极的多个段，所述多个段延伸进所述基片不同的深度，其中远离所述内基极的所述外基极的每一相续段都更深地延伸进所述基片。

18. 权利要求 15 的方法，其中形成所述发射极基座的步骤包括在所述对准开口内保形地沉积发射极基座材料，其中所述对准开口内的所述发射极基座材料的厚度确定所述发射极基座的宽度。

19. 权利要求 18 的方法，其中沉积所述发射极基座材料的步骤在所述对准开口内形成凹槽，其中所述方法还包括在所述凹槽内形成

掩模并去除不受所述掩模保护的发射极基座材料。

20. 权利要求 15 的方法，其中形成所述发射极的步骤包括在所述对准开口内保形地沉积发射极材料，其中形成于所述对准开口内的分隔件的厚度确定所述发射极的宽度。

21. 权利要求 20 的方法，其中沉积所述发射极材料的步骤留下位于所述对准开口内的凹槽，其中所述方法还包括在所述凹槽内形成掩模并去除不受所述掩模保护的发射极材料。

具有自对准硅化物和外基极的双极晶体管

技术领域

本发明涉及自对准双极晶体管(BT)，其外基极注入、外基极硅化物和发射极彼此自对准。

背景技术

已经证明了引入 SiGe 外延层作为双极晶体管的基极可以使双极晶体管获得高转换速度。通过降低寄生的基极电阻和电容，人们可以利用速度的增加进一步增加最大振动频率($f_{\max}$)。达到上述目标的一个简易的方法就是减小晶体管的横向尺寸。通常利用光刻技术使晶体管的一部分与另一部分对准。在设计上述结构时，人们必须考虑对准和与光刻工艺相关联的临界尺寸公差。利用自对准代替光刻技术的集成方案在减小横向尺寸和提高晶体管性能上已经被证明是行之有效的，其中晶体管的一部分被用于对准晶管的另一特征。

对于传统的双极晶体管，外基极层是在对发射极多晶硅层构图之后注入的。上述传统构图工艺仍旧依靠光刻技术来使发射极多晶硅层图形与发射极开口以及随后的接触对准。考虑到光刻工艺中发射极接触的公差，发射极多晶硅层图形通常足够大。因此，对于上述类型集成方案，外基极注入和硅化物是非自对准的并与发射极-基极结远远地隔离开，这导致了高基极电阻。上述非自对准晶管的最大振动频率受到由上述隔离造成的基极电阻(R_b)的限制。

以下作为参考的美国专利披露了令人满意的、达到预期目的的实施例。下列作为参考的现有美国专利的完全披露，在此处专门引入本发明作为参考，其目的包括，但不仅限于，暗示本发明的背景和阐明技术的发展状态。

例如，在美国专利 6,534,372 中，外基极被形成于临时发射极基

座周围的永久分隔件或被临时发射极基座自身所定界。此后，通过光刻技术和刻蚀去除临时基座，取而代之的是多晶硅发射极。然后，永久性分隔件必须足够宽以使具有相关联的临界尺寸(CD)和对准公差的第二光刻图形边缘形成于分隔件的顶端。另外，分隔件也要足够宽以提供发射极-基极隔离。这增加了对发射极尺寸以及重掺杂的外基极区与发射极-基极结之间的最小距离的结构约束。发射极多晶硅层和外基极硅化物也通过增加了横向尺寸和基极电阻的光刻技术所限定。

在美国专利申请 6,531,720 中，外基极掺杂的横向分布由形成于临时发射极基座周围的双分隔件所确定。发射极多晶硅层和外基极硅化物通过增加了横向尺寸和基极电阻的光刻技术所限定。上述集成方案的另一个缺点在于临时基座位于厚氧化物氮化物和多晶硅层叠层的顶部。这样的话，叠层需要此后形成发射极-基极隔离，因而，通过上述厚叠层的杂质的注入必须是高能量的，以获得外基极区内低的基极电阻。这将导致由于杂质的扩散而造成的对掺杂分布及内基极区损失的控制的削弱。

发明内容

本发明提出了一种在集成电路结构中形成晶体管的方法，首先在基片内形成集电极，然后在集电极上形成内基极。本发明对基片上的对准层进行构图以具有对准开口，接着对对准开口内的基片上的发射极基座(牺牲位置占位)进行构图。然后，本发明可以进行第一次注入以在不受发射极基座和对准层保护的基片区域内形成第一外基极部分。接下来，本发明去除发射极基座并在对准开口内形成发射极，该发射极与第一外基极注入自对准。在去除对准层后，本发明进行第二次注入以在不受发射极保护的基片的区域内形成第二外基极部分。然后，在发射极上形成侧壁分隔件并进行第三次注入以在不受发射极和侧壁分隔件保护的基片区域内形成第三外基极部分。

类似地，形成发射极的工艺包括在对准开口内保形地沉积发射极材料。对准开口内发射极材料厚度决定了发射极的宽度。该保形沉积

工艺在对准开口所在的发射极材料内再次留下凹槽。如对发射极基座所做的，掩模形成于凹槽内，不受掩模保护的发射极材料被去除。

在另一个实施例中，本发明在基片内形成集电极，在集电极上形成内基极。然后，本发明对内基极上方基片上的发射极下部构图发射极基座。在实际形成发射极或相关联的分隔件之前，本发明在不受发射极基座保护的基片区域内形成外基极。然后，本发明去除发射极基座，最后在发射极基座原所在处形成发射极。

上述实施例提供了形成外基极的工艺，首先向不受发射极基座保护、没有任何分隔件存在的基片区域内进行第一次杂质注入。这使得外基极区的侧面直接垂直位于发射极下部侧面的下方以及直接垂直对准发射极下部侧面。上述第一次注入后，本发明接着在发射极基座上形成第一侧壁分隔件，并向不受发射极基座或第一侧壁分隔件保护的基片区域内进行第二次杂质注入。然后，本发明去除第一侧壁分隔件，并重复注入工艺形成更宽的侧壁分隔件。因此，本发明在发射极基座上形成第二侧壁分隔件。这些第二侧壁分隔件从发射极基座延伸得比第一侧壁分隔件更远。然后，本发明向不受发射极基座或第二侧壁分隔件保护的基片区域内进行第三次杂质注入。

从横剖面图看，上述处理导致外基极纳入了与发射极侧面相邻的多级台阶。上述台阶包括向基片延伸不同深度的多段外基极，其中远离发射极和内基极的每个连续的一段外基极进一步向基片内延伸。第一侧壁分隔件和第二侧壁分隔件的厚度也不依赖于随后邻近发射极下部形成的隔离区的厚度。

在去除发射极基座之前，本发明邻近发射极基座形成对准层。当去除发射极基座后，在对准层内会留下发射极开口。接着，随后的处理在对准层的发射极开口内形成发射极。同样，本发明在基片上形成蚀刻停止层并控制蚀刻停止层的厚度以降低形成外基极区的工艺所需的能量。

由此而产生的结构具有基片内的集电极和内基极、邻近内基极的基片内的外基极区，以及内基极上的发射极。发射极呈T形，其上部

比下部宽。外基极区的侧面可以直接垂直位于发射极下部侧面的下方以及直接垂直对准发射极下部的侧面，该发射极直接位于内基极之上或可以被置于发射极下方。当结合下列描述和附图进行考虑，将会更好地评价和理解本发明的上述以及其他实例和目标。然而，应当明白，尽管暗示了本发明的优选实施例和它们的许多具体细节，下列描述是通过阐述而不是限定给出的。在本发明范畴内，在不偏离其精神实质下，可以进行许多变更和修改，且本发明包含了所有诸如此类的修改。

附图说明

参照附图，通过下列的详细描述可以更好地理解本发明，其中：

- 图 1 是根据本发明部分完成的双极晶体管的示意图；
- 图 2 是根据本发明部分完成的双极晶体管的示意图；
- 图 3 是根据本发明部分完成的双极晶体管的示意图；
- 图 4 是根据本发明部分完成的双极晶体管的示意图；
- 图 5 是根据本发明部分完成的双极晶体管的示意图；
- 图 6 是根据本发明部分完成的双极晶体管的示意图；
- 图 7 是根据本发明部分完成的双极晶体管的示意图；
- 图 8 是根据本发明部分完成的双极晶体管的示意图；
- 图 9 是根据本发明部分完成的双极晶体管的示意图；
- 图 10 是根据本发明部分完成的双极晶体管的示意图；
- 图 11 是根据本发明部分完成的双极晶体管的示意图；
- 图 12 是根据本发明部分完成的双极晶体管的示意图；
- 图 13 是根据本发明部分完成的双极晶体管的示意图；
- 图 14 是根据本发明部分完成的双极晶体管的示意图；
- 图 15 是根据本发明部分完成的双极晶体管的示意图；
- 图 16 是根据本发明部分完成的双极晶体管的示意图；
- 图 17 是根据本发明部分完成的双极晶体管的示意图；
- 图 18 是根据本发明部分完成的双极晶体管的示意图；
- 图 19 是根据本发明部分完成的双极晶体管的示意图；

图 20 是根据本发明部分完成的双极晶体管的示意图;
图 21 是根据本发明部分完成的双极晶体管的示意图;
图 22 是根据本发明部分完成的双极晶体管的示意图;
图 23 是根据本发明部分完成的双极晶体管的示意图;
图 24 是根据本发明部分完成的双极晶体管的示意图;
图 25 是根据本发明部分完成的双极晶体管的示意图;
图 26 是根据本发明部分完成的双极晶体管的示意图;
图 27 是根据本发明部分完成的双极晶体管的示意图;
图 28 是根据本发明部分完成的双极晶体管的示意图;
图 29 是根据本发明部分完成的双极晶体管的示意图;
图 30 是根据本发明部分完成的双极晶体管的示意图;
图 31 是根据本发明部分完成的双极晶体管的示意图;
图 32 是根据本发明部分完成的双极晶体管的示意图;
图 33 是根据本发明部分完成的双极晶体管的示意图;
图 34 是根据本发明部分完成的双极晶体管的示意图;
图 35 是根据本发明部分完成的双极晶体管的示意图;
图 36 是根据本发明部分完成的双极晶体管的示意图;
图 37 是根据本发明部分完成的双极晶体管的示意图;
图 38 是根据本发明部分完成的双极晶体管的示意图;
图 39 是根据本发明部分完成的双极晶体管的示意图;
图 40 是根据本发明部分完成的双极晶体管的示意图;
图 41 是根据本发明部分完成的双极晶体管的示意图;
图 42 是根据本发明部分完成的双极晶体管的示意图;
图 43 是根据本发明部分完成的双极晶体管的示意图;
图 44 是根据本发明部分完成的双极晶体管的示意图;
图 45 是根据本发明部分完成的双极晶体管的示意图;
图 46 是根据本发明部分完成的双极晶体管的示意图;
图 47 是根据本发明部分完成的双极晶体管的示意图;
图 48 是根据本发明部分完成的双极晶体管的示意图;

图 49 是根据本发明部分完成的双极晶体管的示意图；
图 50 是根据本发明部分完成的双极晶体管的示意图；
图 51 是根据本发明部分完成的双极晶体管的示意图；
图 52 是根据本发明部分完成的双极晶体管的示意图；
图 53 是根据本发明部分完成的双极晶体管的示意图；
图 54 是根据本发明部分完成的双极晶体管的示意图；
图 55 是根据本发明部分完成的双极晶体管的示意图；
图 56 是根据本发明部分完成的双极晶体管的示意图；以及
图 57 是根据本发明部分完成的双极晶体管的示意图；

具体实施方式

参照附图中阐明的和在下列描述中详述的无限定的实施例，本发明及其各种特征和有优势的细节会得到更加充分的解释。应当指出的是附图中阐明的特征没有必要按比例。为了不使本发明难以理解，对众所周知的元件和处理技术的描述将被省略。此处使用的实例仅仅是为了方便理解可以实践本发明的方式，以及进一步使那些本领域的技术人员能够实践本发明。因此，这些实例不应当被理解为用于限定本发明的范畴。

在背景部分讨论的各种用于改进双极晶体管的方法在许多方面为双极晶体管留下了改进的空间。例如，对以下存在需求：1) 与发射极开口自对准的外基极注入；2) 与发射极开口自对准的外基极硅化物；3) 与发射极开口自对准的发射极多晶硅图形；4) 在发射极-基极结附近形成的用以最优化基极电阻和发射极-基极漏电流的杂质分布；以及 5) 仅通过薄氧化物层进行的延伸基极注入。

本发明的披露描述了应对以上提及的各点的具有被注入的外基极的自对准晶体管。更具体而言，如图 1-22 中实施例所示，本发明在集成电路结构中形成晶体管，首先在基片 10 中形成集电极 12，在集电极 12 上形成内基极 14。区域 18 为基片 10 的浅沟槽隔离(STI)，用于将晶体管与其他结构分开。在该实例中，区域 16 包括，例如掺杂多

晶硅 17 和各种沉积氧化物 18、19。可用于形成上述结构的方法论和材料为本领域普通技术人员所熟知，正像例如在前面提及的美国专利 6,534,372 中解释的那样。

如图 2 所示，本发明形成薄(10-20 nm)刻蚀停止层 20(如沉积氧化物)、氮化物层 26，以及对准层 22，其中对准层可以包括任何适合的材料，如非掺杂多晶硅，等等。刻蚀停止层 20 的厚度受到控制以降低形成下面将要讨论的外基极区 82、172、192 工艺中所需的能量。另一沉积氧化物层 24 是在图 2 结构中的对准层 22 上形成的。

接下来，如图 3 所示，在氧化物层 24 上对光刻胶 30 构图以及，如图 4 所示，材料去除工艺(例如刻蚀)用于对氧化物层 24、对准层 22，以及终止于刻蚀停止层 20 上的氮化物层 26 构图。上述工艺形成对准开口 40。

图 5 中，牺牲材料 50，例如非掺杂多晶硅，被保形地沉积在氧化物层上并在对准开口 40 内。上述牺牲材料 50 最终成为用于对准注入和发射极的发射极基座。上述保形沉积工艺在第一开口 40 内形成第二开口 52。然后，如图 6 所示，掩模材料 60(例如氮化物)被沉积入第二开口 52 内。如图 7 所示，掩模材料 60 用于将牺牲材料 50 构图成发射极基座结构 50。再次，任何传统的材料去除工艺，例如刻蚀等等可以用于对牺牲材料 50 构图。随着掩模在牺牲材料 50 上处于适当位置，实施了一系列外基极注入杂质掺杂工艺的第一步，如图 8 中箭头 80 所示。上述工艺形成外基极 82 的第一部分。

图 9 中，沉积了附加的氮化物 90，然后利用任何选择性的材料去除工艺，向下选择性地将其去除直到氮化物层 26(如图 10 中所示)的层级，该工艺被设计成只腐蚀氮化物 90，而剩余结构基本上保持原样。氮化物 90 的剩余厚度将作为发射极和基极之间的隔离电介质。图 11 中，发射极基座 50 被去除，图 12 中，氧化物 24 和氧化物层 20 都被去除(再次利用选择性的去除工艺)。

然后，图 13 中，发射极材料 130(例如掺杂多晶硅或任何其他导电材料)利用保形沉积工艺沉积而成，如上所述，该工艺以与第二开口

52 相似的方式形成第三开口 132。以与前述处理相似的方式,掩模材料 140,例如沉积的氧化物或其他掩模材料,形成于第三开口 132 内(如图 14 所示),然后利用作为掩模的材料 140 去除发射极材料 130 以及非掺杂多晶硅 22 的暴露部分,这导致了图 15 所示的结构。图 16 中,上述材料去除工艺被继续用来去除氮化物层 26、90 的暴露部分。再次,任何传统的材料去除工艺,例如刻蚀,可以用于上述步骤中。

图 17 中,第二杂质 170 被注入基片 10 的暴露部分以形成外基极 172 的第二部分。接着,沿着发射极 130 的侧壁形成分隔件 180。分隔件 180 可以包括例如沉积后又在定向去除工艺(例如各向异性刻蚀)中被去除的氮化物(或者其他类似的材料),该工艺从水平表面去除氮化物的速率快于从垂直表面去除氮化物材料的速率,因而沿着发射极 130 的侧壁留下了侧壁分隔件 180,如图 18 所示。接下来,如图 19 所示,实施了第三杂质注入 190 以形成外基极注入 192 的第三部分。

图 20 中,再次利用任何选择性的材料去除工艺,例如刻蚀,将刻蚀停止层 20 以及掩模 140 去除。图 21 中,导体 17 的边界通过传统的构图工艺(例如掩模以及刻蚀)被限定。图 22 中,利用众所周知的硅化物转化工艺,在导体 17 和外基极区 192 之上形成硅化物区 220,该工艺涉及在金属存在时施加热量,并为那些本技术领域的普通技术人员所熟知。因此,硅化物区 220 的形成不必使用对准掩模,等等,因而形成自对准硅化物区或者说自对准硅化物(salicide) 220。换言之,外基极 192 的硅化物 220 以及发射极 130 的顶端与基极 82、172、192 以及发射极 130 达到自对准的程度。因此,伴随着分隔件 180 以及对准结构(例如氮化物 90、发射极基座 50,等等)的使用,硅化物 220、外基极 82、172、192 以及发射极 130 都彼此自对准,并且不需要昂贵的准确率较差的掩模型对准工艺。

由此产生的图 22 所示的结构具有位于基片 10 内的集电极 12 和内基极 14、基片 10 内与内基极 14 相邻的外基极区 82、172、192、位于内基极 14 上方的发射极 130 以及自对准硅化物区 220。发射极 130 呈 T 形,其上部分比下部分宽。进而,从横切面看,外基极 82、172、

192 包括多级台阶。上述台阶包括向基片 10 延伸不同深度的多段外基极 82、172、192，其中远离内基极 14 的外基极 82、172、192 的每个连续的一段都从基片 10 的顶端进一步延伸入基片 10。

利用不同的处理技术，图 23-41 所示的实施例形成与图 1-22 所示实施例相似的结构。以上讨论的与图 1-22 所示实施例相同或相似的项目被标识为具有相同的标识符或数字，为简单起见，不再对上述元件进行赘述。

图 23 所示的结构与图 2 所示结构相似，只是层 22、24 和 26 被层 230 所取代，层 230 可以包括，例如氮化物。图 24 中，掩模 30 的形成与下面图 3 所示的方式相似，图 25 中，形成与下面图 4 中讨论的相同的开口 40。另外，图 26 中，形成牺牲材料 50，并在图 27-28 中对与在下面讨论的图 6 和 7 相同的牺牲材料进行构图。注意在图 28 中，去除掩模材料 60 而图 7 中允许保留掩模材料 60。图 29 中形成了如同图 8 中所形成的相同的杂质注入 80。然后，在图 30 中，去除牺牲材料 50。

图 31 中，保形的氮化物(310)和非掺杂多晶硅(312)层沉积于上述结构上。图 32 中，侧壁分隔件 320(例如沉积的氧化物)通过与形成前述的侧壁分隔件 180 相似的侧壁分隔件形成工艺而形成。图 33 中，利用选择性的去除工艺去除了非掺杂多晶硅层 312。上述去除工艺不影响由分隔件 320 保护的非掺杂多晶硅 312 的区域。图 34 中，去除分隔件 320，图 35 中，去除氮化物层 310 的暴露部分。接下来，去除剩余的非掺杂多晶硅 312，如图 36 所示，再次使用选择性的材料去除工艺，去除刻蚀停止层 20 的中央暴露部分，如图 37 所示。

图 38 中，发射极材料 130 的沉积如上述图 13 所示。以与上述图 14 所示相似的方式，图 39 中，掩模 140 形成于上述发射极材料的凹槽 132 中。接下来，再次利用选择性的材料去除工艺去除发射极材料 130 的暴露部分，如图 40 所示。氮化物区 310 和 230 被去除(再次利用选择性的材料去除工艺)，从而导致图 41 所示的结构。图 41 所示的结构基本上与图 16 所示的结构相似，并对上述结构实施了与图 17-22

所示的上述步骤相似的处理步骤，以完成本发明的上述实施例。

第二实施例显示于图 42-57。更具体而言，如图 42 所示，该工艺开始于与图 2 所示结构有些相似的结构，并且包含了刻蚀停止层 20 和刻蚀停止层 20 上的牺牲材料 50。利用标准的光刻技术对牺牲材料 50 构图以使内基极 14 上方的基片 10 上的发射极的下部形成发射极基座 50，如图 43 所示。

在形成发射极或相关联的分隔件之前，本发明在不受发射极基座 50 保护的基片 10 的区域内形成外基极 82、172、192，如图 44-46 所示。本发明提供了形成外基极 82、172、192 的工艺，首先在没有任何分隔件存在的情况下，向不受发射极基座 50 保护的基片 10 的区域内实施第一杂质注入 80，以形成外基极 82 的初始部分，如图 44 所示。这使得外基极 82 初始部分的侧面直接垂直位于发射极 130(图 55)的下部侧面的下方以及直接垂直对准发射极 130 的下部侧面，发射极 130 的下部侧面最后将替代发射极基座 50。

在进行上述第一注入 80 之后，本发明接着在发射极基座 50 上形成第一侧壁分隔件 54，并向不受发射极基座 50 或第一侧壁分隔件 450 保护的基片 10 的区域内实施第二杂质注入 170，如图 45 所示。本发明接着以更宽的侧壁分隔件 460 去除第一侧壁分隔件 54 并重复注入工艺，如图 46 所示。更具体而言，本发明在发射极基座 50 上形成第二侧壁分隔件 460。第二侧壁分隔件 460 从发射极基座 50 延伸得比第一侧壁分隔件 450 快。然后，本发明向不受发射极基座 50 或第二侧壁分隔件 460 保护的基片 10 的区域实施第三杂质注入 190。之后，如图 47 所示，去除第二侧壁分隔件 460。

如图 46 所示，从横切面看，上述处理导致外基极 82、172、192 包含与内基极 14 相邻的多级台阶 82、172、192。上述台阶在此处也被称作逆掺杂分布。上述台阶包括向基片 10 延伸不同深度的多段外基极 82、172、192，其中远离内基极 14 的外基极 82、172、192 每个连续的一段都进一步向基片 10 内延伸。内基极 14 的形状是外基极 82、172、192 的多级台阶形状的镜像。

本发明上述实例的优点之一在于第一侧壁分隔件450和第二分隔件460的厚度不依赖于随后邻近发射极130的下部形成的隔离区20、480(图57所示)的厚度。因此,与传统的方法论不同,本发明外基极82、172、192内的台阶的尺度完全不依赖于分隔件或紧接发射极130的下部形成的隔离区。因而,本发明可以有必要就无论在什么情况下定位外基极的边缘以最优化晶体管的性能而不考虑邻近T形发射极130的下部安置的隔离区20、480的尺寸。

图48-53中,本发明为将要在图55中形成的发射极130准备了层480。更具体而言,图48中保形的氮化物480和氧化物482层形成于上述结构之上。图49中,对氧化物层482构图以暴露氮化物层480的一部分。接下来,图50中,附加的氮化物被加到前述的氮化物层480上以形成更厚的氮化物层500。图51中,向下刻蚀氮化物480、500直到发射极基座50顶端的下方的层级。然后,图52中,去除氧化物层482。最后,图53中,去除发射极基座50,留下开口530。图54阐明了在层480侧壁上形成侧壁分隔件540的任选实施例。如果上述侧壁分隔件540被加以利用,当发射极130形成时,它会与外基极82、172、192的侧壁隔开。在上述描述中,外基极的“侧壁”是邻近内基极14的区域482的垂直部分。因此,必要时,可以使用上述任选的侧壁分隔件540,以提供对外基极82、172、192的侧壁和T形发射极结构130下部的侧壁之间的水平间距的附加控制。上述讨论的各种材料沉积和去除工艺为本领域的那些普通技术人员所熟知,并依据在具体设计中使用哪些材料而相应变化,此处为简单起见,对相同的详细讨论不再赘述。

因此,如上所示,在本发明去除发射极基座50之前,在发射极基座50附近形成层480。当发射极基座50被去除,在层480内留下发射极开口530。注意层480内发射极开口530的位置与先前形成的结构完全自对准,且不需要任何光刻技术型结构,避免了许多传统方法论的问题。

如图55所示,本发明在发射极基座50所在的位置形成了T形发

射极 130。同样，本领域的普通技术人员将理解发射极 130 可以由许多有用的导体制成，如多晶硅。接下来，图 56 中，去除层 480 的暴露部分，图 57 中，去除刻蚀停滞层 20 的暴露部分。上述处理步骤形成将发射极 130 与外基极 82、172、192 隔离开的隔离区 20、480。

上述实施例中，外基极区 82 的侧面直接垂直位于发射极 130 的下部侧面的下方以及直接水平对准发射极 130 的下部侧面，发射极基座 130 直接位于内基极 14 的上方。因而，内基极 14 的顶端与发射极 130 的下部有着相同的宽度，外基极区 14 没有在发射极 130 下部的下方延伸。

因此，如上所示，在上述实施例中，通过最大程度使用自对准使晶体管的横向尺寸降低。在多晶硅发射极 130 形成之前，外基极 82、172、192 被部分注入以在发射极-基极结的附近形成掺杂分布。因而，按照本发明，发射极多晶硅 130 图形与发射极开口 130 和外基极注入 82、172、192 自对准。而且，临时发射极基座 50 位于允许低能量离子注入的薄刻蚀停止层 20 上，这提供了对外基极掺杂分布的深度以及横向扩散更好的控制。使用可处理的基座 50 形成外基极 82、172、192 掺杂允许独立于晶体管的其他结构例如发射极-基极隔离区 20、100 的最优化分布。

工业适用性

本发明适用于期望有高转换速度的超大规模集成电路的制造，尤其是制造高性能计算器件。

尽管本发明已就优选实施例进行了描述，本技术领域的那些技术人员将认可通过符合附加权利要求的精神实质和范畴内的修改仍可以实践本发明。

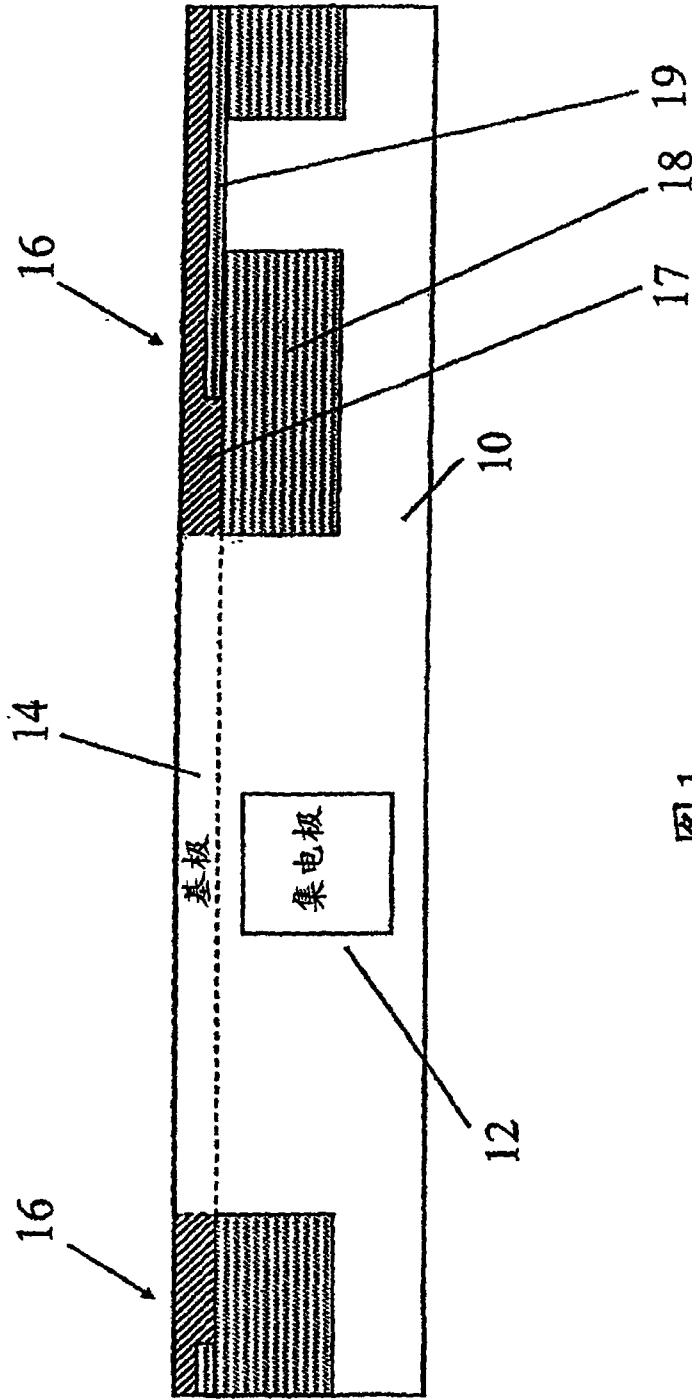


图1

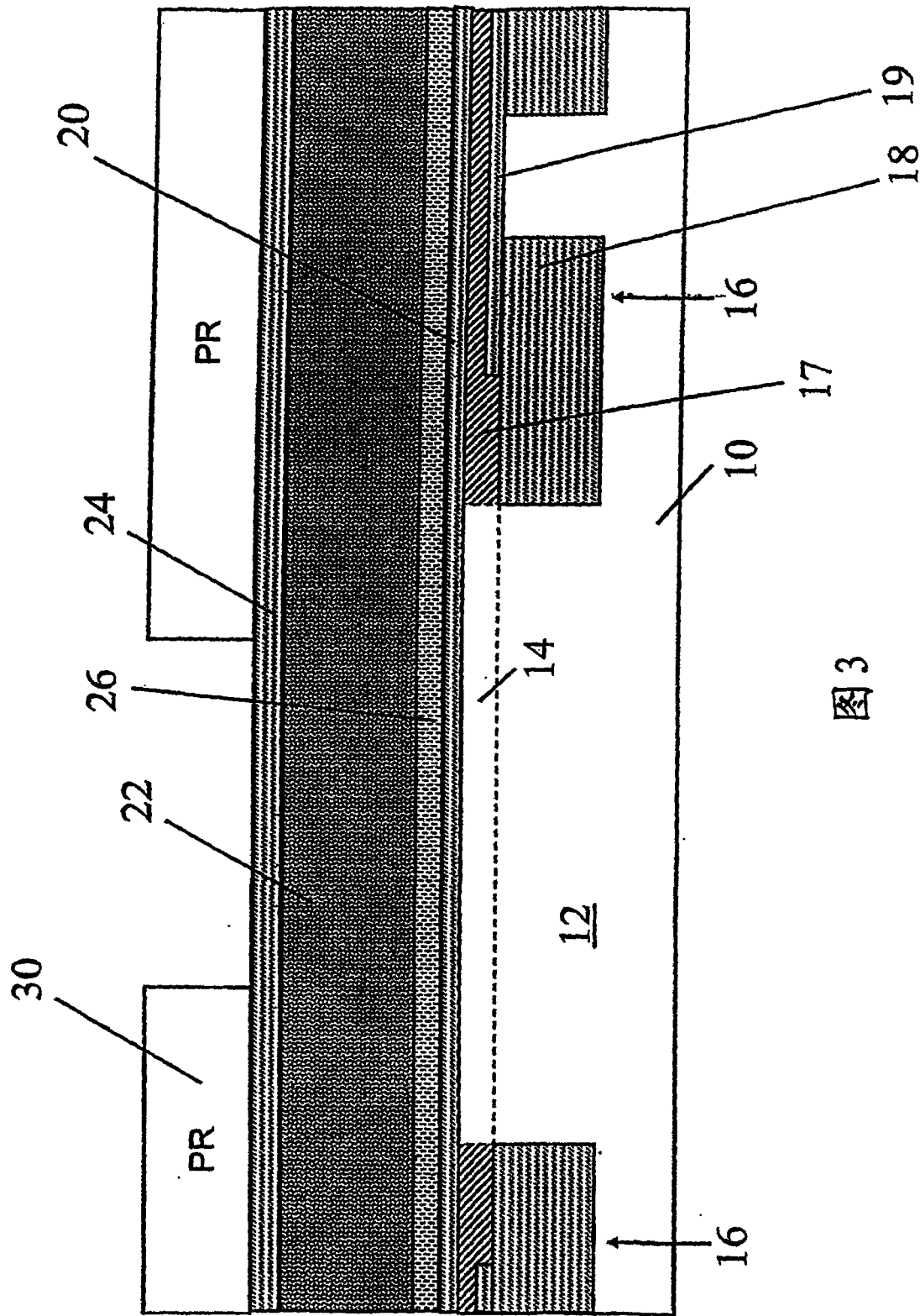
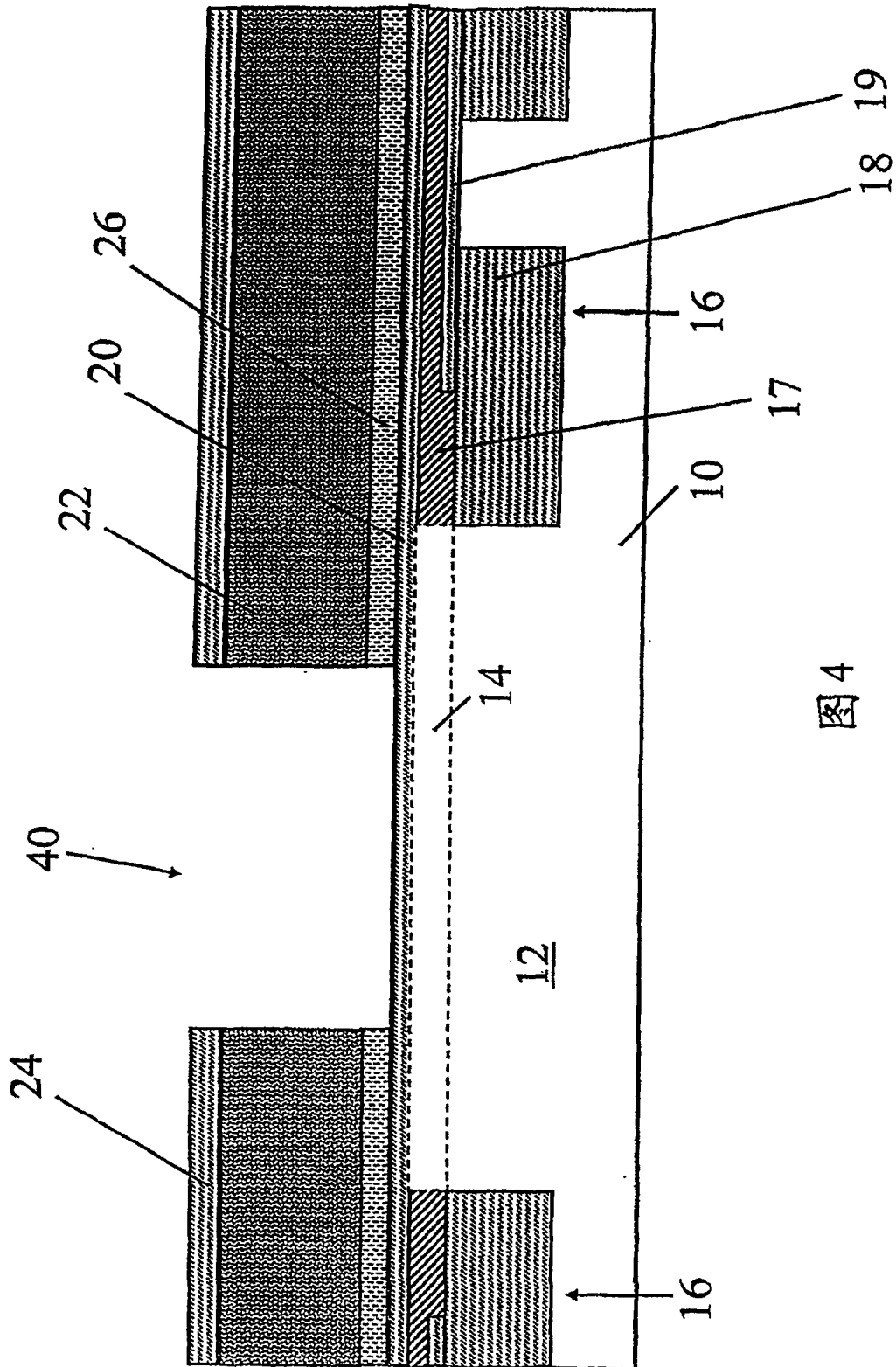


图3



4
圖

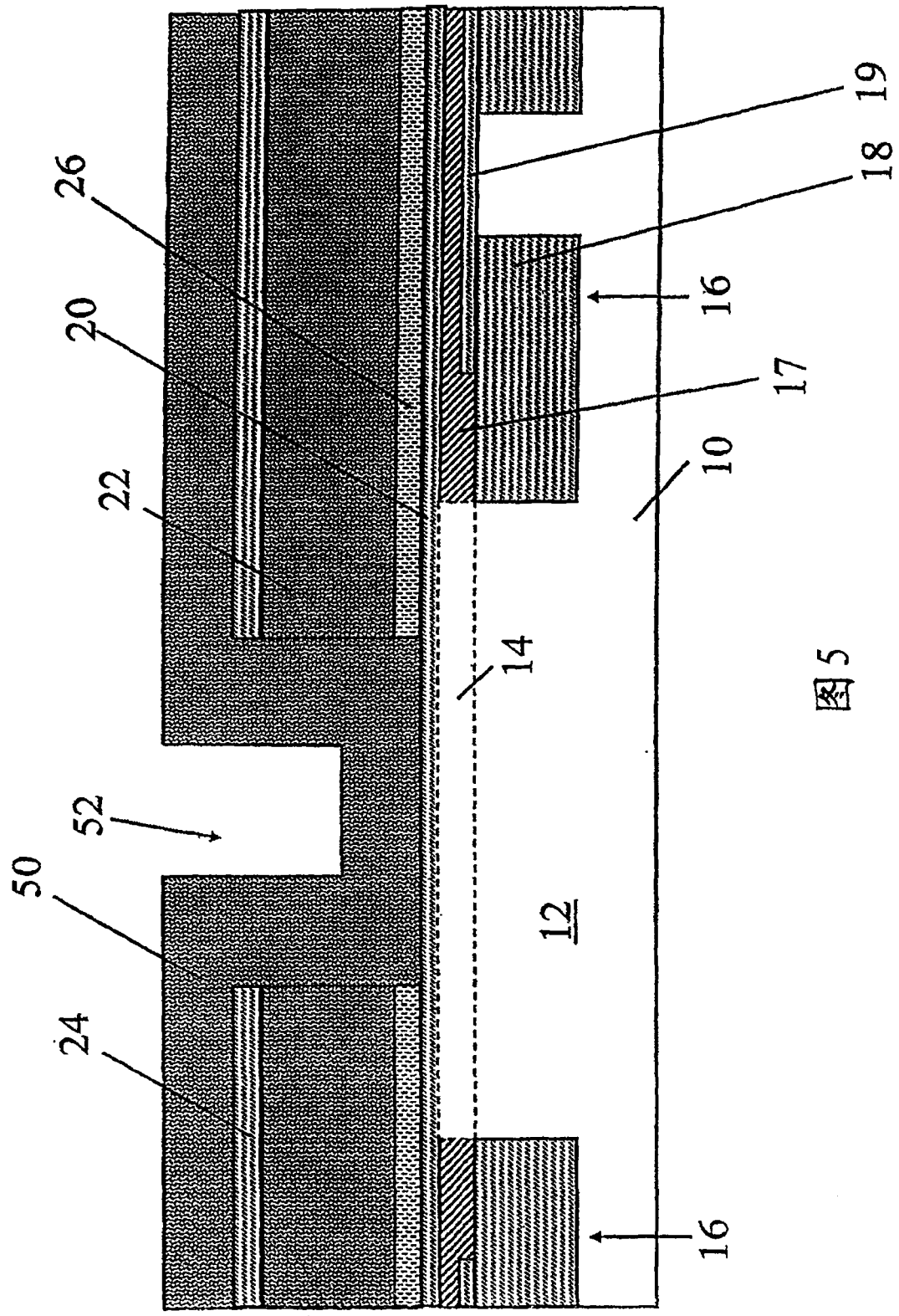


图5

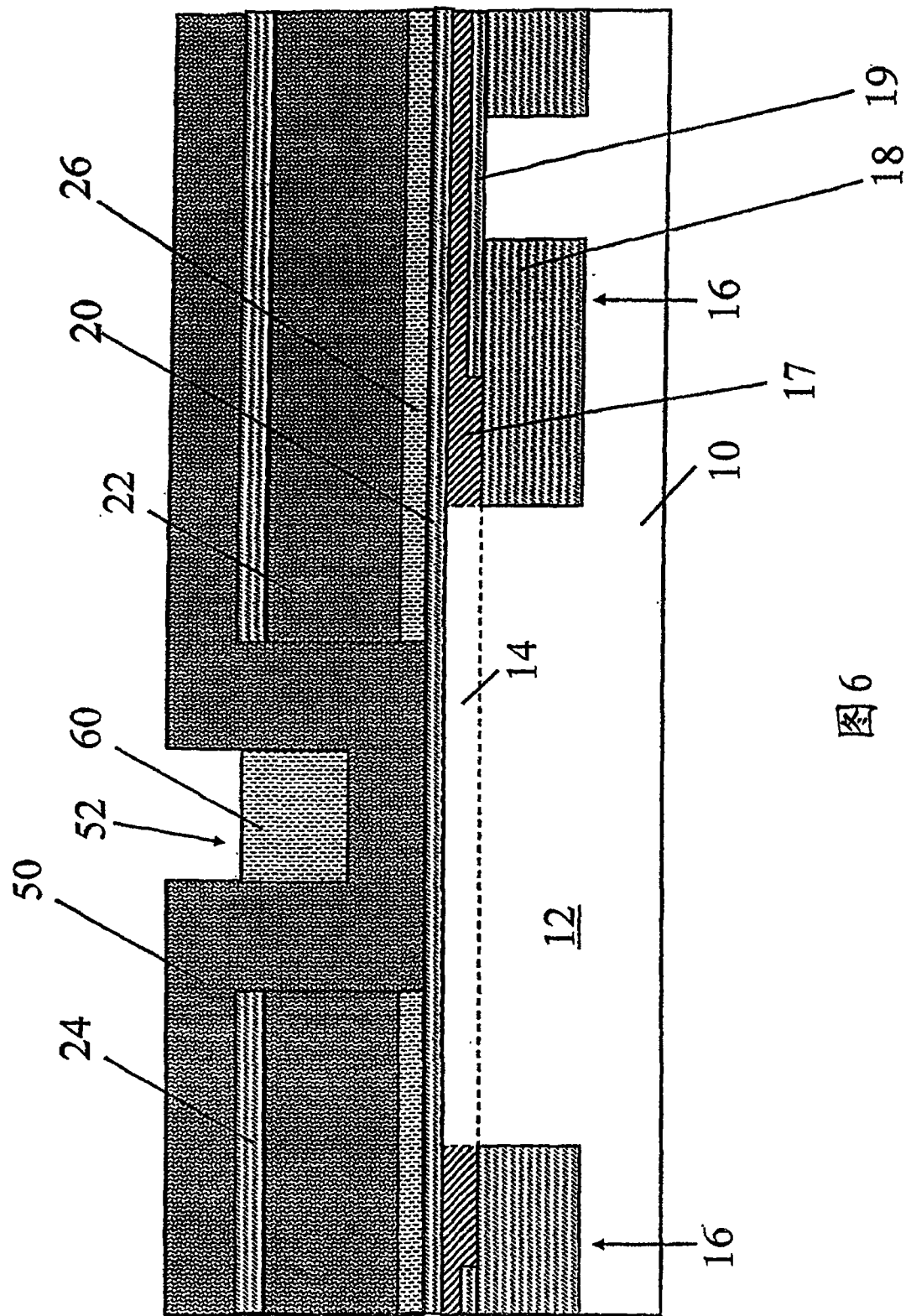


图6

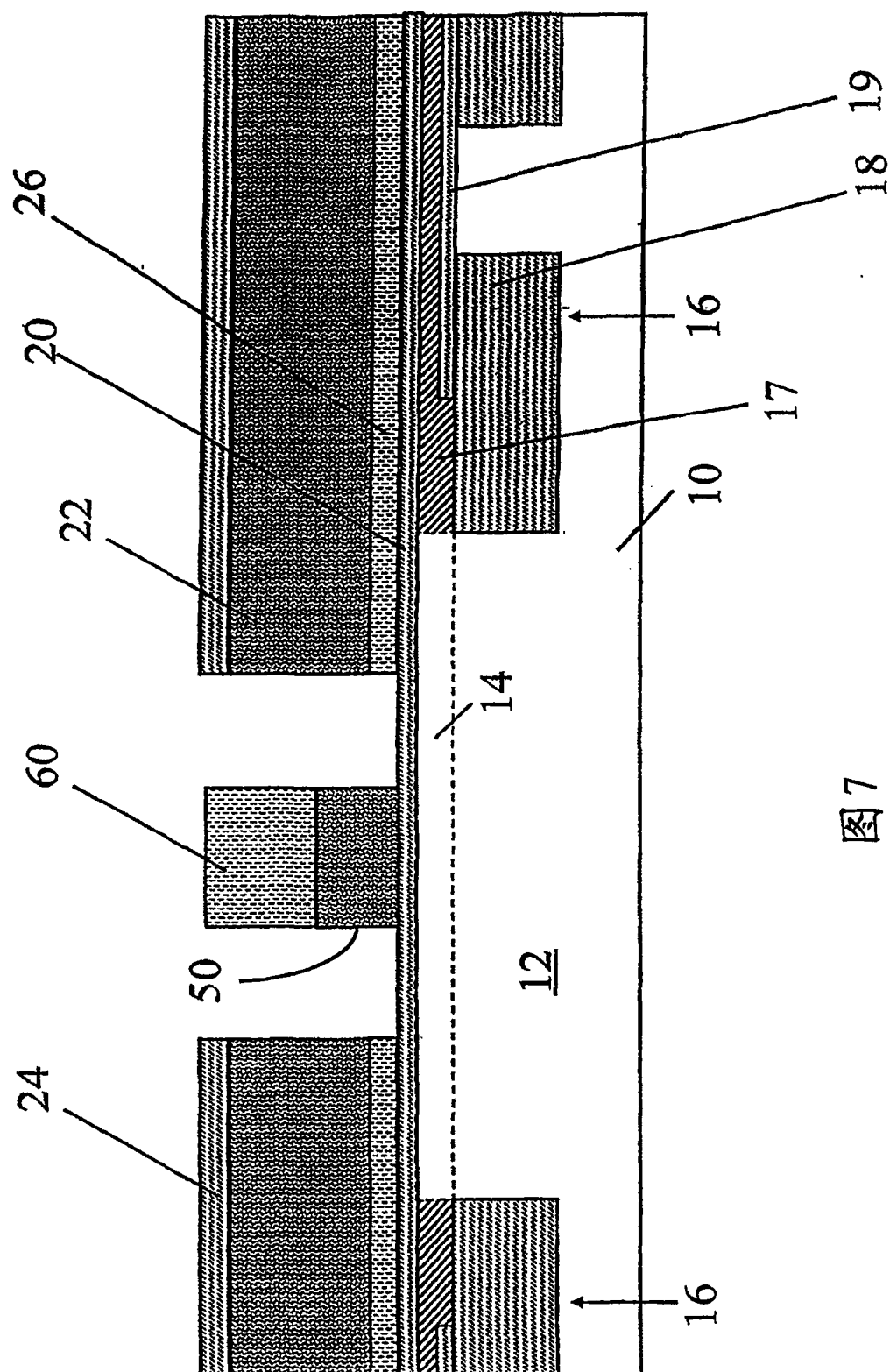


图 7

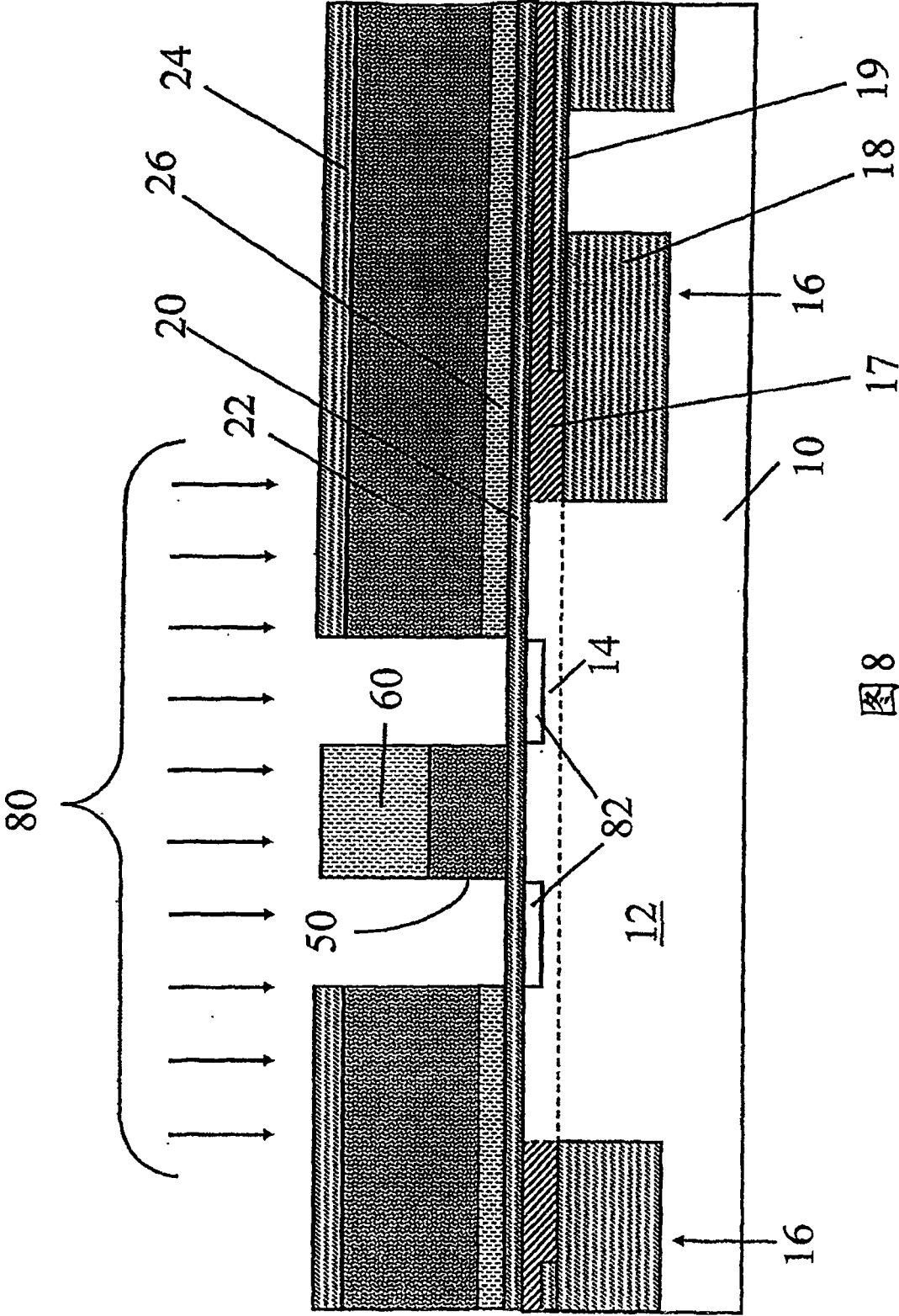


图8

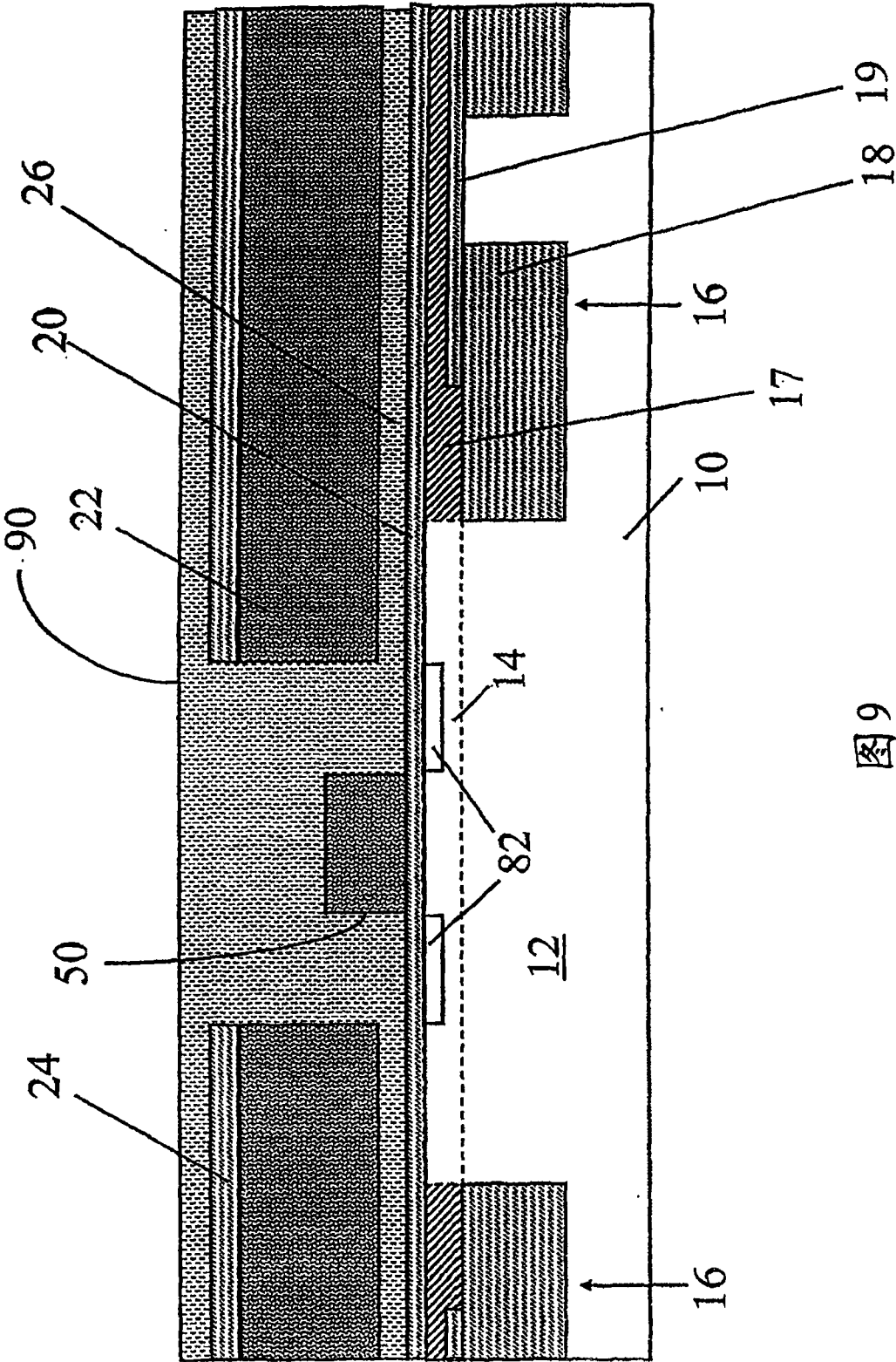
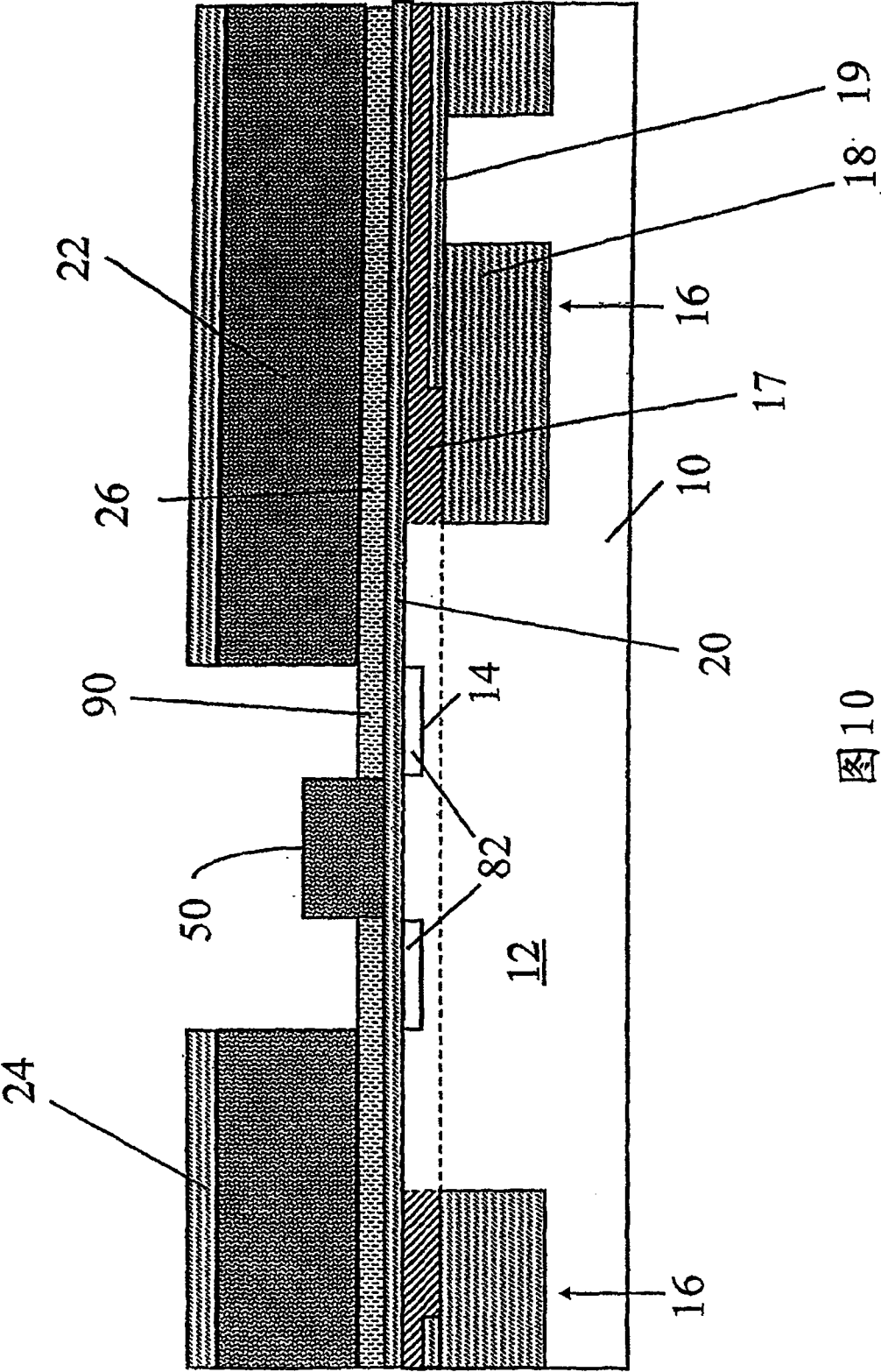


图9



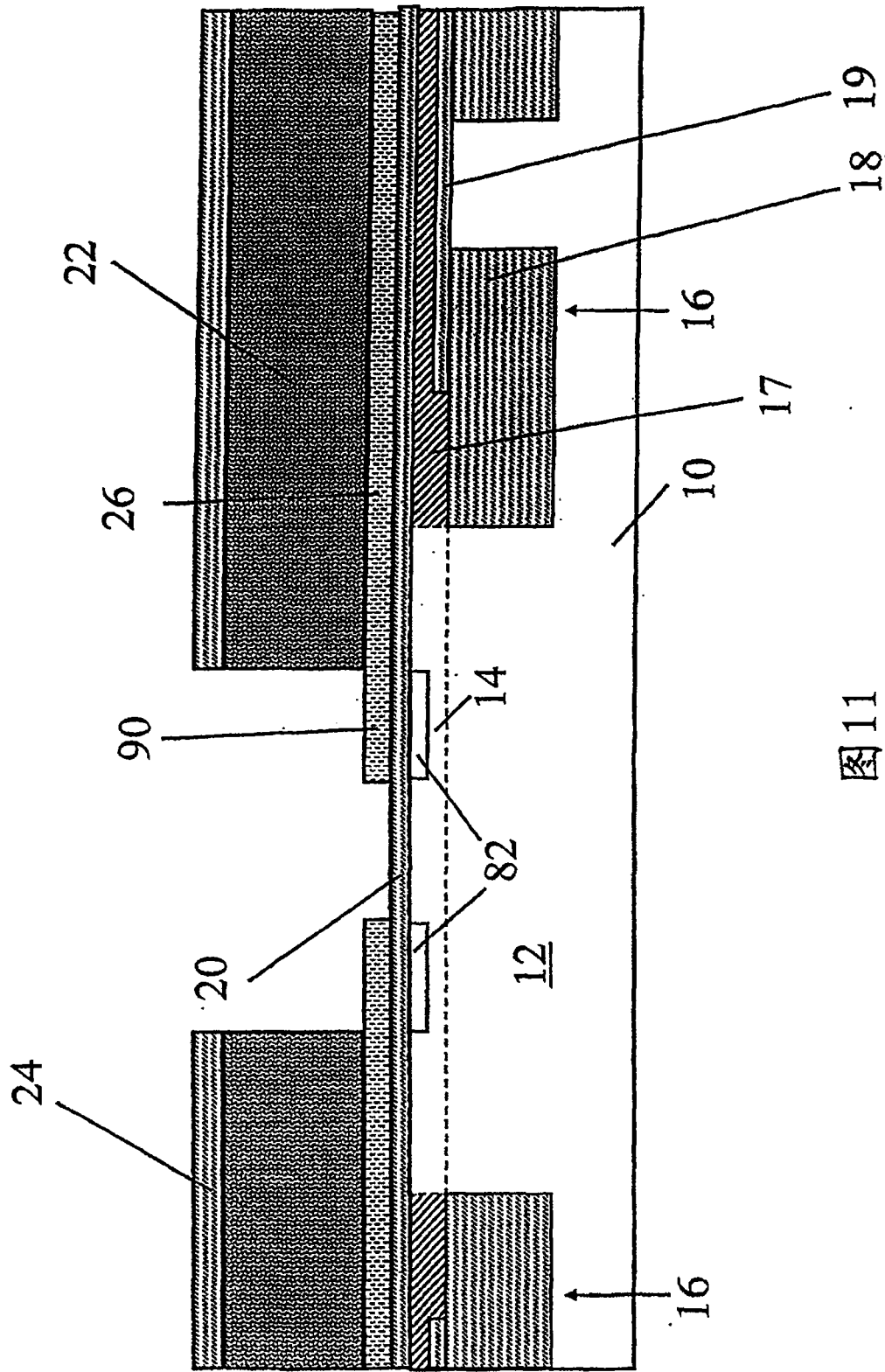


图11

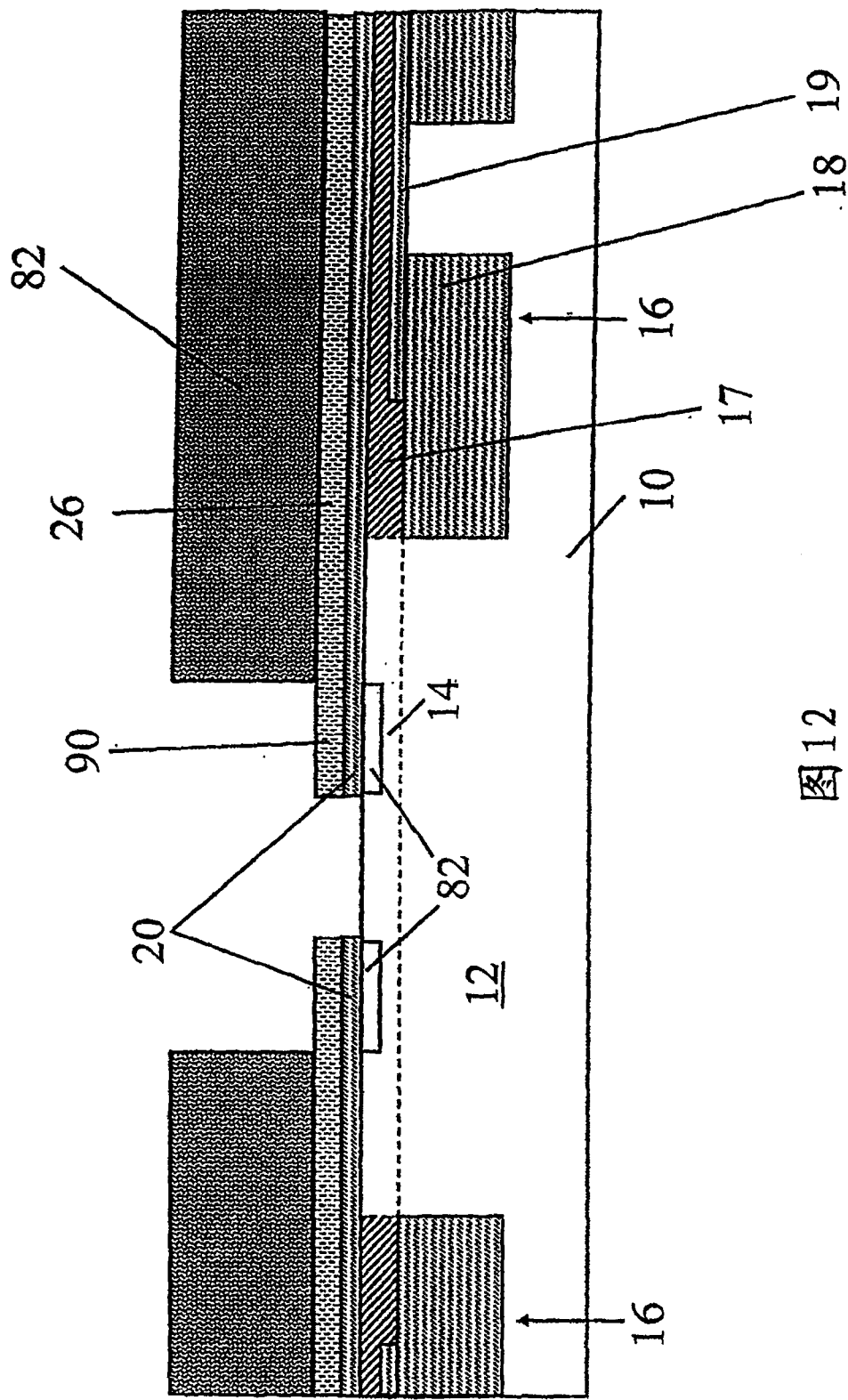


图12

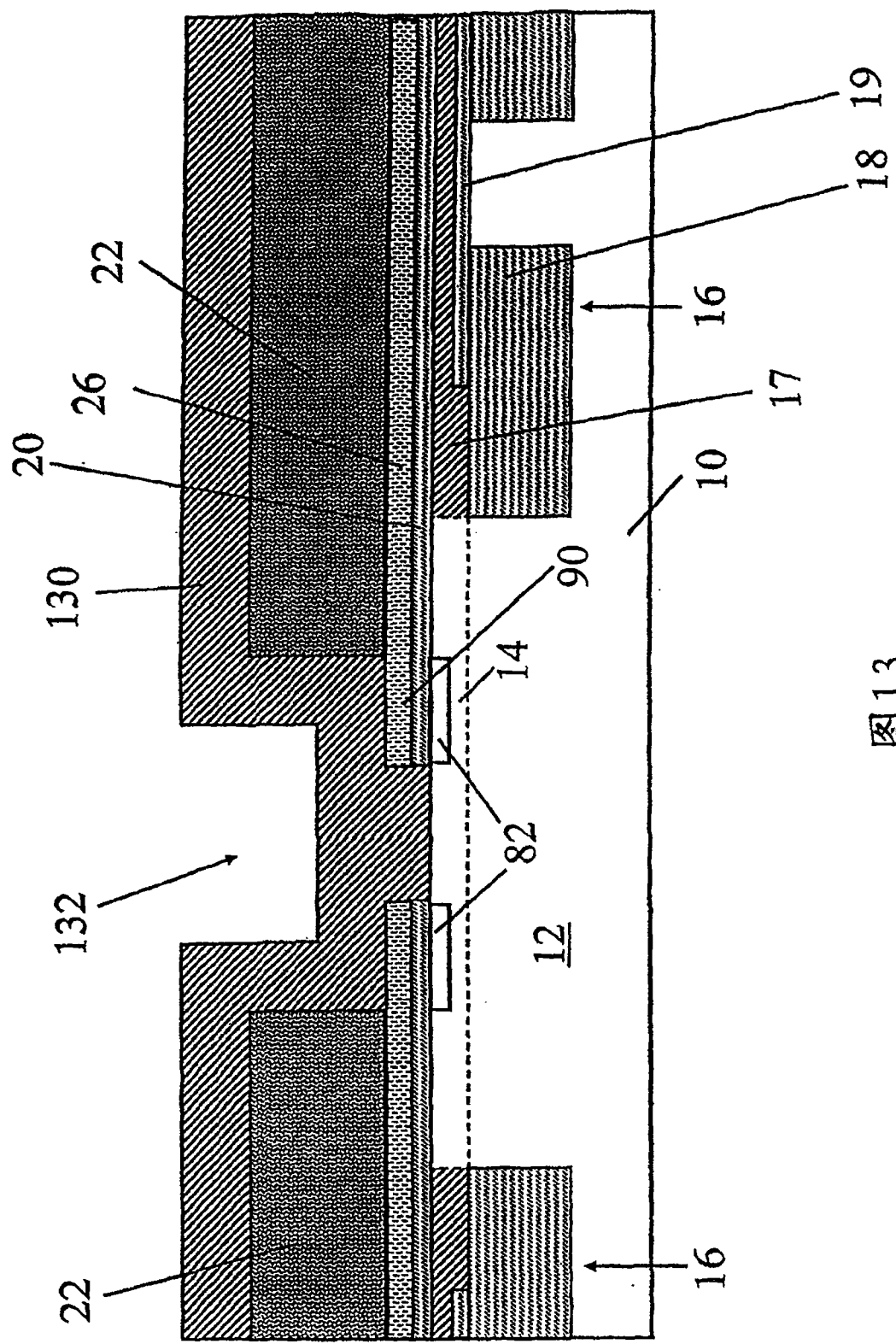


图13

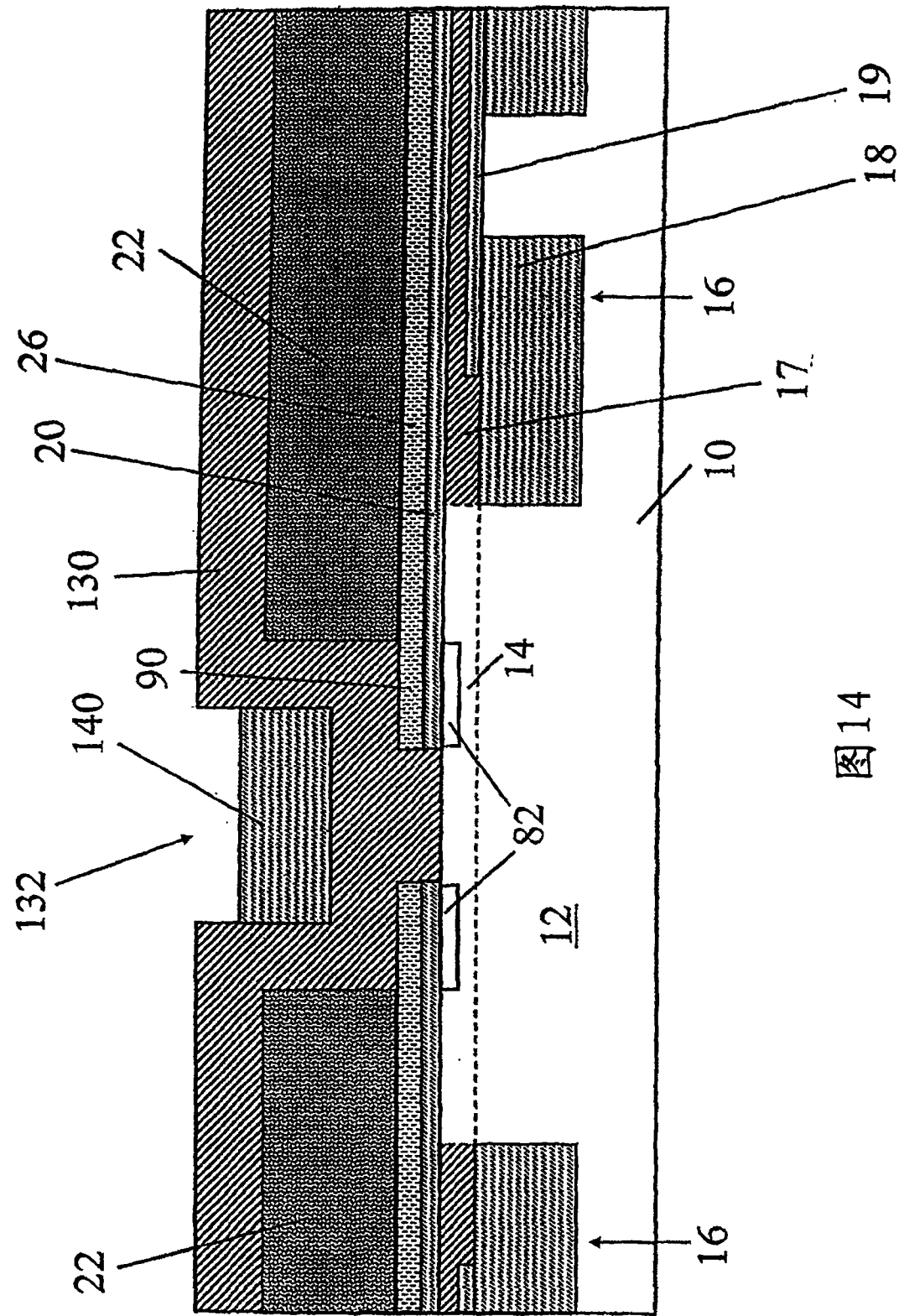


图14

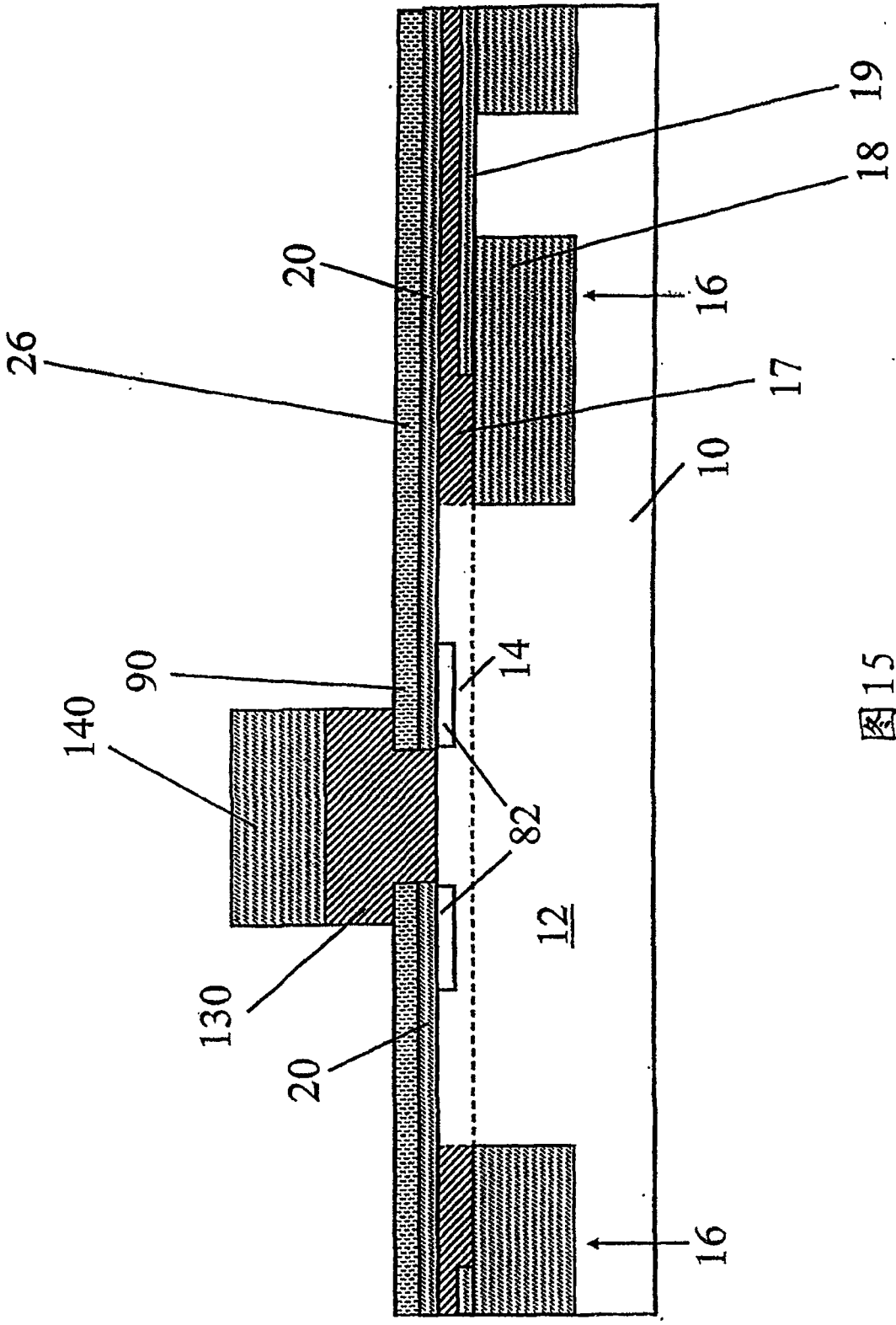


图15

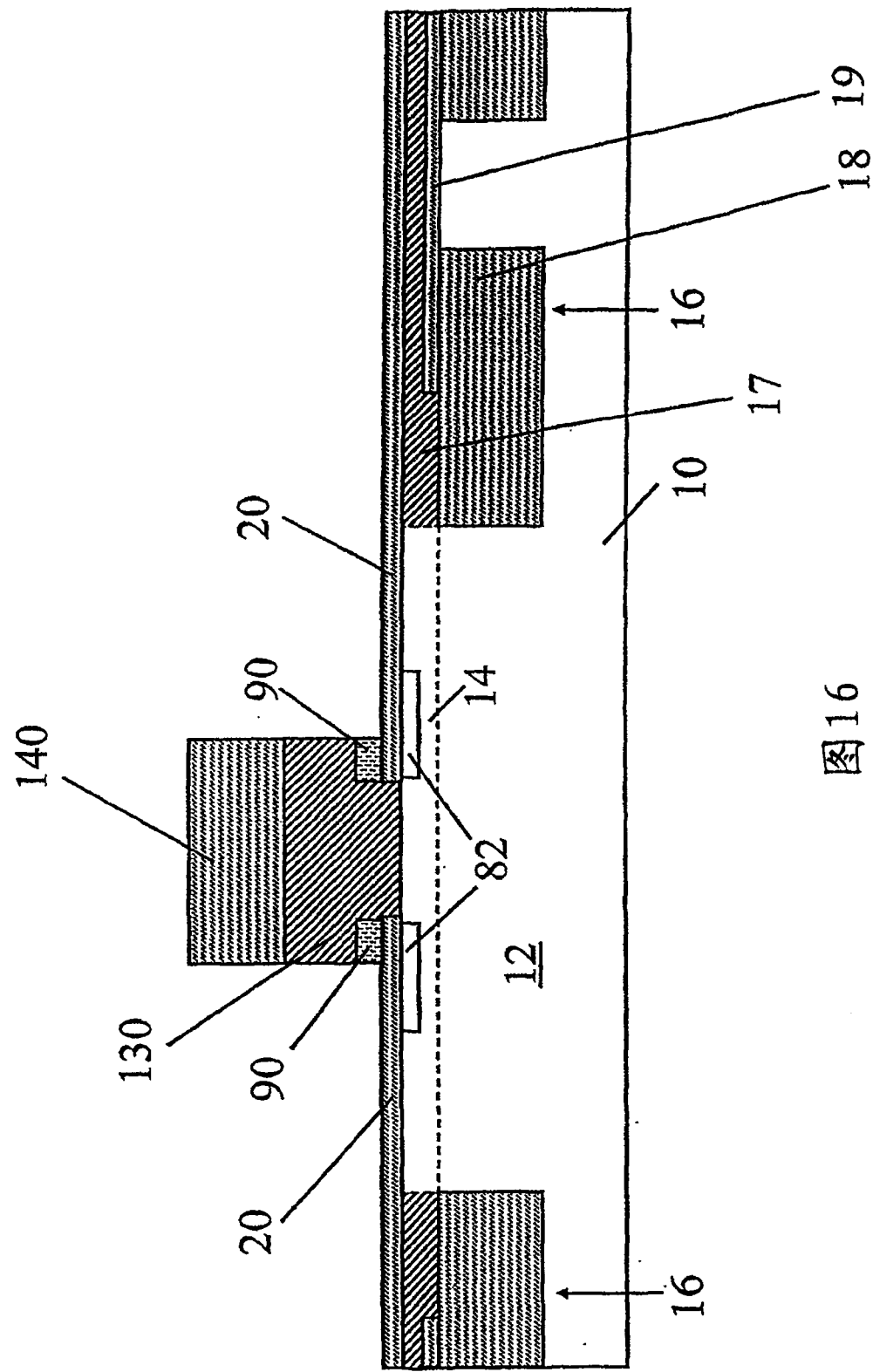


图16

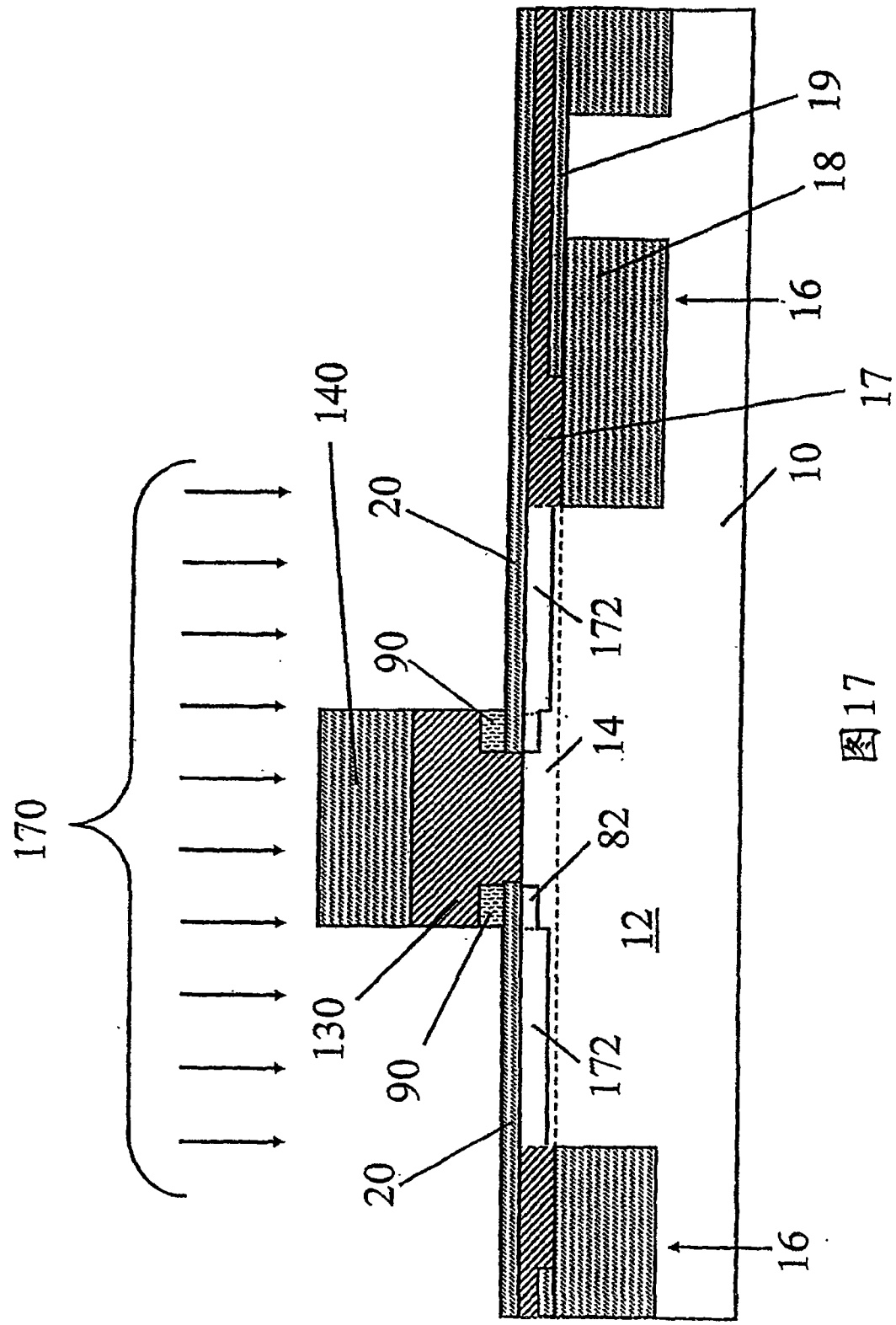


图17

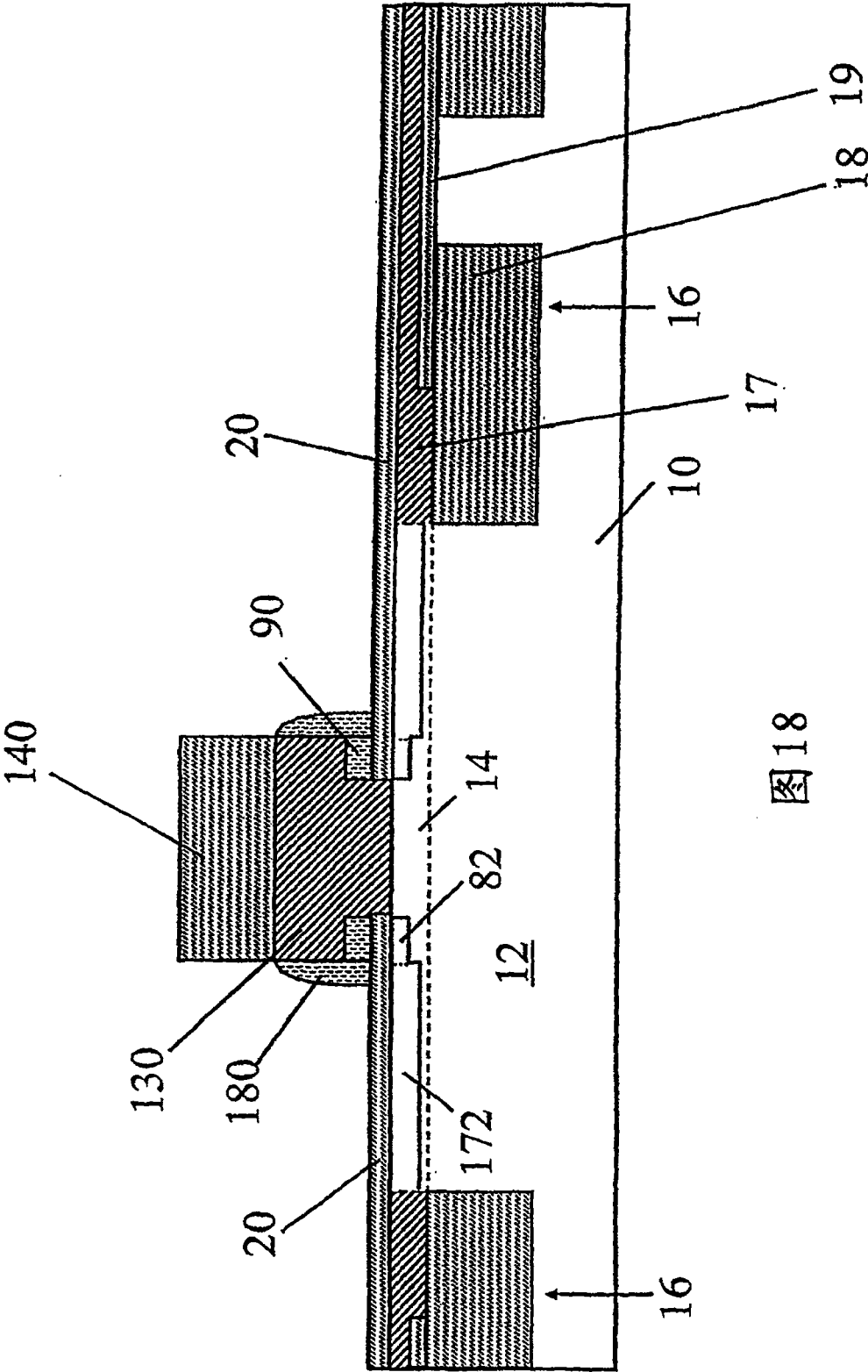


图18

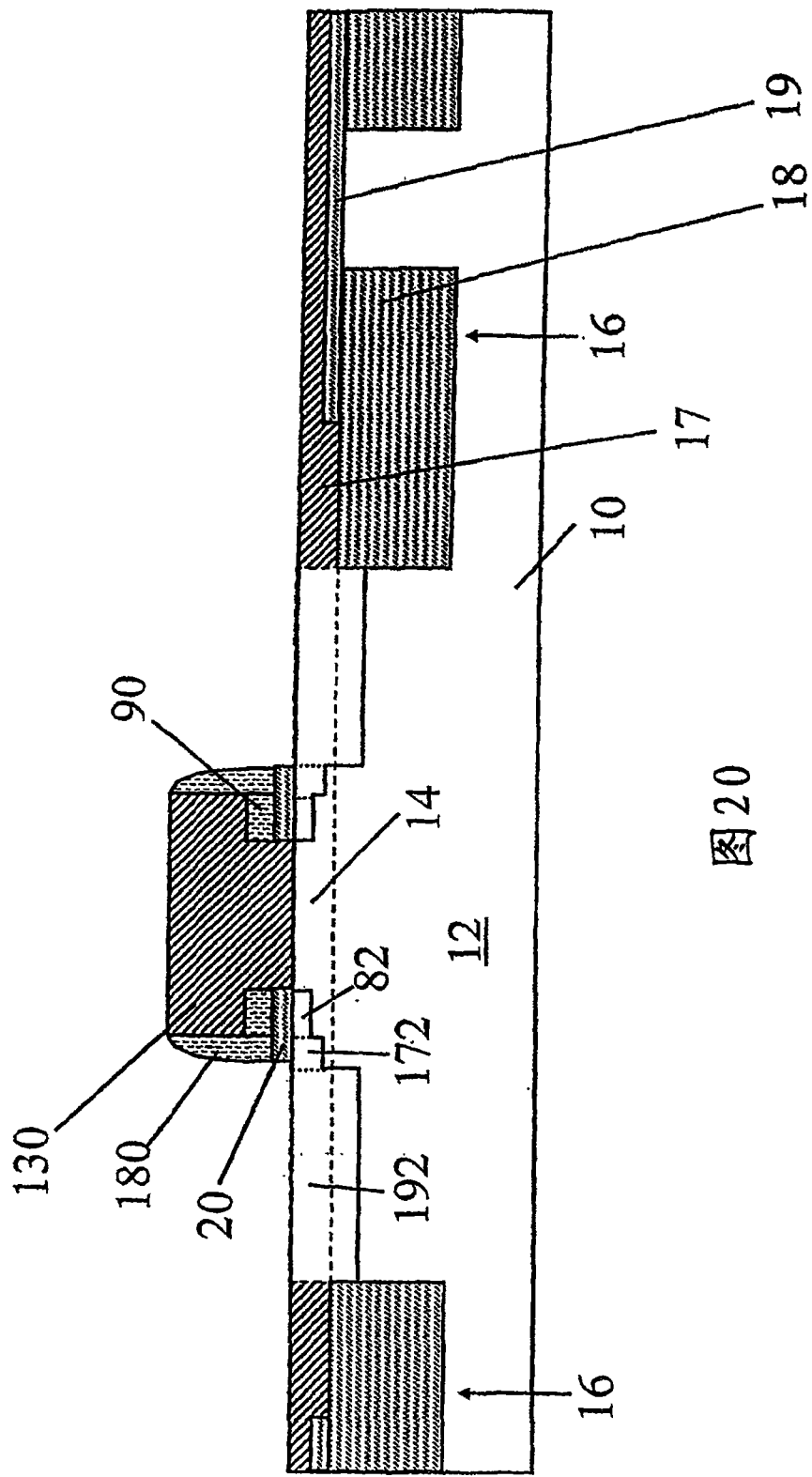


图20

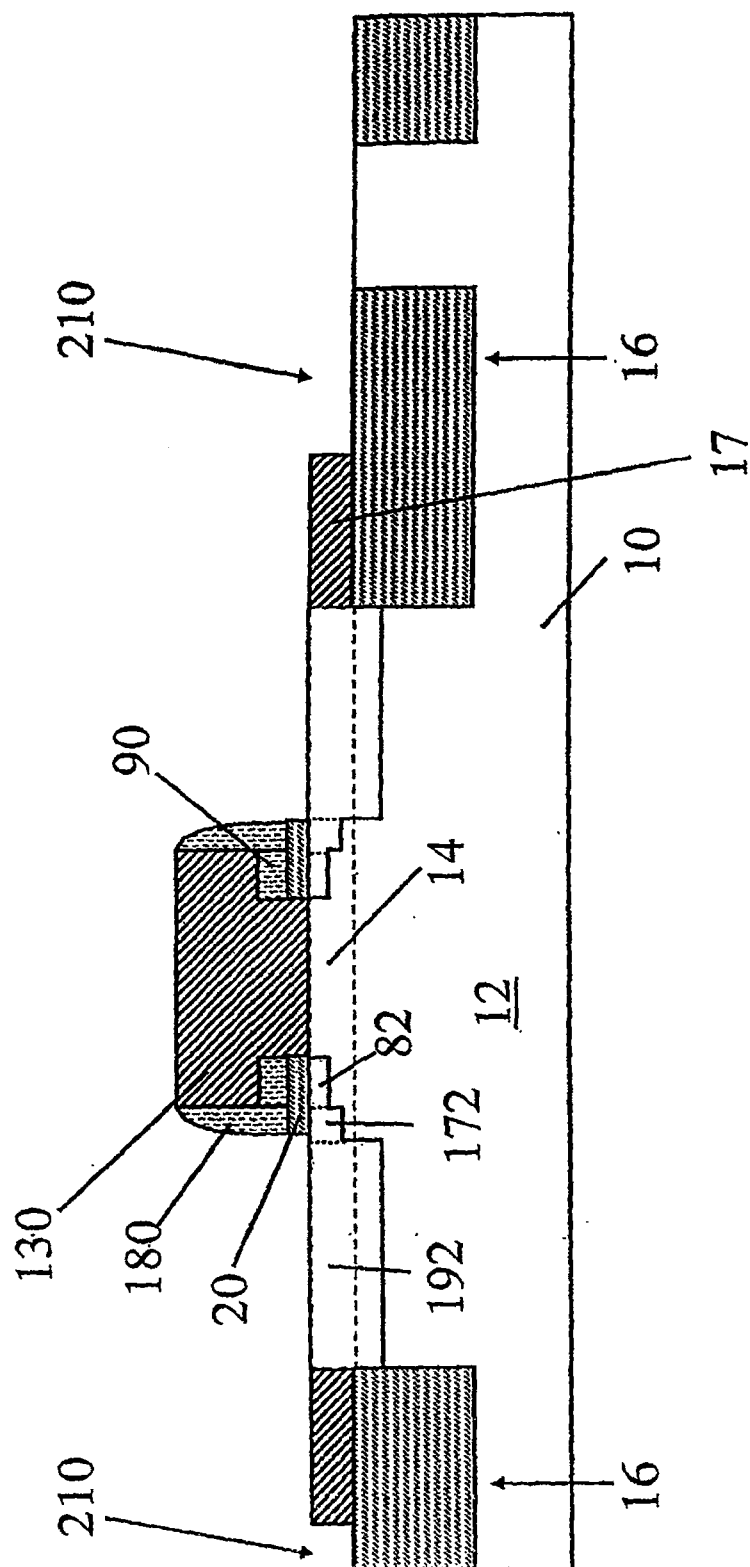


图21

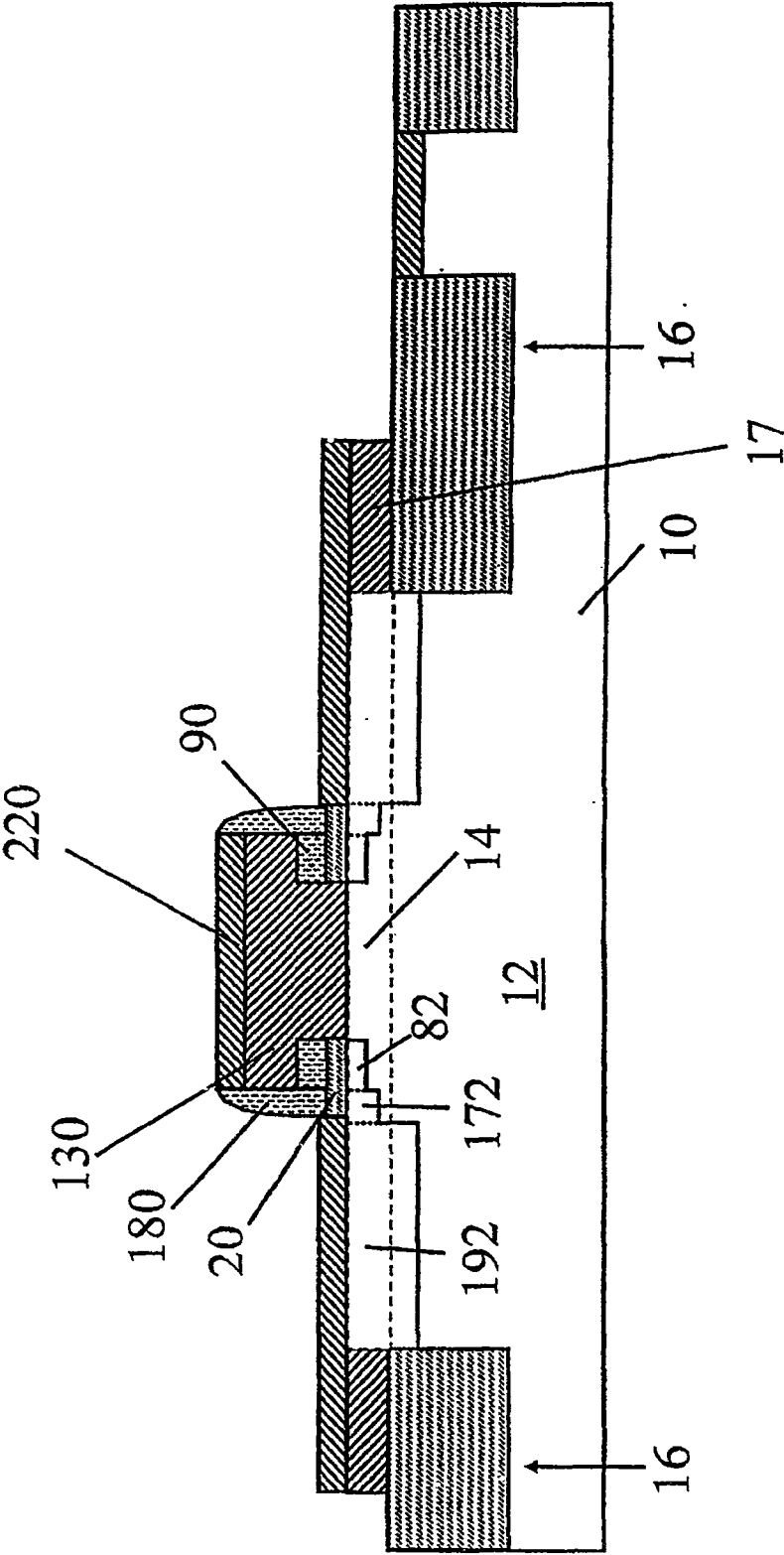


图22

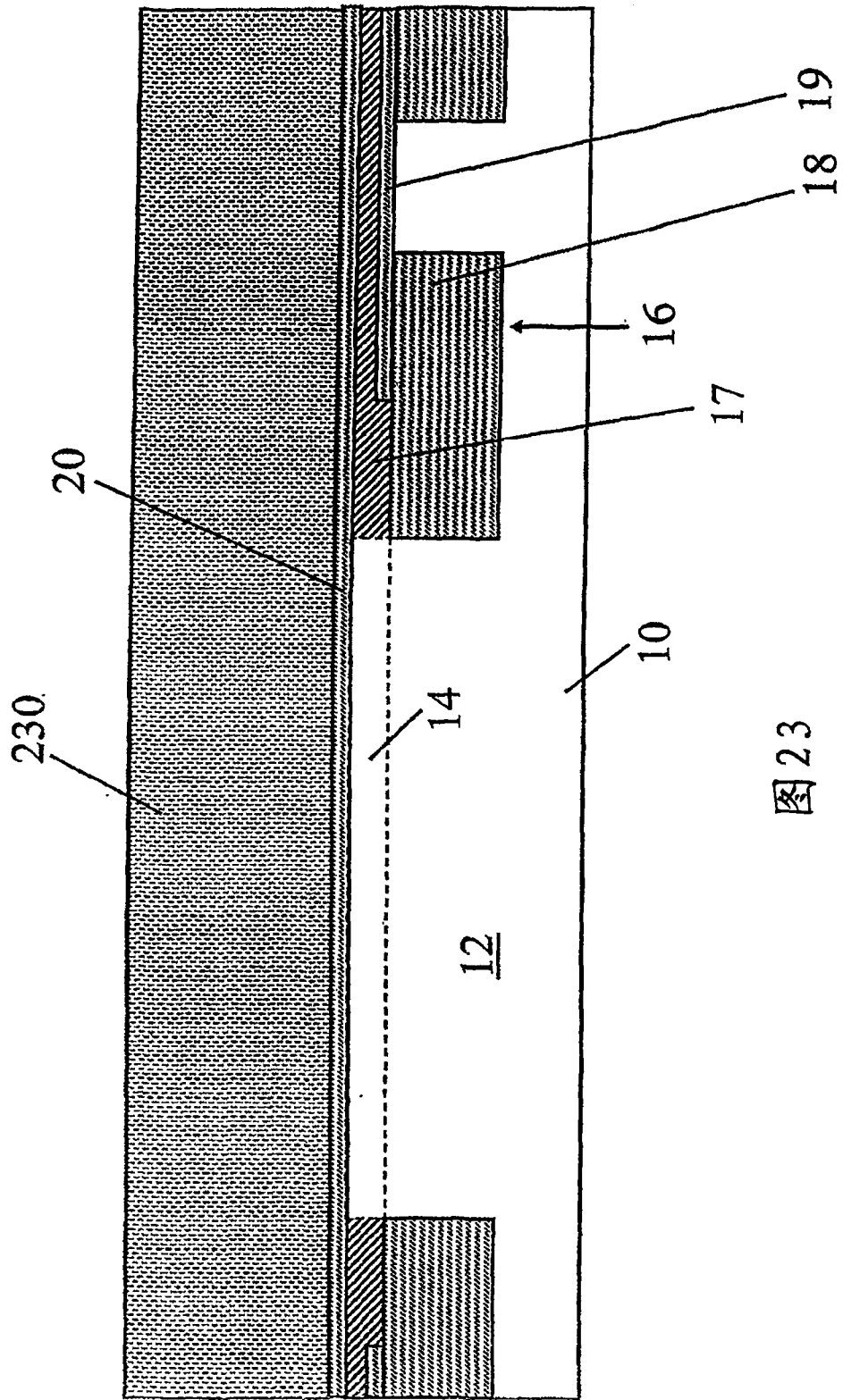


图 23

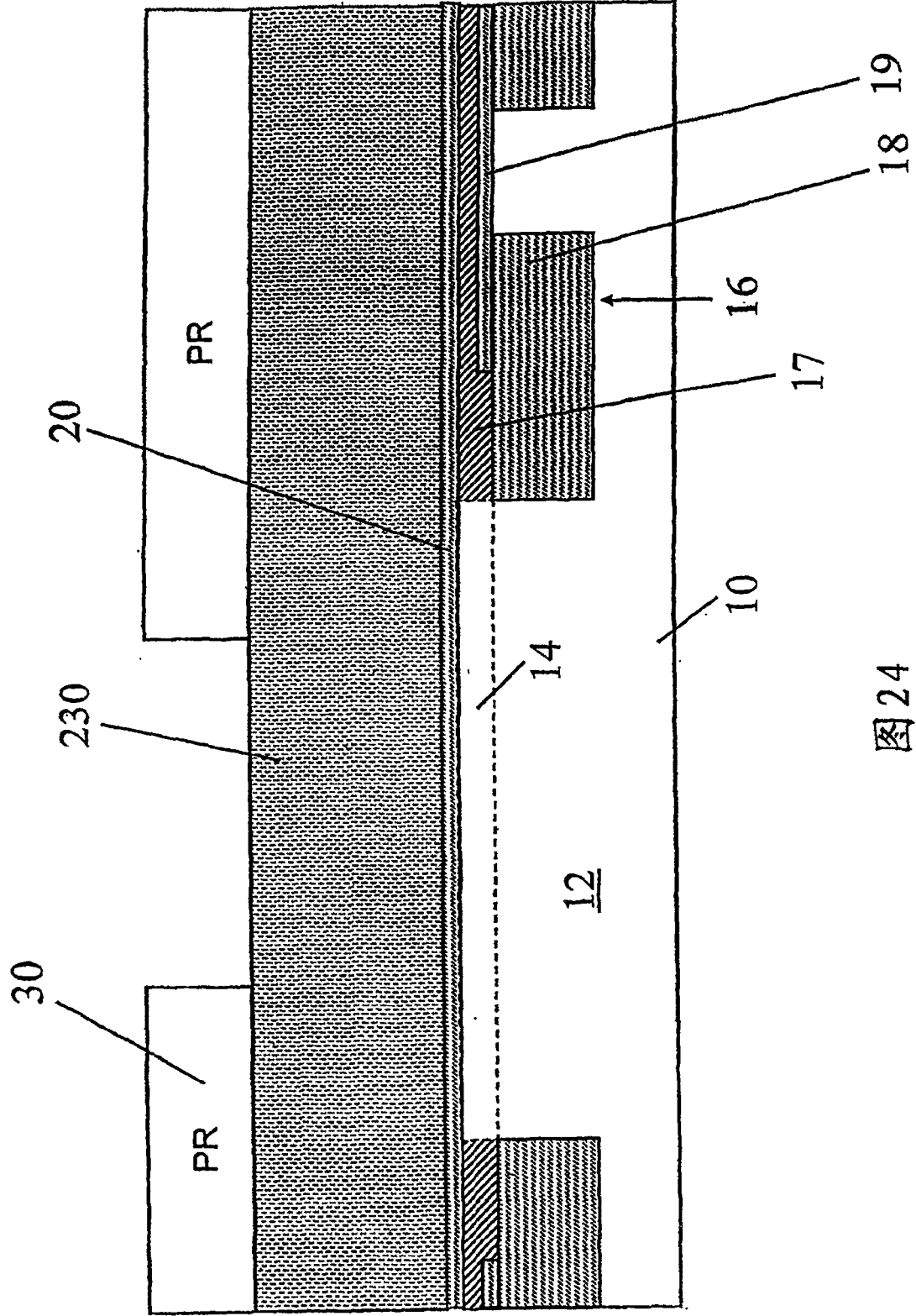


图 24

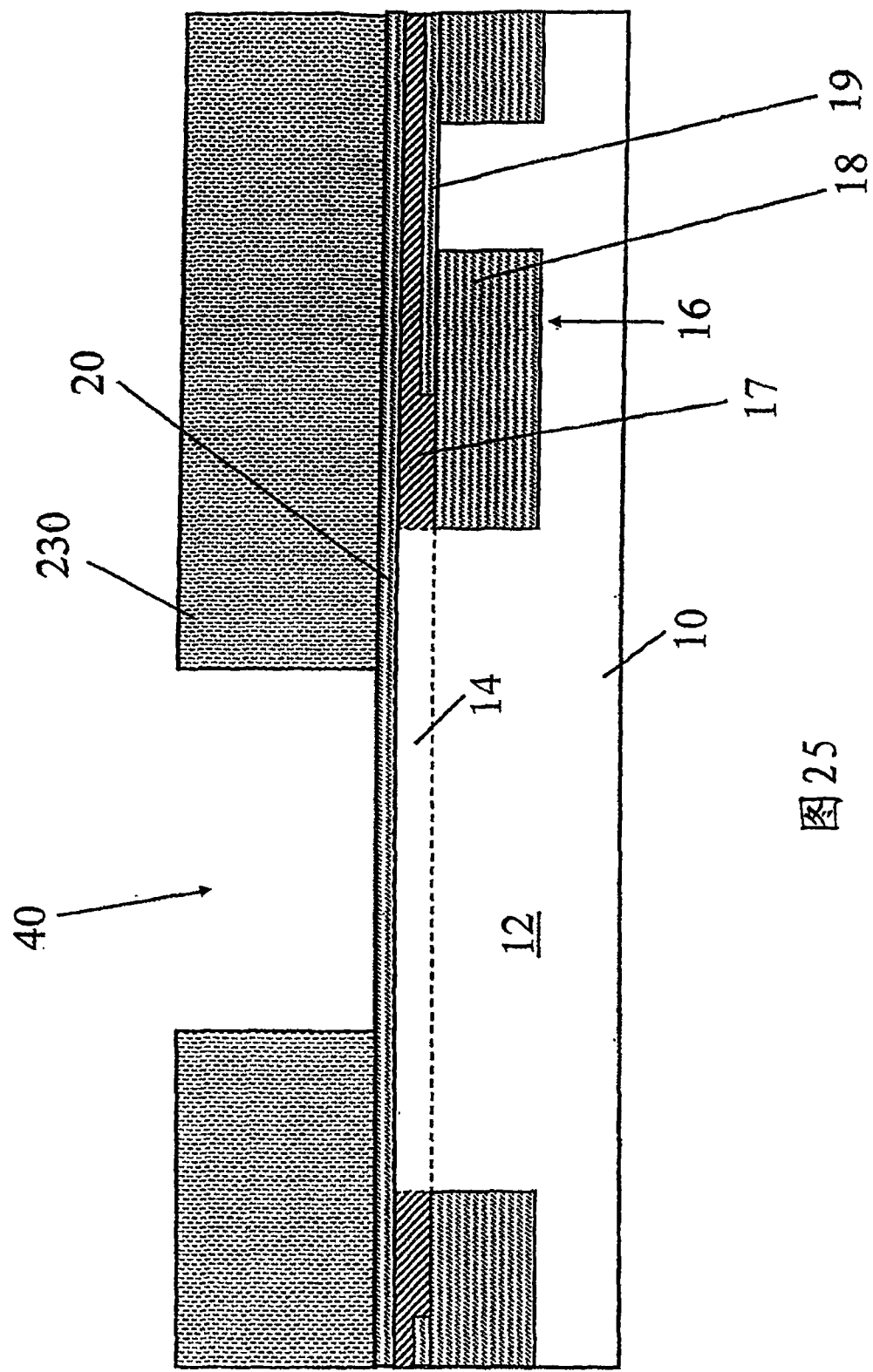


图25

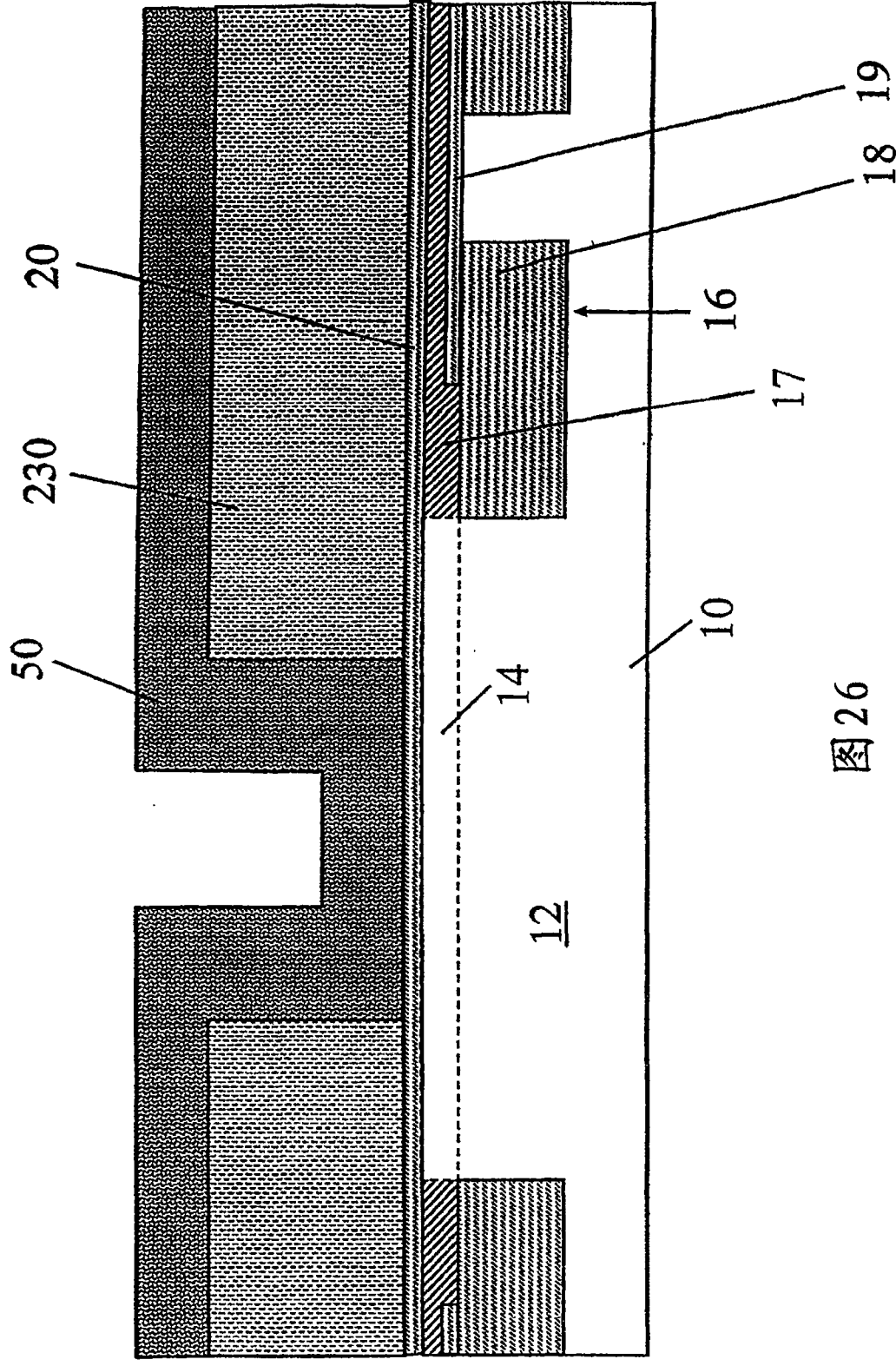


图 26

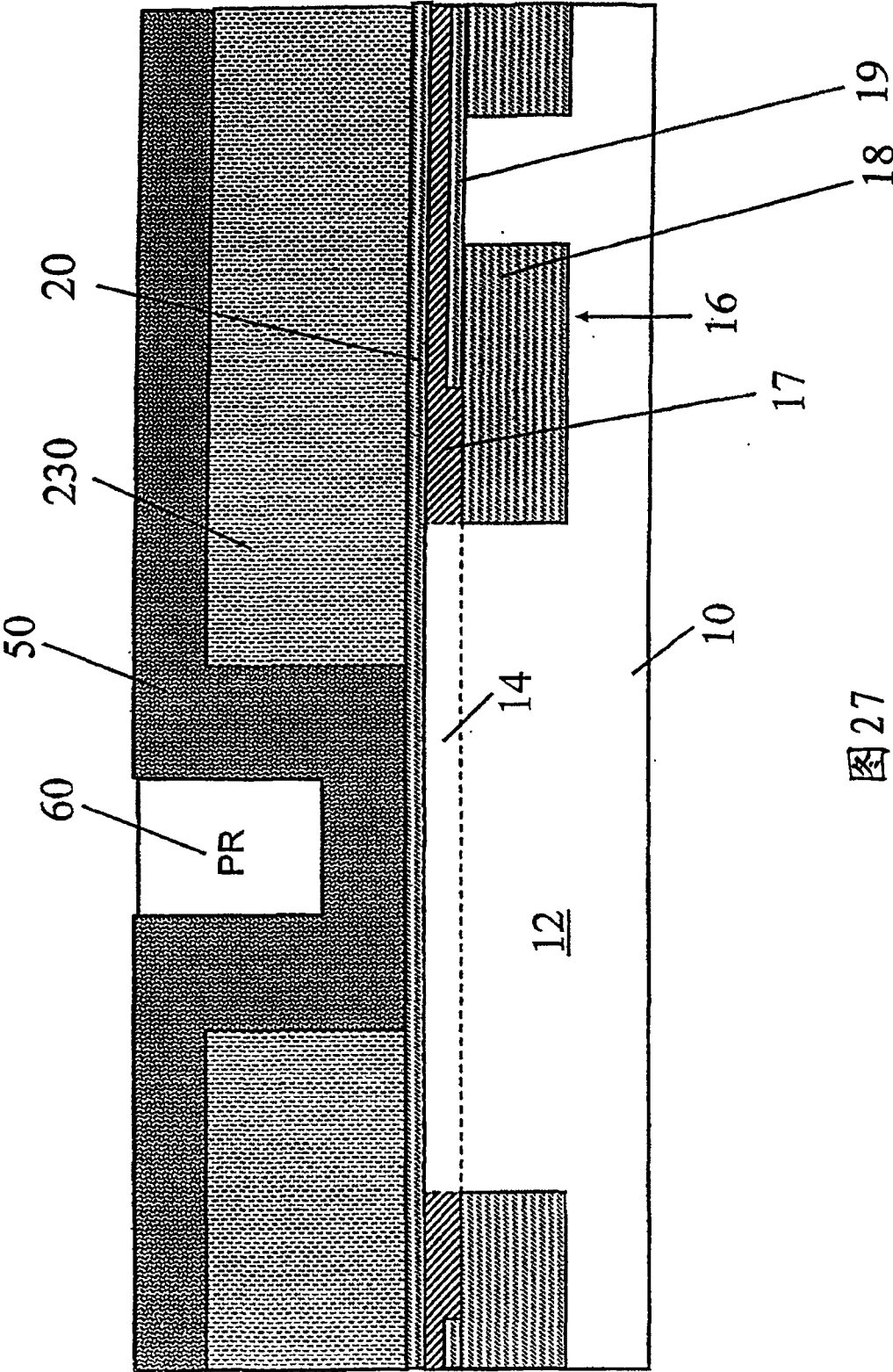


图 27

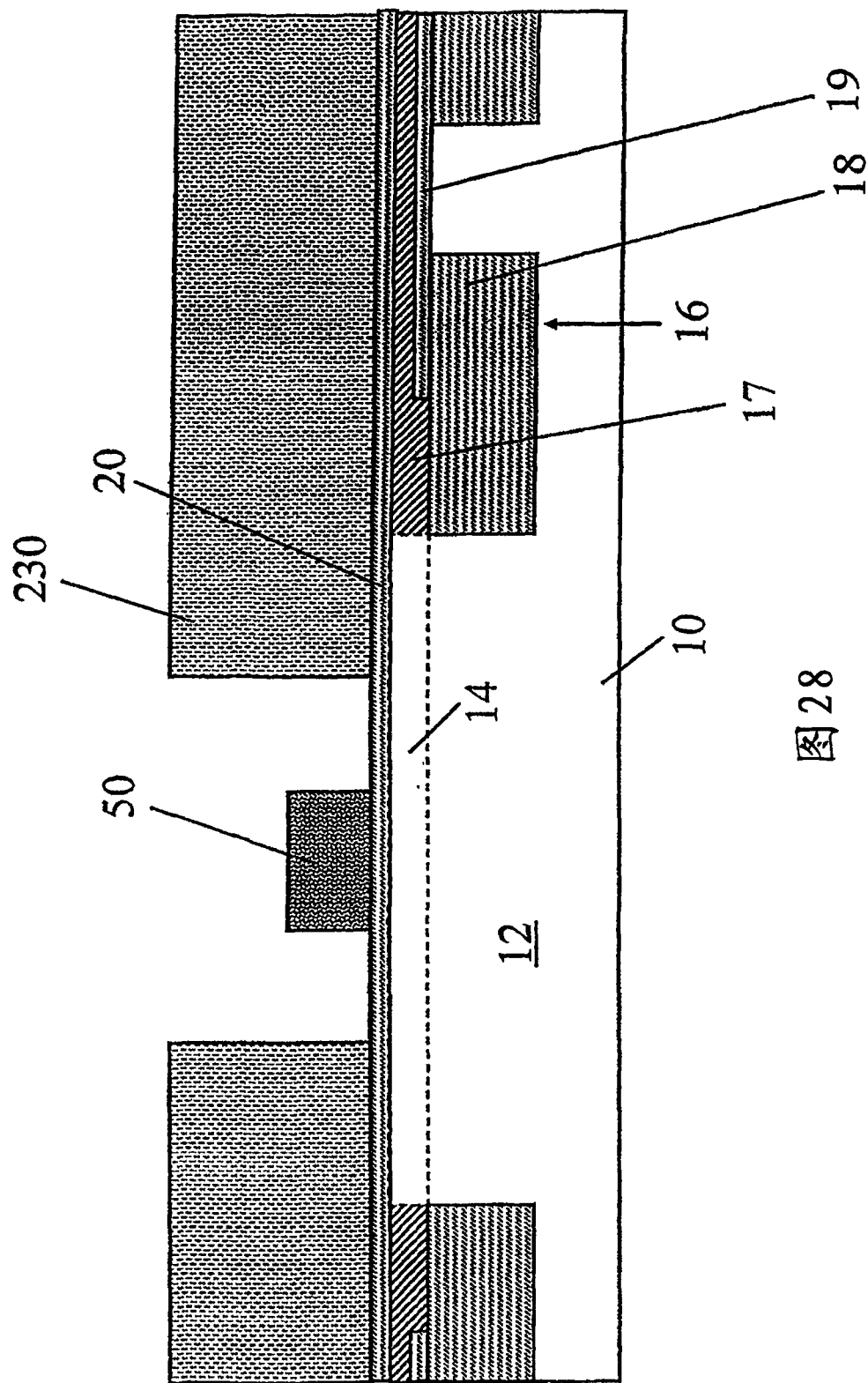


图 28

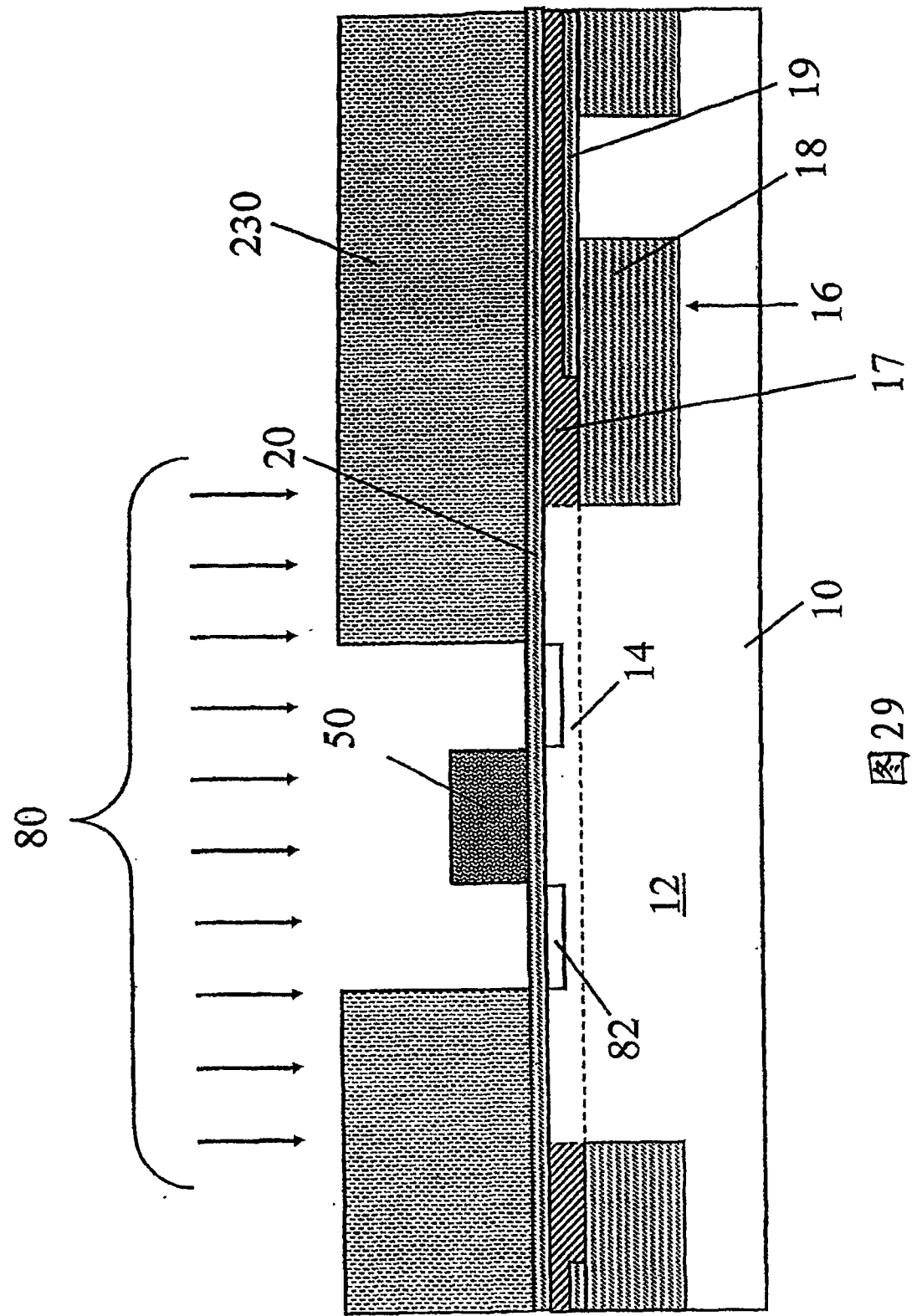


图29

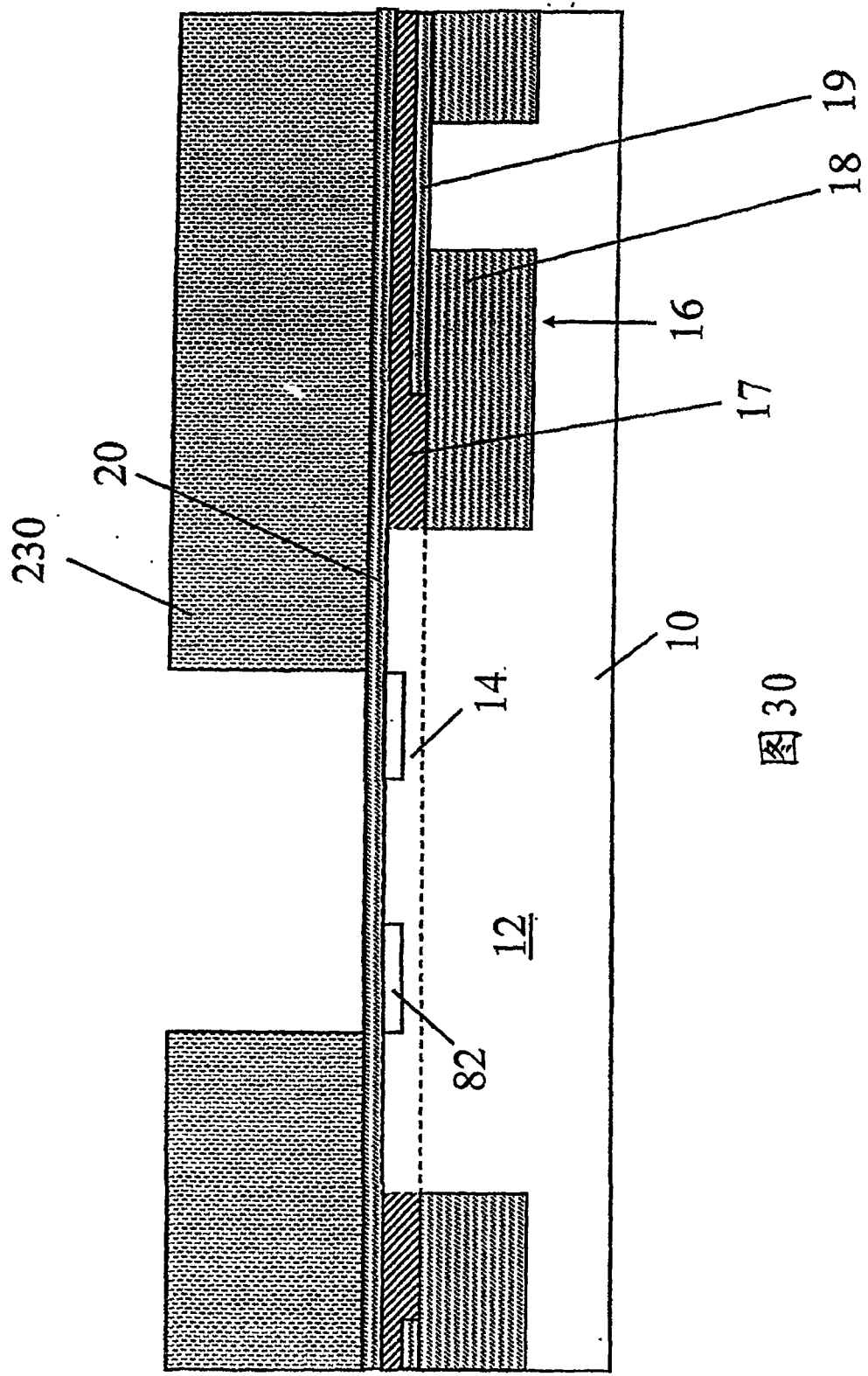
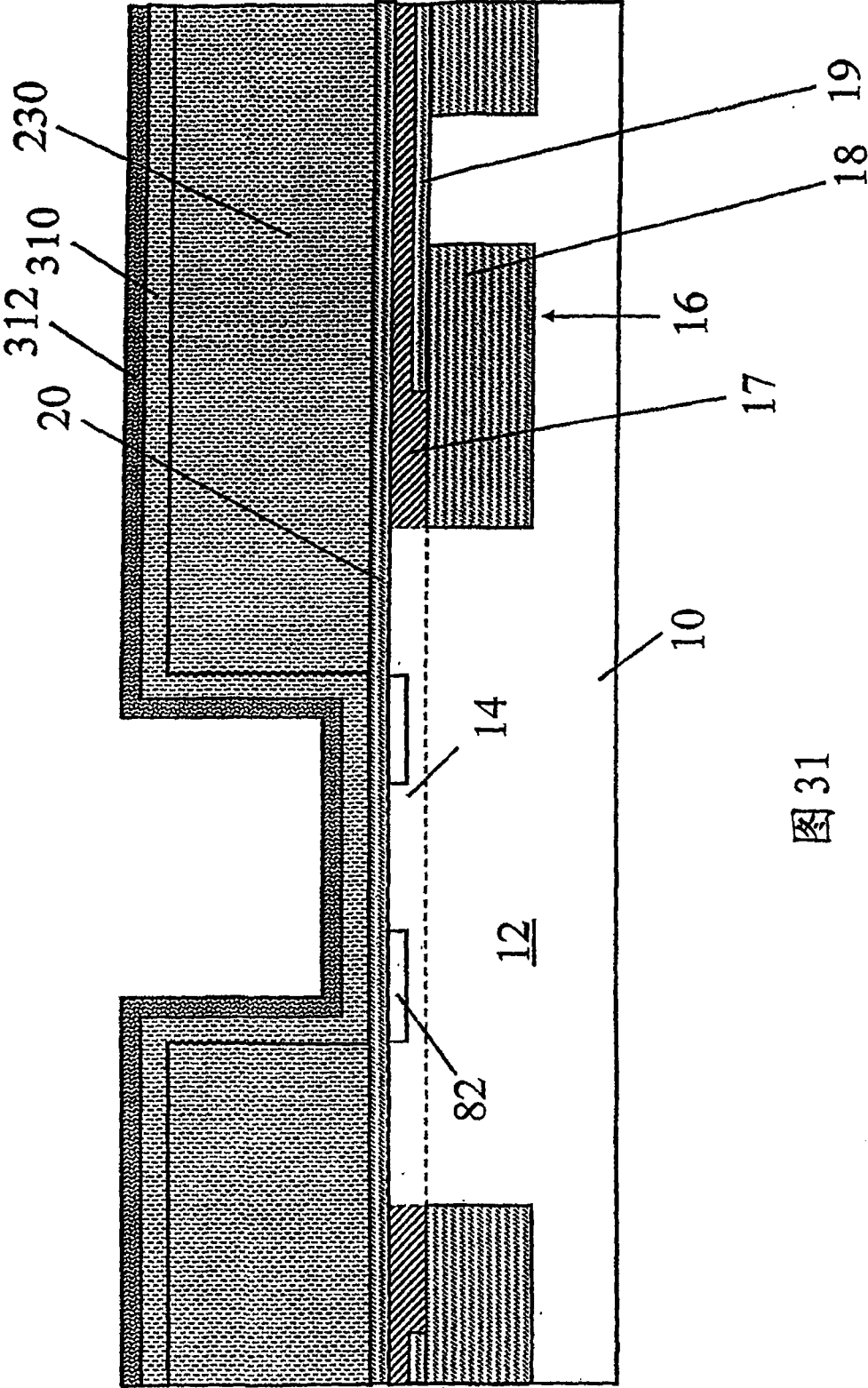


图30



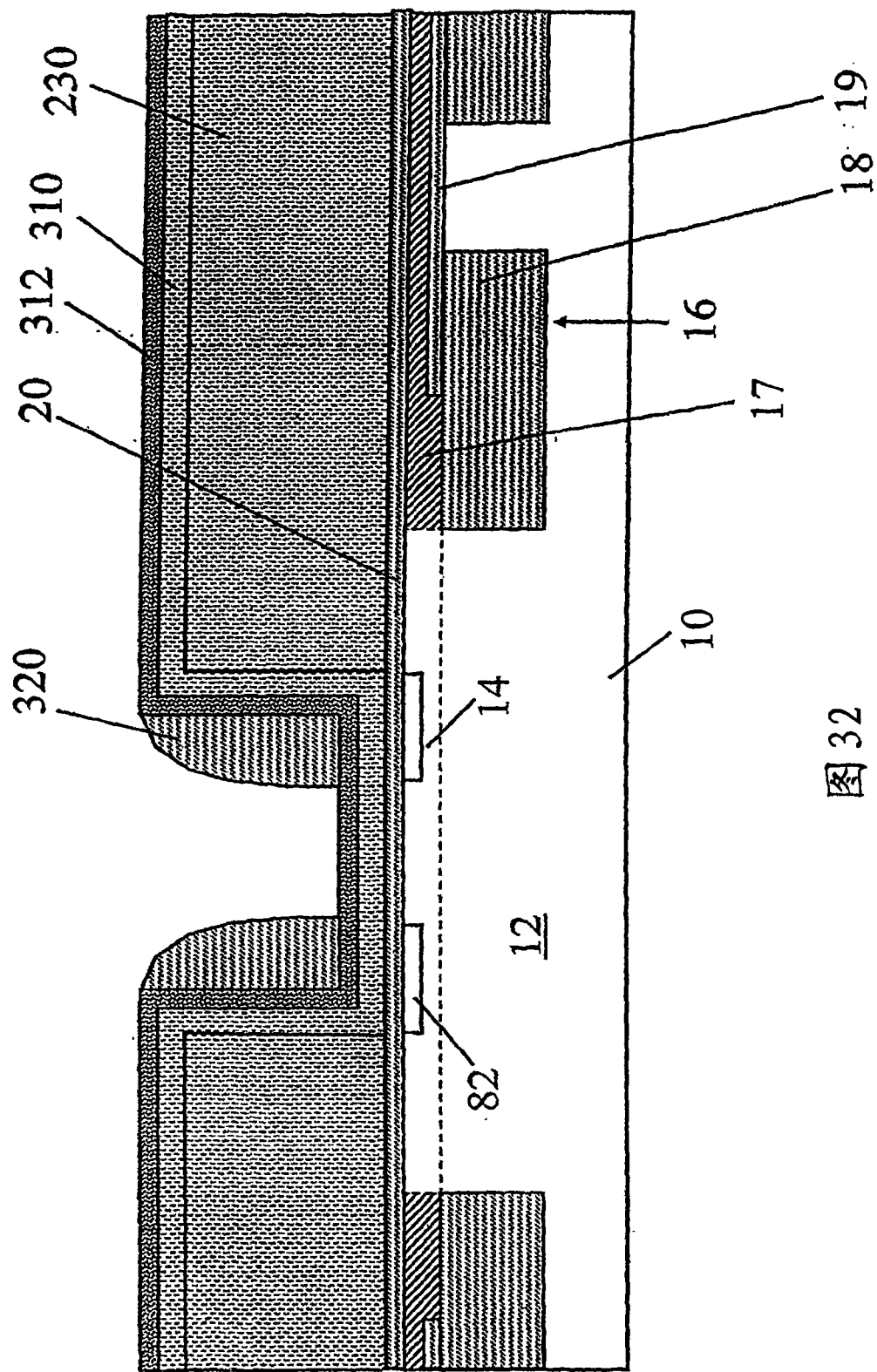


图 32

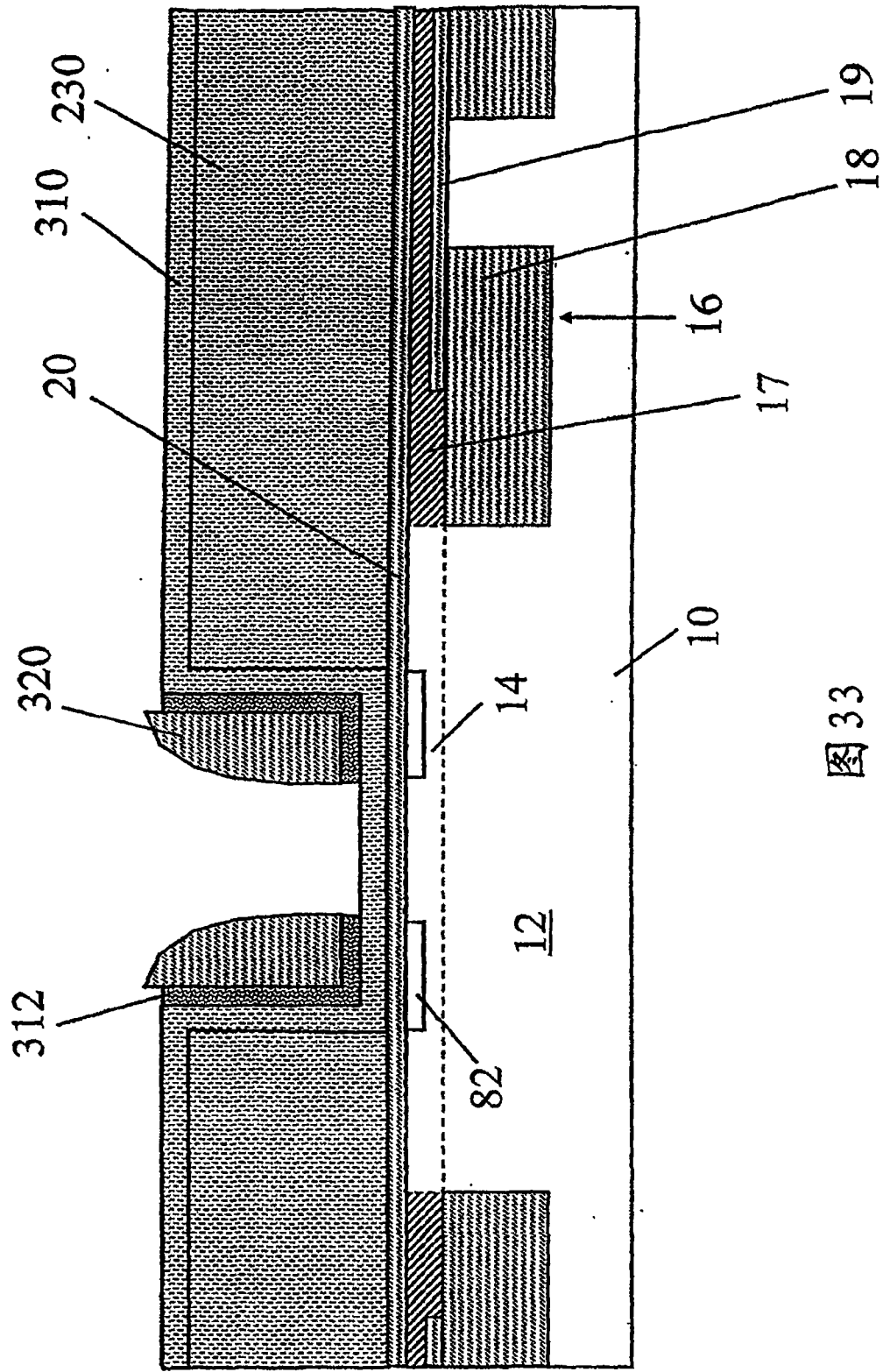


图 33

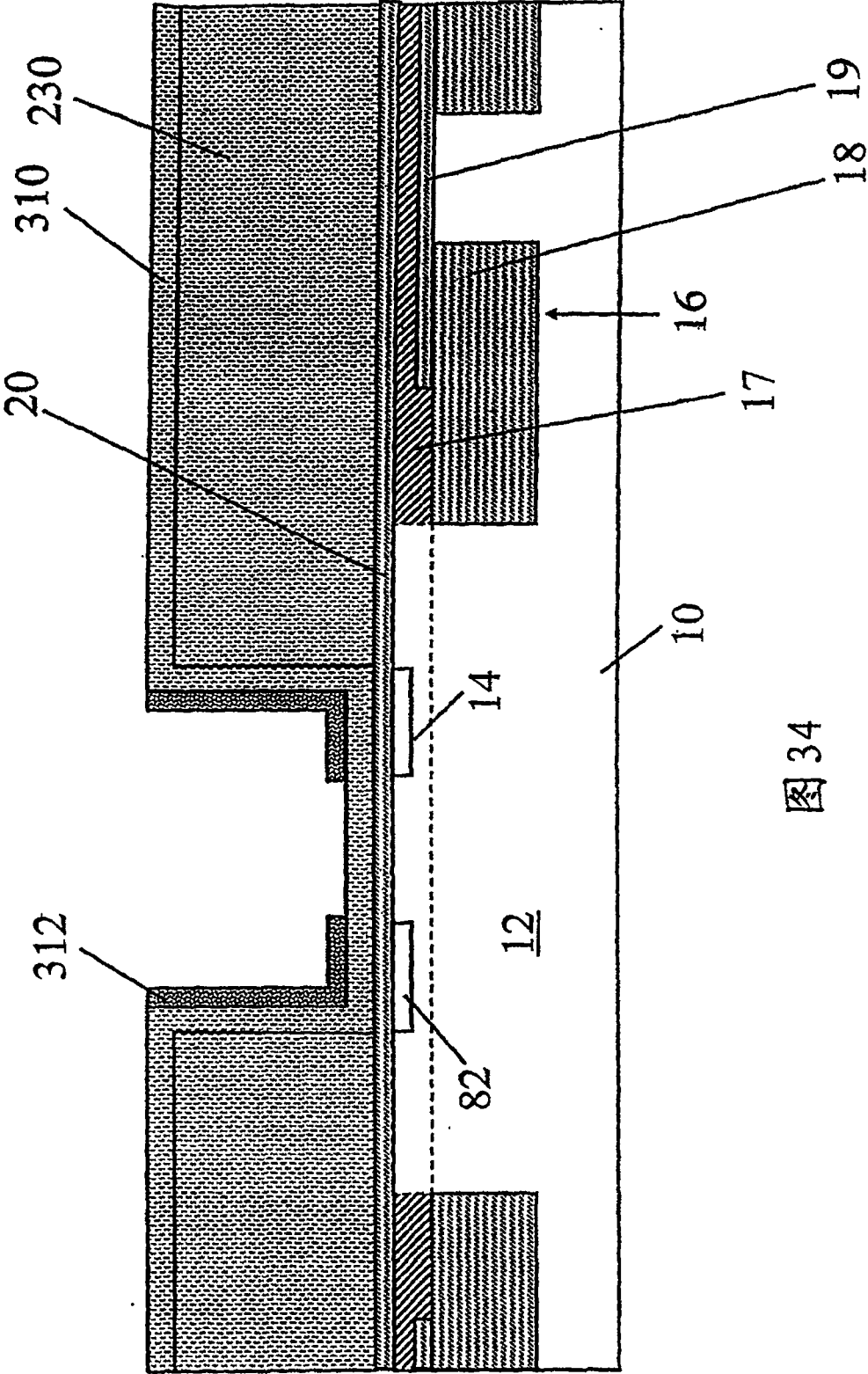


图 34

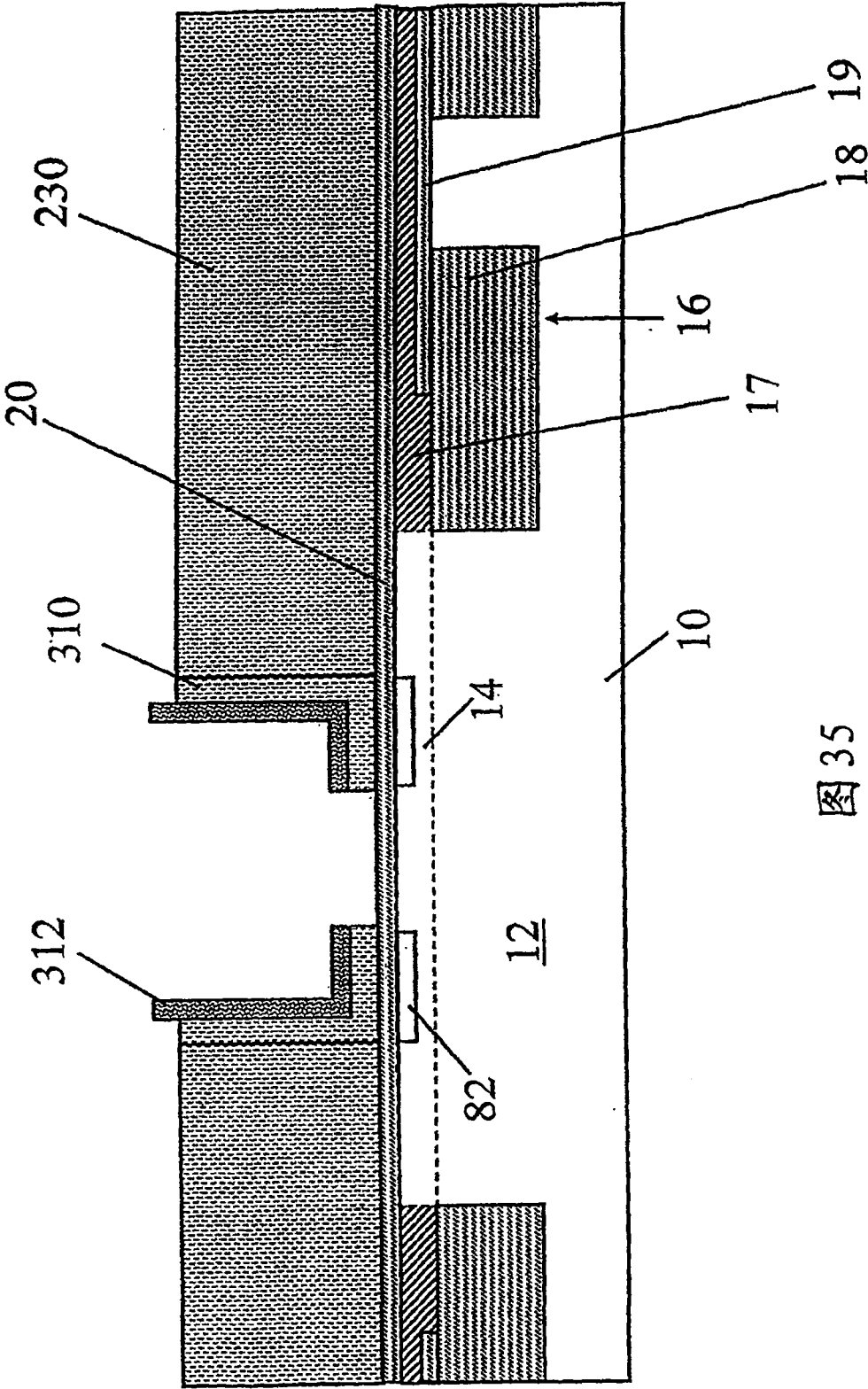


图 35

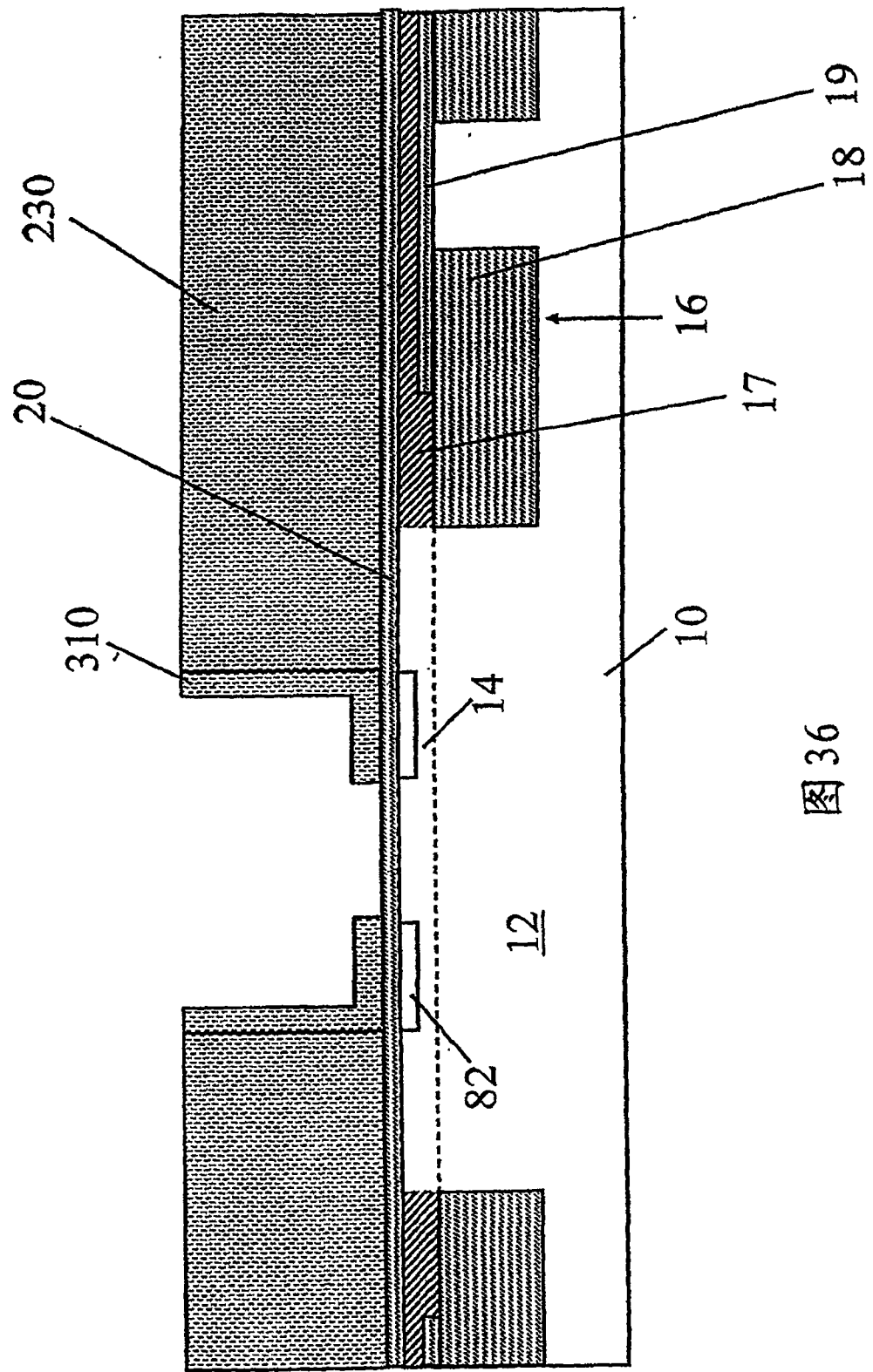


图 36

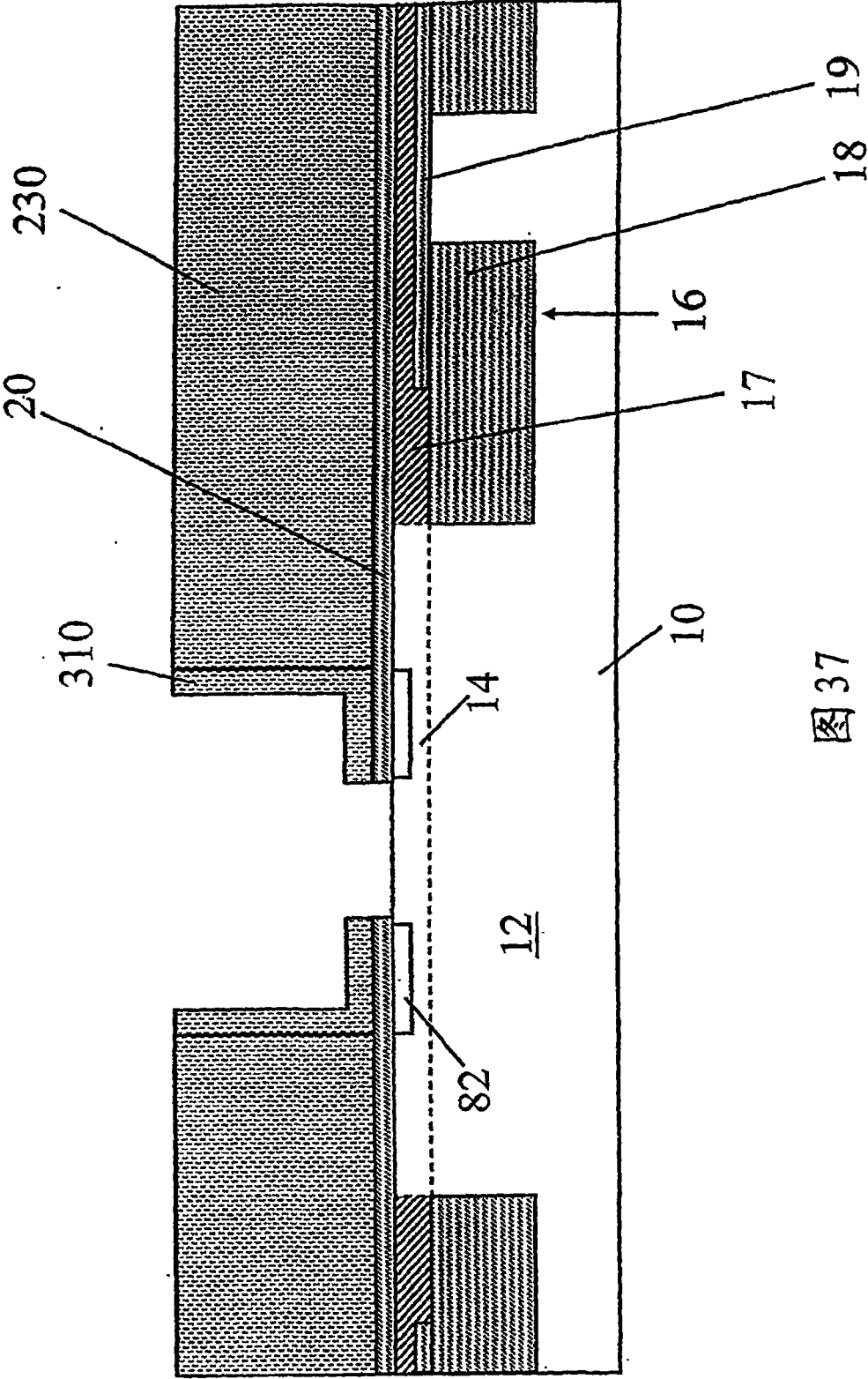


图 37

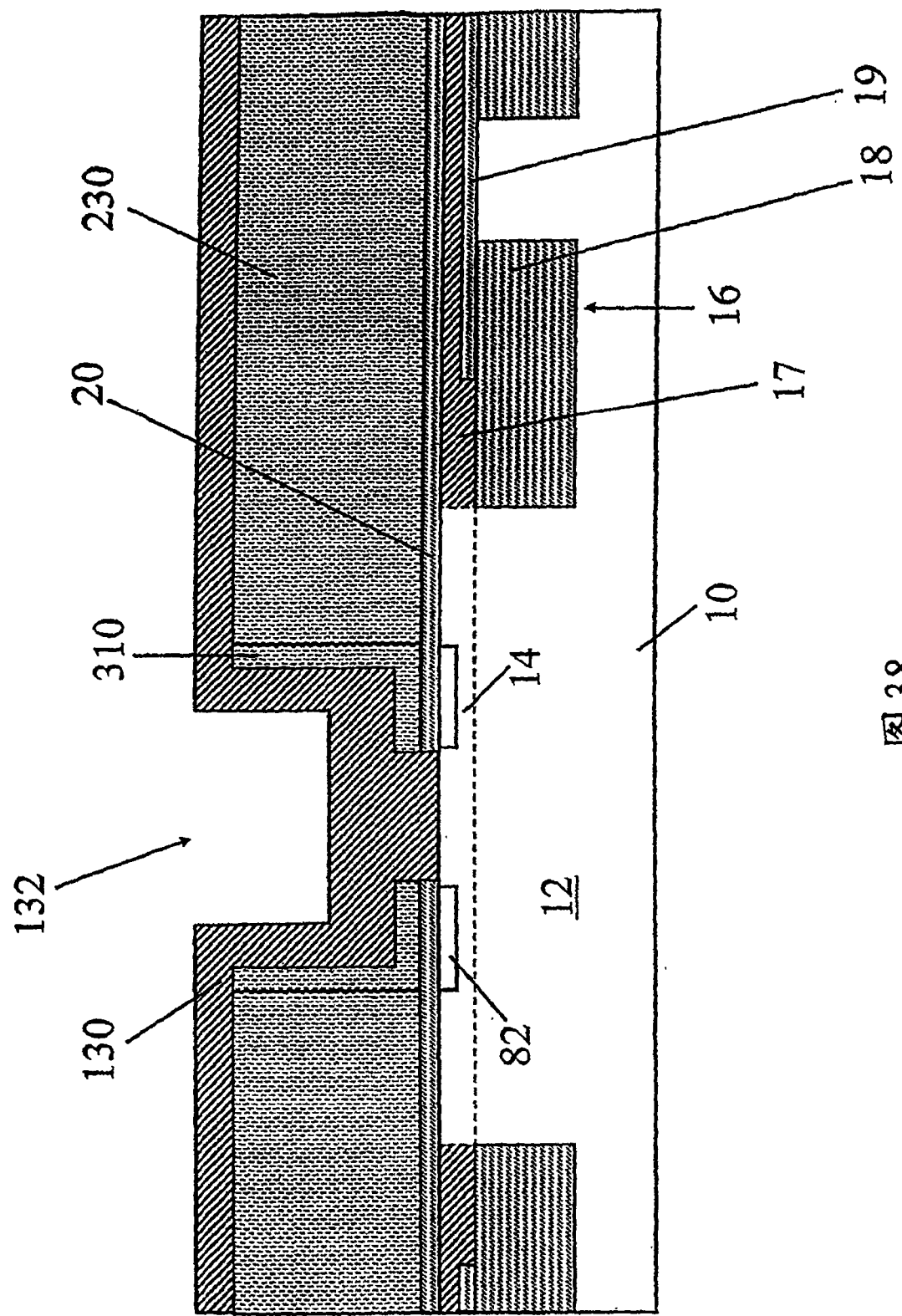


图 38

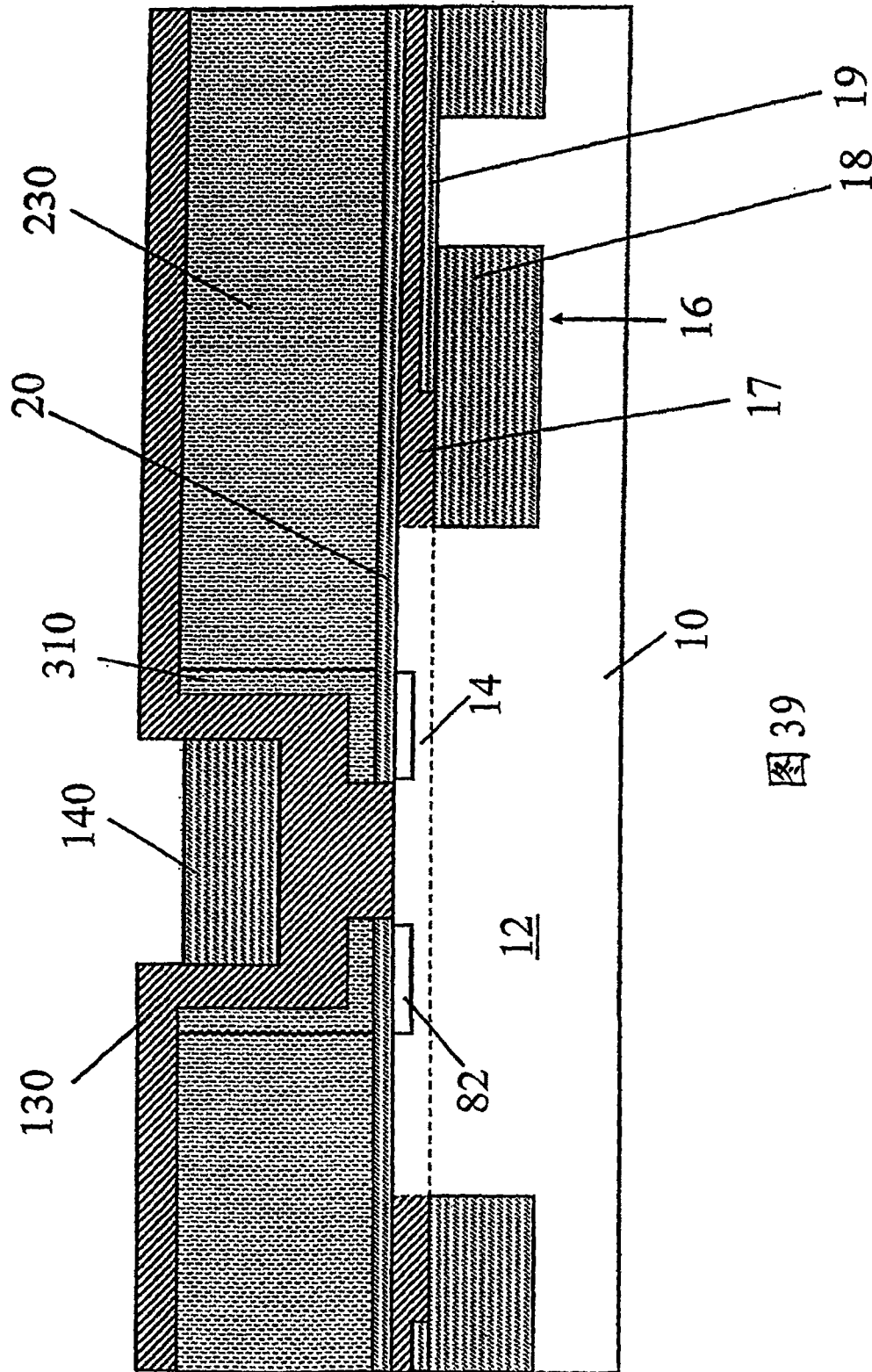


图 39

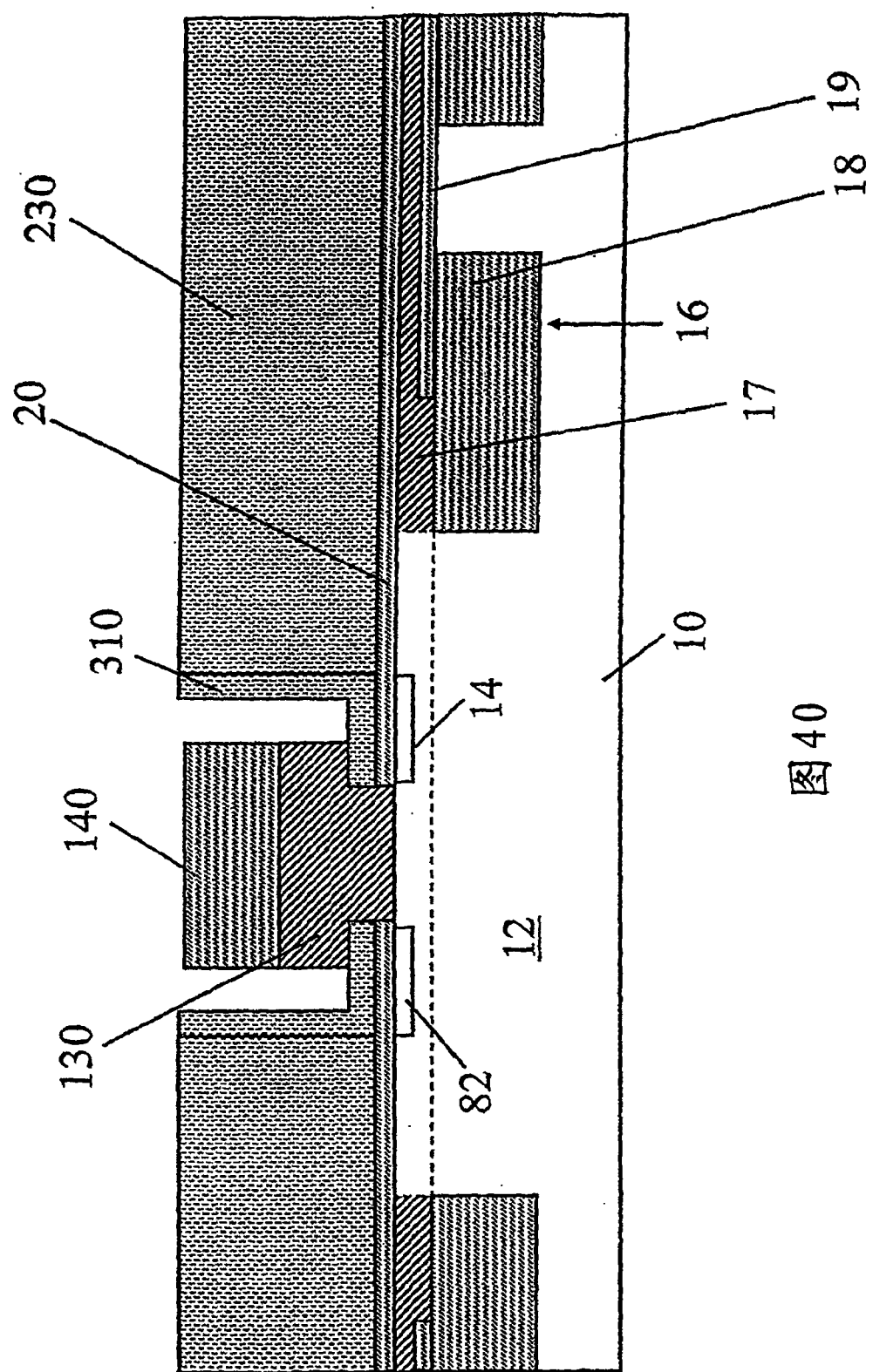


图 40

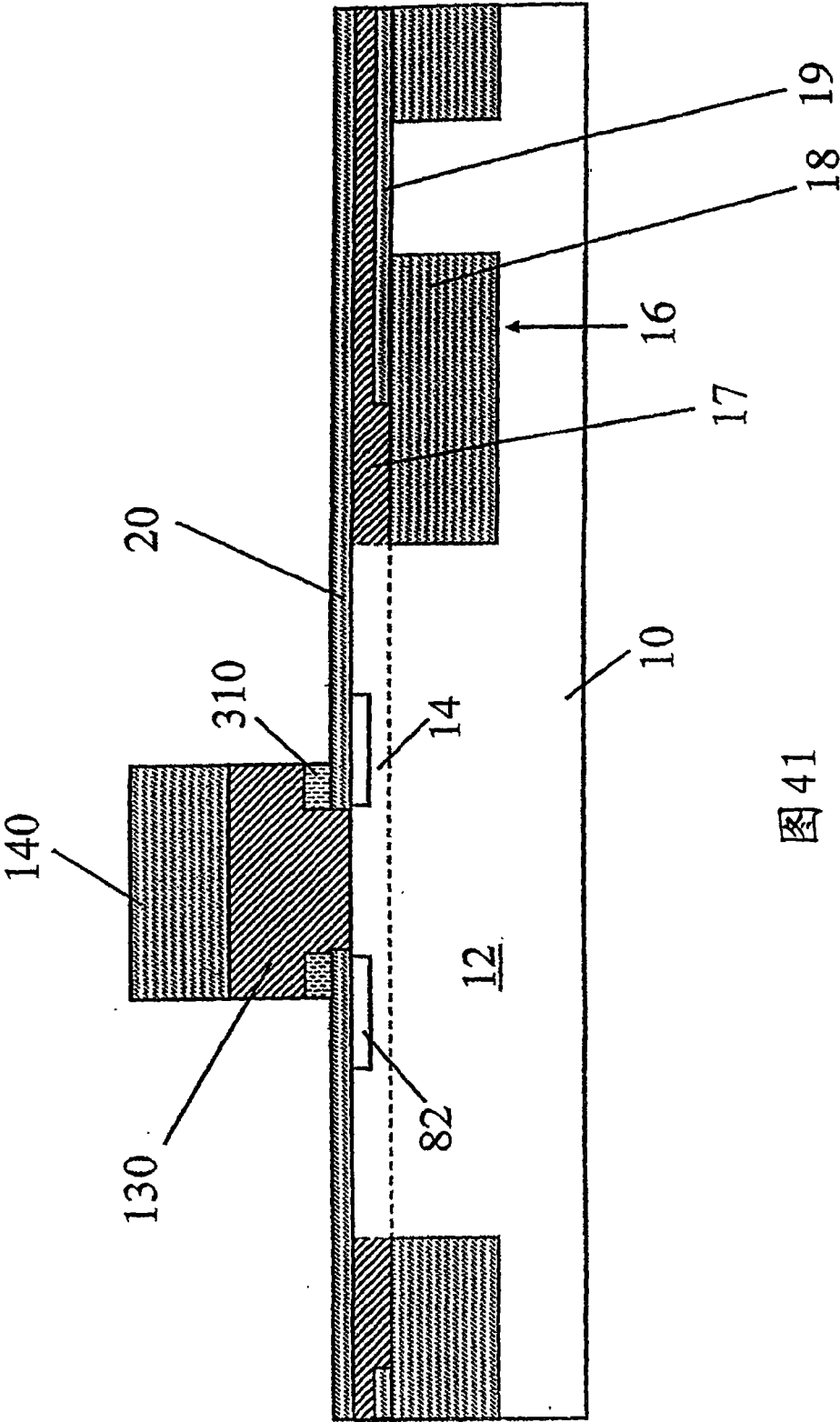


图41

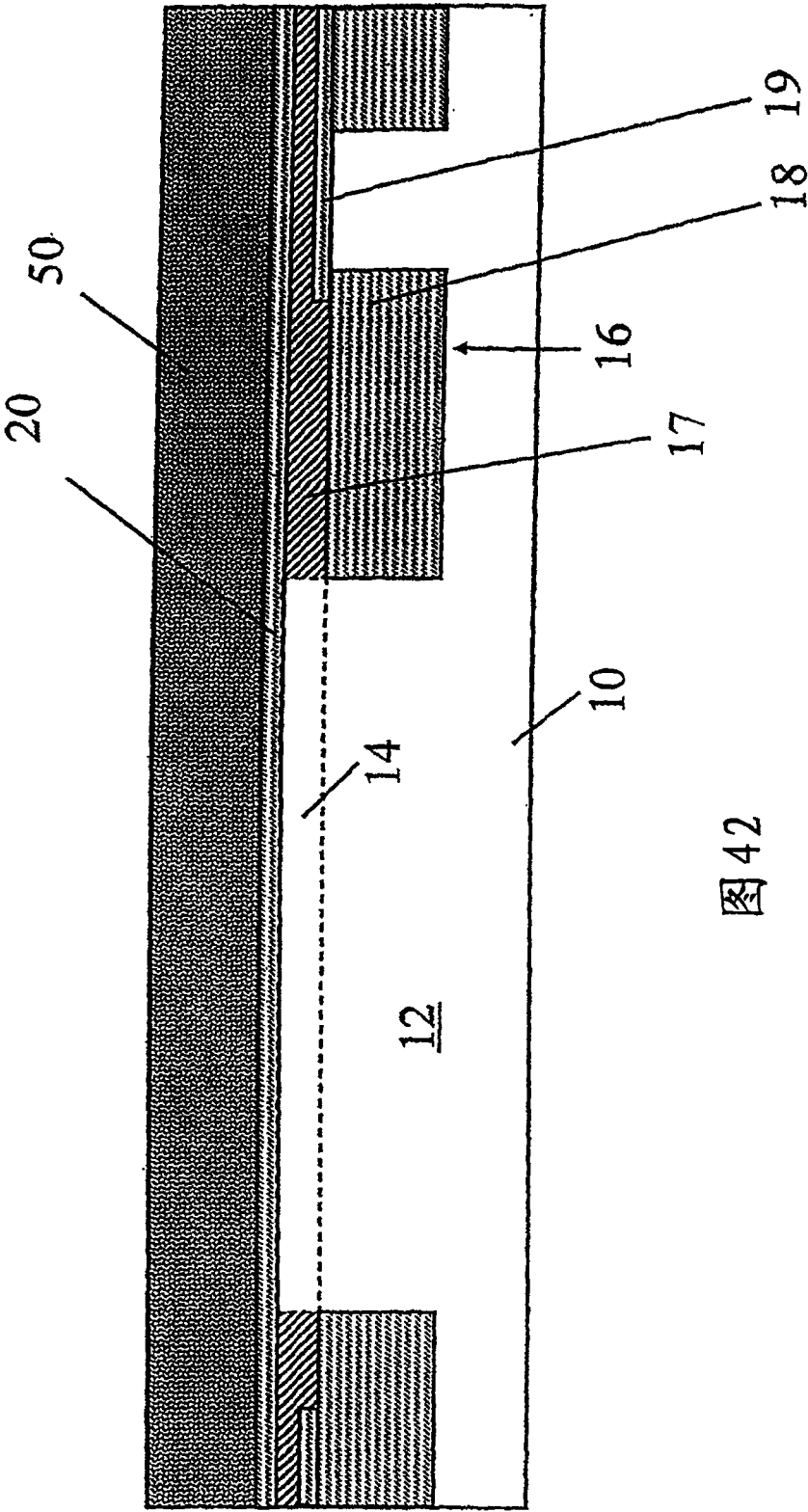


图42

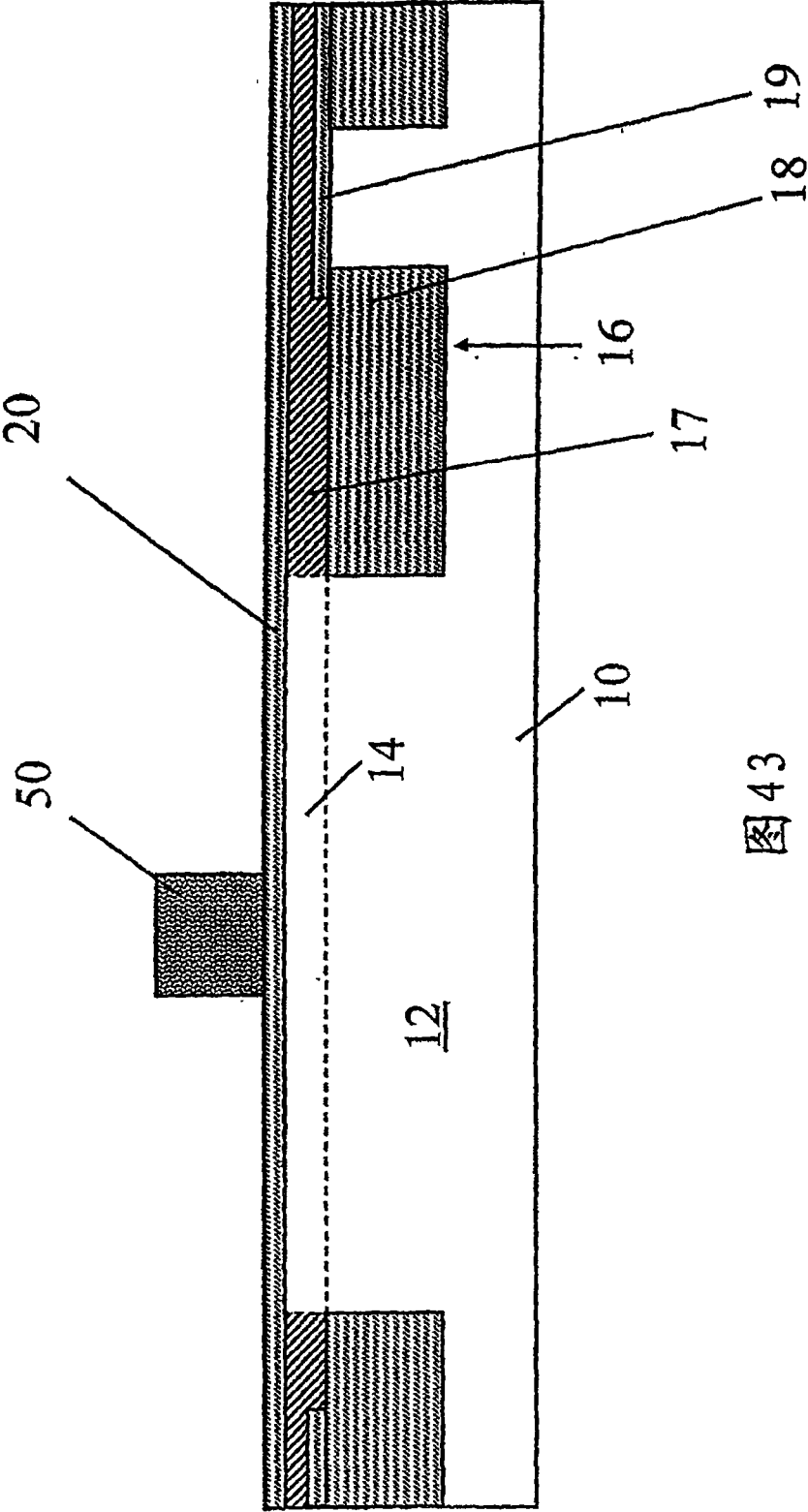


图 43

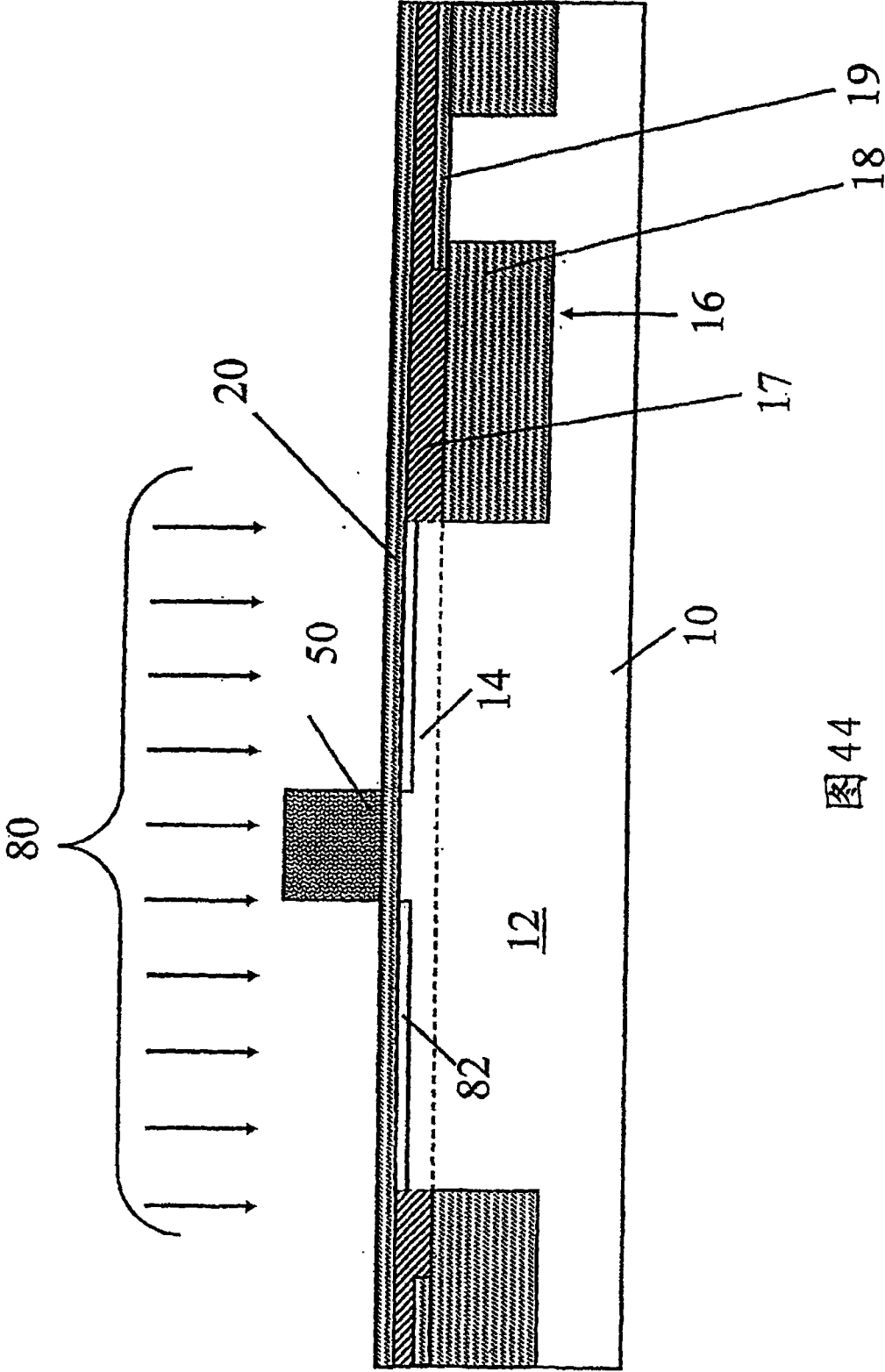


图 44

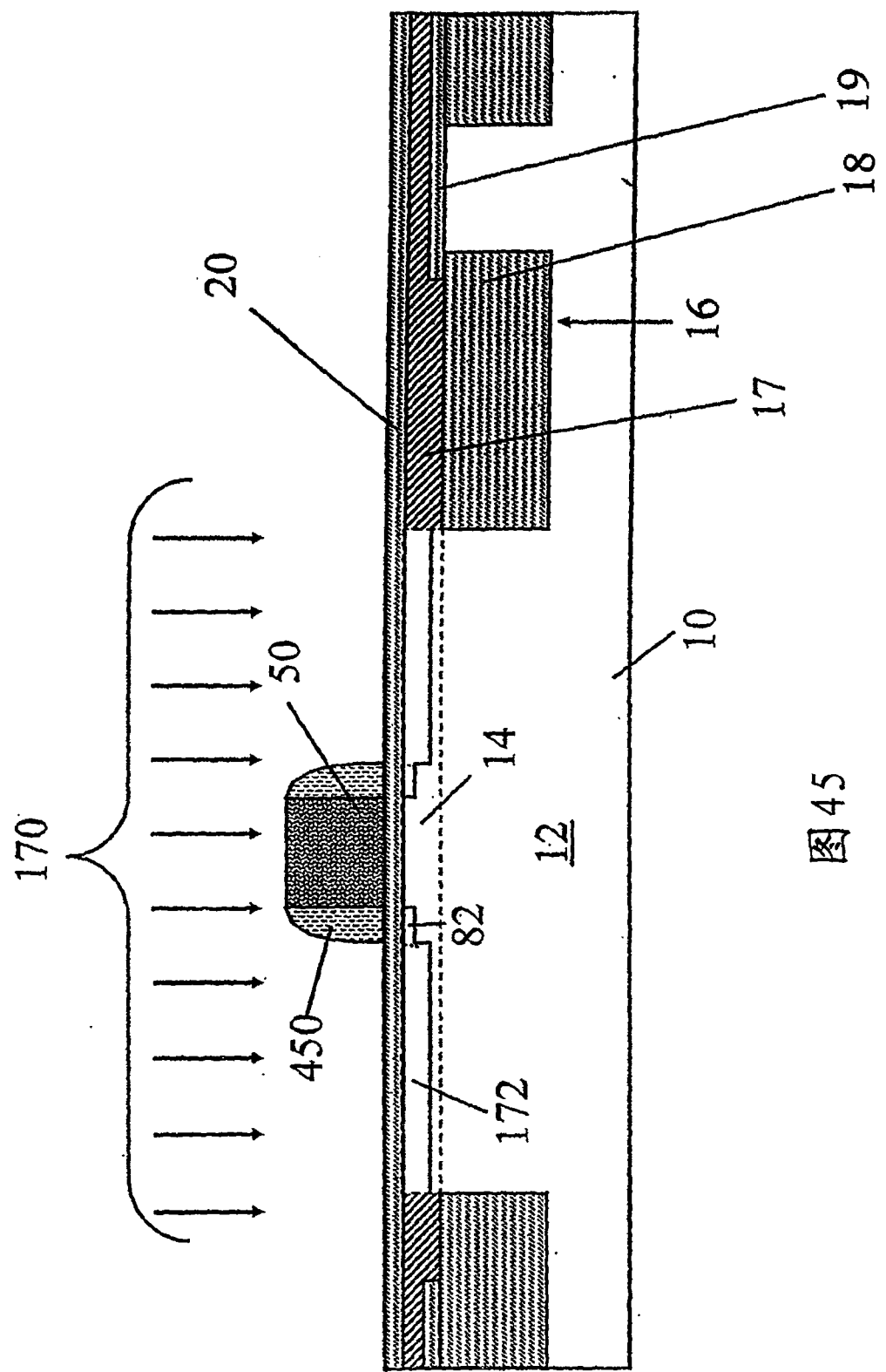


图45

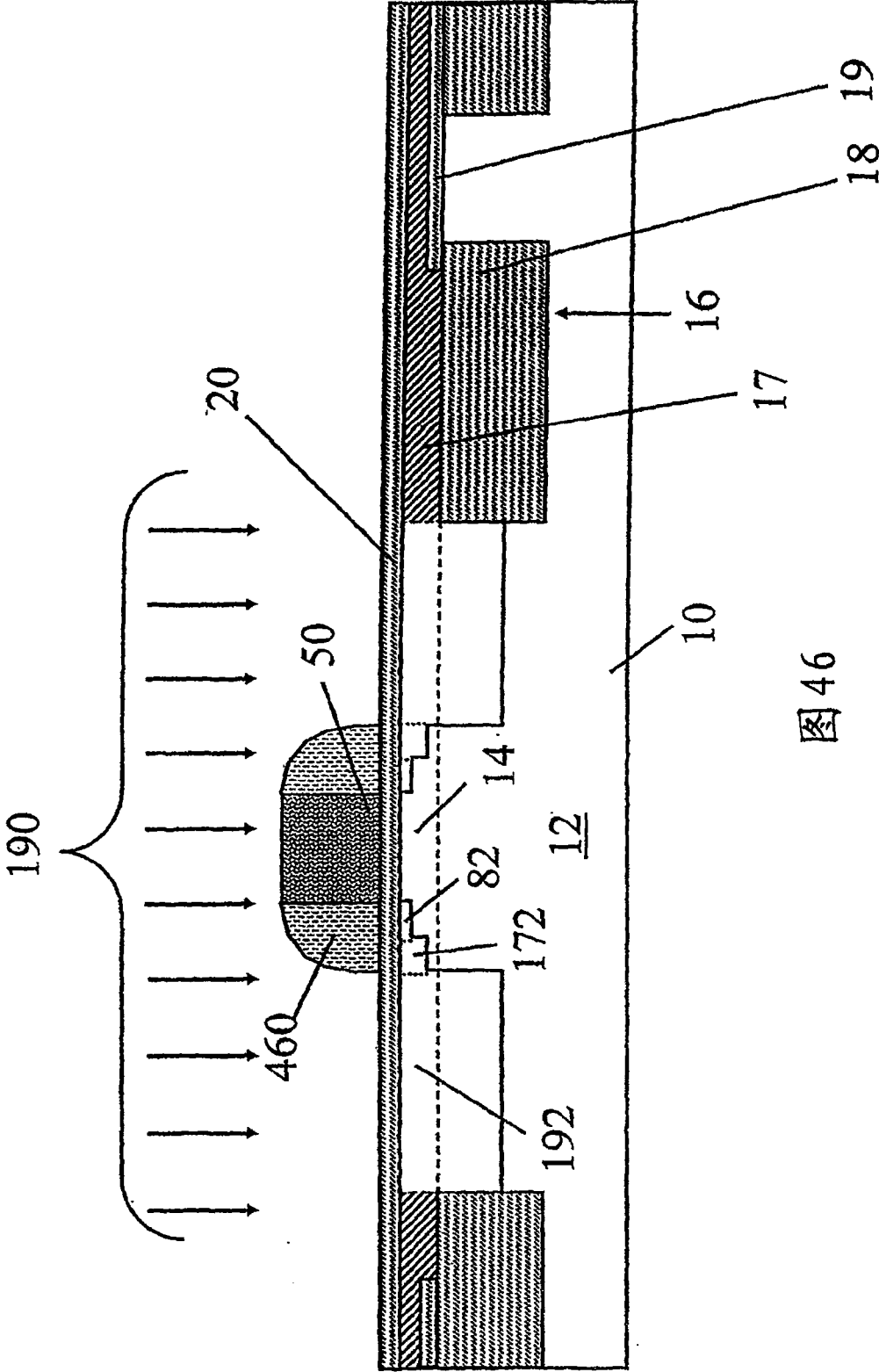


图46

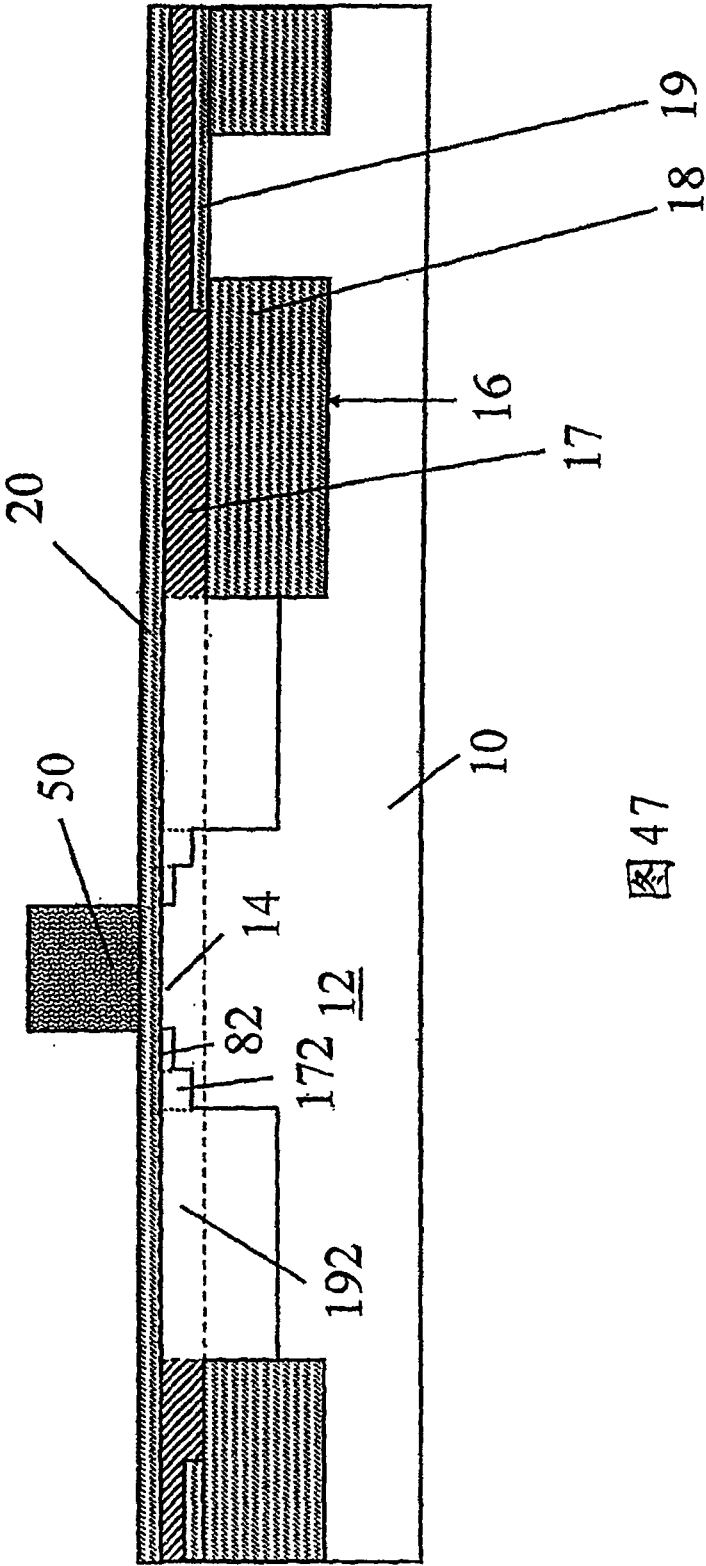


图47

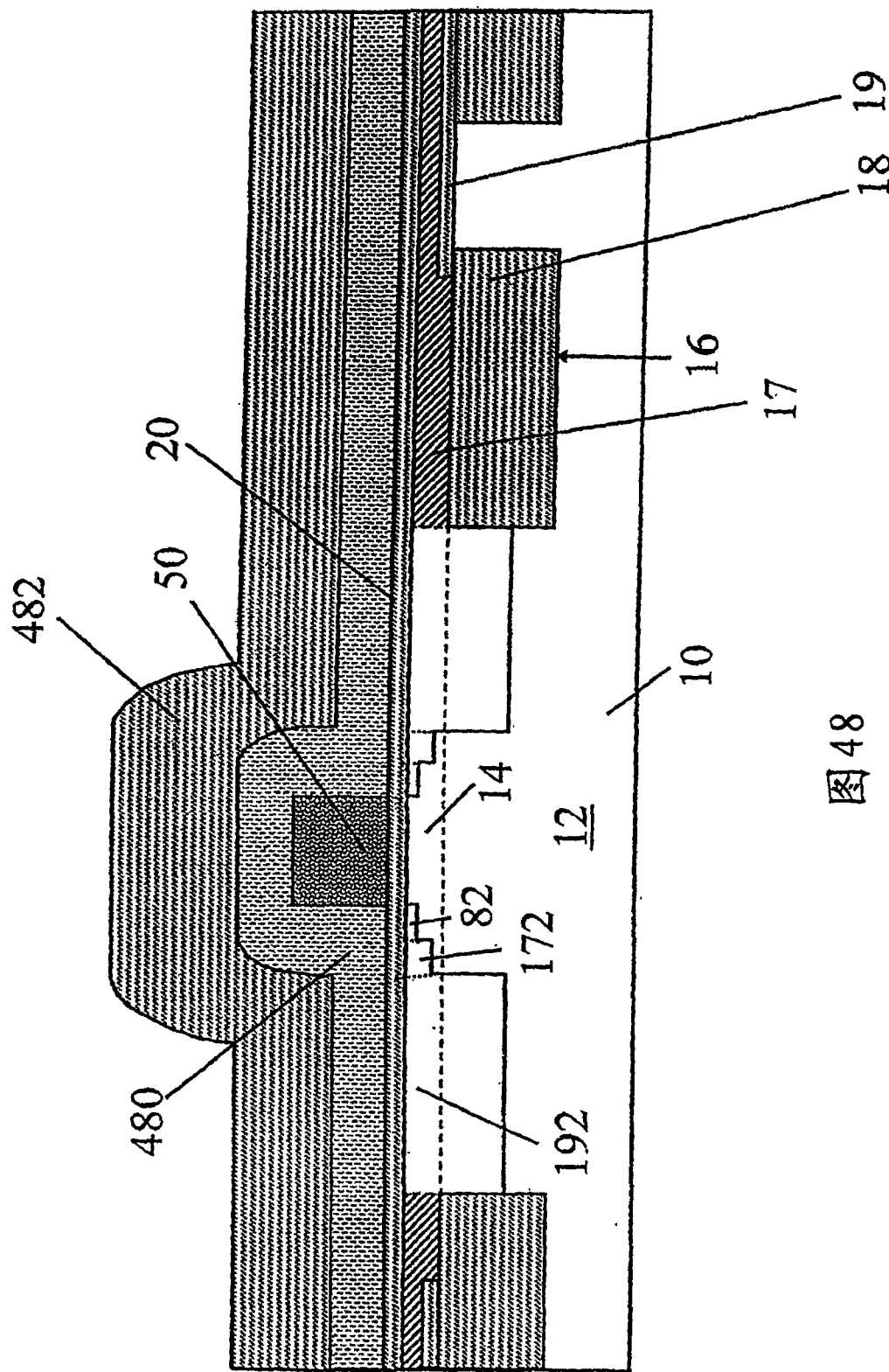


图48

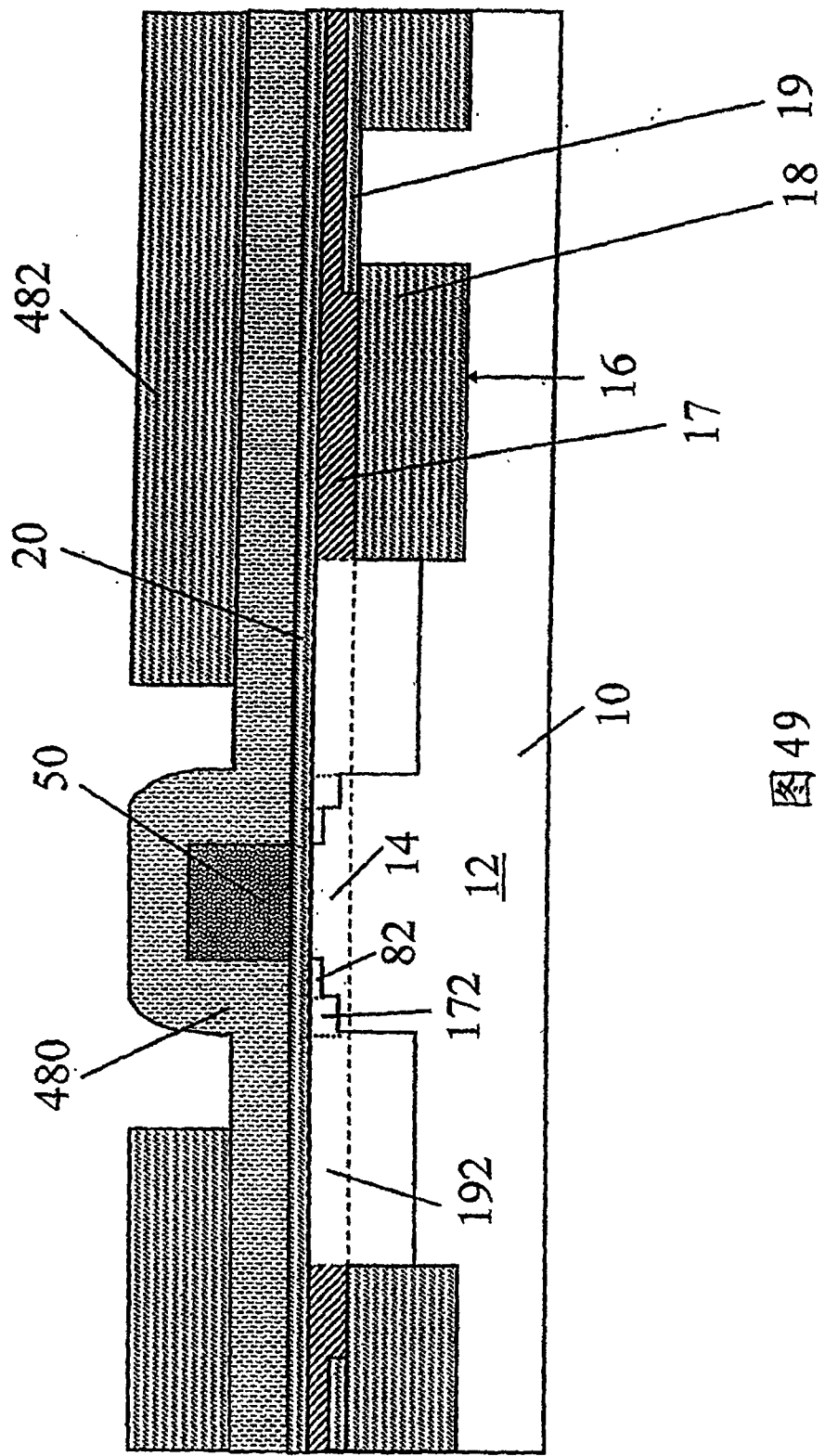


图 49

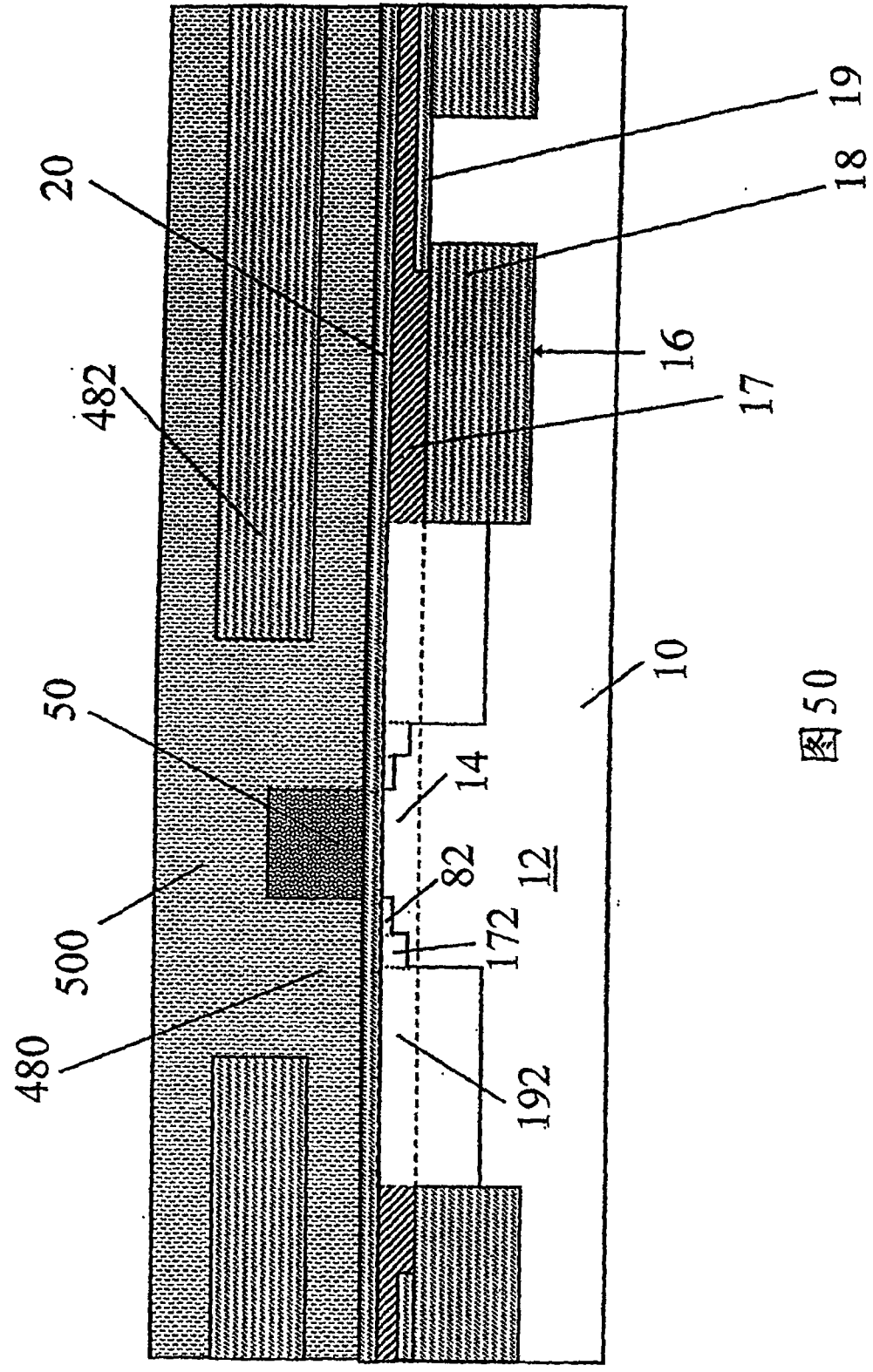


图50

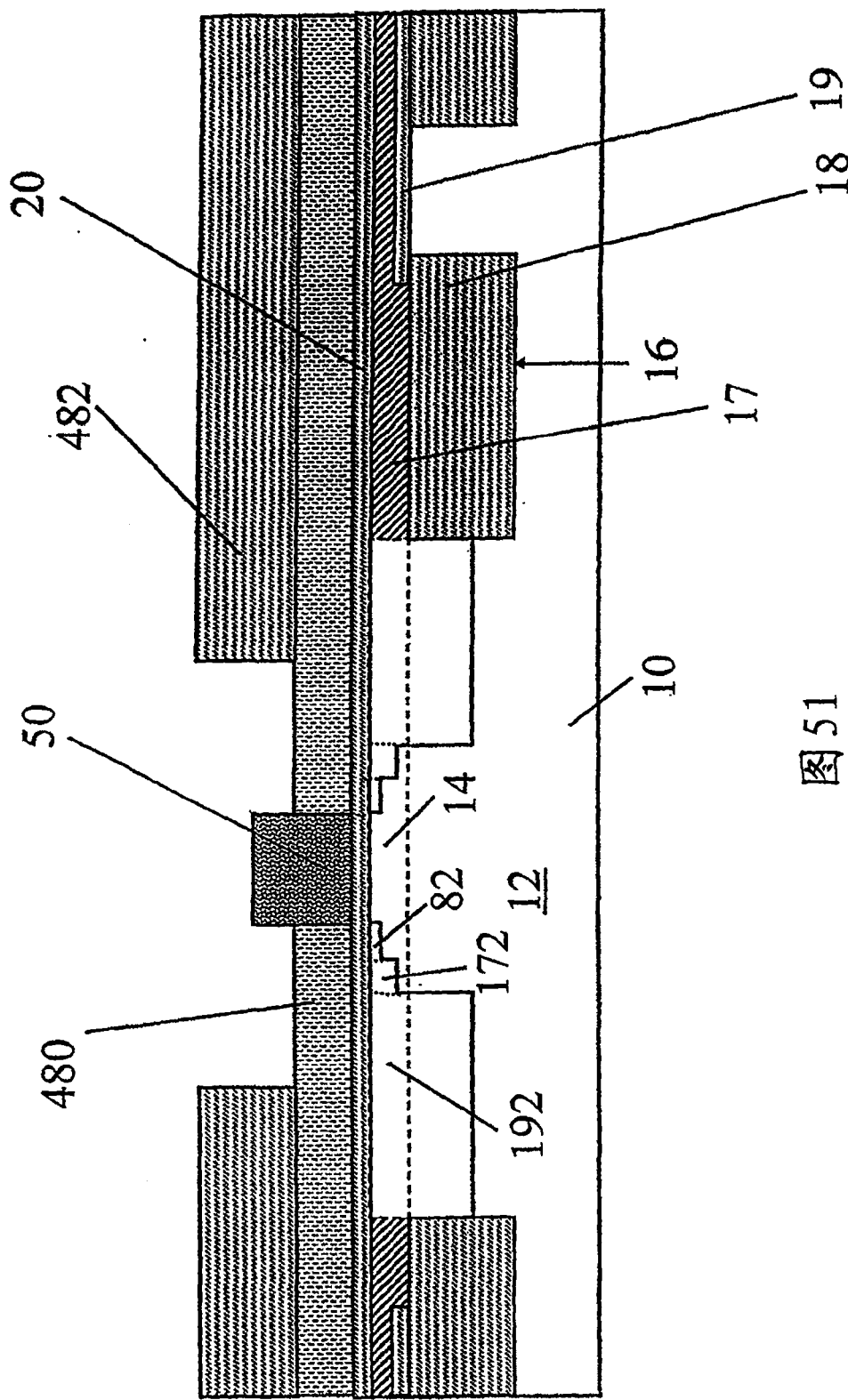


图 51

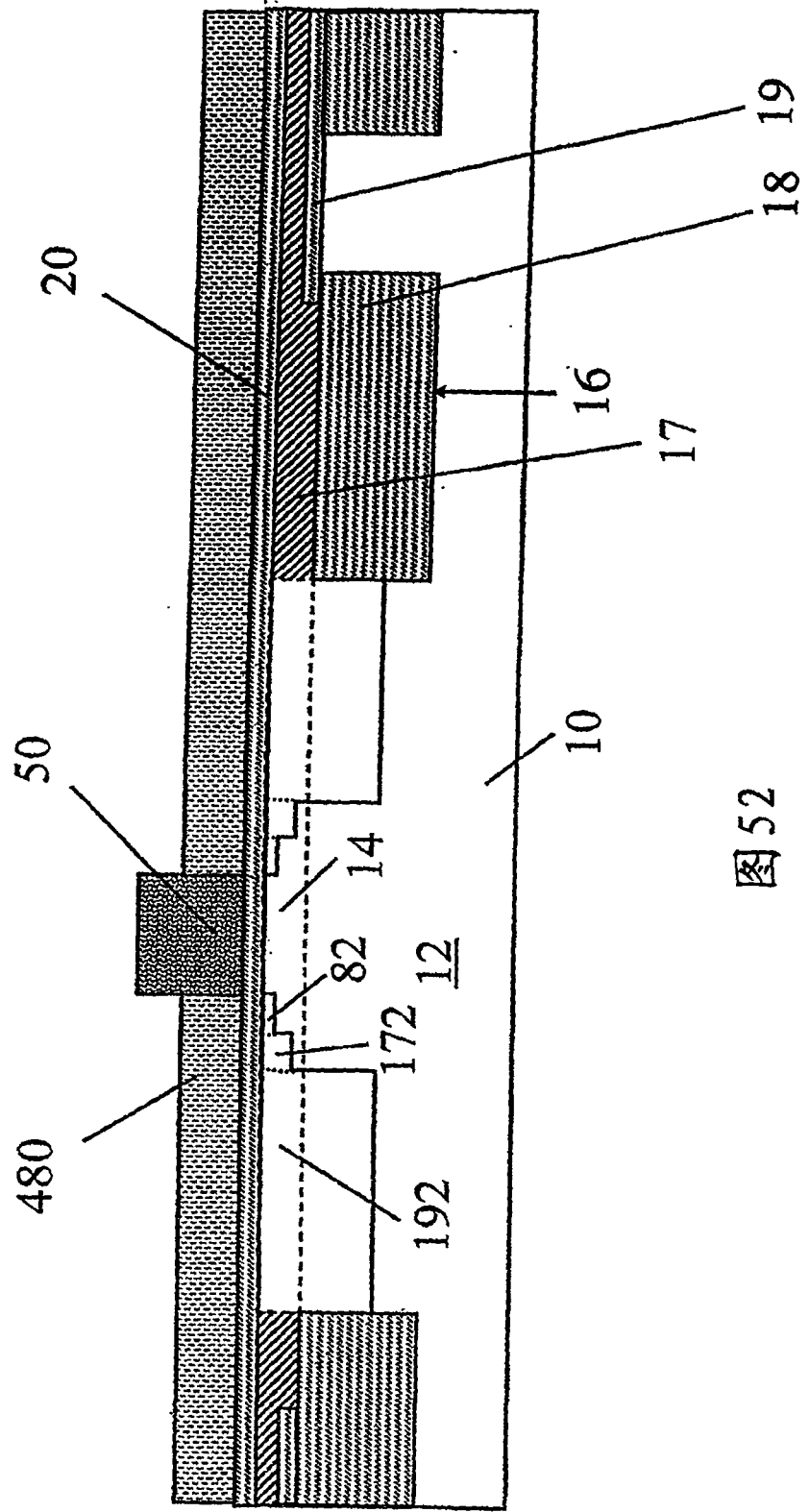


图 52

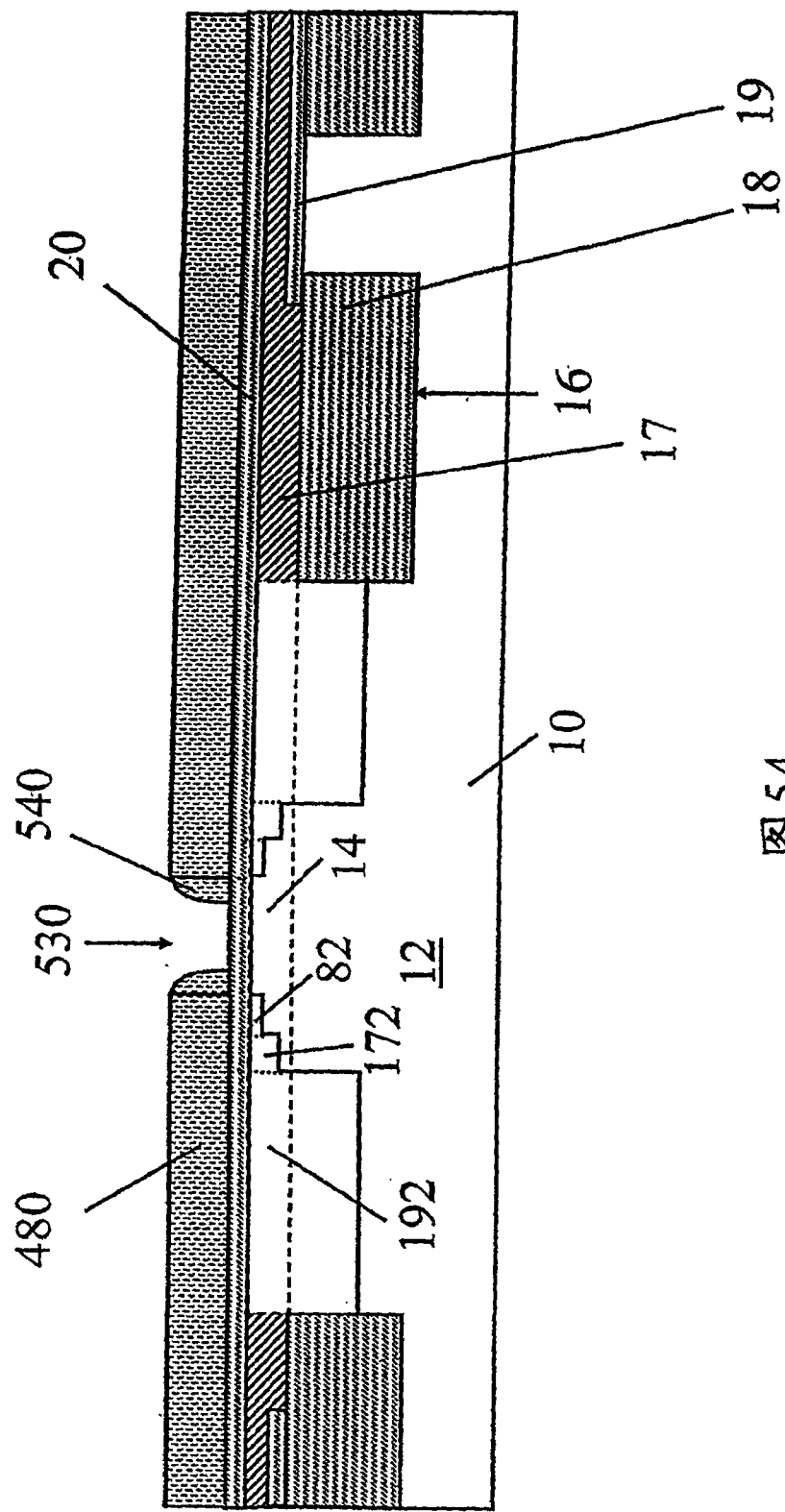


图 54

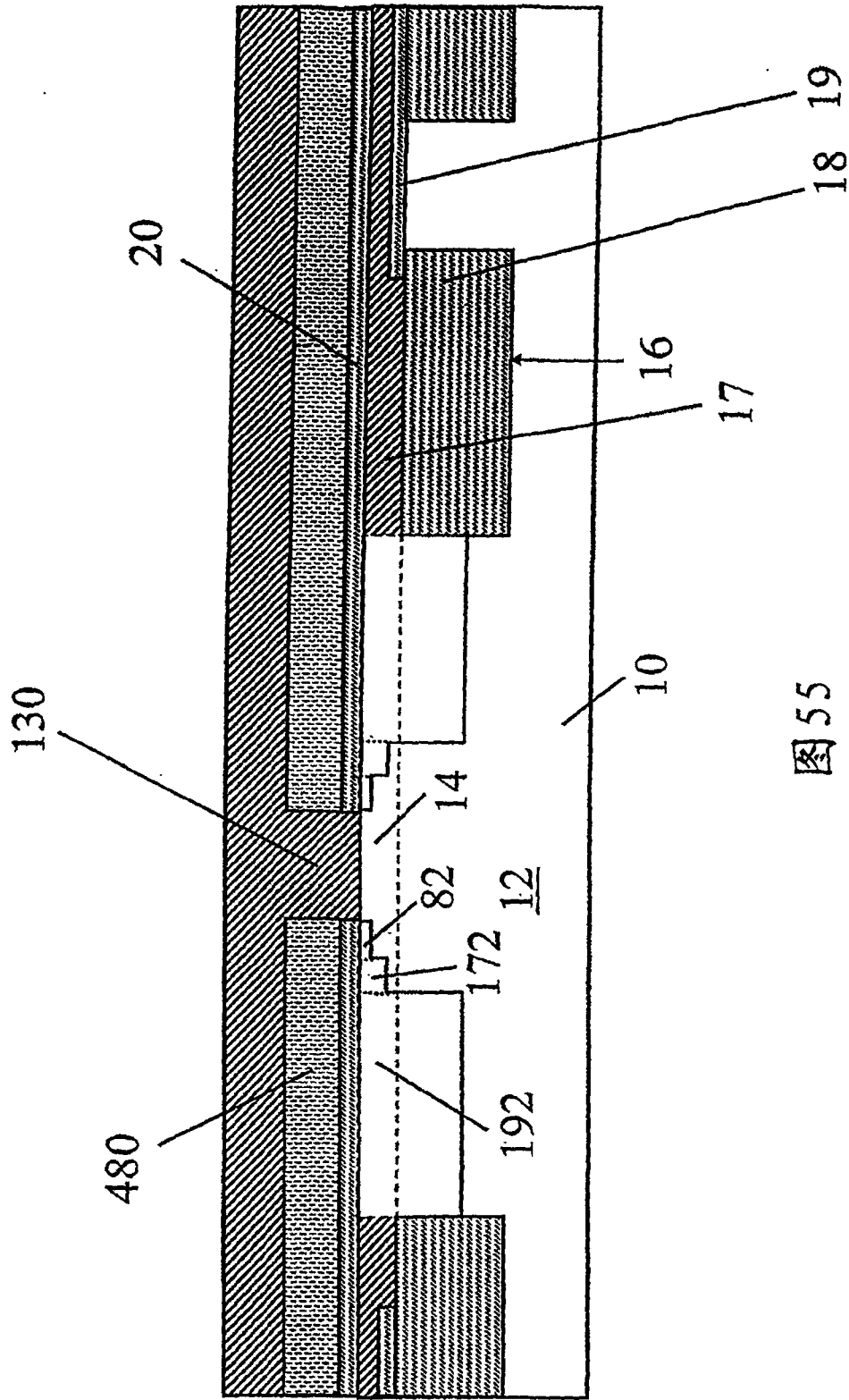


图 55

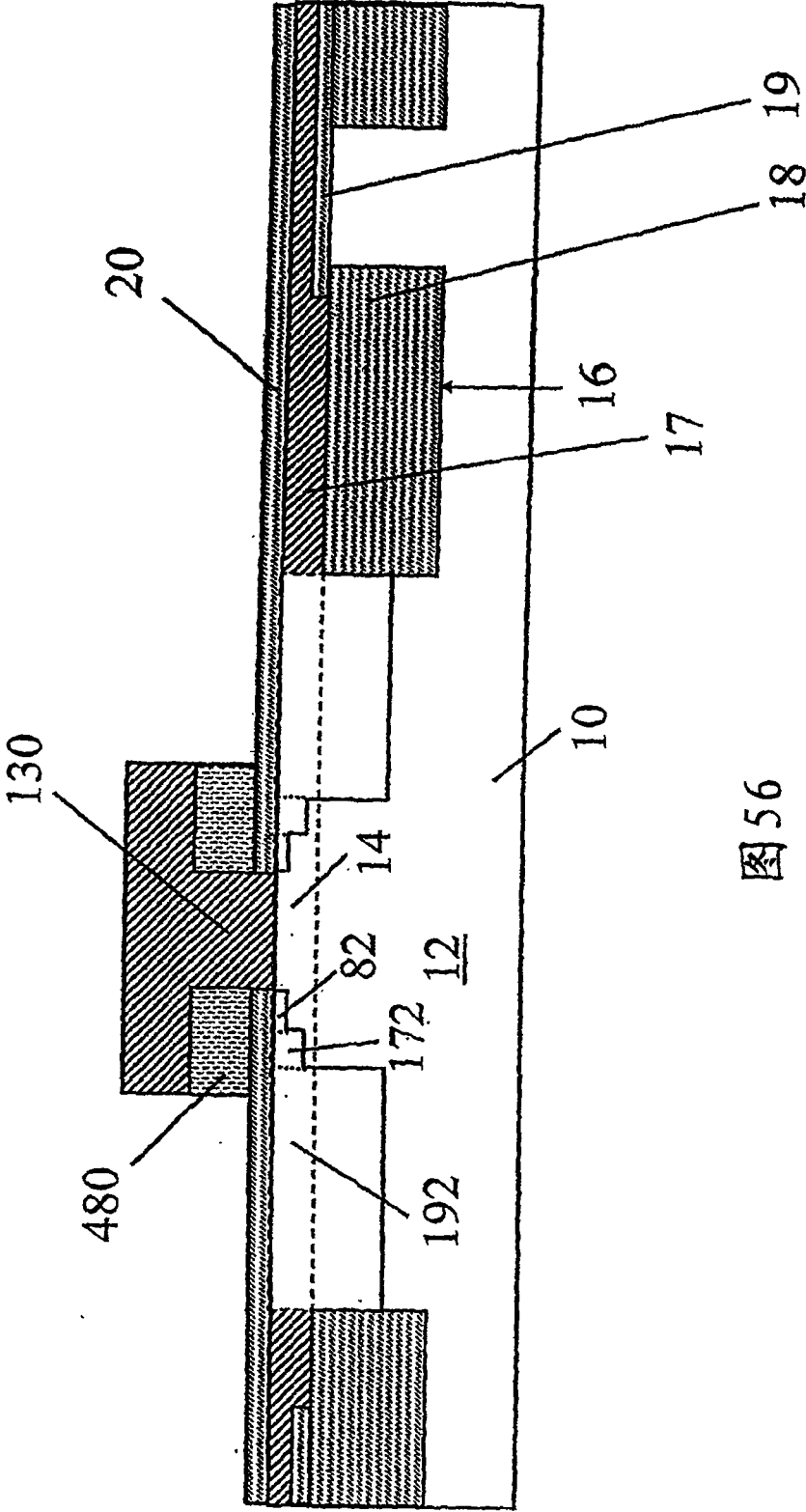


图 56

