

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成19年4月12日(2007.4.12)

【公開番号】特開2005-234496(P2005-234496A)

【公開日】平成17年9月2日(2005.9.2)

【年通号数】公開・登録公報2005-034

【出願番号】特願2004-46899(P2004-46899)

【国際特許分類】

G 09 G 3/36 (2006.01)

G 02 F 1/133 (2006.01)

G 09 G 3/20 (2006.01)

【F I】

G 09 G 3/36

G 02 F 1/133 5 2 5

G 02 F 1/133 5 5 0

G 09 G 3/20 6 1 1 E

G 09 G 3/20 6 2 4 C

【手続補正書】

【提出日】平成19年2月23日(2007.2.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

対向基板3は例えばガラス等の透明絶縁基板上に配置されるカラーフィルタ(図示せず)、および複数の画素電極P Eに対向してカラーフィルタ上に配置される共通電極C E等を含む。各画素電極P Eおよび共通電極C Eは例えばITO等の透明電極材料からなり、画素電極P Eおよび共通電極C E間に配置され、これら電極P E, C Eからの電界に対応した液晶分子配列に制御される液晶層4の画素領域と共に液晶画素P Xを構成する。また、全ての画素P Xは補助容量C sを有する。各画素P Xの補助容量C sは、この画素P Xの画素電極P Eとこの画素P Xに隣接した次行の画素P Xの画素スイッチング素子Wを制御するゲート線Yとの容量結合により得られ、この画素スイッチング素子Wの寄生容量に対して十分大きな容量値を有する。尚、図1は、表示画面となる画素P Xのマトリクスアレイ外側に配置される複数のダミー画素を省略して描かれている。これらダミー画素は表示画面内の画素P Xと同様に配線され、表示画面内の全画素P Xを寄生容量等に関して同一条件にするために設けられるものである。ゲート線Y m dはこのようなダミー画素に対するゲート線である。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

コントローラ5は、1垂直走査期間毎に順次複数のゲート線Yを選択するための制御信号C T Yおよび、1水平走査期間(1H)毎に映像信号に含まれる1行分の画素P Xに対する表示信号を複数のソース線Xにそれぞれ割り当てるための制御信号C T X等を発生する。制御信号C T Yはコントローラ5からゲートドライバ10に供給され、制御信号C T

X はデジタル映像信号VIDEOと共にコントローラ5 からソースドライバ20 に供給される。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

ゲートドライバ10 は制御信号CTYの制御により複数のゲート線Yを順次選択し、画素スイッチング素子Wを導通させる走査信号を選択ゲート線Yに供給する。本実施形態においては、1水平走査期間に複数の画素PXが1行ずつ順次選択状態となる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

図4は図1に示すフリッカ補償回路8の構成を示す。このフリッカ補償回路8はキャパシタ31、可変抵抗器32、加減算回路33、スイッチ部34、および出力バッファ35を有する。キャパシタ31はコモン電圧発生回路7から複数の液晶画素PXの共通電極CEに対して発生されるコモン電圧Vcomを入力する。可変抵抗器32は電源端子VDDおよび接地端子間に接続され、これら端子間の電圧を分圧してこのキャパシタ31から入力されるコモン電圧Vcomの中心レベルを変化させる。スイッチ部34は互いに異なる第1所定電圧VCC1および第2所定電圧VCC2の一方を選択して出力する。加減算回路33は可変抵抗器32の出力とスイッチ部34の出力を重畠し、出力バッファ35はこの重畠結果の出力を実際に印加されるコモン電圧Vcomとして共通電極CEに出力する。ここで、コントローラ5は正立像表示モードで第1所定電圧VCC1を選択し倒立像表示モードで第2所定電圧VCC2を選択するようにスイッチ部34を制御する。