

(43) 国際公開日  
2006 年 3 月 2 日 (02.03.2006)

PCT

(10) 国際公開番号  
WO 2006/022367 A1

- (51) 国際特許分類:  
H01L 43/08 (2006.01) H01L 27/105 (2006.01)  
G11C 11/15 (2006.01)
- (21) 国際出願番号: PCT/JP2005/015516
- (22) 国際出願日: 2005 年 8 月 26 日 (26.08.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2004-247473 2004 年 8 月 26 日 (26.08.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 杉林 直彦 (SUGIBAYASHI, Tadahiko) [JP/JP]; 〒1088001 東京都港区

芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).  
本田 雄士 (HONDA, Takeshi) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).  
崎村 昇 (SAKIMURA, Noboru) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).

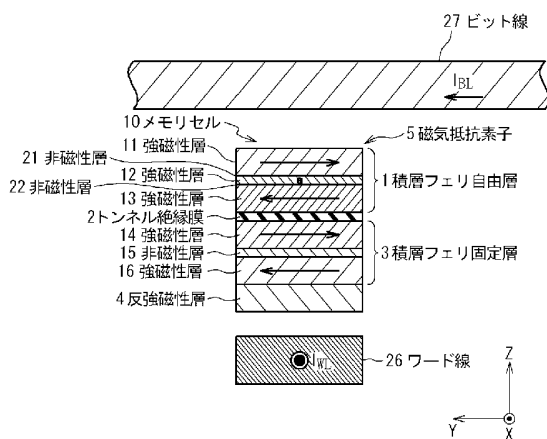
(74) 代理人: 工藤 実 (KUDOH, Minoru); 〒1400013 東京都品川区南大井六丁目 2 4 番 1 0 号カドヤビル 6 階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

/ 続葉有 /

(54) Title: MAGNETORESISTIVE DEVICE AND MAGNETIC RANDOM ACCESS MEMORY

(54) 発明の名称: 磁気抵抗素子及び磁気ランダムアクセスメモリ



(57) Abstract: Disclosed is a magnetoresistive device comprising a free layer, a fixed layer and a nonmagnetic layer interposed between the free layer and the fixed layer. The free layer comprises a first magnetic layer, a second magnetic layer, a third magnetic layer, a first nonmagnetic layer interposed between the first magnetic layer and the second magnetic layer, and a second nonmagnetic layer interposed between the second magnetic layer and the third magnetic layer. The first magnetic layer, the second magnetic layer and the third magnetic layer are coupled so that the spontaneous magnetization has a helical structure.

(57) 要約: 磁気抵抗素子は、自由層と、固定層と、前記自由層と前記固定層との間に介設された非磁性層とを具備している。前記自由層は、第 1 磁性層と、第 2 磁性層と、第 3 磁性層と、前記第 1 磁性層と前記第 2 磁性層との間に介設された第 1 非磁性層と、前記第 2 磁性層と前記第 3 磁性層との間に介設された第 2 非磁性層とを備えている。前記第 1 磁性層と前記第 2 磁性層と前記第 3 磁性層とは、自発磁化がヘリカル構造となるように結合している。

- 27 BIT LINE  
10 MEMORY CELL  
11 FERROMAGNETIC LAYER  
21 NONMAGNETIC LAYER  
12 FERROMAGNETIC LAYER  
22 NONMAGNETIC LAYER  
13 FERROMAGNETIC LAYER  
2 TUNNEL INSULATING FILM  
14 FERROMAGNETIC LAYER  
15 NONMAGNETIC LAYER  
16 FERROMAGNETIC LAYER  
4 ANTIFERROMAGNETIC LAYER  
5 MAGNETORESISTIVE DEVICE  
1 LAMINATED FERRIMAGNETIC FREE LAYER  
3 LAMINATED FERRIMAGNETIC FIXED LAYER  
26 WORD LINE



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

## 明 細 書

### 磁気抵抗素子及び磁気ランダムアクセスメモリ

#### 技術分野

- [0001] 本発明は、磁気抵抗素子及び磁気ランダムアクセスメモリに関し、特にトンネル磁気抵抗素子及びそれを用いた磁気ランダムアクセスメモリに関する。

#### 背景技術

- [0002] 記憶素子の磁化の方向を制御することによりデータを記憶する磁気ランダムアクセスメモリ(以下、「MRAM」と記す)が知られている。磁化方向の記録方法により、いくつかの種類のMRAMが知られている。
- [0003] 米国特許6, 545, 906号公報には、トグル型磁気ランダムアクセスメモリ(以下、「トグルMRAM」と記す)の技術が開示されている。このトグルMRAMは、その記憶素子の自由層に、積層フェリ構造体が用いられたトンネル磁気抵抗素子である。このMRAMは、書き込み動作時におけるメモリセルの選択性において優れていて、多重書き込みがほとんど起こらない。以下に、米国特許6, 545, 906号公報のトグルMRAMについて説明する。
- [0004] 図1は、従来のトグルMRAMの構造を示す断面図である。このMRAMのメモリセル110の磁気抵抗素子105は、反強磁性層104、積層フェリ固定層103、トンネル絶縁層102、積層フェリ自由層101がこの順に積層されている。積層フェリ固定層103は、積層フェリ構造を有し、強磁性層116、非強磁性層115、強磁性層114を備える。積層フェリ自由層101は、積層フェリ構造を有し、強磁性層113、非強磁性層112、強磁性層111を備える。磁気抵抗素子105は、互いに概ね直交する書き込み用のワード線126とビット線127とに挟まれている。
- [0005] 積層フェリ固定層103が積層フェリ構造体として形成されるのは、積層フェリ固定層103から磁場を出さないためである。その磁化の方向は反強磁性層104によって固定されている。積層フェリ自由層101も積層フェリ構造体でできており、外部磁場を印加しない限りは積層フェリ固定層103や積層フェリ自由層101からは磁場は出ない。
- [0006] 図2は、図1に示される従来のトグルMRAMの構造を示す上面図である。書き込み

用のワード線126とビット線127が直行して複数本(図では、それぞれ1本のみ表示)配置され、それぞれの交点に磁気抵抗素子105が配置される。磁気抵抗素子105は磁化されやすい方向(磁化容易軸)がワード線126とビット線127とに対して概ね45度( $\theta$ )の方向を向いている。これは、トグル動作を容易にするための配慮によるものである。

[0007] 次に、図1に示される従来のトグルMRAMの書き込み動作の原理について説明する。トグルMRAMの場合、書き込みは「1」→「0」か「0」→「1」しか行えない。すなわち、「1」に「1」を上書きすることや、「0」に「0」を上書きすることは出来ない。そのため、そのトグルMRAMの書き込み動作では、予め選択メモリセルへの読み出しが実行され、その読み出された情報と書き込まれる情報に基づいて第1と第2のフリー層の磁化の方向が変えられるべきか否か(トグル動作させるか否か)が判断される。すなわち、読み出された情報(「0」又は「1」)と書き込まれる情報(「0」又は「1」)とが等しい場合にはトグル動作は行われず、読み出された情報と書き込まれる情報とが異なる場合にはトグル動作が行われる。

[0008] 図3A～3Hは、図1に示される従来技術のトグルMRAMにおけるトグル動作原理を示す図である。図3Aは、ビット線127を流れる書き込み電流IBLのタイミングチャートである。図3Bは、ワード線126を流れる書き込み電流IWLのタイミングチャートである。図3Cは、書き込みが行われるべきメモリセル110としての選択セルにおける強磁性層113の磁化方向121s及び強磁性層111の磁化方向122sの時間変化を示す。図3Dは、書き込み電流IBLと書き込み電流IWLとにより発生される磁場の方向の時間変化を示す。図3Eは、選択セルと同一ビット線127の非選択セルにおける強磁性層113の磁化方向121a及び強磁性層111の磁化方向122aの時間変化を示す。図3Fは、書き込み電流IBLにより発生する磁場の方向の時間変化を示す。図3Gは、選択セルと同一ワード線126の非選択セルにおける強磁性層113の磁化方向121b及び強磁性層111の磁化方向122bの時間変化を示す。図3Hは、書き込み電流IWLにより発生する磁場の方向の時間変化を示す。

[0009] 図3Aを参照して、トグル動作は、時刻 $t_2$ でビット線127に書き込み電流IBLが供給される。時刻 $t_3$ でワード線126に書き込み電流IWLが供給される。時刻 $t_4$ で書き込

み電流IBLが停止される。時刻 $t_5$ で書き込み電流IWLが停止される。以上の一連の電流制御により、書き込み電流IWLが供給される選択ワード線126と書き込み電流IBLが供給される選択ビット線127の交点の選択セルには、図3Dに示す磁場123—磁場124—磁場125のような回転磁場が印加される。それにより、図3Cに示されるように、選択セルの強磁性層113の磁化方向121s及び強磁性層111の磁化方向122sが回転(変更)され、データを書き込むことができる。すなわち、初期データが「0」の状態である場合は「1」の状態に、「1」の状態である場合は「0」の状態に書き換えられる。

[0010] このとき、選択セルと同一ビット線127に接続された非選択セルには、図3Fに示される磁場123のような一方向の磁場のみが印加される。そのため、図3Eに示されるように、その非選択セルの強磁性層113の磁化方向121a及び強磁性層111の磁化方向122aは多少変動するが、元の状態に戻るので、データは書き込まれない。同様に、選択セルと同一ワード線126に接続された非選択セルには、図3Hに示される磁場125のように一方向の磁場のみが印加される。そのため、図3Gに示されるように、その非選択セルの強磁性層113の磁化方向121b及び強磁性層111の磁化方向122bは多少変動するが、元の状態に戻るので、データは書き込まれない。

[0011] トグルMRAMの場合、「1」と「0」を自由に書き込むことができないので、書き込みサイクル時にも一旦読み出しが行われ、その後に書き込みを行う必要がある。多重書き込みを無くしつつ、「1」／「0」を書き分けられる技術が望まれている。

[0012] 図4は、選択セルの磁気抵抗素子に印加される磁場を示す図である。磁気抵抗素子105は、Y軸に対して $\theta$ だけ傾けられている。それにより、磁気抵抗素子の磁化困難軸方向及び磁化容易軸方向の磁場HX(磁性体)及びHY(磁性体)は、配線のX軸方向及びY軸方向の磁場HX(配線)及びHY(配線)に対して $\theta$ だけ傾けられている。Htは、飽和磁場を示し、強磁性層113と強磁性層111とが反強磁性的結合を維持できる最大の磁場である。フロップ磁場は、積層フェリ自由層101の磁化の向きを反転するのに必要な最小の磁場である。矢印は選択セルに印加される磁場の経路である。

[0013] トグルMRAMの場合、印加される磁場が大きくなると、積層フェリ自由層101の合

成磁化が飽和に近づく。その場合、積層フェリ自由層101の上層の強磁性層111の磁化と下層の強磁性層113の磁化が熱擾乱で入れ替わる可能性がある。書き込み用の磁場により、合成磁化が飽和に近づくのを防ぎ、上層の強磁性層の磁化と下層の強磁性層の磁化とが熱擾乱で入れ替わる可能性を抑制する技術が求められる。

[0014] 関連する技術として特開2004-128237号公報に、磁気抵抗効果素子および磁気メモリ装置の技術が開示されている。この磁気抵抗効果素子は、磁化方向の反転が可能な自由層と、磁化方向の反転しない固定層と、これらの間に挟まれる絶縁層とを含む積層構造を具備した磁気抵抗効果素子である。前記固定層は、中間非磁性層を介して第一磁性層および第二磁性層が積層された積層フェリ構造を有するとともに、前記絶縁層側に位置する前記第一磁性層の形成材料の飽和磁化が前記第二磁性層の形成材料の飽和磁化よりも小さい。

[0015] また、特開2004-87870号公報に、磁気抵抗効果素子および磁気メモリ装置の技術が開示されている。この磁気抵抗効果素子は、少なくとも二つの強磁性層とこれらの間に挟まれる絶縁層とを含む積層構造を具備する。一方の強磁性層が磁化方向の反転可能な自由層として機能し、他方の強磁性層が磁化方向の反転しない固定層として機能する。前記自由層に静磁界を印加するための磁界印加部材を備えている。

[0016] また、特開2004-39757号公報に、磁気抵抗効果素子及び磁気メモリ装置の技術が開示されている。この磁気抵抗効果素子は、一対の強磁性層が中間層を介して対向されてなり、膜面に対して垂直に電流を流すことによって磁気抵抗変化を得る構成である。上記強磁性層のうち一方が磁化固定層であり、他方が磁化自由層である。上記磁化自由層は、磁歪定数の絶対値が1.5ppm以下である強磁性材料から成る。

[0017] また、特開2002-151758号公報に、強磁性トンネル磁気抵抗効果素子、磁気メモリ及び磁気抵抗効果型ヘッドの技術が開示されている。この強磁性トンネル磁気抵抗効果素子は、第1磁性層と、強磁性層と中間層とが少なくとも5層以上積層されている多層構造との間にトンネル障壁層が形成されている。前記第1磁性層は作用する外部磁界に対してその磁化の方向が拘束されている。前記多層構造を構成する

強磁性層は外部磁界に対してその磁化の方向が回転し、その磁化が前記中間層を介して反強磁性的に配列している。前記第1磁性層と前記多層構造を構成する強磁性層の磁化の相対的な角度によって抵抗が変化する強磁性トンネル磁気抵抗効果膜と、前記強磁性トンネル磁気抵抗効果膜にセンス電流を供給するための下部および上部磁性層に電氣的に接している下部及び上部電極と、抵抗変化を検出するための検出手段を有する。

### 発明の開示

[0018] 従って、本発明の目的は、多重書込みを無くしつつ、「1」／「0」を自由に書きこめる磁気抵抗素子及び磁気ランダムアクセスメモリを提供することにある。

また、本発明の他の目的は、書き込み用の磁場により、合成磁化が飽和に近づくのを防ぎ、上層の強磁性層の磁化と下層の強磁性層の磁化とが熱擾乱で入れ替わる可能性を抑制することができる磁気抵抗素子及び磁気ランダムアクセスメモリを提供することにある。

本発明の更に他の目的は、高性能、高信頼性、高歩留りであり、安価な磁気抵抗素子及び磁気ランダムアクセスメモリを提供することにある。

[0019] 本発明の第1の観点では、磁気抵抗素子は、自由層と、固定層と、前記自由層と前記固定層との間に介設された非磁性層とを具備している。前記自由層は、第1磁性層と、第2磁性層と、第3磁性層と、前記第1磁性層と前記第2磁性層との間に介設された第1非磁性層と、前記第2磁性層と前記第3磁性層との間に介設された第2非磁性層とを備えている。前記第1磁性層と前記第2磁性層と前記第3磁性層とは、自発磁化がヘリカル構造となるように結合している。

ここで、前記第1磁性層の自発磁化の第1方向と前記第2磁性層の自発磁化の第2方向との成す角は実質的に直角であり、前記第1方向と前記第3磁性層の自発磁化の第3方向との成す角は実質的に二直角であることが好ましい。

また、前記第1磁性層と前記第2磁性層との間の第1結合及び前記第2磁性層と前記第3磁性層との間の第2結合と、前記第1磁性層と前記第3磁性層との間の第3結合とは、競合している。また、前記第1結合及び前記第2結合は非磁性層による反強磁性結合であり、前記第3結合は静磁エネルギーによる反強磁性結合である。

また、前記第1非磁性層と前記第2非磁性層とは、前記第2磁性層の側面で結合して第3非磁性層を形成し、前記第1結合及び前記第2結合は非磁性層による反強磁性結合であり、前記第3結合も非磁性層による反強磁性結合である。

また、前記自由層は、前記第2磁性層の磁化のモーメントの異方性エネルギーが、前記第1磁性層の磁化のモーメントの異方性エネルギー及び前記第3磁性層の磁化のモーメントの異方性エネルギーと比較して小さい。

[0020] また、本発明の他の観点では、磁気ランダムアクセスメモリは、第1方向に延伸する複数の第1配線と、前記第1方向に実質的に垂直な第2方向に延伸する複数の第2配線と、前記複数の第1配線と前記複数の第2配線とが交差する位置のそれぞれに対応して設けられた複数のメモリセルとを具備する。前記複数のメモリセルの各々は、磁気抵抗素子を備え、前記磁気抵抗素子は、自由層と、固定層と、前記自由層と前記固定層との間に介設された非磁性層とを具備している。前記自由層は、第1磁性層と、第2磁性層と、第3磁性層と、前記第1磁性層と前記第2磁性層との間に介設された第1非磁性層と、前記第2磁性層と前記第3磁性層との間に介設された第2非磁性層とを備えている。前記第1磁性層と前記第2磁性層と前記第3磁性層とは、自発磁化がヘリカル構造となるように結合し、前記磁気抵抗素子は、磁化容易軸方向が前記第1方向及び前記第2方向とは異なる。

ここで、前記磁化容易軸方向はと前記第1方向とが成す角は、実質的に45度であることが好ましい。

前記複数の第1配線から選択される選択第1配線と前記複数の第2配線から選択される選択第2配線とに対応する前記メモリセルとしての選択セルについて、書き込み動作は、書き込む記憶情報に基づいて選択される前記選択第1配線及び前記選択第2配線のうちの一方としての第1電流用配線に第1書き込み電流を供給し、次に、他方としての第2電流用配線に第2書き込み電流を供給し、その後、前記第1書き込み電流を停止し、次に、前記第2書き込み電流を停止することで実行されてもよい。代わりに、書き込み動作は、書き込む記憶情報に基づいて選択される前記選択ビット線及び前記選択ワード線のうちの一方としての第1電流用配線に第1書き込み電流



を供給し、次に、他方としての第2電流用配線に第2書き込み電流を供給し、その後、前記第1書き込み電流を停止し、次に、前記第2書き込み電流を停止することで実行されてもよい。

[0021] また、本発明の他の観点では、磁気ランダムアクセスメモリは、第1方向に延伸する第1配線と、前記第1方向に実質的に直交する第2方向に延伸する第2配線と、前記第1配線と前記第2配線とが交差する位置に、前記第1配線と前記第2配線との間に設けられ、磁気抵抗素子を具備するメモリセルと、前記第1配線と前記第2配線に電流をそれぞれ供給する電流供給部とを具備する。前記磁気抵抗素子は、自由層と、固定層と、前記自由層と前記固定層との間に介設された非磁性層とを具備する。前記自由層は、第1磁性層と、第2磁性層と、第3磁性層と、前記第1磁性層と前記第2磁性層との間に介設された第1非磁性層と、前記第2磁性層と前記第3磁性層との間に介設された第2非磁性層とを備えている。前記第1磁性層と前記第2磁性層と前記第3磁性層は、自発磁化がヘリカル構造となるように磁氣的に結合されていて、前記電流供給部は、前記メモリセルに書き込まれるデータに従って、前記第1配線と前記第2配線のうちの一方に第1電流の供給を開始し、前記第1電流が供給されている間に前記第1配線と前記第2配線のうちの他方に第2電流に供給を開始し、前記第2電流が供給されている間に前記第1電流の供給を停止し、前記第1電流の供給が停止された後前記第2電流の供給を停止する。

ここで、前記磁気抵抗素子は、磁化容易軸方向が前記第1方向及び前記第2方向とは異なり、前記磁化容易軸方向は、前記第1方向とが成す角は、実質的に45度であることが好ましい。

前記第1磁性層の自発磁化の第1方向と前記第2磁性層の自発磁化の第2方向との成す角は実質的に直角であり、前記第1方向と前記第3磁性層の自発磁化の第3方向との成す角は実質的に二直角であることが好ましい。

前記第1磁性層と前記第2磁性層との間の第1結合及び前記第2磁性層と前記第3磁性層との間の第2結合と、前記第1磁性層と前記第3磁性層との間の第3結合とは、競合している。前記第1結合及び前記第2結合は非磁性層による反強磁性結合であり、前記第3結合は静磁エネルギーによる反強磁性結合である。

また、前記第1非磁性層と前記第2非磁性層とは、前記第2磁性層の側面で結合して第3非磁性層を形成し、前記第1結合及び前記第2結合は非磁性層による反強磁性結合であり、前記第3結合も非磁性層による反強磁性結合である。

また、前記自由層は、前記第2磁性層の磁化のモーメントの異方性エネルギーが、前記第1磁性層の磁化のモーメントの異方性エネルギー及び前記第3磁性層の磁化のモーメントの異方性エネルギーと比較して小さい。

[0022] また、本発明の他の観点では、磁気ランダムアクセスメモリは、第1方向に延伸する第1配線と、前記第1方向に実質的に直交する第2方向に延伸する第2配線と、前記第1配線と前記第2配線とが交差する位置に、前記第1配線と前記第2配線との間に設けられ、磁気抵抗素子を具備するメモリセルと、前記第1配線と前記第2配線に電流を供給することにより前記メモリセルに回転磁場を印加する磁界印加部とを具備する。前記磁気抵抗素子は、自由層と、固定層と前記自由層と前記固定層との間に介設された非磁性層とを具備し、前記自由層は、第3方向の自発磁化を有する第1磁性層と、前記第3方向と直交する方向の自発磁化を有し、前記第1磁性層と磁氣的に結合された第2磁性層と、前記第3方向と反対方向の自発磁化を有し、前記第1と第2磁性層と磁氣的結合された第3磁性層とを備えている。前記磁界印加部は、前記メモリセルに書き込まれるデータに従って、時計方向に回転する磁場と反時計方向に回転する磁場との一方を前記メモリセルに印加する。

ここで、前記磁気抵抗素子は、磁化容易軸方向が前記第1方向及び前記第2方向とは異なり、前記磁化容易軸方向は、前記第1方向とが成す角は、実質的に45度であることが好ましい。

#### 図面の簡単な説明

[0023] [図1]図1は、従来のトグルMRAMの構造を示す断面図である。

[図2]図2は、従来のトグルMRAMの構造を示す上面図である。

[図3]図3A～3Hは、従来技術のトグルMRAMにおけるトグル動作原理を示す図である。

[図4]図4は、選択セルの磁気抵抗素子に印加される磁場を示すグラフである。

[図5]図5は、本発明のMRAMの実施例の構成を示すブロック図である。

[図6]図6は、図1のMRAMのメモリセル近傍の断面図である。

[図7]図7は、本発明のトグルMRAMの構造を示す上面図である。

[図8]図8は、図6のメモリセルの積層フェリ自由層1の断面図である。

[図9]図9は、ヘリカル構成を有する積層フェリ自由層の安定状態の種類を示す概念図である。

[図10]図10は、ヘリカル構成を有する積層フェリ自由層の安定状態の種類を示す概念図である。

[図11]図11は、選択セルの磁気抵抗素子に印加される磁場を示すグラフである。

[図12]図12A～12Gは、磁気抵抗素子への書き込み動作時における積層フェリ自由層における各層の磁化の方向の変化を示す図である。

[図13]図13A～13Gは、磁気抵抗素子への書き込み動作時における積層フェリ自由層における各層の磁化の方向の変化を示す図である。

[図14]図14A～14Dは、積層フェリ自由層における各層の磁化の方向の変化を示す図である。

[図15]図15は、本発明の磁気抵抗素子における積層フェリ自由層のフロップ磁場と飽和磁場との関係を示すグラフである。

[図16]図16は、メモリセルの積層フェリ自由層の変形例の断面図である。

[図17]図17は、強磁性層同士の間との結合係数と非磁性中間層との関係を示すグラフである。

[図18]図18A～18Cは、第1層、第2層及び第3層の間の磁化の向きとエネルギーとの関係を説明する図である。

### 発明を実施するための最良の形態

[0024] 以下、本発明の磁気抵抗素子及び磁気ランダムアクセスメモリを、添付図面を参照して詳細に説明する。

まず、本発明の実施例による磁気抵抗素子を適用した磁気ランダムアクセスメモリの構成について説明する。図5は、本発明の実施例による磁気ランダムアクセスメモリ(MRAM)の構成を示すブロック図である。MRAMは、メモリセルアレイ31、複数の書き込みワード線26、複数の読み出しワード線25、複数のビット線27、X側セクタ

38、X側電流源回路39、X側終端回路40、Y側セクタ41、Y側電流源回路42、読み出し電流負荷回路43、Y側電流終端回路44及びセンスアンプ45を具備する。

[0025] メモリセルアレイ31では、複数のメモリセル10がマトリクスに配列されている。X側セクタ38は、X軸方向に延設された複数の読み出しワード線25及び複数の書き込みワード線26から、読み出し動作時には所望の選択読み出しワード線25sを、書き込み動作時には所望の選択書き込みワード線26sを選択する。X側電流源回路39は、書き込み動作時に、定電流を供給する。X側電流源終端回路40は、複数の書き込みワード線26を終端する。Y側セクタ41は、Y軸方向に延設された複数のビット線27から、所望の選択ビット線27sを選択する。読み出し電流負荷回路43は、読み出し動作時に、選択されたメモリセル10(選択セル10s)とリファレンスセル用のメモリセル10r(リファレンスセル)とに所定の電流を供給する。Y側電流終端回路44は、複数のビット線27を終端する。センスアンプ45は、リファレンスセル10rにつながるリファレンス用のビット線27rの電圧と、選択セル10sにつながるビット線27の電圧との差に基づいて、選択セル10sのデータを出力する。

[0026] 各メモリセル10は、読み出しワード線25及び書き込みワード線26と、ビット線27との交点に対応して設けられている。メモリセル10は、読み出しワード線25に接続されたMOSTランジスタ36と、磁気抵抗素子5とを含み、それらが直列に接続されている。磁気抵抗素子5は、データが“1”と“0”とで実効的な抵抗値が変わる( $R$ と $R + \Delta R$ )ので、可変抵抗器で示されている。

[0027] メモリセル10からのデータの読み出しは、以下のように行われる。なお、添え字のsは、選択されたことを示す。

X側セクタ38で選択された選択読み出しワード線25sと、Y側セクタで選択された選択ビット線27sとの交点に対応する選択セル10sの磁気抵抗素子5へ、読み出し電流負荷回路43から定電流が供給される。これにより、選択ビット線27sが、磁気抵抗素子5の積層フェリ自由層111の状態に対応した電圧となる。一方、ビット線27rと選択読み出しワード線25sとで選択されるリファレンスセル10rへも、同様に定電流が供給される。こうして、ビット線27rが、所定のリファレンス電圧となる。センスアンプ115は、両電圧の大きさを比較して選択セル10sのデータを判定する。例えば、選択ビ

ット線27sの電圧が、リファレンス電圧よりも大きければデータは“1”、小さければデータは“0”と判定する。

[0028] 図6は、図5のMRAMのメモリセル近傍の断面図である。メモリセル10の磁気抵抗素子5は、反強磁性層4、積層フェリ固定層3、トンネル絶縁層2及び積層フェリ自由層1がこの順に積層された構造を備えている。積層フェリ固定層3は、積層フェリ構造を有し、強磁性層16、非強磁性層15及び強磁性層14がこの順に積層された構造を含む。積層フェリ自由層1は、積層フェリ構造を有し、強磁性層13、非磁性層22、強磁性層12、非磁性層21及び強磁性層11がこの順に積層された構造を含む。磁気抵抗素子5は、互いに概ね直交する書込みワード線26とビット線27との間に層間絶縁層(図示されず)を介して設けられている。

[0029] 図7は、本発明のMRAMの構造を示す上面図である。磁気抵抗素子5は磁化容易軸がワード線26とビット線27とに対して概ね45度( $\theta$ )の方向を向いている。これは、トグル動作を容易にするための配慮によるものである。

[0030] 図8は、図6のメモリセルの積層フェリ自由層1の断面図である。積層フェリ自由層1は、積層フェリ磁性構造体である。積層フェリ磁性構造体は3層の強磁性層11、12、13を備え、強磁性層11と強磁性層12との間に非磁性層21を、強磁性層12と強磁性層13との間に非磁性層22を含む。非磁性層21の膜厚は、強磁性層11と強磁性層12とが非磁性層21により反強磁性カップリングするように決められている。同様に、非磁性層22の膜厚は、強磁性層12と強磁性層13とが非磁性層22により反強磁性カップリングするように決められている。

[0031] 反強磁性結合のエネルギー及び強磁性層12の磁化のモーメントの異方性エネルギーが、強磁性層11の異方性エネルギー及び強磁性層13の異方性エネルギーと比較して小さいとき、強磁性層11及び強磁性層13の磁化方向は、磁化容易軸の方向を向く。強磁性層11と強磁性層13の各々が出す磁場によって互いに反強磁性的に結合する(静磁カップリングを行う)。強磁性層12の磁化方向は、強磁性層11及び強磁性層13の磁化方向とは揃うことができないので磁化困難軸方向を向く。すなわち、強磁性層11の磁化方向－強磁性層12の磁化方向－強磁性層13の磁化方向を見ると、磁化方向がらせん状に変化するヘリカル構造になっていることが分かる。

- [0032] 強磁性層11(第1層)と強磁性層12(第2層)との間の反強磁性カップリング(第1結合)及び強磁性層12と強磁性層13(第3層)との間の反強磁性カップリング(第2結合)は、それぞれ磁化の方向が反平行に結合するとき、安定である。そのため、強磁性層11(第1層)と強磁性層13(第3層)とは磁化の方向が同一の方向に向くことが安定である。一方、強磁性層11(第1層)と強磁性層13(第3層)との間の静磁カップリング(第3結合)は、強磁性層11(第1層)と強磁性層13(第3層)とは磁化の方向が反平行になるように結合するとき安定である。すなわち、第1結合及び第2結合と第3結合とは、それぞれ異なる状態を実現しようとしており、双方の結合は競合している。この競合により、後述のように、トグル動作において、読み出し動作を行うことなく「1」/「0」を書き分けることができる。
- [0033] 図9及び図10は、ヘリカル構造を有する積層フェリ自由層の安定状態を示す概念図である。3層における各層の磁化の向きがデータの「1」/「0」を区別する。ここでは、強磁性層12(第2層)の磁化の向きが、時計方向のヘリカル構造(時計方向系)か反時計方向のヘリカル構造(反時計方向系)かを区別している。0磁場では時計方向系でも反時計方向系でもエネルギー的には同じである。鏡写関係にある2つの状態を一般的にカイラリティーとして区別する。図9は、時計方向系を示す。図10は、反時計方向系を示す。太幅の矢印が強磁性層11(第1層)の磁化の向き、中幅の矢印が強磁性層12(第2層)の磁化の向き、細幅の矢印が強磁性層13(第3層)の磁化の向きをそれぞれ示す。
- [0034] 図9を参照して、図の左側に示す磁化の向きの組み合わせが「1」を表す場合、その組み合わせを時計方向に180度回転したものが、図の右側に示す「0」を表す磁化の向きの組み合わせとなる。書き込み動作では、常に時計方向に回転するようにトグル動作をさせる。
- [0035] 図10を参照して、図の左側に示す磁化の向きの組み合わせが「1」を表す場合、その組み合わせを反時計方向に180度回転したものが、図の右側に示す「0」を表す磁化の向きの組み合わせとなる。書き込み動作では、常に反時計方向に回転するようにトグル動作をさせる。
- [0036] 図11は、選択セルの磁気抵抗素子に印加される磁場を示すグラフである。磁気抵

抗素子5は、Y軸に対して $\theta$ だけ傾けられている。それにより、磁気抵抗素子5(積層フェリ自由層1)の磁化困難軸方向及び磁化容易軸方向の磁場 $H_X$ (磁性体)及び $H_Y$ (磁性体)は、配線(ワード線26及びビット線27)のX軸方向及びY軸方向の磁場 $H_X$ (配線)及び $H_Y$ (配線)に対して $\theta$ だけ傾けられている。矢印は選択セルに印加される磁場の経路である。

[0037] 強磁性層12(第2層)の磁化が小さく、磁場方向を向くことによって得するエネルギーが小さい場合、フロップ磁場以上に磁場をかけても、カイラリティーは保存される。その場合、磁場を時計方向に変化させたときの時計方向系の「1」(図9左側)のフロップ磁場P1と、磁場を反時計方向に変化させたときの時計方向系の「1」のフロップ磁場P2とは異なる値となる。このように、「0」/「1」の値とカイラリティーとによって、フロップ磁場が分裂する状況を図12、13で説明する。

[0038] 図12A～12Gは、磁気抵抗素子への書き込み動作時における積層フェリ自由層における各層の磁化の方向の変化を示す図である。図12Aは、ビット線27に流れる書き込み電流IBLのタイミングチャートである。図12Bは、ワード線26に流れる書き込み電流IWLのタイミングチャートである。図12Cは、書き込み電流IBLと書き込み電流IWLとにより発生する磁場の方向の時間変化である。図12Dは、「1」を格納する時計方向系の積層フェリ自由層(図9左側)に「0」を格納する場合の強磁性層11(第1層)～強磁性層13(第3層)の磁化の向きの変化を示す。図12Eは、「0」を格納する時計方向系の積層フェリ自由層(図9右側)に「0」を格納する場合の強磁性層11(第1層)～強磁性層13(第3層)の磁化の向きの変化を示す。図12Fは、「1」を格納する反時計方向系の積層フェリ自由層(図10左側)に「1」を格納する場合の強磁性層11(第1層)～強磁性層13(第3層)の磁化の向きの変化を示す。図12Gは、「0」を格納する反時計方向系の積層フェリ自由層(図10右側)に「1」を格納する場合の強磁性層11(第1層)～強磁性層13(第3層)の磁化の向きの変化を示す。図12D～図12Gにおいて、太幅の長い矢印が第1層(強磁性層11)の磁化の向き、中幅の短い矢印が第2層(強磁性層12)の磁化の向き、細幅の長い矢印が第3層(強磁性層13)の磁化の向きをそれぞれ示す。図12A、12Bに示されるように、書き込み電流IWLを先に流す場合を示している。

- [0039] 図12Dを参照して、時計方向系の「1」では、45度方向(図中下向き)の磁場をかけたとき(時間:t2~t3)、第2層と第1層とが成す角、及び、第2層と第3層とが成す角は広がる。第1層と第3層とが成す角 $\alpha 1$ がある程度小さくなった状態(時間:t3)において、磁化容易軸に概ね平行な方向に磁場をかけたとき(時間:t3~t4)、第1層の磁化の方向が磁化困難軸を超える。さらに、45度方向(図中上向き)の磁場をかけたとき(時間:t4~t5)、第3層の磁化の方向が磁化困難軸を超える。それにより、積層フェリ自由層の磁化は回転し、「0」の状態になる。すなわち、「1」を格納する時計方向系の積層フェリ自由層(図9左側)に「0」が格納される。
- [0040] 一方、図12Eを参照して、時計方向系の「0」では、45度方向(図中下向き)の磁場をかけたとき(時間:t2~t3)、第2層と第1層とが成す角、及び、第2層と第3層とが成す角は小さくなる。第1層と第3層とが成す角 $\alpha 2$ がある程度大きくなった状態(時間:t3)において、磁化容易軸に概ね平行な方向に磁場をかけたとき(時間:t3~t4)、第1層及び第3層の磁化の方向が概ね元に戻る。さらに、45度方向(図中上向き)の磁場をかけたとき(時間:t4~t5)、第1層及び第3層の磁化の方向が多少動くが、結局磁場がなくなる時点(時間:t5)で元に戻る。それにより、積層フェリ自由層の磁化は回転せず、元の「0」の状態を維持する。すなわち、「0」を格納する時計方向系の積層フェリ自由層(図9右側)に「0」が格納される。
- [0041] 図12Fを参照して、反時計方向系の「1」では、45度方向(図中下向き)の磁場をかけたとき(時間:t2~t3)、第2層と第1層とが成す角、及び、第2層と第3層とが成す角は小さくなる。第1層と第3層とが成す角 $\beta 1$ がある程度大きくなった状態(時間:t3)において、磁化容易軸に概ね平行な方向に磁場をかけたとき(時間:t3~t4)、第1層及び第3層の磁化の方向が概ね元に戻る。さらに、45度方向(図中上向き)の磁場をかけたとき(時間:t4~t5)、第1層及び第3層の磁化の方向が多少動くが、結局磁場がなくなる時点(時間:t5)で元に戻る。それにより、積層フェリ自由層の磁化は回転せず、元の「1」の状態を維持する。すなわち、「1」を格納する反時計方向系の積層フェリ自由層(図10左側)に「1」が格納される。
- [0042] 一方、図12Gを参照して、反時計方向系の「0」では、45度方向(図中下向き)の磁場をかけたとき(時間:t2~t3)、第2層と第1層とが成す角、及び、第2層と第3層とが



成す角は広がる。第1層と第3層とが成す角  $\beta_2$  がある程度小さくなった状態(時間:  $t_3$ )において、磁化容易軸に概ね平行な方向に磁場をかけたとき(時間:  $t_3 \sim t_4$ )、第3層の磁化の方向が磁化困難軸を超える。さらに、45度方向(図中上向き)の磁場をかけたとき(時間:  $t_4 \sim t_5$ )、第1層の磁化の方向が磁化困難軸を超える。それにより、積層フェリ自由層の磁化は回転し、「1」の状態になる。すなわち、「0」を格納する反時計方向系の積層フェリ自由層(図10右側)に「1」が格納される。

[0043] 図13A～13Gは、磁気抵抗素子への書き込み動作時における積層フェリ自由層における各層の磁化の方向の変化を示す図である。図13Aは、ビット線27に流れる書き込み電流IBLのタイミングチャートである。図13Bは、ワード線26に流れる書き込み電流IWLのタイミングチャートである。図13Cは、書き込み電流IBLと書き込み電流IWLとにより発生する磁場の方向の時間変化である。図13Dは、「1」を格納する時計方向系の積層フェリ自由層(図9左側)に「1」を格納する場合の第1層～第3層の磁化の向きの変化を示す。図13Eは、「0」を格納する時計方向系の積層フェリ自由層(図9右側)に「1」を格納する場合の第1層～第3層の磁化の向きの変化を示す。図13Fは、「1」を格納する反時計方向系の積層フェリ自由層(図10左側)に「0」を格納する場合の第1層～第3層の磁化の向きの変化を示す。図13Gは、「0」を格納する反時計方向系の積層フェリ自由層(図10右側)に「0」を格納する場合の第1層～第3層の磁化の向きの変化を示す。D～Gにおいて、太幅の長い矢印が第1層(強磁性層11)の磁化の向き、中幅の短い矢印が第2層(強磁性層12)の磁化の向き、細幅の長い矢印が第3層(強磁性層13)の磁化の向きをそれぞれ示す。図13A、13Bに示されるように、書き込み電流IBLを先に流す場合を示している。

[0044] 図13Dを参照して、時計方向系の「1」では、45度方向(図中上向き)の磁場をかけたとき(時間:  $t_2 \sim t_3$ )、第2層と第1層とが成す角、及び、第2層と第3層とが成す角は小さくなる。第1層と第3層とが成す角  $\alpha_3$  がある程度大きくなった状態(時間:  $t_3$ )において、磁化容易軸に概ね平行な方向に磁場をかけたとき(時間:  $t_3 \sim t_4$ )、第1層及び第3層の磁化の方向が元に戻る。さらに、45度方向(図中下向き)の磁場をかけたとき(時間:  $t_4 \sim t_5$ )、第1層の磁化の方向が多少動くが、結局磁場がなくなる時点(時間:  $t_5$ )で元に戻る。それにより、積層フェリ自由層の磁化は回転せず、元の「1

」の状態を維持する。すなわち、「1」を格納する時計方向系の積層フェリ自由層(図9左側)に「1」が格納される。

[0045] 一方、図13Eを参照して、時計方向系の「0」では、45度方向(図中上向き)の磁場をかけたとき(時間: $t_2 \sim t_3$ )、第2層と第1層とが成す角、及び、第2層と第3層とが成す角は広がる。第1層と第3層とが成す角 $\alpha_4$ がある程度小さくなった状態(時間: $t_3$ )において、磁化容易軸に概ね平行な方向に磁場をかけたとき(時間: $t_3 \sim t_4$ )、第3層の磁化の方向が磁化困難軸を超える。さらに、45度方向(図中下向き)の磁場をかけたとき(時間: $t_4 \sim t_5$ )、第1層の磁化の方向が磁化困難軸を超える。それにより、積層フェリ自由層の磁化は回転し、「1」の状態になる。すなわち、「0」を格納する時計方向系の積層フェリ自由層(図9右側)に「1」が格納される。

[0046] 図13Fを参照して、反時計方向系の「1」では、45度方向(図中上向き)の磁場をかけたとき(時間: $t_2 \sim t_3$ )、第2層と第1層とが成す角、及び、第2層と第3層とが成す角は広がる。第1層と第3層とが成す角 $\beta_3$ がある程度小さくなった状態(時間: $t_3$ )において、磁化容易軸に概ね平行な方向に磁場をかけたとき(時間: $t_3 \sim t_4$ )、第1層の磁化の方向が磁化困難軸を超える。さらに、45度方向(図中下向き)の磁場をかけたとき(時間: $t_4 \sim t_5$ )、第3層の磁化の方向が磁化困難軸を超える。それにより、積層フェリ自由層の磁化は回転し、「0」の状態になる。すなわち、「1」を格納する反時計方向系の積層フェリ自由層(図10左側)に「0」が格納される。

[0047] 一方、図13Gを参照して、反時計方向系の「0」では、45度方向(図中上向き)の磁場をかけたとき(時間: $t_2 \sim t_3$ )、第2層と第1層とが成す角、及び、第2層と第3層とが成す角は小さくなる。第1層と第3層とが成す角 $\beta_4$ がある程度大きくなった状態(時間: $t_3$ )において、磁化容易軸に概ね平行な方向に磁場をかけたとき(時間: $t_3 \sim t_4$ )、第1層及び第3層の磁化の方向が元に戻る。さらに、45度方向(図中下向き)の磁場をかけたとき(時間: $t_4 \sim t_5$ )、第3層の磁化の方向が多少動くが、結局磁場がなくなる時点(時間: $t_5$ )で元に戻る。それにより、積層フェリ自由層の磁化は回転せず、元の「0」の状態を維持する。すなわち、「0」を格納する反時計方向系の積層フェリ自由層(図10右側)に「0」が格納される。

[0048] すなわち、時計方向系に着目すれば、図12D、12E、図13D、13Eから、磁気抵

抗素子の状態が「1」か「0」かに関わらず、書き込み電流IWLを先に流すことで「0」を書き込むことができ、書き込み電流IBLを先に流すことで「1」を書き込むことができる。同様に、反時計方向系に着目すれば、図12F、12G、図13F、13Gから、磁気抵抗素子の状態が「1」か「0」かに関わらず、書き込み電流IWLを先に流すことで「1」を書き込むことができ、書き込み電流IBLを先に流すことで「0」を書き込むことができる。

[0049] したがって、MRAMの製造時に、例えば、メモリセルを時計方向系に揃えておけば、「0」を書きたい場合にはワード線に書き込み電流IWLを先に流して書き込みを行い、「1」を書きたい場合にはビット線に書き込み電流IBLを先に流して書き込みを行えばよい。このようにすれば、従来技術のトグルMRAMのような事前の読み出し動作、書き込むか否かの判断を行う必要が生じない。それにより、書き込み速度を向上させることができる。

[0050] メモリセル10へのデータの書き込みは、以下のように行う。ただし、メモリセル10の積層フェリ自由層1は、全て時計方向系又は全て反時計方向系に統一されている。なお、添え字のsは選択されたことを示す。

X側セクタ38で選択された選択書き込みワード線26sと、Y側セクタで選択された選択ビット線27sとの交点に対応する選択セル10sの磁気抵抗素子5に対して、書き込むデータ（「1」及び「0」のいずれか）に応じて、書き込み電流IBL及び書き込み電流IWLのいずれか一方を先に流し、他方を所定の時間送れて流す。その後、先に流した電流を先に停止し、後に流した電流を後に停止する。その詳細は図12Aから12G又は図13Aから13Gに示されるとおりである。それにより、書き込むデータ（「1」及び「0」のいずれか）に対応するように、磁気抵抗素子5の積層フェリ自由層1の磁化の向きが維持又は回転して、データが書き込まれる。

[0051] 本発明により、多重書き込みの起き難いトグルMRAMの特性を保ちつつ、読み出し動作を行うことなく「1」／「0」を書き分けることが可能となる。それにより、読み出し速度が向上させることができる。それにより、より高性能な磁気抵抗素子及び磁気ランダムアクセスメモリを実現することが可能となる。

[0052] 上記の磁気抵抗素子における積層フェリ自由層1では、第2層の磁化のモーメント

の異方性エネルギーが、強磁性層11(第1層)の異方性エネルギー及び強磁性層13(第3層)の異方性エネルギーと比較して小さい場合について説明している。しかし、第2層のその異方性エネルギーが大きく、その磁化方向が磁場方向を向くことによって得するエネルギーが大きい場合、フロップ磁場以下の磁場で、カイラリティーは変化する。その場合の動作が図14Aから14Dに示される。

[0053] 図14A～14Dは、積層フェリ自由層における各層の磁化の方向の変化を示す図である。図14Aは、ワード線26に流れる書き込み電流IWLのタイミングチャートである。図14Bは、ビット線27に流れる書き込み電流IBLのタイミングチャートである。図14Cは、書き込み電流IBLと書き込み電流IWLとにより発生する磁場の方向の時間変化である。図14Dは、「1」を格納する時計方向系(図9左側)及び反時計方向系(図10左側)の積層フェリ自由層に「1」を格納する場合の第1層～第3層の磁化の向きの変化を示す。図14Dにおいて、太幅の矢印が第1層(強磁性層11)の磁化の向き、中幅の矢印が第2層(強磁性層12)の磁化の向き、細幅の矢印が第3層(強磁性層13)の磁化の向きをそれぞれ示す。図14A、14Bに示されるように、書き込み電流IWLを先に流す場合を示している。

[0054] 図14Dを参照して、45度方向(図中上向き)の磁場をかけたとき(時間:t2～t3)、時計方向系の「1」も反時計方向系の「1」も、第2層の磁化の向きは磁場の方向を向く。第2層と第1層とが成す角、及び、第2層と第3層とが成す角は大きくなる。動作は通常のトグルセルと同じとなり、「1」／「0」の書き分けはできない。したがって、積層フェリ自由層1では、第2層の異方性エネルギーが、第1層の異方性エネルギー及び第3層の異方性エネルギーと比較して小さいことが必要である。

[0055] 図15は、本発明の磁気抵抗素子における積層フェリ自由層のフロップ磁場と飽和磁場との関係を示すグラフである。磁気抵抗素子5は、Y軸に対して $\theta$ だけ傾けられている。それにより、磁気抵抗素子の磁化困難軸方向及び磁化容易軸方向の磁場HX(磁性体)及びHY(磁性体)は、配線のX軸方向及びY軸方向の磁場HX(配線)及びHY(配線)に対して $\theta$ だけ傾けられている。

[0056] 本発明の磁気抵抗素子における積層フェリ自由層1は、第2層の影響が、第1層と第3層の角度が小さくなるほど大きくなる。そのため、フロップ磁場が第2層の影響に

よって大きくなる割合と飽和磁場が第2層の影響によって大きくなる割合とでは後者の方が大きい。したがって、フロップ磁場と飽和磁場の間隔が広くなり、熱擾乱に対するマージンを増やすことができる。そのことについて、図18を用いて説明する。

[0057] 図18A～18Cは、第1層、第2層及び第3層の間の磁化の向きとエネルギーとの関係を説明する図である。上側が時計方向系、下側が反時計方向系であり、第1層の磁化と第3層の磁化との間の角度が時計方向系と反時計方向系とで同様になる状態を示している。Aは積層フェリ自由層1に印加される磁場が0の場合、Bは積層フェリ自由層1に印加される磁場がフロップ磁場に近い場合、Cは積層フェリ自由層1に印加される磁場が飽和磁場の場合をそれぞれ示す。図18Aにおいて、第2層がどちらを向いていても、第1層及び第3層と第2層との磁化の向きは直交しているので、エネルギー的には同じである。すなわち、第2層の向きはエネルギー的な影響はない。図18Bにおいて、第1層及び第3層と第2層との磁化の向きは直交からずれるので、第2層の磁化の向きによるエネルギー的な影響が出てくる。ただし、Cの飽和状態ほどではない。図18Cにおいて、第2層の磁化の向きは、第1層及び第3層の次の向きに対して平行又は反平行になる。そのため、第2層の磁化の向きがエネルギーに大きな影響を与える。すなわち、フロップ磁場付近の磁場では、第1層及び第3層の磁化が飽和する磁場と比較して、エネルギーが第2層の磁化の向きには敏感ではない。

[0058] 本発明により、書き込み用の磁場で合成磁化が飽和に近づくのを防ぎ、上層の強磁性層の磁化と下層の強磁性層の磁化とが熱擾乱で入れ替わる可能性を抑制することが可能となる。それにより、より高い信頼性のある磁気抵抗素子及び磁気ランダムアクセスメモリを、より高い歩留りで製造することが出来る。そして、磁気抵抗素子及び磁気ランダムアクセスメモリをより安価にすることができる。

[0059] 上記の積層フェリ自由層1は、図8に示しように強磁性層11(第1層)、非磁性層21、強磁性層(第2層)12、非磁性層22、強磁性層(第3層)13を有する構成である。しかし、図15に示す構成であっても良い。

[0060] 図16は、メモリセルの積層フェリ自由層1の変形例の断面図である。積層フェリ自由層1は、積層フェリ磁性構造体である。積層フェリ磁性構造体は3層の強磁性層(11

、12a、13)を備え、第1層(強磁性層11)第3層(強磁性層13)との間に、第2層(強磁性層12a)を囲むように非磁性中間層(23)を含む。このようにすることで、第1層と第3層との間が非磁性層で結合され、第1層と第3層との間についても反強磁性結合とすることができる。強磁性層11と強磁性層12aとの間の非磁性中間層23の膜厚 $T_2$ は、強磁性層11と強磁性層12aとが非磁性層23により反強磁性結合(反強磁性カップリング)するように決められている。同様に、強磁性層13と強磁性層12aとの間の非磁性中間層23の膜厚 $T_2$ は、強磁性層13と強磁性層12aとが非磁性層23により反強磁性結合(反強磁性カップリング)するように決められている。更に、強磁性層11と強磁性層13との間の非磁性中間層23の膜厚は、強磁性層13と強磁性層11とが非磁性層23により反強磁性結合(反強磁性カップリング)するように決められている。

[0061] 図17は、強磁性層11、強磁性層12a、強磁性層13同士の間での結合係数と非磁性中間層との関係を示すグラフである。縦軸は、結合係数であり、強磁性層同士が反強磁性的に結合する場合に正であるように定義されている。横軸は、非磁性中間層23の膜厚である。結合係数は、非磁性中間層23の膜厚により、強磁性的と反強磁性的との間を減衰しながら振動する。図に示されるように、強磁性層11、強磁性層12a、強磁性層13の距離(非磁性中間層23の膜厚 $T_1$ 、 $T_2$ )を適度に保つようにすると強磁性層11－強磁性層12a間、強磁性層11－強磁性層13間、強磁性層12a－強磁性層13間の全てで、反強磁性結合を得ることができる。このように、膜厚 $T_1$ 、 $T_2$ の大きさを制御することにより、図8の場合に比較して、結合の強さをより柔軟に制御することができる。

[0062] この場合にも、第1結合及び第2結合と第3結合とは、それぞれ異なる状態を実現しようとしており、双方の結合は競合している。強磁性層11と強磁性層12aとの間の第1結合(反強磁性カップリング)及び強磁性層12aと強磁性層13との間の第2結合(反強磁性カップリング)は、それぞれ磁化の方向が反平行になるように結合することが安定である。そのため、強磁性層11と強磁性層13とは磁化の方向が同一の方向に向くことが安定である。一方、強磁性層11と強磁性層13との間の第3結合(反強磁性カップリング)は、強磁性層11と強磁性層13とは磁化の方向が反平行になるように結合することが安定である。この競合により、上述のように、トグル動作において、読

み出し動作を行うことなく「1」／「0」を書き分けることができる。

[0063] 本発明により、磁気抵抗素子の設計の自由度をより高めることが出来る。それにより、より高い性能、より高い信頼性を獲得することが可能となる。

[0064] 本発明は上記各実施例に限定されず、本発明の技術思想の範囲内において、各実施例は適宜変更され得ることは明らかである。

[0065] 本発明により、多重書き込みを無くしつつ、「1」／「0」を書き分けられる。書き込み用の磁場により、合成磁化が飽和に近づくのを防ぎ、上層の強磁性層の磁化と下層の強磁性層の磁化とが熱擾乱で入れ替わる可能性を抑制できる。

## 請求の範囲

- [1] 自由層と、  
固定層と  
前記自由層と前記固定層との間に介設された非磁性層と  
を具備し、  
前記自由層は、  
第1磁性層と、  
第2磁性層と、  
第3磁性層と、  
前記第1磁性層と前記第2磁性層との間に介設された第1非磁性層と、  
前記第2磁性層と前記第3磁性層との間に介設された第2非磁性層と  
を備え、  
前記第1磁性層と前記第2磁性層と前記第3磁性層とは、自発磁化がヘリカル構造  
となるように結合している  
磁気抵抗素子。
- [2] 請求項1に記載の磁気抵抗素子において、  
前記第1磁性層の自発磁化の第1方向と前記第2磁性層の自発磁化の第2方向と  
の成す角は実質的に直角であり、前記第1方向と前記第3磁性層の自発磁化の第3  
方向との成す角は実質的に二直角である  
磁気抵抗素子。
- [3] 請求項1又は2に記載の磁気抵抗素子において、  
前記第1磁性層と前記第2磁性層との間の第1結合及び前記第2磁性層と前記第3  
磁性層との間の第2結合と、前記第1磁性層と前記第3磁性層との間の第3結合とは  
、競合している  
磁気抵抗素子。
- [4] 請求項2に記載の磁気抵抗素子において、  
前記第1結合及び前記第2結合は非磁性層による反強磁性結合であり、前記第3  
結合は静磁エネルギーによる反強磁性結合である



磁気抵抗素子。

- [5] 請求項2に記載の磁気抵抗素子において、  
前記第1非磁性層と前記第2非磁性層とは、前記第2磁性層の側面で結合して第3非磁性層を形成し、

前記第1結合及び前記第2結合は非磁性層による反強磁性結合であり、前記第3結合も非磁性層による反強磁性結合である

磁気抵抗素子。

- [6] 請求項2に記載の磁気抵抗素子において、  
前記自由層は、前記第2磁性層の磁化のモーメントの異方性エネルギーが、前記第1磁性層の磁化のモーメントの異方性エネルギー及び前記第3磁性層の磁化のモーメントの異方性エネルギーと比較して小さい

磁気抵抗素子。

- [7] 第1方向に延伸する複数の第1配線と、  
前記第1方向に実質的に垂直な第2方向に延伸する複数の第2配線と、  
前記複数の第1配線と前記複数の第2配線とが交差する位置のそれぞれに対応して設けられた複数のメモリセルと

を具備し、

前記複数のメモリセルの各々は、磁気抵抗素子を備え、

前記磁気抵抗素子は、

自由層と、

固定層と

前記自由層と前記固定層との間に介設された非磁性層と

を具備し、

前記自由層は、

第1磁性層と、

第2磁性層と、

第3磁性層と、

前記第1磁性層と前記第2磁性層との間に介設された第1非磁性層と、

前記第2磁性層と前記第3磁性層との間に介設された第2非磁性層とを備え、

前記第1磁性層と前記第2磁性層と前記第3磁性層とは、自発磁化がヘリカル構造となるように結合し、

前記磁気抵抗素子は、磁化容易軸方向が前記第1方向及び前記第2方向とは異なる

磁気ランダムアクセスメモリ。

[8] 請求項7に記載の磁気ランダムアクセスメモリにおいて、

前記磁化容易軸方向はと前記第1方向とが成す角は、実質的に45度である

磁気ランダムアクセスメモリ。

[9] 請求項7または8に記載の磁気ランダムアクセスメモリにおいて、

前記複数の第1配線から選択される選択第1配線と前記複数の第2配線から選択される選択第2配線とに対応する前記メモリセルとしての選択セルについて、書き込み動作は、

書き込む記憶情報に基づいて選択される前記選択第1配線及び前記選択第2配線のうちの一方としての第1電流用配線に第1書き込み電流を供給し、次に、他方としての第2電流用配線に第2書き込み電流を供給し、その後、前記第1書き込み電流を停止し、次に、前記第2書き込み電流を停止することで実行される

磁気ランダムアクセスメモリ。

[10] 請求項7または8に記載の磁気ランダムアクセスメモリにおいて、

複数のビット線から選択される選択ビット線と複数のワード線から選択される選択ワード線とに対応するメモリセルとしての選択セルについて、書き込み動作は、

書き込む記憶情報に基づいて選択される前記選択ビット線及び前記選択ワード線のうちの一方としての第1電流用配線に第1書き込み電流を供給し、次に、他方としての第2電流用配線に第2書き込み電流を供給し、その後、前記第1書き込み電流を停止し、次に、前記第2書き込み電流を停止することで実行される

磁気ランダムアクセスメモリ。

[11] 第1方向に延伸する第1配線と、

前記第1方向に実質的に直交する第2方向に延伸する第2配線と、  
前記第1配線と前記第2配線とが交差する位置に、前記第1配線と前記第2配線との間に設けられ、磁気抵抗素子を具備するメモリセルと、  
前記第1配線と前記第2配線に電流をそれぞれ供給する電流供給部とを具備し、  
前記磁気抵抗素子は、  
自由層と、  
固定層と  
前記自由層と前記固定層との間に介設された非磁性層とを具備し、  
前記自由層は、  
第1磁性層と、  
第2磁性層と、  
第3磁性層と、  
前記第1磁性層と前記第2磁性層との間に介設された第1非磁性層と、  
前記第2磁性層と前記第3磁性層との間に介設された第2非磁性層とを備え、  
前記第1磁性層と前記第2磁性層と前記第3磁性層は、自発磁化がヘリカル構造となるように磁氣的に結合されていて、  
前記電流供給部は、前記メモリセルに書き込まれるデータに従って、前記第1配線と前記第2配線のうちの一方に第1電流の供給を開始し、前記第1電流が供給されている間に前記第1配線と前記第2配線のうちの他方に第2電流に供給を開始し、前記第2電流が供給されている間に前記第1電流の供給を停止し、前記第1電流の供給が停止された後前記第2電流の供給を停止する  
磁気ランダムアクセスメモリ。

- [12] 請求項11に記載の磁気ランダムアクセスメモリにおいて、  
前記磁気抵抗素子は、磁化容易軸方向が前記第1方向及び前記第2方向とは異なり、

前記磁化容易軸方向は、前記第1方向とが成す角は、実質的に45度である  
磁気ランダムアクセスメモリ。

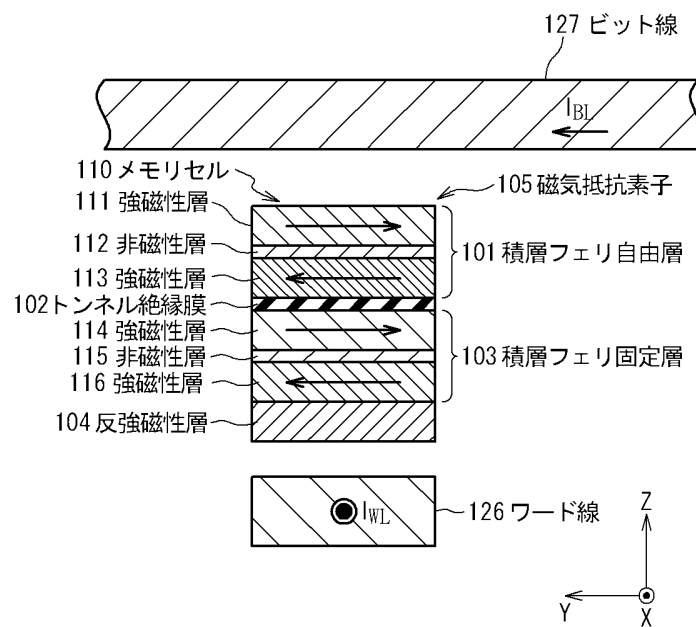
- [13] 請求項12に記載の磁気ランダムアクセスメモリにおいて、  
前記第1磁性層の自発磁化の第1方向と前記第2磁性層の自発磁化の第2方向との成す角は実質的に直角であり、前記第1方向と前記第3磁性層の自発磁化の第3方向との成す角は実質的に二直角である  
磁気ランダムアクセスメモリ。
- [14] 請求項11乃至13のいずれかに記載の磁気ランダムアクセスメモリにおいて、  
前記第1磁性層と前記第2磁性層との間の第1結合及び前記第2磁性層と前記第3磁性層との間の第2結合と、前記第1磁性層と前記第3磁性層との間の第3結合とは、競合している  
磁気ランダムアクセスメモリ。
- [15] 請求項3に記載の磁気ランダムアクセスメモリにおいて、  
前記第1結合及び前記第2結合は非磁性層による反強磁性結合であり、前記第3結合は静磁エネルギーによる反強磁性結合である  
磁気ランダムアクセスメモリ。
- [16] 請求項13に記載の磁気ランダムアクセスメモリにおいて、  
前記第1非磁性層と前記第2非磁性層とは、前記第2磁性層の側面で結合して第3非磁性層を形成し、  
前記第1結合及び前記第2結合は非磁性層による反強磁性結合であり、前記第3結合も非磁性層による反強磁性結合である  
磁気ランダムアクセスメモリ。
- [17] 請求項13に記載の磁気ランダムアクセスメモリにおいて、  
前記自由層は、前記第2磁性層の磁化のモーメントの異方性エネルギーが、前記第1磁性層の磁化のモーメントの異方性エネルギー及び前記第3磁性層の磁化のモーメントの異方性エネルギーと比較して小さい  
磁気ランダムアクセスメモリ。
- [18] 第1方向に延伸する第1配線と、

前記第1方向に実質的に直交する第2方向に延伸する第2配線と、  
前記第1配線と前記第2配線とが交差する位置に、前記第1配線と前記第2配線との間に設けられ、磁気抵抗素子を具備するメモリセルと、  
前記第1配線と前記第2配線に電流を供給することにより前記メモリセルに回転磁場を印加する磁界印加部と  
を具備し、  
前記磁気抵抗素子は、自由層と、固定層と前記自由層と前記固定層との間に介設された非磁性層とを具備し、  
前記自由層は、  
第3方向の自発磁化を有する第1磁性層と、  
前記第3方向と直交する方向の自発磁化を有し、前記第1磁性層と磁氣的に結合された第2磁性層と、  
前記第3方向と反対方向の自発磁化を有し、前記第1と第2磁性層と磁氣的結合された第3磁性層と  
を備え、  
前記磁界印加部は、前記メモリセルに書き込まれるデータに従って、時計方向に回転する磁場と反時計方向に回転する磁場との一方を前記メモリセルに印加する磁気ランダムアクセスメモリ。

- [19] 請求項18に記載の磁気ランダムアクセスメモリにおいて、  
前記磁気抵抗素子は、磁化容易軸方向が前記第1方向及び前記第2方向とは異なり、  
前記磁化容易軸方向は、前記第1方向とが成す角は、実質的に45度である磁気ランダムアクセスメモリ。

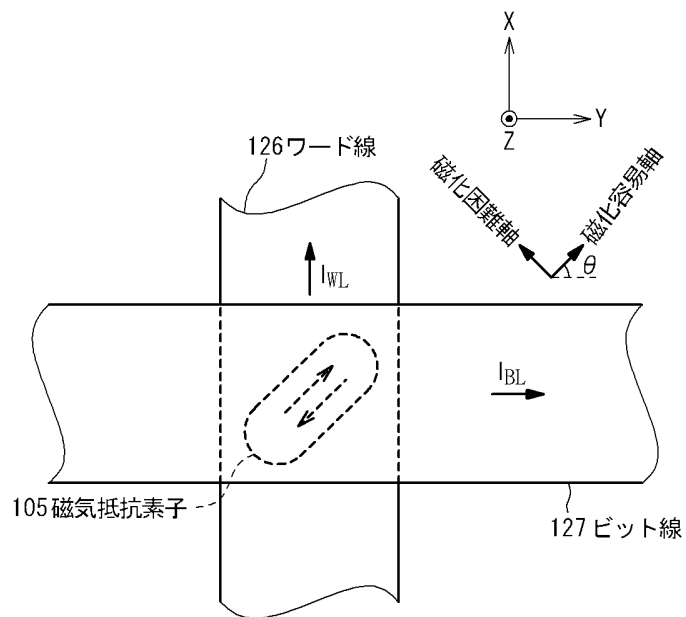
[図1]

図1

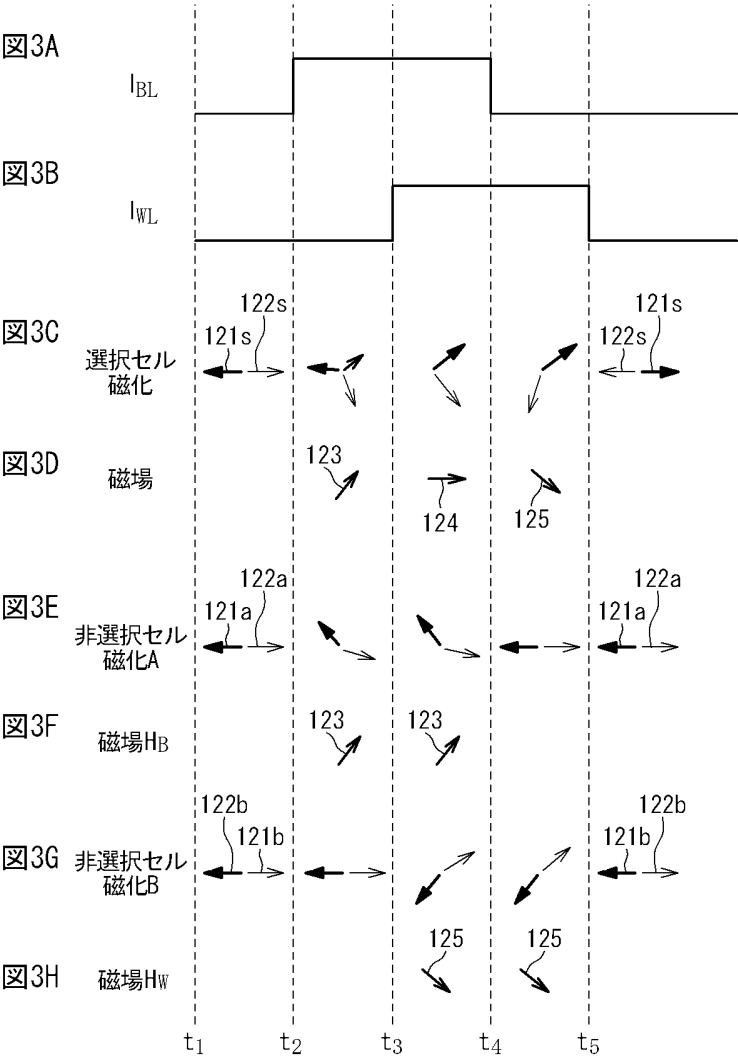


[図2]

図2



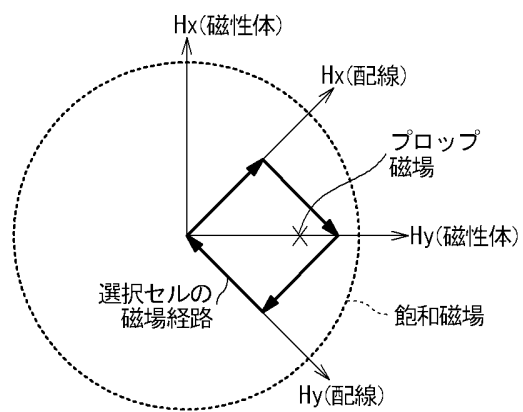
[図3]





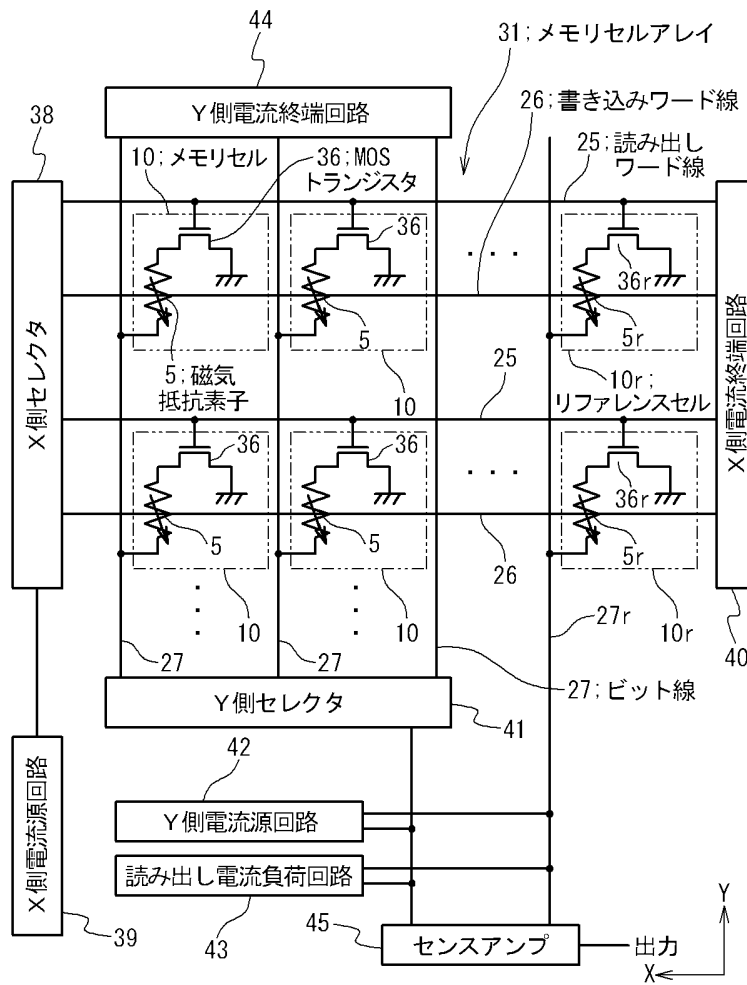
[図4]

図4



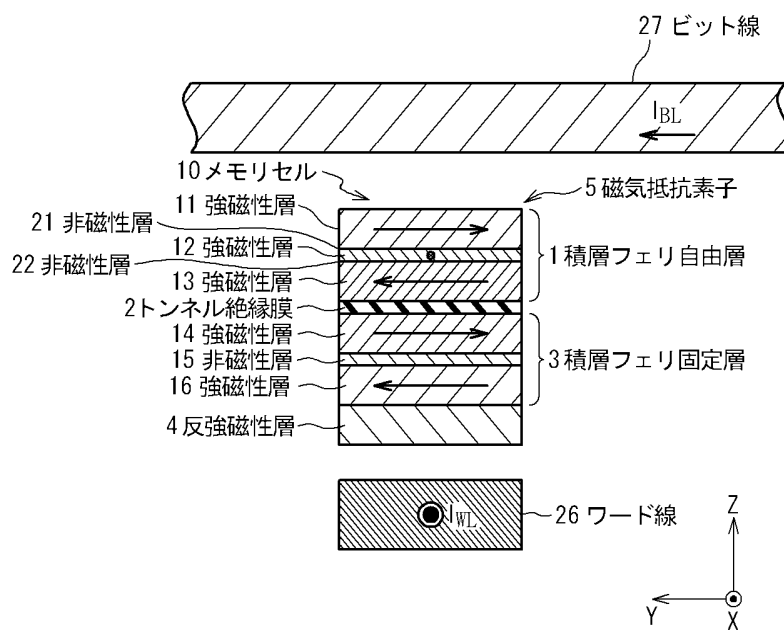
[図5]

図5



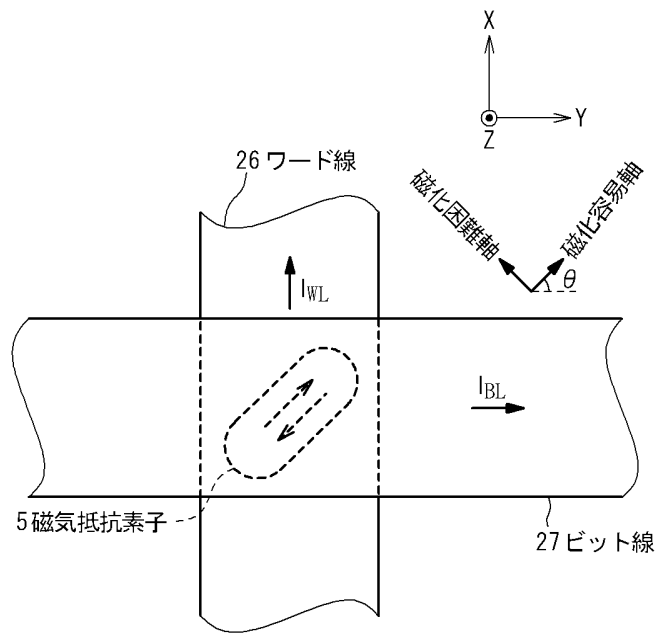
[図6]

図6



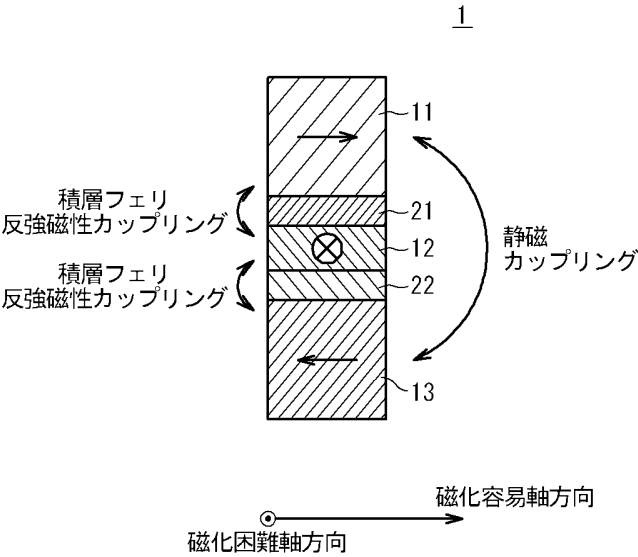
[図7]

図7



[図8]

図8



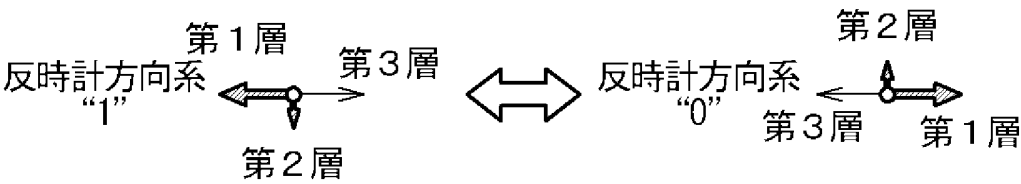
[図9]

図9



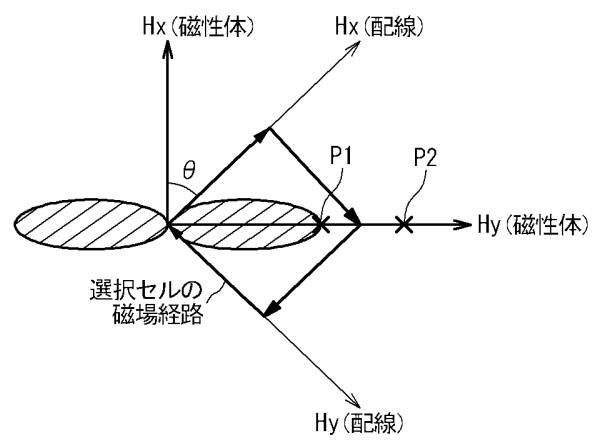
[図10]

図10

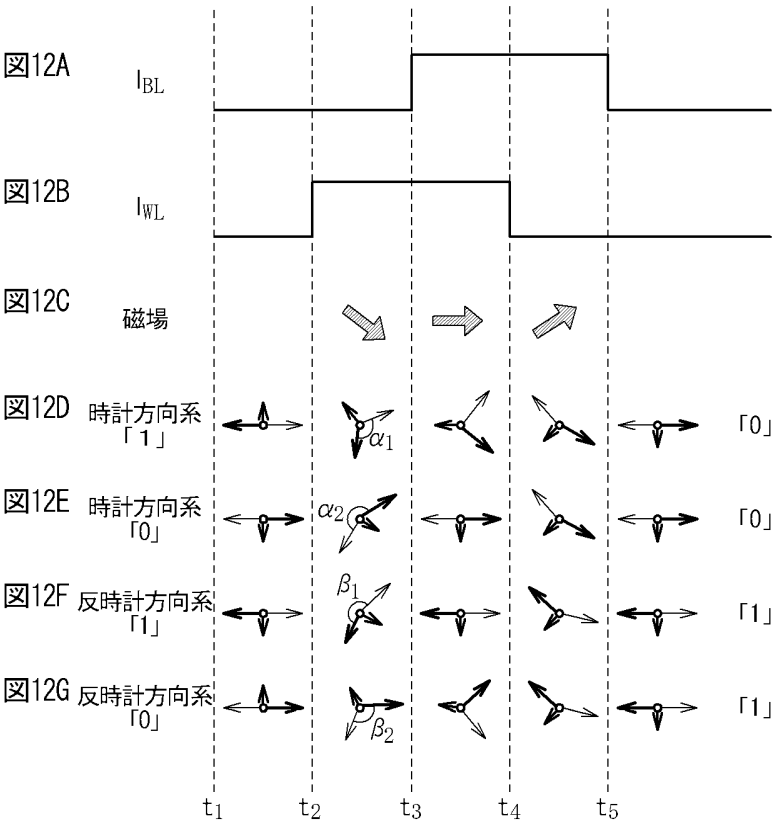


[図11]

図11

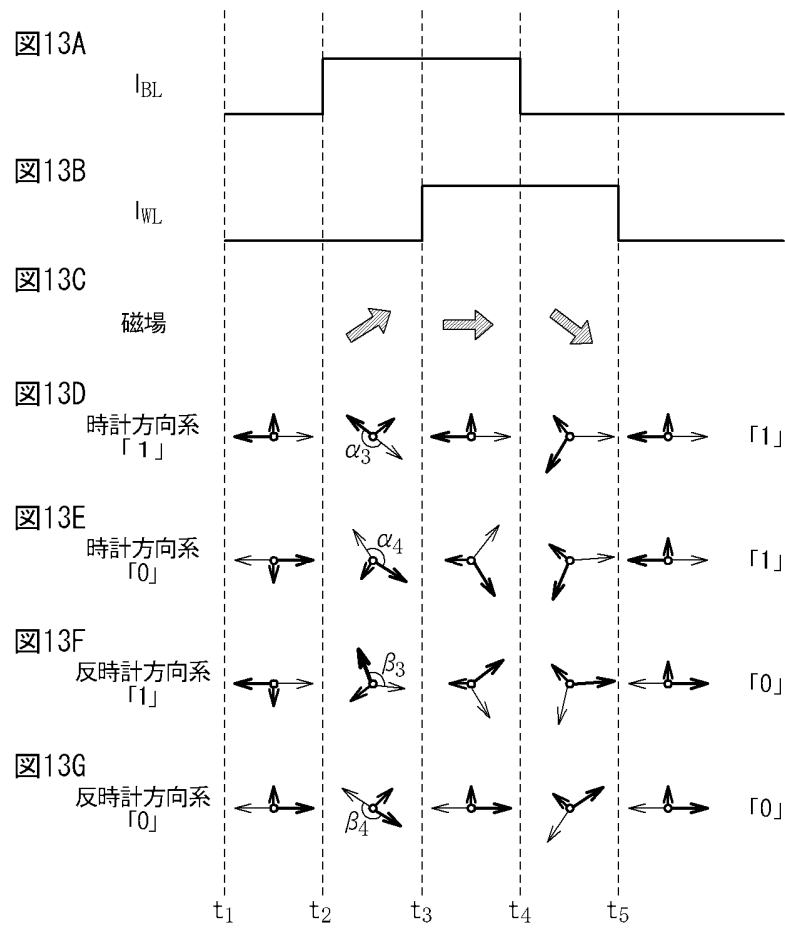


[図12]

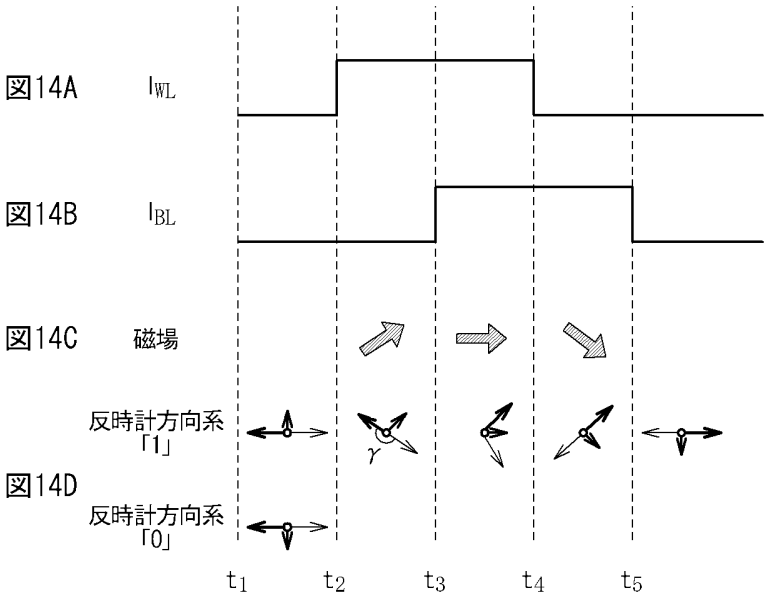




[図13]

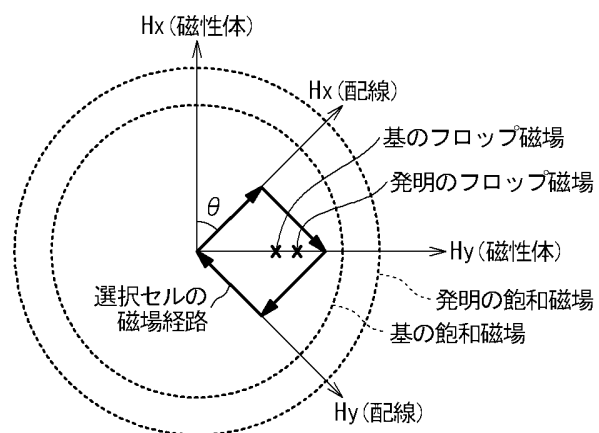


[図14]



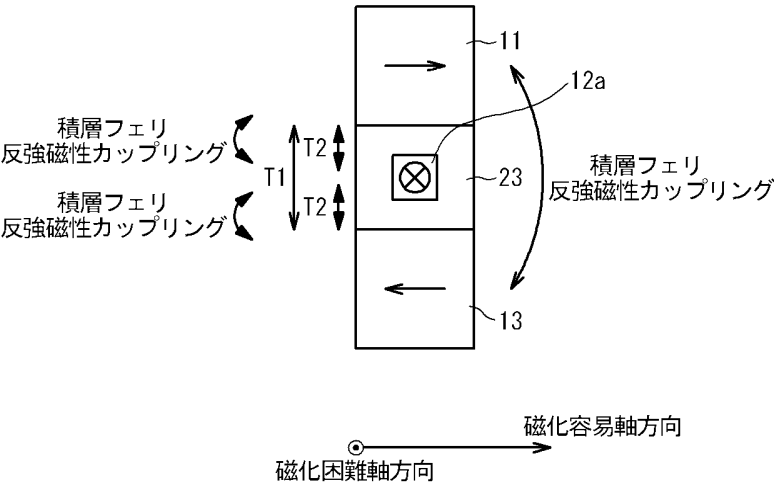
[図15]

図15



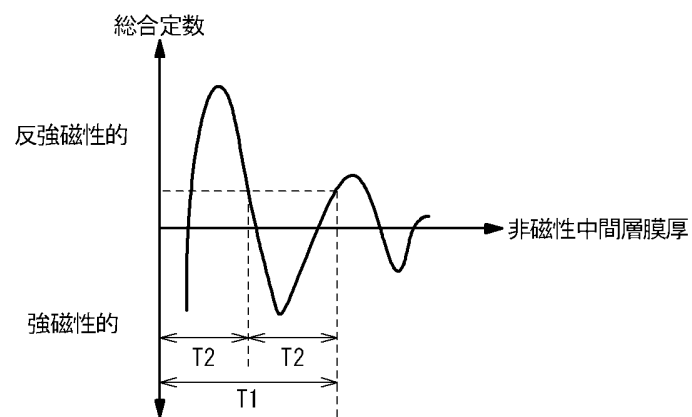
[図16]

図16



[図17]

図17



[図18]



[図]18A



[図]18B



[図]18C

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/015516

## A. CLASSIFICATION OF SUBJECT MATTER

**H01L43/08** (2006.01), **G11C11/15** (2006.01), **H01L27/105** (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

**H01L43/08** (2006.01), **G11C11/15** (2006.01), **H01L27/105** (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2005 |
| Kokai Jitsuyo Shinan Koho | 1971-2005 | Toroku Jitsuyo Shinan Koho | 1994-2005 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category*    | Citation of document, with indication, where appropriate, of the relevant passages                                                        | Relevant to claim No.                  |
|--------------|-------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------|
| E, X<br>E, A | JP 2005-294376 A (Toshiba Corp.),<br>20 October, 2005 (20.10.05),<br>Full text<br>(Family: none)                                          | 1, 3, 7<br>2, 4-6, 8-19                |
| E, X<br>E, A | WO 2005/098953 A1 (NEC Corp.),<br>20 October, 2005 (20.10.05),<br>Full text<br>(Family: none)                                             | 1, 3, 7-12, 14<br>2, 4-6, 13,<br>15-19 |
| A            | US 6545906 B1 (Savchenko et al.),<br>08 April, 2003 (08.04.03),<br>Full text<br>& JP 2005-505889 A & EP 1474807 A2<br>& WO 2003/034437 A2 | 1-19                                   |

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
18 November, 2005 (18.11.05)

Date of mailing of the international search report  
29 November, 2005 (29.11.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L43/08 (2006.01), G11C11/15 (2006.01), H01L27/105 (2006.01)

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L43/08 (2006.01), G11C11/15 (2006.01), H01L27/105 (2006.01)

## 最小限資料以外の資料で調査を行った分野に含まれるもの

|             |            |
|-------------|------------|
| 日本国実用新案公報   | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2005年 |
| 日本国実用新案登録公報 | 1996-2005年 |
| 日本国登録実用新案公報 | 1994-2005年 |

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                         | 関連する<br>請求の範囲の番号                       |
|-----------------|-----------------------------------------------------------------------------------------------------------|----------------------------------------|
| E, X<br>E, A    | JP 2005-294376 A (株式会社東芝) 2005.10.20, 全文<br>(ファミリーなし)                                                     | 1, 3, 7<br>2, 4-6, 8-19                |
| E, X<br>E, A    | WO 2005/098953 A1 (日本電気株式会社) 2005.10.20, 全文<br>(ファミリーなし)                                                  | 1, 3, 7-12, 14<br>2, 4-6, 13,<br>15-19 |
| A               | US 6545906 B1 (Savchenko et al.) 2003.04.08, 全文<br>& JP 2005-505889 A & EP 1474807 A2 & WO 2003/034437 A2 | 1-19                                   |

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

## 国際調査を完了した日

18.11.2005

## 国際調査報告の発送日

29.11.2005

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

## 特許庁審査官 (権限のある職員)

井原 純

4M

3349

電話番号 03-3581-1101 内線 3462