(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 6 月 30 日(30.06.2016)

WIPO | PCT

(10) 国際公開番号
WO 2016/103825 A1

(51) 国際特許分類:
H03M 3/02 (2006.01)

(21) 国際出願番号: PCT/JP2015/077471

(22) 国際出願日: 2015 年 9 月 29 日(29.09.2015)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2014-258853 2014 年 12 月 22 日(22.12.2014) JP

(71) 出願人: 住友電気工業株式会社(SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目５番３３号 Osaka (JP).

(72) 発明者: 前畠　貴(MAEHATA, Takashi); 〒5540024 大阪府大阪市此花区島屋一丁目１番３号　住友電気工業株式会社　大阪製作所内 Osaka (JP).

(74) 代理人: 特許業務法人サンクレスト国際特許事務所(SUNCREST PATENT AND TRADEMARK ATTORNEYS); 〒6500023 兵庫県神戸市中央区栄町通四丁目１番１１号 Hyogo (JP).

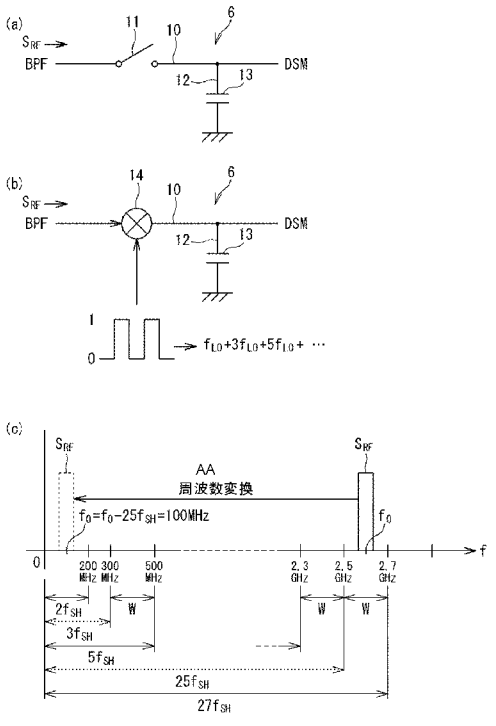
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) **Title**: A/D CONVERTER AND COMMUNICATION DEVICE USING SAME

(54) 発明の名称 : ＡＤ変換器及びこれを用いた通信装置



AA Frequency conversion

(57) **Abstract**: This analog-to-digital converter 4 is provided with: a sample and hold circuit 6 to which an analog input signal is input; and a band-pass type ΔΣ modulator 7 which subjects the output signal outputted by the sample and hold circuit 6 to ΔΣ-modulation and outputs the result as a digital signal. The sampling frequency f_{SH} of the sample and hold circuit 6 is set lower than the center frequency f_0 of the analog input signal.

(57) 要約:　アナログデジタル変換器４はアナログ入力信号が与えられるサンプルアンドホールド回路６と、サンプルアンドホールド回路６が出力する出力信号をΔΣ変調しデジタル信号として出力するバンドパス型のΔΣ変調器７とを備えている。サンプルアンドホールド回路６のサンプリング周波数ｆ$_{SH}$は、アナログ入力信号の中心周波数ｆ$_0$よりも低く設定されている。

WO 2016/103825 A1

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： ＡＤ変換器及びこれを用いた通信装置

技術分野

[0001] 本発明は、ＡＤ変換器及びこれを用いた通信装置に関する。

背景技術

[0002] 近年、携帯電話等の無線通信システムにおいては、高速化を目的として広帯域化が進んでおり、より広い周波数帯域を確保するために無線周波数が高周波化される傾向にある。

[0003] その一方、通信装置においては、装置の小型化等を目的として、できるだけアナログ処理の要素を排除し、信号処理をできるだけデジタル領域で行おうとする試みがなされている。

このため、上記無線通信システムで用いられる通信装置においては、高周波のアナログ入力信号をデジタル処理する機能が求められている。

[0004] 例えば、一般的なアナログデジタル変換器を用いてアナログ入力信号をデジタル信号に変換する場合、アナログ入力信号の周波数の２倍以上のサンプリング周波数のアナログデジタル変換器を用いる必要がある。

このため、例えば、無線周波数が２．６ＧＨｚ、帯域幅２０ＭＨｚといったＬＴＥ等の高周波のアナログ入力信号をデジタル信号に変換する場合、サンプリング周波数が５ＧＨｚ以上といったような非常に高いサンプリング周波数のアナログデジタル変換器を用いなければならないおそれがある。

[0005] そこで、バンドパス型ΔΣ変調器を利用したアナログデジタル変換器を用いることが考えられる。バンドパス型ΔΣ変調器では、サンプリング周波数は、信号の中心周波数ではなく、信号の帯域幅に対してオーバサンプリングとなるように設定される（例えば、特許文献１参照）。

[0006] このため、無線周波数が２．６ＧＨｚ、帯域幅２０ＭＨｚといった上述のアナログ入力信号をデジタル信号に変換する場合、バンドパス型ΔΣ変調器のサンプリング周波数は、帯域幅２０ＭＨｚの１００倍程度の２ＧＨｚに設

定すればよい。これによって、サンプリング周波数が極端に高く設定されるのを抑制することができる。

先行技術文献

特許文献

[0007] 特許文献1：特開２０１３－０８１１０６号公報

発明の概要

発明が解決しようとする課題

[0008] 上記バンドパス型ΔΣ変調器を利用したアナログデジタル変換器では、サンプリング周波数がデジタル入力信号の帯域幅に対してオーバサンプリングとなるように設定すればよい。これによって、サンプリング周波数が極端に高くなるのを抑制できる。

一方、アナログ入力信号の中心周波数との関係においては、バンドパス型ΔΣ変調器のサンプリング周波数はアナログ入力信号の中心周波数よりも高いことが好ましく、アナログ入力信号の中心周波数をできるだけ低い周波数にすることによってバンドパス型ΔΣ変調器をより適切に動作させることができる。

[0009] そこで、アナログ入力信号の中心周波数が比較的高い場合、当該アナログ入力信号の中心周波数を適度に下げた上で変調を行うことが考えられるが、アナログ信号であるローカル信号をアナログ入力信号に乗算して当該アナログ入力信号の中心周波数を下げるという方法を採ることはアナログ処理の要素を増加させることとなり好ましくない。

[0010] 本発明はこのような事情に鑑みてなされたものであり、アナログ入力信号の中心周波数が高い場合であっても適切な動作が可能なアナログデジタル変換器及びこれを用いた通信装置を提供することを目的とする。

課題を解決するための手段

[0011] 一実施形態であるアナログデジタル変換器は、アナログ入力信号をデジタル信号に変換するアナログデジタル変換器であって、前記アナログ入力信号

が与えられるサンプルアンドホールド回路と、前記サンプルアンドホールド回路が出力する出力信号をΔΣ変調し前記デジタル信号として出力するバンドパス型のΔΣ変調器と、を備え、前記サンプルアンドホールド回路のサンプリング周波数は、前記アナログ入力信号の中心周波数よりも低く設定されている。

[0012] また、一実施形態である通信装置は、アナログ入力信号をデジタル信号に変換するアナログデジタル変換器を備えた通信装置であって、前記アナログデジタル変換器は、前記アナログ入力信号が与えられるサンプルアンドホールド回路と、前記サンプルアンドホールド回路が出力する出力信号をΔΣ変調し前記デジタル信号として出力するバンドパス型のΔΣ変調器と、を備え、前記サンプルアンドホールド回路のサンプリング周波数は、前記アナログ入力信号の中心周波数よりも低く設定されている。

[0013] また、一実施形態であるアナログデジタル変換器は、アナログ入力信号をデジタル信号に変換するアナログデジタル変換器であって、前記アナログ入力信号が与えられるサンプルアンドホールド回路と、前記サンプルアンドホールド回路が出力する出力信号をΔΣ変調し前記デジタル信号として出力するバンドパス型のΔΣ変調器と、を備え、前記サンプルアンドホールド回路のサンプリング周波数は、前記サンプルアンドホールド回路のサンプリング周波数を２倍にした値が前記ΔΣ変調器のサンプリング周波数よりも低くなるように設定されている。

発明の効果

[0014] 上記フィルタ回路によれば、適切なフィルタ特性を容易に得ることができる。

図面の簡単な説明

[0015] [図1]一実施形態に係る通信装置の受信部を示すブロック図である。

[図2]（ａ）は、サンプルアンドホールド回路の等価回路を示す図、（ｂ）は、通信信号S_{RF}に対して当該通信信号S_{RF}の周波数よりも低い周波数f_{LO}の矩形波のローカル信号を与えていると考えたときのサンプルアンドホールド

回路を示す図、（ｃ）は、中心周波数ｆ$_0$が２．６ＧＨｚの通信信号Ｓ$_{RF}$の周波数スペクトラムを示す図であり、サンプリング周波数ｆ$_{SH}$を１００ＭＨｚに設定してサンプルアンドホールドする処理をした場合の態様を示した図である。

[図3]ΔΣ変調器の等価回路の一例を示す図である。

[図4]バンドパスフィルタの構成の一例を示すブロック図である。

[図5]フィルタ回路のフィルタ特性の一例を示す図である。

[図6]ローノイズアンプが出力する受信信号の周波数スペクトラムの一部を示す図であり、フィルタ回路のフィルタ特性との関係を示している。

[図7]バンドパスフィルタの構成の他の例を示すブロック図である。

[図8]第１フィルタ回路部の構成を示すブロック図である。

[図9]（ａ）は、ローノイズアンプが出力する受信信号の周波数スペクトラムと、第１フィルタ回路部のフィルタ特性との関係を示す図、（ｂ）は、第２フィルタ回路部のフィルタ特性を示す図であり、第１フィルタ回路部の阻止帯域と、第２フィルタ回路部の阻止帯域との関係を示す図である。

[図10]（ａ）は、アンテナが受信した受信信号に複数の信号成分が含まれている場合の周波数スペクトラムを示す図、（ｂ）は、図１０（ａ）の状態からサンプルアンドホールド回路のサンプリング周波数ｆ$_{SH}$を調整した場合の周波数スペクトラムを示す図である。

[図11]他の実施形態に係る通信装置の受信部が有するΔΣ変調器の等価回路を示す図である。

[図12]図１１に示すΔΣ変調器を備えた通信装置の受信部を示すブロック図である。

発明を実施するための形態

[0016] ［実施形態の説明］

[0017] まず最初に実施形態の内容を列記して説明する。

（１）一実施形態に係るアナログデジタル変換器は、アナログ入力信号をデジタル信号に変換するアナログデジタル変換器であって、前記アナログ入力

信号が与えられるサンプルアンドホールド回路と、前記サンプルアンドホールド回路が出力する出力信号をΔΣ変調し前記デジタル信号として出力するバンドパス型のΔΣ変調器と、を備え、前記サンプルアンドホールド回路のサンプリング周波数は、前記アナログ入力信号の中心周波数よりも低く設定されている。

[0018] 上記のように構成されたアナログデジタル変換器によれば、サンプルアンドホールド回路のサンプリング周波数がアナログ入力信号の中心周波数よりも低く設定されているので、サンプルアンドホールド回路は、アナログ入力信号を離散化しつつ当該アナログ入力信号の中心周波数をより低い周波数に変換して出力することができる。

これにより、アナログ入力信号の中心周波数が高い場合であっても、より低い中心周波数に変換されかつ離散化された信号をΔΣ変調器に対して与えることができ、ΔΣ変調器においては離散化された信号を量子化すればよく、当該ΔΣ変調器により適切な動作をさせることができる。この結果、適切な動作が可能なアナログデジタル変換器とすることができる。

[0019] （２）上記サンプルアンドホールド回路は、アナログ入力信号の中心周波数がサンプルアンドホールド回路のサンプリング周波数を２倍にした周波数よりも低い周波数となるようにアナログ入力信号を周波数変換することができる。

このため、前記サンプルアンドホールド回路のサンプリング周波数は、前記サンプルアンドホールド回路のサンプリング周波数を２倍にした値が前記ΔΣ変調器のサンプリング周波数よりも低くなるように設定されていることが好ましい。

この場合、周波数が変換された後のアナログ入力信号の中心周波数を、確実にΔΣ変調器７のサンプリング周波数よりも低く設定することができる。

[0020] （３）上述のように、サンプルアンドホールド回路は、アナログ入力信号の中心周波数がサンプルアンドホールド回路のサンプリング周波数を２倍にした周波数よりも低い周波数となるようにアナログ入力信号を周波数変換する

ことができる。

このため、前記サンプルアンドホールド回路のサンプリング周波数は、前記サンプルアンドホールド回路のサンプリング周波数を２倍にした値が前記アナログ入力信号の帯域幅よりも大きい値に設定されていることが好ましい。

これにより、サンプルアンドホールド回路は、アナログ入力信号が当該サンプルアンドホールド回路のサンプリング周波数を２倍にした周波数よりも低い周波数帯域内の信号となるように当該アナログ入力信号を周波数変換することができる。

[0021] （４）上述のように、サンプルアンドホールド回路は、アナログ入力信号の中心周波数がサンプルアンドホールド回路のサンプリング周波数を２倍にした周波数よりも低い周波数となるようにアナログ入力信号を周波数変換することができる。つまり、周波数変換前のアナログ入力信号がいずれの周波数帯域であったとしても、アナログ入力信号は、当該アナログ入力信号の中心周波数がサンプルアンドホールド回路のサンプリング周波数を２倍にした周波数よりも低い周波数帯域内となるように変換される。

このため、前記ΔΣ変調器の量子化雑音阻止帯域は、前記サンプルアンドホールド回路のサンプリング周波数を２倍にした値よりも低い周波数の範囲で調整可能とされていることが好ましい。

この場合、ΔΣ変調器は、周波数変換前の周波数帯域に関わらずいずれの周波数帯域のアナログ入力信号であってもΔΣ変調することができる。

[0022] （５）上記アナログデジタル変換器において、前記アナログ入力信号が複数の周波数成分を含む場合、前記サンプルアンドホールド回路は、当該サンプルアンドホールド回路のサンプリング周波数を調整することで、前記サンプルアンドホールド回路が出力する出力信号に含まれる前記複数の周波数成分を互いに異なる周波数となるように分離した状態で出力することが好ましい。

[0023] この場合、サンプルアンドホールド回路のサンプリング周波数を調整する

ことで、複数の周波数成分が周波数変換される際に、サンプルアンドホールド回路からアナログ入力信号に与えられる信号波に含まれる高調波の周波数間隔を変更することができる。これにより、周波数変換された後の複数の周波数成分の周波数方向の位置を相対移動させて分離することができる。

[0024] （６）さらにこの場合、前記ΔΣ変調器は、前記サンプルアンドホールド回路が出力する出力信号に含まれている、周波数変換された前記複数の周波数成分の少なくとも一方を選択してΔΣ変調するように当該ΔΣ変調器の量子化雑音阻止帯域を調整することが好ましい。

[0025] （７）前記サンプルアンドホールド回路の前段には、前記アナログ入力信号の帯域幅に応じて通過帯域が調整可能なバンドパスフィルタをさらに備えていてもよく、この場合、アナログデジタル変換器に与えられるアナログ入力信号に複数の周波数成分が含まれている場合にも、いずれか一方を選択してサンプルアンドホールド回路に与えることができる。

[0026] （８）また、一実施形態に係る通信装置は、アナログ入力信号をデジタル信号に変換するアナログデジタル変換器を備えた通信装置であって、前記アナログデジタル変換器は、前記アナログ入力信号が与えられるサンプルアンドホールド回路と、前記サンプルアンドホールド回路が出力する出力信号をΔΣ変調し前記デジタル信号として出力するバンドパス型のΔΣ変調器と、を備え、前記サンプルアンドホールド回路のサンプリング周波数は、前記アナログ入力信号の中心周波数よりも低く設定されている。

この場合、アナログ入力信号の中心周波数が高い場合であっても、適切な動作が可能となる。

[0027] （９）また、一実施形態であるアナログデジタル変換器は、アナログ入力信号をデジタル信号に変換するアナログデジタル変換器であって、前記アナログ入力信号が与えられるサンプルアンドホールド回路と、前記サンプルアンドホールド回路が出力する出力信号をΔΣ変調し前記デジタル信号として出力するバンドパス型のΔΣ変調器と、を備え、前記サンプルアンドホールド回路のサンプリング周波数は、前記サンプルアンドホールド回路のサンプリ

ング周波数を２倍にした値が前記ΔΣ変調器のサンプリング周波数よりも低くなるように設定されている。

上記のように構成されたアナログデジタル変換器によれば、適切な動作が可能なアナログデジタル変換器とすることができる。

[0028] ［実施形態の詳細］

以下、好ましい実施形態について図面を参照しつつ説明する。

〔アナログデジタル変換器について〕

図１は、一実施形態に係る通信装置の受信部を示すブロック図である。

図中、通信装置の受信部１は、無線信号を受信するためのアンテナ２と、アンテナ２が受信した受信信号を増幅するローノイズアンプ３と、ローノイズアンプ３によって増幅された受信信号が与えられるアナログデジタル変換器４とを備えている。

[0029] アナログデジタル変換器４（以下、ＡＤ変換器４ともいう）は、アンテナ２から与えられる受信信号の内、無線周波数のアナログ信号である通信信号（アナログ入力信号）を１ビットのパルス列によって表したデジタル信号に変換し、変換したデジタル信号を後段に接続された通信処理を行う処理部（図示せず）に与える。

[0030] ＡＤ変換器４は、バンドパスフィルタ（ＢＰＦ：Ｂａｎｄ Ｐａｓｓ ｆｉｌｔｅｒ）５と、サンプルアンドホールド回路（Ｓ／Ｈ：Ｓａｍｐｌｅ ａｎｄ Ｈｏｌｄ Ｃｉｒｃｕｉｔ）６と、ΔΣ（デルタシグマ）変調器（ＤＳＭ：Ｄｅｌｔａ Ｓｉｇｍａ Ｍｏｄｕｌａｔｏｒ）７とを備えている。

[0031] バンドパスフィルタ５は、ローノイズアンプ３に接続されている。バンドパスフィルタ５には、ローノイズアンプ３によって増幅された受信信号が与えられる。

バンドパスフィルタ５は、与えられた信号の通過を許容する通過帯域が調整可能に構成されている。バンドパスフィルタ５の通過帯域は、受信部１が受信対象としている通信信号S_{RF}（アナログ入力信号）の周波数帯域を含む

ように調整されている。

よって、バンドパスフィルタ５は、ローノイズアンプ３から与えられる受信信号の内、受信部１が受信対象としている通信信号S_{RF}を通過させ、バンドパスフィルタ５の後段に接続されているサンプルアンドホールド回路６に対して、通過させた通信信号S_{RF}を与える。

[0032] サンプルアンドホールド回路６は、バンドパスフィルタ５から与えられる通信信号S_{RF}を所定のサンプリング周波数f_{SH}でサンプルアンドホールドする処理を行う。

図２（ａ）は、サンプルアンドホールド回路６の等価回路を示す図である。

図に示すように、サンプルアンドホールド回路６は、バンドパスフィルタ５とΔΣ変調器７との間を繋ぐ線路１０を断続するスイッチ１１と、スイッチ１１の後段に分岐路１２を介して接続された容量素子１３とを備えている。

[0033] スイッチ１１は、サンプリング周波数f_{SH}で線路１０を断続する。スイッチ１１がオン状態である場合、バンドパスフィルタ５からΔΣ変調器７に通信信号S_{RF}が与えられ（サンプリング）、スイッチ１１がオフ状態である場合、容量素子１３によってΔΣ変調器７に与えられる通信信号S_{RF}が維持（ホールド）される。

上記サンプリングとホールドを繰り返すことによって、サンプルアンドホールド回路６は、バンドパスフィルタ５から与えられる無線周波数のアナログ信号である通信信号S_{RF}をサンプリング周波数f_{SH}で離散的にサンプリングを行う。

[0034] 以上のようにしてサンプルアンドホールド回路６は、通信信号S_{RF}に対してサンプリング周波数f_{SH}でサンプルアンドホールドする処理を行い、通信信号S_{RF}を時間領域で離散化することができる。サンプルアンドホールド回路６は、離散化した通信信号S_{RF}を出力信号としてΔΣ変調器７に与える。

[0035] ここで、サンプルアンドホールド回路６は、通信信号S_{RF}に対して当該通

信信号S_{RF}の周波数よりも低い周波数f_{LO}の矩形波を与えていると考えることができる。

図２（ｂ）は、通信信号S_{RF}に対して当該通信信号S_{RF}の周波数よりも低い周波数f_{LO}の矩形波のローカル信号を与えていると考えたときのサンプルアンドホールド回路６を示す図である。

この場合、通信信号S_{RF}には、混合器１４によって周波数f_{LO}の矩形波であるローカル信号が混合され、通信信号S_{RF}は、より低い周波数に周波数変換されていると考えることができる。

[0036] さらに、図２（ｂ）に示すように、通信信号S_{RF}に与えられるローカル信号は、周波数f_{LO}の信号成分に加えて、周波数が$3f_{LO}$、$5f_{LO}$といった奇数倍の周波数の高調波成分を含んでいる。

よって、サンプルアンドホールド回路６は、周波数f_{LO}の信号成分の他、$3f_{LO}$、$5f_{LO}$・・といった高調波成分を含んだ信号波を通信信号S_{RF}に混合することで周波数変換しているといえる。

[0037] 本実施形態のサンプルアンドホールド回路６のサンプリング周波数f_{SH}は、通信信号S_{RF}の中心周波数f_0よりも低く設定されている。

例えば、通信信号S_{RF}が所定の帯域幅を持った信号であり、通信信号S_{RF}の中心周波数f_0が２．６ＧＨｚ、サンプルアンドホールド回路６のサンプリング周波数f_{SH}が１００ＭＨｚであるとする。

この場合、サンプルアンドホールド回路６は、１００ＭＨｚ、３００ＭＨｚ（３倍波）、５００ＭＨｚ（５倍波）・・・２．５ＧＨｚ（２５倍波）、２．７ＧＨｚ（２７倍波）・・といった信号成分を含んだ信号波を通信信号S_{RF}に与える。

[0038] 図２（ｃ）は、中心周波数f_0が２．６ＧＨｚの通信信号S_{RF}の周波数スペクトラムを示す図であり、サンプリング周波数f_{SH}を１００ＭＨｚに設定してサンプルアンドホールドする処理をした場合の態様を示した図である。図中、横軸は周波数、縦軸は電力を示している。また、周波数変換前の通信信号S_{RF}は実線、周波数変換後の通信信号S_{RF}は破線で示されている。

[0039] 上述のようにサンプルアンドホールド回路６による信号波には、サンプリング周波数f_{SH}の奇数倍の信号成分が含まれているので、この信号波を通信信号S_{RF}に混合すると、中心周波数f_0が２．６ＧＨｚである通信信号S_{RF}は、信号波に含まれる２．５ＧＨｚ（２５倍波）の信号成分によって、当該通信信号S_{RF}の中心周波数f_0が１００ＭＨｚにまで周波数変換される。このように、中心周波数f_0が２．６ＧＨｚの通信信号S_{RF}は、２００ＭＨｚよりも低い周波数となるように周波数変換される。

[0040] また、図２（ｃ）中、サンプルアンドホールド回路６による信号波に含まれる３倍波（３００ＭＨｚ）と５倍波（５００ＭＨｚ）の周波数の間に通信信号S_{RF}が位置する場合であっても、この通信信号S_{RF}は、中心周波数f_0が２．６ＧＨｚである通信信号S_{RF}と同様に、２００ＭＨｚよりも低い周波数となるように周波数変換される。

[0041] つまり、図２（ｃ）中、サンプルアンドホールド回路６に与えられる通信信号S_{RF}は、当該サンプルアンドホールド回路６による信号波に含まれる複数の高調波の周波数間隔で区画された帯域Ｗ（帯域幅はサンプリング周波数f_{SH}の２倍の周波数である２００ＭＨｚ）ごとに周波数変換されるとともに、０Ｈｚから２００ＭＨｚ（サンプリング周波数f_{SH}の２倍の周波数）までの周波数帯域内の周波数となるように周波数変換される。

[0042] このように、サンプルアンドホールド回路６のサンプリング周波数f_{SH}を、通信信号S_{RF}の中心周波数f_0よりも低く設定することで、サンプルアンドホールド回路６は、中心周波数f_0がサンプリング周波数f_{SH}を２倍にした周波数よりも低い周波数となるように、バンドパスフィルタ５から与えられる通信信号S_{RF}を周波数変換することができる。

[0043] 以上のようにしてサンプルアンドホールド回路６は、通信信号S_{RF}に対してサンプリング周波数f_{SH}でサンプルアンドホールドする処理を行い、通信信号S_{RF}を時間領域で離散化しつつ、中心周波数f_0がサンプリング周波数f_{SH}の２倍の周波数よりも低い周波数となるように周波数変換した通信信号S_{RF}を出力信号としてΔΣ変調器７に与える。

[0044] 図３は、ΔΣ変調器７の等価回路の一例を示す図である。

図中、ΔΣ変調器７は、入力端２０からサンプルアンドホールド回路６の出力信号を入力信号ｕとして受け付け、出力端２１からΔΣ変調後の出力信号ｖを出力する。

[0045] ΔΣ変調器７は、出力信号ｖをフィードバックするための経路２２と、経路２２によってフィードバックされた出力信号ｖと入力信号ｕとの差分を求める差分器２３と、差分器２３が求めた出力信号ｖと入力信号ｕとの差分が与えられるバンドパスフィルタ２４と、バンドパスフィルタ２４を通過した信号と入力信号ｕとを加算する加算器２５と、加算器２５の出力を量子化する量子化器２６とを備えており、バンドバス型のΔΣ変調器を構成している。

[0046] 図３中、差分器２３、バンドパスフィルタ２４、及び加算器２５を含んだ破線で示す部分はループフィルタを構成している。

[0047] ここで、出力信号ｖに含まれる、量子化雑音を含んだ雑音成分をＱとすると、出力信号ｖは、下記式（１）のように表される。

$$v = u + Q \quad \cdots (1)$$

よって、差分器２３の出力は、下記式（２）のように表される。

$$u - v = u - (u + Q) = -Q \quad \cdots (2)$$

[0048] 差分器２３の出力は、出力信号ｖに含まれる雑音成分Ｑの符号が反転したものであり、雑音成分Ｑの逆特性となっている。

バンドパスフィルタ２４は、与えられた信号の通過を許容する通過帯域が調整可能に構成されている。バンドパスフィルタ２４の通過帯域は、サンプルアンドホールド回路６から与えられる通信信号S_{RF}の周波数帯域を含むように調整されている。

[0049] よって、バンドパスフィルタ２４は、雑音成分Ｑの逆特性の内、通信信号S_{RF}の周波数帯域を含む周波数帯域の部分を通過させて加算器２５に与える。

雑音成分Ｑの逆特性の内の通信信号S_{RF}の周波数帯域を含む周波数帯域の部分が加算された入力信号ｕは、その後、量子化器２６によって量子化雑音等が加えられたとしても、通信信号S_{RF}の周波数帯域を含む周波数帯域の部分については、雑音成分Ｑの逆特性が加えられたことにより量子化雑音を含んだ雑音成分が抑圧される。

[0050] つまり、ΔΣ変調器７において、通信信号S_{RF}を通過させ量子化雑音を阻止する帯域（量子化雑音阻止帯域）は、バンドパスフィルタ２４の通過帯域によって定まる。

[0051] このようにして、ΔΣ変調器７は、０Ｈｚからサンプリング周波数f_{SH}の２倍の周波数までの周波数帯域内に存在する通信信号S_{RF}であって所定の帯域幅を持った通信信号S_{RF}を含む出力信号ｖを出力する。

なお、出力信号ｖは、通信信号S_{RF}を１ビットのパルス列（パルス信号）として表したデジタル信号として出力される。

[0052] 本実施形態のΔΣ変調器７のサンプリング周波数f_sは、サンプルアンドホールド回路６のサンプリング周波数f_{SH}を２倍にした値よりも高く設定されている。

言い換えると、サンプルアンドホールド回路６のサンプリング周波数f_{SH}は、当該サンプルアンドホールド回路６のサンプリング周波数f_{SH}を２倍にした値がΔΣ変調器７のサンプリング周波数f_sよりも低くなるように設定されている。

[0053] ΔΣ変調器７のサンプリング周波数f_sは、通信信号S_{RF}の周波数帯域幅に応じて設定される。例えば、通信信号S_{RF}の周波数帯域幅が２０ＭＨｚであるとすると、ΔΣ変調器７のサンプリング周波数f_sは、その１００倍（オーバサンプリングレートが５０倍）である２ＧＨｚに設定される。

[0054] ΔΣ変調器７のサンプリング周波数f_sは通信信号S_{RF}の帯域幅に応じて定まるので、まず、ΔΣ変調器７のサンプリング周波数f_sが設定される。その後、サンプルアンドホールド回路６のサンプリング周波数f_{SH}が、ΔΣ変調器７のサンプリング周波数f_sよりも低い周波数となるように設定される。

[0055] ΔΣ変調器７は、ΔΣ変調の対象である通信信号S_{RF}の中心周波数f_0がサンプリング周波数f_sよりも低く設定されることによって好適にΔΣ変調を行うことができる。

この点、本実施形態では、サンプルアンドホールド回路６のサンプリング周波数f_{SH}が当該サンプルアンドホールド回路６に与えられたときの通信信号S_{RF}の中心周波数f_0よりも低く設定されているので、通信信号S_{RF}は、その中心周波数f_0がサンプルアンドホールド回路６のサンプリング周波数f_{SH}を２倍にした値よりも低くなるようにサンプルアンドホールド回路６によって周波数変換される。

[0056] 図２（ｃ）を参照して、サンプルアンドホールド回路６のサンプリング周波数f_{SH}（＝１００ＭＨｚ）が当該サンプルアンドホールド回路６に与えられたときの通信信号S_{RF}の中心周波数f_0（＝２．６ＧＨｚ）よりも低く設定されている。これによって、通信信号S_{RF}の中心周波数f_0は、サンプルアンドホールド回路６のサンプリング周波数f_{SH}（＝１００ＭＨｚ）を２倍にした値（＝２００ＭＨｚ）よりも低い値である１００ＭＨｚとなるように、サンプルアンドホールド回路６によって周波数変換される。

[0057] このため、サンプルアンドホールド回路６のサンプリング周波数f_{SH}を２倍にした値よりも高く設定されているΔΣ変調器７のサンプリング周波数f_sは、通信信号S_{RF}の中心周波数f_0よりも小さく設定されることはない。

[0058] このように、本実施形態では、サンプルアンドホールド回路６のサンプリング周波数f_{SH}を２倍にした値がΔΣ変調器７のサンプリング周波数f_sよりも低くなるようにサンプリング周波数f_{SH}を設定することによって、確実に、通信信号S_{RF}の中心周波数f_0をサンプリング周波数f_sよりも低く設定することができる。

[0059] また、上述のように、サンプルアンドホールド回路６は、中心周波数f_0がサンプルアンドホールド回路６のサンプリング周波数f_{SH}を２倍にした周波数よりも低い周波数となるように通信信号S_{RF}を周波数変換することができる。

このため、サンプルアンドホールド回路６のサンプリング周波数ｆ$_{SH}$は、サンプルアンドホールド回路６のサンプリング周波数ｆ$_{SH}$を２倍にした値が通信信号Ｓ$_{RF}$の帯域幅よりも大きい値に設定されていることが好ましい。

これにより、サンプルアンドホールド回路６は、通信信号Ｓ$_{RF}$が当該サンプルアンドホールド回路６のサンプリング周波数ｆ$_{SH}$を２倍にした周波数よりも低い周波数帯域内の信号となるように当該通信信号Ｓ$_{RF}$を周波数変換することができる。

[0060] 上記構成のＡＤ変換器４は、アナログ入力信号が与えられるサンプルアンドホールド回路６と、サンプルアンドホールド回路６が出力する出力信号をΔΣ変調しデジタル信号として出力するバンドパス型のΔΣ変調器７とを備えている。

上述したように、サンプルアンドホールド回路６のサンプリング周波数ｆ$_{SH}$は、アナログ入力信号の中心周波数ｆ$_{0}$よりも低く設定されている。

[0061] この構成によれば、サンプルアンドホールド回路６のサンプリング周波数ｆ$_{SH}$が通信信号Ｓ$_{RF}$の中心周波数ｆ$_{0}$よりも低く設定されているので、サンプルアンドホールド回路６は、通信信号Ｓ$_{RF}$を離散化しつつ当該通信信号Ｓ$_{RF}$の中心周波数ｆ$_{0}$をより低い周波数に変換して出力することができる。

これにより、通信信号Ｓ$_{RF}$の中心周波数ｆ$_{0}$が高い場合であっても、より低い中心周波数ｆ$_{0}$に変換されかつ離散化された信号をΔΣ変調器７に対して与えることができ、ΔΣ変調器７により適切な動作をさせることができる。この結果、適切な動作が可能なＡＤ変換器４とすることができる。

[0062] 上述のように、サンプルアンドホールド回路６は、中心周波数ｆ$_{0}$がサンプルアンドホールド回路６のサンプリング周波数ｆ$_{SH}$を２倍にした周波数よりも低い周波数となるように通信信号Ｓ$_{RF}$を周波数変換することができる。つまり、周波数変換前の通信信号Ｓ$_{RF}$がいずれの周波数帯域であったとしても、当該通信信号Ｓ$_{RF}$は、中心周波数ｆ$_{0}$がサンプルアンドホールド回路６のサンプリング周波数ｆ$_{SH}$を２倍にした周波数よりも低い周波数帯域内となるように変換される。

このため、ΔΣ変調器７の量子化雑音阻止帯域は、サンプルアンドホールド回路６のサンプリング周波数f_{SH}を２倍にした値よりも低い周波数の範囲で調整可能とされている。

[0063] これにより、ΔΣ変調器７は、周波数変換前の周波数帯域に関わらずいずれの周波数帯域の通信信号S_{RF}であってもΔΣ変調することができる。

つまり、本実施形態の受信部１は、通信信号S_{RF}の周波数帯域に関わらず、マルチバンドで受信しデジタル変換することができる。

[0064] 〔バンドパスフィルタの構成について〕

本実施形態のバンドパスフィルタ５及びバンドパスフィルタ２４は、与えられた信号の通過を許容する通過帯域が調整可能（チューナブル）に構成されている。

以下、チューナブルに構成されているバンドパスフィルタ５、２４について説明する。

[0065] 図４は、バンドパスフィルタ５の構成の一例を示すブロック図である。なお、バンドパスフィルタ２４においてもバンドパスフィルタ５と同様の構成とすることができるので、ここでは、バンドパスフィルタ５のみについて説明する。

[0066] バンドパスフィルタ５は、フィルタ回路３０と、サーキュレータ４０とを備えている。

サーキュレータ４０には、前段のローノイズアンプ３、後段のサンプルアンドホールド回路６、及びフィルタ回路３０が接続されている。

ローノイズアンプ３から与えられる受信信号は、サーキュレータ４０を通過してフィルタ回路３０に与えられる。

[0067] フィルタ回路３０は、与えられた受信信号に対して、受信信号に含まれている通信信号S_{RF}の中心周波数f_0近傍の信号の通過を阻止し、それ以外の信号を通過させる処理を行う。つまり、フィルタ回路３０は、通信信号S_{RF}の中心周波数f_0近傍の信号の通過を阻止するバンドエリミネーションフィルタ（ノッチフィルタ）としての機能を有している。

なお、フィルタ回路３０の構成については、後に詳述する。

[0068] フィルタ回路３０の後段には、一端がフィルタ回路３０の出力端３１に接続され、他端が接地された終端抵抗素子４６が接続されている。フィルタ回路３０を通過した信号は、終端抵抗素子４６によって終端される。

[0069] 一方、フィルタ回路３０によって通過が阻止された通信信号S_{RF}を含んだ中心周波数f_0近傍の信号は、フィルタ回路３０で反射し、サーキュレータ４０に戻る。

サーキュレータ４０は、３つのポートを有している。第１ポート４１には、ローノイズアンプ３が接続されている。第２ポート４２には、フィルタ回路３０が接続されている。第３ポート４３には、サンプルアンドホールド回路６が接続されている。

サーキュレータ４０は、第１ポート４１から与えられる信号を第２ポート４２から出力し、第２ポート４２から与えられる信号を第３ポート４３から出力するように構成されており、当該サーキュレータ４０に信号が与えられたときのポートに応じて非可逆的に信号伝送を行う。

[0070] 通信信号S_{RF}を含んだ中心周波数f_0近傍の信号は、フィルタ回路３０で反射することでサーキュレータ４０の第２ポート４２に与えられる。

サーキュレータ４０は、第２ポート４２に与えられた通信信号S_{RF}を含んだ中心周波数f_0近傍の信号を第３ポート４３から出力する。

サーキュレータ４０の第３ポート４３から出力された通信信号S_{RF}を含んだ中心周波数f_0近傍の信号は、バンドパスフィルタ４５を通過した後、サンプルアンドホールド回路６に与えられる。

[0071] フィルタ回路３０は、上述したように、バンドエリミネーションフィルタ（ノッチフィルタ）としての機能を有しており、当該フィルタ回路３０が信号の通過を阻止する帯域が、中心周波数f_0の通信信号S_{RF}の周波数帯域を含むように設定されている。

さらに、フィルタ回路３０は、当該フィルタ回路３０が信号の通過を阻止する帯域（の中心周波数）が調整可能（チューナブル）とされている。

[0072] フィルタ回路３０は、サーキュレータ４０を介して入力端３２に与えられる入力信号としての受信信号に対してフィルタ処理し、フィルタ処理したフィルタリング信号を出力端３１から出力する。

フィルタ回路３０は、受信信号が通過する信号線路３３から分岐した分岐線路３４に設けられた処理部３５と、信号線路３３を通過したパルス信号と処理部３５が出力する処理信号とを合成する電力合成器３６とを備えている。

[0073] 処理部３５は、遅延素子３５ａと、位相器３５ｂとを備えている。遅延素子３５ａは、パルス信号を遅延させる遅延処理を行う機能を有している。また、位相器３５ｂは、受信信号の位相を所定の位相量だけ移相させる移相処理を行う機能を有している。

つまり、処理部３５は、ローノイズアンプ３から与えられる受信信号に対して遅延した遅延信号を処理信号として生成する。

[0074] 一般に、マルチパス環境下において直接波と遅延波との間に干渉が生じると、受信した信号波における周波数領域にはノッチが生じることが知られている。ノッチは、当該ノッチ周囲の周波数帯域の利得よりも小さい利得となっており、その利得の変化が非常に急峻な特性となって現れる。また、ノッチは、直接波と遅延波との間の干渉によって生じるので、周波数の高低に関わらず、周波数領域上に周期的に現れる。

[0075] 本実施形態のフィルタ回路３０は、上記のようなノッチをフィルタ処理に利用すべく、ローノイズアンプ３からの受信信号に対して遅延した遅延信号を生成し、生成した遅延信号と受信信号とを合成する。これにより、フィルタ回路３０は、合成した信号の周波数領域上にノッチを生じさせ、これによって受信信号に対してフィルタ処理を行ったフィルタリング信号を出力する。

つまり、フィルタ回路３０は、この周波数領域上に現れるノッチを利用して特定の周波数帯域の信号の通過を阻止するとともに、ノッチ以外の周波数帯域においては信号を通過させる。

[0076] 図５は、フィルタ回路３０のフィルタ特性の一例を示す図である。図中、横軸は角周波数、縦軸は利得を示している。

図に示すように、フィルタ回路３０のフィルタ特性には、ノッチＮが周期的に複数現れている。このノッチＮは、受信信号と、その遅延波である処理信号とが合成されることで生じているため、両信号の位相に応じて周期的に複数現れている。

[0077] フィルタ回路３０は、当該フィルタ回路３０のフィルタ特性として現れるノッチＮの周波数領域上の位置を調整可能に構成されている。

以下、ノッチＮの周波数領域上の位置の調整について、図５中、角周波数ω１のノッチＮ（以下、第１ノッチN_1ともいう）と、角周波数ω２のノッチＮ（以下、第２ノッチN_2ともいう）に着目して説明する。

[0078] 例えば、フィルタ回路３０に与えられる受信信号を時間領域で表したものをｆ（ｔ）、処理部３５が出力する遅延信号である処理信号を時間領域で表したものをｆ（ｔ－τ）とする。なお、ｔは時間、τは受信信号に対する処理信号の遅延量（遅延時間）である。

これらを合成して得られるフィルタリング信号は、下記式（３）のように表すことができる。

ｆ（ｔ） ＋ 〔ｆ（ｔ－τ）を搬送波位相φだけずらした波形〕・・・（３）

[0079] さらに、上記式（３）を周波数領域で表すと、下記式（４）のようになる。

Ｆ（ω） ＋ Ｆ（ω）ｅｘｐ（ｊ（ωτ＋φ）） ・・・（４）

[0080] 上記式（４）中、Ｆ（ω）は、受信信号を周波数領域で表したもの、ωは角周波数、φは受信信号に対する処理信号の位相差を示す位相量（式（３）中の搬送波位相φと同じ）を示している。

上記式（４）をさらに変形すると、下記式（５）のように表すことができる。

$$F(\omega)(1 + \exp(j(\omega\tau+\phi))) \quad \cdots (5)$$

[0081] 上記式（５）中、$\omega\tau+\phi$は、フィルタリング信号の位相を表しており、角周波数ω_1である第１ノッチN_1における位相と、角周波数ω_2である第２ノッチN_2における位相とは２π異なっており、下記式（６）、（７）に示す関係にある。

さらに、式（７）から式（６）を減算すると、下記式（８）のようになる。

$$\omega_1\tau + \phi = 2n\pi \quad \cdots (6)$$

$$\omega_2\tau + \phi = 2(n+1)\pi \quad \cdots (7)$$

$$\omega_2 - \omega_1 = 2\pi/\tau \quad \cdots (8)$$

[0082] 上記式（８）に示すように、第１ノッチN_1と、第２ノッチN_2との間の周波数帯域幅は、遅延量τによって表すことができる。

上記式（８）より、互いに隣接しているノッチ同士の周波数領域上における間隔は、遅延量τによって設定することができることが判る。

なお、上記式（８）は、下記式（９）のようにも表すことができる。

$$2\pi(f_2 - f_1) = 2\pi/\tau$$

$$f_2 - f_1 = 1/\tau \quad \cdots (9)$$

但し、$f_2=\omega_2/2\pi$　　$f_1=\omega_1/2\pi$

[0083] また、上記式（５）中の$\omega\tau+\phi$が「０」である場合、式（５）は、２×Ｆ（ω）となり、受信信号と同位相になる。つまり、このときの位相ϕは、例えば、第１ノッチN_1と第２ノッチN_2との間の中心周波数を任意の角周波数ωにおいて同位相とするためのパラメータとなる。

よって、第１ノッチN_1と第２ノッチN_2との間の中心周波数をω_0に設定するための位相量ϕは、下記式（１０）のように表される。

$$\omega_0\tau + \phi = 0$$

$$\phi = -\omega_0\tau \quad \cdots (10)$$

[0084] 上記式（１０）に示すように、位相量ϕは、ω_0と、遅延量τとによって表すことができる。すなわち、位相量ϕは、ω_0と、遅延量τとによって求める

ことができる。

よって、例えば、パルス信号に含まれるＲＦ信号の周波数の搬送波周波数といったような任意の周波数領域上の位置に対して、第１ノッチN_1と第２ノッチN_2との間の角周波数ω_0で位相量ϕを調整することができる。

このように、位相量ϕは、第１ノッチN_1と第２ノッチN_2との間の中心周波数をω_0に設定するための値であり、第１ノッチN_1及び第２ノッチN_2の周波数領域上の位置を設定するためのパラメータを構成している。

[0085] 以上のように、フィルタ回路３０は、処理部３５が出力する処理信号の遅延量τと、位相量ϕとを調整することによって、ノッチＮの周波数領域上の位置を調整可能とされている。つまり、遅延素子３５ａ及び位相器３５ｂは、遅延処理における遅延量τ及び移相処理における位相量ϕの調整によって、フィルタリング信号の周波数領域に現れるノッチＮの周波数領域上の位置を調整可能とされている。

例えば、第１ノッチN_1と第２ノッチN_2との間で必要な帯域幅を決定すれば、上記式（８）によって、遅延量τが定まる。

さらに、定めた遅延量τを上記式（１０）に代入することで、位相量ϕを求めることができる。なお、上記式（１０）の位相量ϕは、第１ノッチN_1と第２ノッチN_2との間の中心周波数をω_0に設定するための値なので、ノッチＮの周波数領域上の位置を通信信号S_{RF}の中心周波数f_0に設定する場合、第１ノッチN_1と第２ノッチN_2との中間に中心周波数f_0が位置するように第１ノッチN_1と第２ノッチN_2とを配置し、中心周波数f_0に対して第１ノッチN_1と第２ノッチN_2との間の帯域幅の１／２の値を加算又は減算してさらに２πを乗算した値を上記式（１０）のω_0として代入する。

以上によって、ノッチＮの周波数領域の位置を任意に設定するための遅延量τ及び位相量ϕを求めることができる。

[0086] 処理信号の遅延量τは、処理部３５の遅延素子３５ａによって調整される。また、処理信号の位相量ϕは、処理部３５の位相器３５ｂによる移相処理によって調整される。

フィルタ回路３０が信号の通過を阻止する帯域（阻止帯域）は、通信信号S_{RF}の中心周波数f_0に応じて設定される。

処理部３５の遅延素子３５ａ及び位相器３５ｂは、通信信号S_{RF}の中心周波数f_0に応じて設定される阻止帯域が実現されるように遅延量τ及び位相量φを調整する。

[0087] つまり、遅延素子３５ａの遅延量τは、必要な帯域幅として設定される第１ノッチN_1と、第２ノッチN_2との間の周波数帯域幅に応じて設定される。

また、位相器３５ｂの位相量φは、フィルタ処理に応じた設定周波数に応じて設定される。

[0088] 図６は、ローノイズアンプ３が出力する受信信号の周波数スペクトラムの一部を示す図であり、フィルタ回路３０のフィルタ特性との関係を示している。図中、線図Ｐは、フィルタ回路３０のフィルタ特性を示している。図中、横軸は周波数、縦軸は電力を示している。

図中、受信信号は、中心周波数f_0の通信信号S_{RF}を含んでいる。

[0089] また、図６に示すように、本実施形態のフィルタ回路３０は、フィルタ回路３０のフィルタ特性を示す線図Ｐに現れているノッチＮの周波数領域上の位置が通信信号S_{RF}の中心周波数f_0となるように、処理信号の遅延量τと、位相量φとが調整されている。

これにより、フィルタ回路３０は、中心周波数f_0の通信信号S_{RF}の通過を阻止し、他の部分の周波数帯域においては信号を通過させるように設定されている。

[0090] つまり、フィルタ回路３０は、ノッチＮの周波数領域上の位置を中心とした一定の帯域幅において信号の通過を阻止する阻止帯域を設定している。

よって、阻止帯域の中心周波数は、ノッチＮの周波数領域上の位置とほぼ一致している。よって、図６では、阻止帯域の中心周波数は、中心周波数f_0とほぼ一致するように設定されている。

また、阻止帯域は、図６に示すように、通信信号S_{RF}の周波数帯域を含むように設定されている。

[0091] このように、フィルタ回路３０は、中心周波数f_0近傍の信号の通過を阻止するバンドエリミネーションフィルタ（ノッチフィルタ）としての機能を有している。

[0092] なお、図６に示すように、ノッチＮは搬送波周波数f_0近傍以外の位置にも複数現れる。よって、フィルタ回路３０は、主信号成分（ＲＦ信号）以外に、他のノッチＮに対応する周波数領域上の位置の雑音成分についても通過を阻止する。

[0093] フィルタ回路３０を通過し、当該フィルタ回路３０からフィルタリング信号として出力される信号は、終端抵抗素子４６（図４）によって終端される。

一方、フィルタ回路３０によって通過が阻止された通信信号S_{RF}、及びノッチＮに対応する位置の雑音成分は、当該フィルタ回路３０で反射し、サーキュレータ４０（図４）に戻る。

[0094] 図４に示すように、フィルタ回路３０で反射した信号成分は、サーキュレータ４０の第３ポート４３から出力され、バンドパスフィルタ４５に与えられる。

このバンドパスフィルタ４５は、中心周波数f_0の通信信号S_{RF}を通過させ、それ以外のノッチＮに対応する位置の雑音成分については通過を阻止するように構成されている。

これによって、バンドパスフィルタ４５の後段に設けられているサンプルアンドホールド回路６には、通信信号S_{RF}が与えられ、不要な雑音成分が与えられるのを防止する。

[0095] なお、フィルタ回路３０で反射した信号成分に含まれている雑音成分が除去する必要があるレベルではない場合には、バンドパスフィルタ４５を設けない構成とすることもできる。

[0096] 上記構成のフィルタ回路３０によれば、当該フィルタ回路３０のフィルタ特性（フィルタリング信号の周波数領域上）に現れるノッチの周波数領域上の位置を遅延素子３５ａの遅延量τ及び位相器３５ｂの位相量ϕによって調

整できるので、ノッチの周波数領域上の位置をフィルタ処理に応じて設定される設定周波数に設定することができ、ノッチを利用することによって所望の帯域に阻止帯域を設定することができる。

[0097] バンドパスフィルタ５は、フィルタ回路３０の阻止帯域が通信信号S_{RF}の帯域を含むように調整することで、フィルタ回路３０に通信信号S_{RF}を反射させて取り出し、サンプルアンドホールド回路６に与える。

このように、バンドパスフィルタ５は、バンドパスフィルタとしての機能を有しており、フィルタ回路３０の阻止帯域を調整することで、通過帯域が調整可能（チューナブル）に構成されている。

[0098] 〔バンドパスフィルタの他の構成について〕

図７は、バンドパスフィルタ５の構成の他の例を示すブロック図である。

本例によるバンドパスフィルタ５は、第１フィルタ回路部５１と、第２フィルタ回路部５２と、第３フィルタ回路部５３と、バンドパスフィルタ（ＢＰＦ）５４とを備えている。

[0099] 図８は、第１フィルタ回路部５１の構成を示すブロック図である。

図７及び図８を参照して、第１フィルタ回路部５１は、入力端５５に与えられるローノイズアンプ３からの受信信号に対してフィルタ処理し、フィルタ処理したフィルタリング信号を出力端５６から出力する。第１フィルタ回路部５１は、受信信号が通過する信号線路５７から分岐した分岐線路５８に設けられた処理部３５と、信号線路５７を通過した受信信号と処理部３５が出力する処理信号とを合成する電力合成器３６とを備えて構成されており、上述のフィルタ回路３０と同様の構成とされている。

[0100] よって、第１フィルタ回路部５１は、ローノイズアンプ３からの受信信号が与えられると、受信信号に対してフィルタ処理を行ったフィルタリング信号を後段に設けられた第２フィルタ回路部５２に与える。

第２フィルタ回路部５２、第３フィルタ回路部５３も、上述のフィルタ回路３０と同様の構成とされている。

よって、第２フィルタ回路部５２は、第１フィルタ回路部５１からのフィ

ルタリング信号が与えられると、与えられたフィルタリング信号に対してさらにフィルタ処理を行ったフィルタリング信号を後段に設けられた第３フィルタ回路部５３に与える。

[0101] 第３フィルタ回路部５３は、第２フィルタ回路部５２からのフィルタリング信号が与えられると、与えられたフィルタリング信号に対してさらにフィルタ処理を行ったフィルタリング信号を後段に設けられたバンドパスフィルタ５４に与える。バンドパスフィルタ５４に与えられたフィルタリング信号は、その後サンプルアンドホールド回路６に与えられる。

[0102] このように、本実施形態のバンドパスフィルタ５は、複数のフィルタ回路部５１、５２、５３によって、受信信号に対して多段階にフィルタ処理を行うように構成されている。

[0103] また、各フィルタ回路部５１、５２、５３は、フィルタ回路３０と同様、処理部３５が出力する処理信号の遅延量τと、位相量φとを調整することによって、ノッチＮの周波数領域上の位置を調整可能とされている。

処理信号の遅延量τは、処理部３５の遅延素子３５ａによって調整される。また、処理信号の位相量φは、処理部３５の位相器３５ｂによって調整される。

[0104] 図９（ａ）は、ローノイズアンプ３が出力する受信信号の周波数スペクトラムと、第１フィルタ回路部５１のフィルタ特性との関係を示す図である。図中、横軸は周波数、縦軸は電力を示している。

バンドパスフィルタ５は、上述のように、中心周波数f_0の通信信号S_{RF}を通過させるバンドパスフィルタとしての機能を有するように設定されている。

このため、第１フィルタ回路部５１は、第１フィルタ回路部５１のフィルタ特性を示す線図Ｐ１に現れているノッチＮの周波数領域上の位置が通信信号S_{RF}の中心周波数f_0と重ならないように調整されている。

[0105] 図に示すように、第１フィルタ回路部５１のフィルタ特性に現れているノッチＮは、中心周波数f_0の両側に位置している。つまり、互いに隣接してい

る一対のノッチＮが、中心周波数ｆ$_0$の主信号成分を挟むように位置している。

[0106] 第１フィルタ回路部５１は、一対のノッチＮが中心周波数ｆ$_0$の通信信号Ｓ$_{RF}$を挟んで位置するように、処理信号の遅延量τと、位相量φとが調整されている。

ここで、通信信号Ｓ$_{RF}$を挟む一対のノッチＮの内、中心周波数ｆ$_0$より高い周波数側に設定されているノッチＮの設定周波数は、中心周波数ｆ$_0$近傍の帯域を含むように設定された設定帯域の上限周波数ｆ$_{U1}$に設定されている。

また、通信信号Ｓ$_{RF}$を挟む一対のノッチＮの内、中心周波数ｆ$_0$より低い周波数側に設定されているノッチＮの設定周波数は、前記設定帯域の下限周波数ｆ$_{L1}$に現れるように設定されている。

[0107] なお、前記設定帯域とは、受信信号の周波数帯域の中で通過を許容したい通過許容帯域を含むように設定された帯域である。本実施形態の場合、通過許容帯域は、通信信号Ｓ$_{RF}$の周波数帯域である。

設定帯域の帯域幅は、通信信号Ｓ$_{RF}$や、雑音成分の状態等に応じて予め設定される。また、設定帯域の中心周波数は、通過許容帯域を構成する通信信号Ｓ$_{RF}$の中心周波数ｆ$_0$とほぼ一致するように設定される。

[0108] 第１フィルタ回路部５１は、中心周波数ｆ$_0$の通信信号Ｓ$_{RF}$の通過を許容するとともに、ノッチＮ近傍の信号の通過を阻止し、その出力であるフィルタリング信号を第２フィルタ回路部５２に与える。

[0109] 図９（ｂ）は、第２フィルタ回路部５２のフィルタ特性を示す図であり、第１フィルタ回路部５１の阻止帯域と、第２フィルタ回路部５２の阻止帯域との関係を示す図である。

図に示すように、第２フィルタ回路部５２のフィルタ特性を示す線図Ｐ２に現れているノッチＮは、第１フィルタ回路部５１と同様、中心周波数ｆ$_0$の両側に位置している。

第２フィルタ回路部５２は、一対のノッチＮが中心周波数ｆ$_0$の通信信号Ｓ$_{RF}$を挟んで位置するように、処理信号の遅延量τと、位相量φとが調整され

ている。

[0110] 第２フィルタ回路部５２の設定帯域は、第１フィルタ回路部５１の設定帯域よりも広く設定されている。

設定帯域の中心周波数は、第１フィルタ回路部５１と同様、通信信号S_{RF}の中心周波数f_0とほぼ一致するように設定される。よって、第２フィルタ回路部５２のフィルタ特性における通信信号S_{RF}を挟む一対のノッチＮの内、中心周波数f_0より高い周波数側に設定されているノッチＮの設定周波数は、第１フィルタ回路部５１の設定帯域における上限周波数f_{U1}よりも高い周波数とされた上限周波数f_{U2}に設定されている。

また、通信信号S_{RF}を挟む一対のノッチＮの内、中心周波数f_0より低い周波数側に設定されているノッチＮの設定周波数は、第１フィルタ回路部５１の設定帯域における下限周波数f_{L1}よりも低い周波数とされた下限周波数f_{L2}に設定されている。

[0111] 第２フィルタ回路部５２のノッチＮは、当該ノッチＮが信号の通過を阻止する阻止帯域の一部と、周波数領域において隣接している第１フィルタ回路部５１によって設定されるノッチＮ（隣接ノッチ）の阻止帯域の一部とが重複するように設定されている。

これにより、通信信号S_{RF}の近傍における雑音成分は、第１フィルタ回路部５１による阻止帯域及び第２フィルタ回路部５２の阻止帯域によって除かれる。

[0112] 第２フィルタ回路部５２の設定帯域の帯域幅は、通信信号S_{RF}や、第１フィルタ回路部５１の設定帯域の帯域幅等に応じて予め設定される。

[0113] 第２フィルタ回路部５２は、中心周波数f_0の通信信号S_{RF}の通過を許容するとともに、ノッチＮによる阻止帯域における信号の通過を阻止し、その出力であるフィルタリング信号を第３フィルタ回路部５３に与える。

[0114] 第３フィルタ回路部５３の設定帯域は、第２フィルタ回路部５２の設定帯域よりもさらに広く設定されている。

これによって、第３フィルタ回路部５３は、他のフィルタ回路部５１、５

２による阻止帯域よりもさらに通信信号S_{RF}から離れた帯域の雑音成分を除くことができる。

[0115] 第３フィルタ回路部５３は、上記のようにして得たフィルタリング信号をバンドパスフィルタ５４に与える。

バンドパスフィルタ５４は、通信信号S_{RF}を通過させ、それ以外の雑音成分については、通過を阻止するように構成されている。

これによって、バンドパスフィルタ５４の後段に設けられているサンプルアンドホールド回路６には、通信信号S_{RF}が与えられる。

[0116] なお、各フィルタ回路部５１、５２、５３によって雑音成分が十分に除去できる場合には、バンドパスフィルタ５４を設けない構成とすることもできる。

[0117] バンドパスフィルタ５は、各フィルタ回路部５１、５２、５３の阻止帯域を調整することで、雑音成分を除去しつつ各フィルタ回路部５１、５２、５３に通信信号S_{RF}を通過させ、サンプルアンドホールド回路６に与える。

このように、バンドパスフィルタ５は、各フィルタ回路部５１、５２、５３の阻止帯域を調整することで、通過帯域が調整可能（チューナブル）に構成されている。

[0118] 〔受信信号に複数の信号成分が含まれている場合について〕

本実施形態において、アンテナ２（図１）が受信した受信信号（通信信号S_{RF}）には、複数の信号成分（周波数成分）が含まれている場合がある。

[0119] 図１０（ａ）は、アンテナ２が受信した受信信号に複数の信号成分が含まれている場合の周波数スペクトラムを示す図である。図中、横軸は周波数、縦軸は電力を示している。また、周波数変換前の信号成分は実線、周波数変換後の信号成分は破線で示されている。

図１０（ａ）では、アンテナ２が受信した受信信号に複数（図例では２つ）の信号成分（第１信号成分S_{RF1}、及び第２信号成分S_{RF2}）が含まれている場合を示している。

[0120] アンテナ２が受信した受信信号は、ローノイズアンプ３を介してＡＤ変換

器４のバンドパスフィルタ５に与えられる。

上述したように、ＡＤ変換器４のバンドパスフィルタ５は、ローノイズアンプ３から与えられる受信信号の内、受信部１が受信対象としている通信信号を通過させ、サンプルアンドホールド回路６に対して通過させた通信信号を与えるように構成されている。

[0121] よって、２つの信号成分S_{RF1}、S_{RF2}の内、第１信号成分S_{RF1}が通信対象である場合において、バンドパスフィルタ５の通過帯域が第２信号成分S_{RF2}の通過を阻止するように設定されていれば、バンドパスフィルタ５は、第１信号成分S_{RF1}のみを通過させ、サンプルアンドホールド回路６には、第１信号成分S_{RF1}のみが与えられる。以降の処理は、上述した通りである。

[0122] 一方、バンドパスフィルタ５の通過帯域が両信号成分S_{RF1}、S_{RF2}の通過を許容するように設定されていれば、サンプルアンドホールド回路６には、両信号成分S_{RF1}、S_{RF2}が与えられる。

[0123] ここで、サンプルアンドホールド回路６のサンプリング周波数f_{SH}が、周波数f_{11}であるとする。

さらに、第１信号成分S_{RF1}の中心周波数$f_0{}^1$が、周波数f_{SH1}のｎ倍の周波数と、周波数f_{11}の（ｎ＋２）倍の周波数との間の帯域W_1に存在するとともに帯域W_1の中心周波数と一致しており、また、第２信号成分S_{RF2}の中心周波数$f_0{}^2$が、周波数f_{11}の（ｎ＋２）倍の周波数と、周波数f_{11}の（ｎ＋４）倍の周波数との間の帯域W_2に存在するとともに帯域W_2の中心周波数と一致している場合を考える。

なお、上記ｎは、所定の奇数である。

[0124] この場合、第１信号成分S_{RF1}の中心周波数$f_0{}^1$は、帯域W_1の中心周波数であるので、その周波数は、$nf_{11}+f_{11}$である。

よって、サンプルアンドホールド回路６が第１信号成分S_{RF1}を周波数変換すると、第１信号成分S_{RF1}は、サンプルアンドホールド回路６の信号波に含まれるｎ倍波の信号成分（周波数がnf_{11}の高調波）によって、中心周波数$f_0{}^1$がサンプルアンドホールド回路６のサンプリング周波数f_{SH}と同じ周波

数f_{11}となるように周波数変換される。

[0125] また、第２信号成分S_{RF2}の中心周波数$f_0{}^2$は、帯域W_2の中心周波数であるので、その周波数は、（ｎ＋２）f_{11}＋f_{11}である。

よって、サンプルアンドホールド回路６が第２信号成分S_{RF2}を周波数変換すると、第２信号成分S_{RF2}は、サンプルアンドホールド回路６の信号波に含まれる（ｎ＋２）倍波の信号成分（周波数が（ｎ＋２f_{11}）の高調波）によって、中心周波数$f_0{}^2$がサンプルアンドホールド回路６のサンプリング周波数f_{SH}と同じ周波数f_{11}となるように周波数変換される。

[0126] このため、周波数が変換された後の両信号成分S_{RF1}、S_{RF2}は、共に同じ中心周波数f_{11}となり、重複してしまう。

サンプルアンドホールド回路６が両信号成分S_{RF1}、S_{RF2}が重複した信号をΔΣ変調器７に与えると、ΔΣ変調器７では、重複した両信号成分S_{RF1}、S_{RF2}を分離できないため、必要な信号成分を取り出してデジタル信号に変換することができない。

[0127] ここで、上述のように受信信号に複数の信号成分S_{RF1}、S_{RF2}が含まれており、周波数変換した後の両信号成分S_{RF1}、S_{RF2}が重複する場合、サンプルアンドホールド回路６は、当該サンプルアンドホールド回路６のサンプリング周波数f_{SH}を調整することで、サンプルアンドホールド回路６が出力する出力信号に含まれる周波数変換された後の複数の通信信号S_{RF1}、S_{RF2}を互いに異なる周波数となるように分離した状態で出力することができる。

[0128] 図１０（ａ）に示すように、受信信号に複数の信号成分S_{RF1}、S_{RF2}が含まれており、周波数変換した後の両信号成分S_{RF1}、S_{RF2}が重複する場合、サンプルアンドホールド回路６は、当該サンプルアンドホールド回路６のサンプリング周波数f_{SH}を調整する。

[0129] 例えば、サンプルアンドホールド回路６が、サンプリング周波数f_{SH}を図１０（ａ）における周波数f_{11}から、当該周波数f_{11}よりもf_dだけ高い周波数f_{12}に調整したとする。

[0130] 図１０（ｂ）は、図１０（ａ）の状態からサンプルアンドホールド回路６

のサンプリング周波数f_{SH}を調整した場合の周波数スペクトラムを示す図である。図中、横軸は周波数、縦軸は電力を示している。また、周波数変換前の信号成分は実線、周波数変換後の信号成分は破線で示されている。

図１０（ｂ）における、周波数変換された信号成分が存在する周波数帯域の上限である周波数$2f_{12}$は、図１０（ａ）における、周波数変換された信号成分が存在する周波数帯域の上限である周波数$2f_{11}$に対して、周波数が$2f_d$だけ高くなっている。

[0131] 図１０（ｂ）では、第１信号成分S_{RF1}の中心周波数$f_0{}^1$が、周波数f_{12}のｍ倍の周波数と、周波数f_{12}の（ｍ＋２）倍の周波数との間の帯域W_3に存在しており、また、第２信号成分S_{RF2}の中心周波数$f_0{}^2$が、周波数f_{12}の（ｍ＋２）倍の周波数と、周波数f_{12}の（ｍ＋４）倍の周波数との間の帯域W_4に存在している。

なお、上記ｍは、所定の奇数である。

[0132] ここで、仮に、第１信号成分S_{RF1}の中心周波数$f_0{}^1$が、帯域W_3の中心周波数と一致しているとすると、中心周波数$f_0{}^1$は、$mf_{12}+f_{12}$である。

よって、第１信号成分S_{RF1}は、サンプルアンドホールド回路６の信号波に含まれるｍ倍波の信号成分（周波数がmf_{12}の高調波）によって、中心周波数$f_0{}^1$がサンプルアンドホールド回路６のサンプリング周波数f_{SH}と同じ周波数f_{12}となるように周波数変換される。

[0133] 一方、第２信号成分S_{RF2}の中心周波数$f_0{}^2$は、帯域W_4の中心周波数に対してより低い周波数の方向にオフセットしている。このときの第２信号成分S_{RF2}の中心周波数$f_0{}^2$は、周波数f_{12}の（ｍ＋２）倍の周波数に、周波数f_{12}よりも小さい周波数f_{13}を加えた位置となっている。

[0134] よって、サンプルアンドホールド回路６が第２信号成分S_{RF2}を周波数変換すると、第２信号成分S_{RF2}は、サンプルアンドホールド回路６の信号波に含まれる（ｍ＋２）倍波の信号成分（周波数が（ｍ＋２）f_{12}の高調波）によって、中心周波数$f_0{}^2$がサンプリング周波数f_{SH}との周波数f_{12}よりも小さい周波数f_{13}となるように周波数変換される。

これにより、第１信号成分S_{RF1}と、第２信号成分S_{RF2}とは互いに中心周波数が異なるように分離される。

[0135] 以上のように、サンプルアンドホールド回路６は、当該サンプルアンドホールド回路６のサンプリング周波数f_{SH}を調整することで、複数の信号成分S_{RF1}、S_{RF2}が周波数変換される際に、サンプルアンドホールド回路６から通信信号に与えられる信号波に含まれる高調波の周波数間隔を変更することができる。これにより、高調波の周波数間隔で区画された帯域Ｗの帯域幅を変更し、周波数変換された後の複数の信号成分S_{RF1}、S_{RF2}の周波数方向の位置を相対移動させて互いに異なる周波数となるように分離することができる。

[0136] これにより、サンプルアンドホールド回路６は、当該サンプルアンドホールド回路６が出力する出力信号に含まれる周波数変換された後の通信信号S_{RF}に含まれる複数の信号成分S_{RF1}、S_{RF2}を互いに分離した状態で出力することができる。

その後、互いに周波数方向に分離した状態の信号成分S_{RF1}、S_{RF2}は、ΔΣ変調器７に与えられる。

[0137] ΔΣ変調器７は、サンプルアンドホールド回路６が出力する出力信号に含まれている、周波数変換された複数の信号成分S_{RF1}、S_{RF2}の少なくとも一方を選択してΔΣ変調するように当該ΔΣ変調器７の量子化雑音阻止帯域を調整する。

ΔΣ変調器７は、通信対象である第１信号成分S_{RF1}を選択してΔΣ変調を行い、これに応じたデジタル信号を出力する。

[0138] 以上のように、本実施形態では、サンプルアンドホールド回路６に複数の信号成分S_{RF1}、S_{RF2}を含む通信信号S_{RF}が与えられたとしても、必要な信号成分を選択し、選択した信号成分についてデジタル信号に変換することができる。

[0139] 〔他の実施形態について〕

図１１は、他の実施形態に係る通信装置の受信部が有するΔΣ変調器の等

価回路を示す図である。

本実施形態のΔΣ変調器７は、ループフィルタを２つ備えており、サンプルアンドホールド回路６に互いに中心周波数が異なる複数の信号成分S_{RF1}、S_{RF2}を含む通信信号S_{RF}が与えられ、サンプルアンドホールド回路６が出力する出力信号に周波数変換された複数の信号成分S_{RF1}、S_{RF2}が含まれている場合に、複数の信号成分S_{RF1}、S_{RF2}それぞれに対してΔΣ変調を行い、両信号成分S_{RF1}、S_{RF2}を含む１つのデジタル信号を出力するように構成されている。

[0140] 図に示すように、本実施形態のΔΣ変調器７は、第１ループフィルタ２８と、第２ループフィルタ２９とを備えている。

両ループフィルタ２８、２９は、差分器２３、バンドパスフィルタ２４、及び加算器２５を含んでおり、図３で示したΔΣ変調器７が有するループフィルタと同様の構成である。

[0141] ΔΣ変調器７は、サンプルアンドホールド回路６の出力信号を入力信号ｕとして受け付け、入力信号ｕを両ループフィルタ２８、２９それぞれに分配する。

両ループフィルタ２８、２９には、それぞれ、入力信号ｕを分配した分配信号u_1、u_2が与えられるとともに、経路２２からフィードバックされる出力信号ｖが与えられる。

[0142] 本実施形態では第１ループフィルタ２８は、第１信号成分S_{RF1}を処理するように設定されている。よって、第１ループフィルタ２８のバンドパスフィルタ２４は、第１信号成分S_{RF1}の周波数帯域を含むように通過帯域が設定されている。

また、第２ループフィルタ２９は、第２信号成分S_{RF2}を処理するように設定されている。よって、第２ループフィルタ２９のバンドパスフィルタ２４は、第２信号成分S_{RF2}の周波数帯域を含むように通過帯域が設定されている。

[0143] ΔΣ変調器７は、両ループフィルタ２８、２９の出力を互いに加算する加

算器２７を備えている。

加算器２７は、両ループフィルタ２８、２９の出力を互いに加算した上で、当該加算器２７後段に接続された量子化器２６に加算した出力を与える。

本実施形態の量子化器２６は、２レベル量子化器で構成されている。量子化器２６は、加算器２７から与えられた出力を量子化し、出力信号ｖを出力する。出力信号ｖは、出力信号ｖは、両信号成分S_{RF1}、S_{RF2}を含む１ビットのパルス列（パルス信号）として表されたデジタル信号である。

[0144] 以上のように、本実施形態のΔΣ変調器７は、複数の信号成分S_{RF1}、S_{RF2}それぞれに対してΔΣ変調を行い、両信号成分S_{RF1}、S_{RF2}を含む１つのデジタル信号を出力することができる。

[0145] 図１２は、図１１に示すΔΣ変調器７を備えた通信装置の受信部を示すブロック図である。

図中、ＡＤ変換器４には、その後段に第１処理部８と第２処理部９とが接続されている。

第１処理部８は、第１信号成分S_{RF1}の通信処理を行う機能を有している。また、第２処理部９は、第２信号成分S_{RF2}の通信処理を行う機能を有している。

[0146] 本実施形態では、アンテナ２が受信した受信信号に複数の信号成分S_{RF1}、S_{RF2}が含まれている場合であっても、サンプルアンドホールド回路６は、当該サンプルアンドホールド回路６が出力する出力信号に含まれる周波数変換された後の複数の信号成分S_{RF1}、S_{RF2}を互いに分離した状態で出力し、さらに、ΔΣ変調器７は、複数の信号成分S_{RF1}、S_{RF2}それぞれに対してΔΣ変調を行って１つのデジタル信号を出力する。

[0147] ＡＤ変換器４は、ΔΣ変調器７が出力するデジタル信号を第１処理部８と、第２処理部９とに分配する。

本実施形態のΔΣ変調器７が出力するデジタル信号は、複数の信号成分S_{RF1}、S_{RF2}それぞれを含んでいる。

よって、このデジタル信号が分配された第１処理部８は、デジタル信号に

含まれる第１信号成分S_{RF1}を取り出して処理することができる。

また、同様にデジタル信号が分配された第２処理部９は、デジタル信号に含まれる第２信号成分S_{RF2}を取り出して処理することができる。

[0148] このように本実施形態によれば、複数の信号成分S_{RF1}、S_{RF2}それぞれについてデジタル信号に変換し利用することができる。

[0149] 〔その他〕

上記各実施形態では、ローノイズアンプ３と、サンプルアンドホールド回路６との間にバンドパスフィルタ５を設けた場合を例示したが、図１２に示すように、ローノイズアンプ３からの受信信号がサンプルアンドホールド回路６に直接与えられるように構成してもよい。

[0150] サンプルアンドホールド回路６に複数の信号成分S_{RF1}、S_{RF2}を含む通信信号S_{RF}が与えられたとしても、ＡＤ変換器４は、複数の信号成分S_{RF1}、S_{RF2}を分離し、て必要な信号成分を選択し、又は分離した複数の信号成分それぞれについてデジタル信号に変換することができるからである。

[0151] 但し、図１に示した受信部１のように、ローノイズアンプ３と、サンプルアンドホールド回路６との間にバンドパスフィルタ５を設ければ、ローノイズアンプ３から与えられる受信信号の内、受信部１が受信対象としている信号成分を通過させ、サンプルアンドホールド回路６に対して受信対象としている信号成分を与えることができる。

[0152] この場合、アンテナ２が受信した受信信号に複数の信号成分が含まれていたとしても、それらの内、必要な信号成分のみを選択し、サンプルアンドホールド回路６やΔΣ変調器７に必要な信号成分を与えることができる。

また、不要な信号成分を与えるのを抑制することで、サンプルアンドホールド回路６及びΔΣ変調器７に、複数の信号成分の分離や選択といった処理を省略させることができる。

[0153] 上記実施形態におけるバンドパスフィルタ５、及びΔΣ変調器７が有するバンドパスフィルタ２４は、例えば図示しない制御部によってその通過帯域を制御されるように構成することができる。

この場合、制御部は、アンテナ２が受信する受信信号に含まれる通信信号S_{RF}の周波数帯域等、通信信号S_{RF}に関する情報をアンテナ２が受信した受信信号又は外部から取得し、取得した通信信号S_{RF}に関する情報に基づいてバンドパスフィルタ５及びΔΣ変調器７が有するバンドパスフィルタ２４の通過帯域を制御することができる。

[0154] また、上記実施形態におけるバンドパスフィルタ５（２４）に、サーキュレータ４０を用いた構成を例示したが、これに代えて方向性結合器を用いることもできる。

[0155] また、上記実施形態において、バンドパスフィルタ５（２４）がフィルタ回路部を３つ備えた場合を例示したが、フィルタ回路部を１つ備えて構成することもできるし、４つ以上といったようにより多くのフィルタ回路部を備えて構成することもできる。

[0156] なお、今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した意味ではなく、特許請求の範囲によって示され、特許請求の範囲と均等の意味、及び範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0157] １　受信部
２　アンテナ
３　ローノイズアンプ
４　アナログデジタル変換器
５　バンドパスフィルタ
６　サンプルアンドホールド回路
７　ΔΣ変調器
８　第１処理部
９　第２処理部
１０　線路
１１　スイッチ

１２　分岐路

１３　容量素子

１４　混合器

２０　入力端

２１　出力端

２２　経路

２３　差分器

２４　バンドパスフィルタ

２５　加算器

２６　量子化器

２７　加算器

２８　第１ループフィルタ

２９　第２ループフィルタ

３０　フィルタ回路

３１　出力端

３２　入力端

３３　信号線路

３４　分岐線路

３５　処理部

３５ａ　遅延素子

３５ｂ　位相器

３６　電力合成器

４０　サーキュレータ

４１　第１ポート

４２　第２ポート

４３　第３ポート

４５　バンドパスフィルタ

４６　終端抵抗素子

５１　第１フィルタ回路部

５２　第２フィルタ回路部

５３　第３フィルタ回路部

５４　バンドパスフィルタ

５５　入力端

５６　出力端

５７　信号線路

５８　分岐線路

請求の範囲

[請求項1] アナログ入力信号をデジタル信号に変換するアナログデジタル変換器であって、

前記アナログ入力信号が与えられるサンプルアンドホールド回路と、

前記サンプルアンドホールド回路が出力する出力信号をΔΣ変調し前記デジタル信号として出力するバンドパス型のΔΣ変調器と、を備え、

前記サンプルアンドホールド回路のサンプリング周波数は、前記アナログ入力信号の中心周波数よりも低く設定されている

アナログデジタル変換器。

[請求項2] 前記サンプルアンドホールド回路のサンプリング周波数は、前記サンプルアンドホールド回路のサンプリング周波数を２倍にした値が前記ΔΣ変調器のサンプリング周波数よりも低くなるように設定されている

請求項１に記載のアナログデジタル変換器。

[請求項3] 前記サンプルアンドホールド回路のサンプリング周波数は、前記サンプルアンドホールド回路のサンプリング周波数を２倍にした値が前記アナログ入力信号の帯域幅よりも大きい値に設定されている請求項１又は請求項２に記載のアナログデジタル変換器。

[請求項4] 前記ΔΣ変調器の量子化雑音阻止帯域が、前記サンプルアンドホールド回路のサンプリング周波数を２倍にした値よりも低い周波数の範囲で調整可能とされている請求項１から請求項３のいずれか一項に記載のアナログデジタル変換器。

[請求項5] 前記アナログ入力信号は複数の周波数成分を含み、

前記サンプルアンドホールド回路は、当該サンプルアンドホールド回路のサンプリング周波数を調整することで、前記サンプルアンドホールド回路が出力する出力信号に含まれる前記複数の周波数成分を互

いに分離した状態で出力する請求項１から請求項４のいずれか一項に記載のアナログデジタル変換器。

[請求項6] 前記ΔΣ変調器は、前記サンプルアンドホールド回路が出力する出力信号に含まれている、周波数変換された前記複数の周波数成分の少なくとも一方を選択してΔΣ変調するように当該ΔΣ変調器の量子化雑音阻止帯域を調整する請求項５に記載のアナログデジタル変換器。

[請求項7] 前記サンプルアンドホールド回路の前段には、前記アナログ入力信号の帯域幅に応じて通過帯域が調整可能なバンドパスフィルタをさらに備えている請求項１から請求項６のいずれか一項に記載のアナログデジタル変換器。

[請求項8] アナログ入力信号をデジタル信号に変換するアナログデジタル変換器を備えた通信装置であって、

前記アナログデジタル変換器は、

前記アナログ入力信号が与えられるサンプルアンドホールド回路と、

前記サンプルアンドホールド回路が出力する出力信号をΔΣ変調し前記デジタル信号として出力するバンドパス型のΔΣ変調器と、を備え、

前記サンプルアンドホールド回路のサンプリング周波数は、前記アナログ入力信号の中心周波数よりも低く設定されている

通信装置。

[請求項9] アナログ入力信号をデジタル信号に変換するアナログデジタル変換器であって、

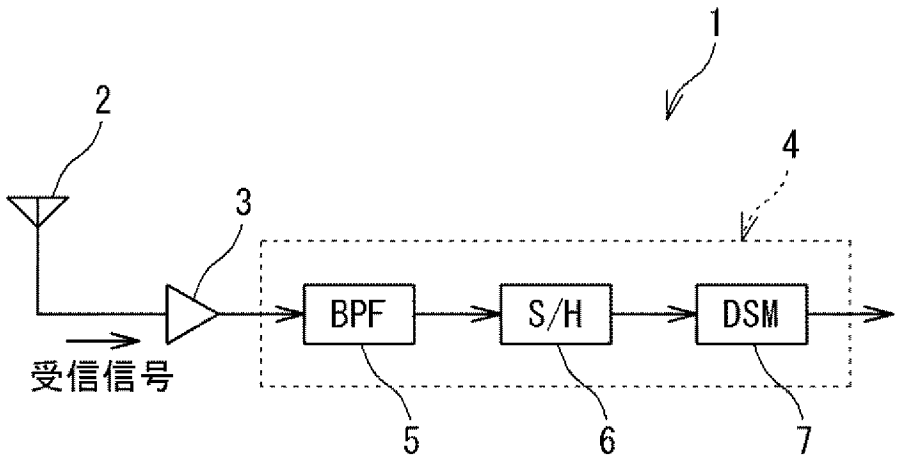
前記アナログ入力信号が与えられるサンプルアンドホールド回路と、

前記サンプルアンドホールド回路が出力する出力信号をΔΣ変調し前記デジタル信号として出力するバンドパス型のΔΣ変調器と、を備え、

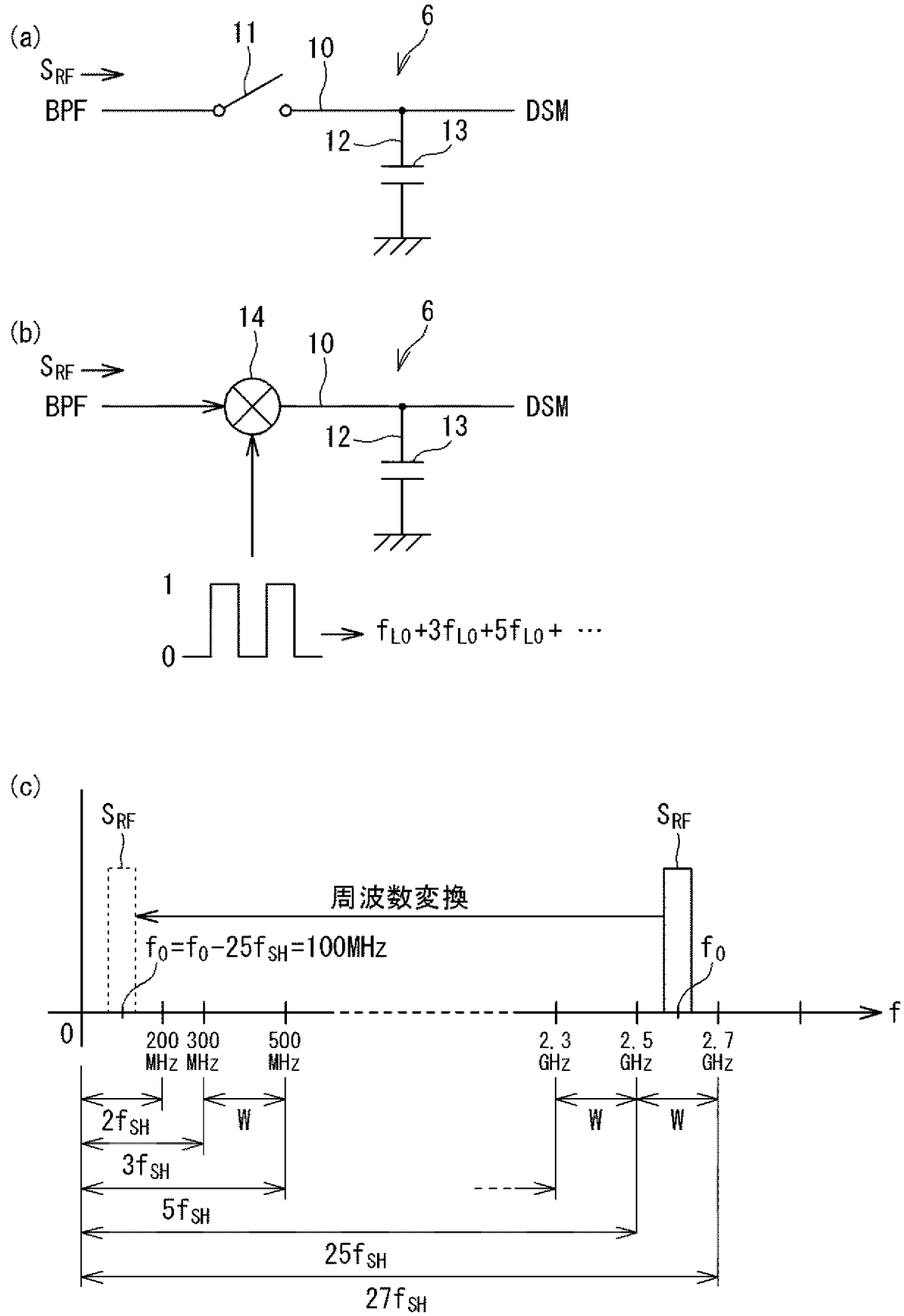
前記サンプルアンドホールド回路のサンプリング周波数は、前記サンプルアンドホールド回路のサンプリング周波数を２倍にした値が前記ΔΣ変調器のサンプリング周波数よりも低くなるように設定されている

アナログデジタル変換器。

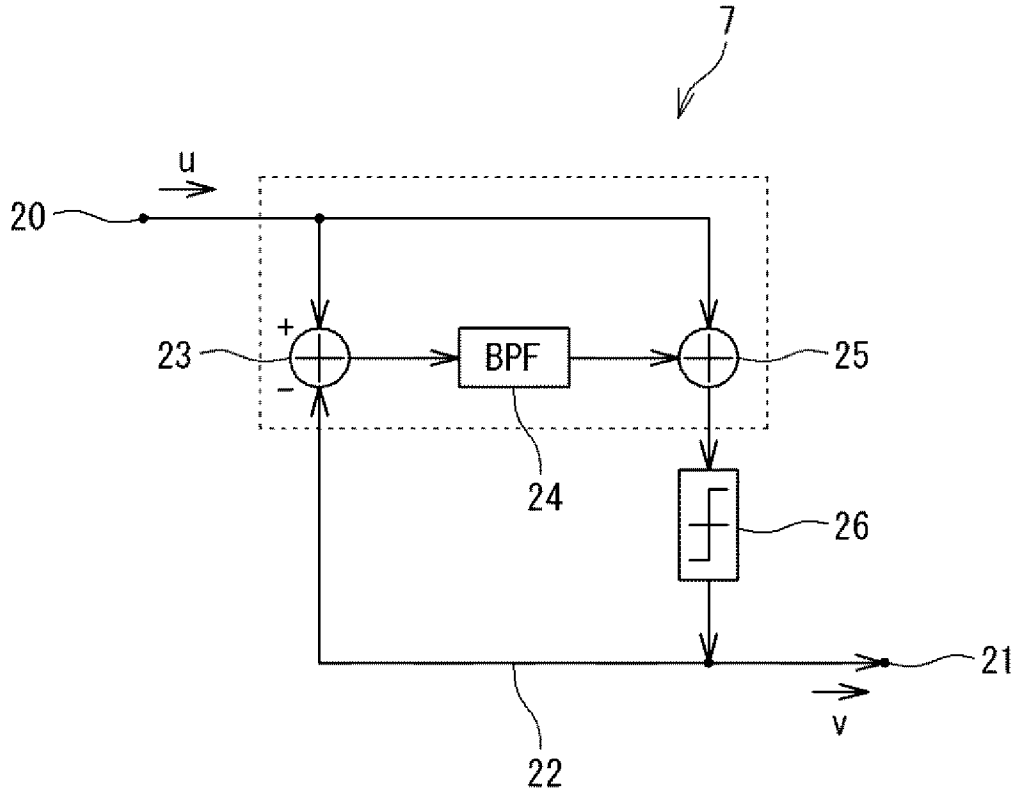
[図1]



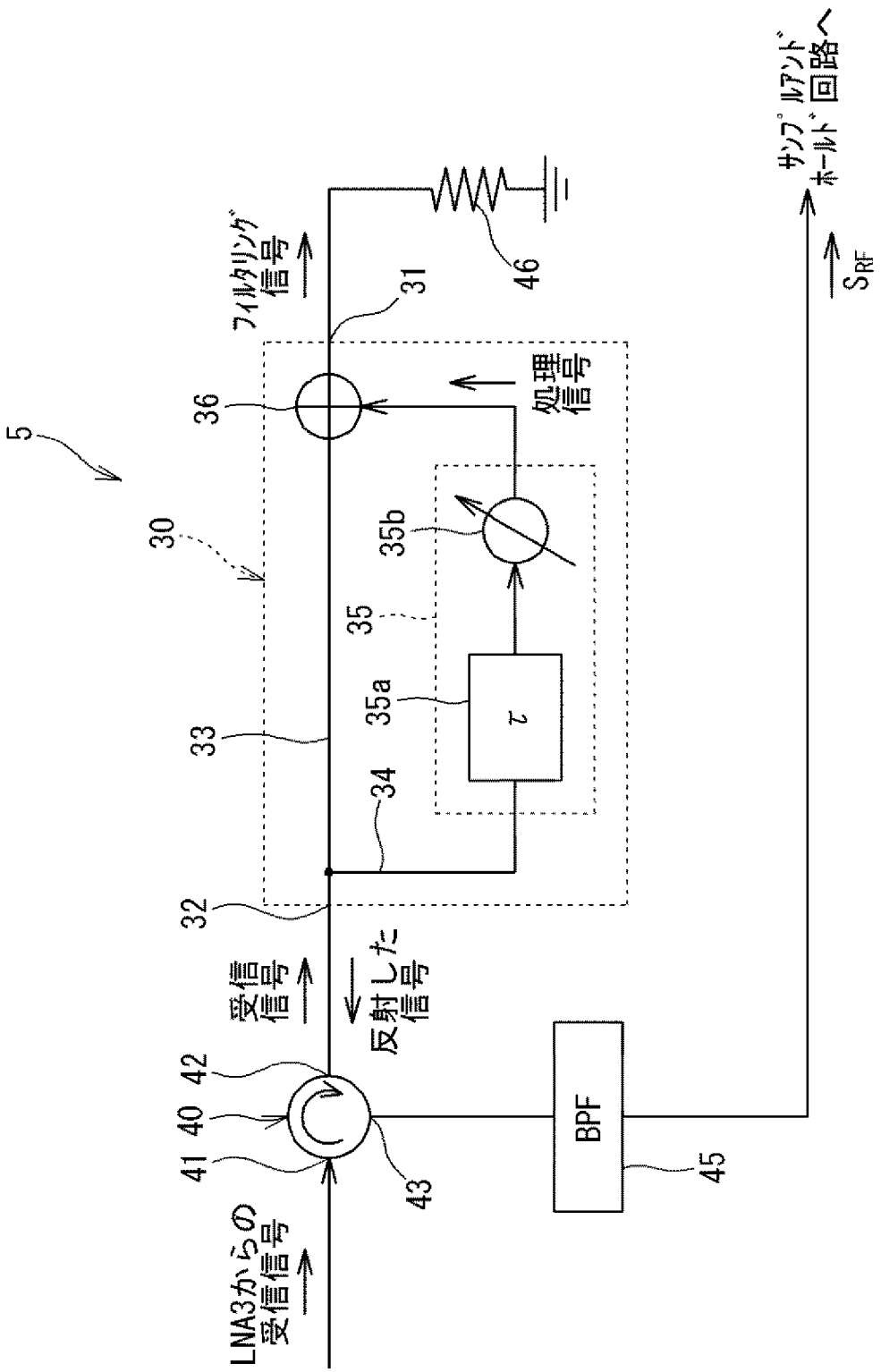
[図2]


(a)
S_{RF}
BPF
11
10
6
DSM
12
13
(b)
S_{RF}
BPF
14
10
6
DSM
12
13
1
0
$f_{LO}+3f_{LO}+5f_{LO}+\cdots$
(c)
S_{RF}
S_{RF}
周波数変換
$f_0=f_0-25f_{SH}=100MHz$
f_0
f
0
200 MHz
300 MHz
500 MHz
2.3 GHz
2.5 GHz
2.7 GHz
$2f_{SH}$
W
$3f_{SH}$
$5f_{SH}$
W
W
$25f_{SH}$
$27f_{SH}$

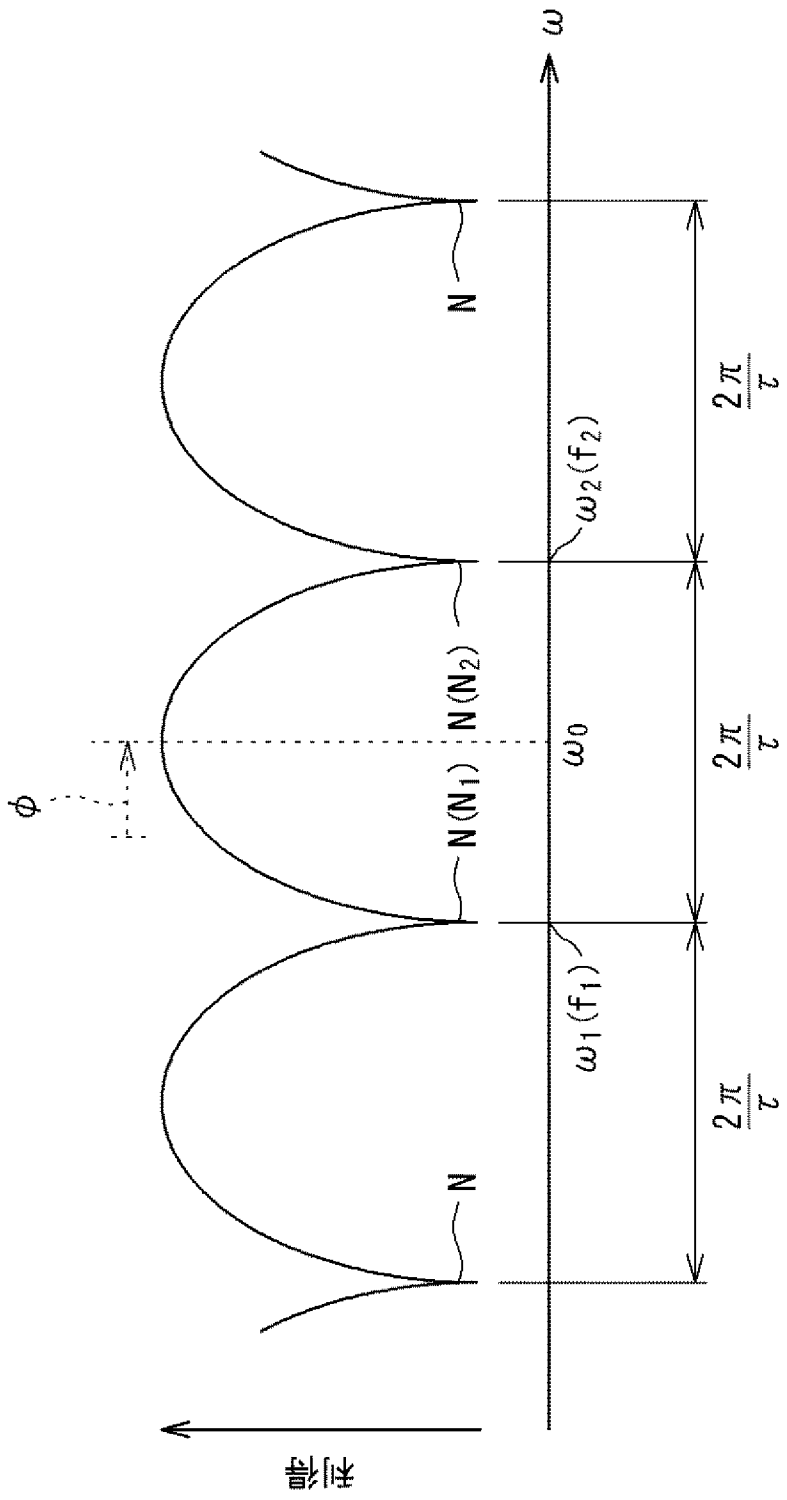
[図3]



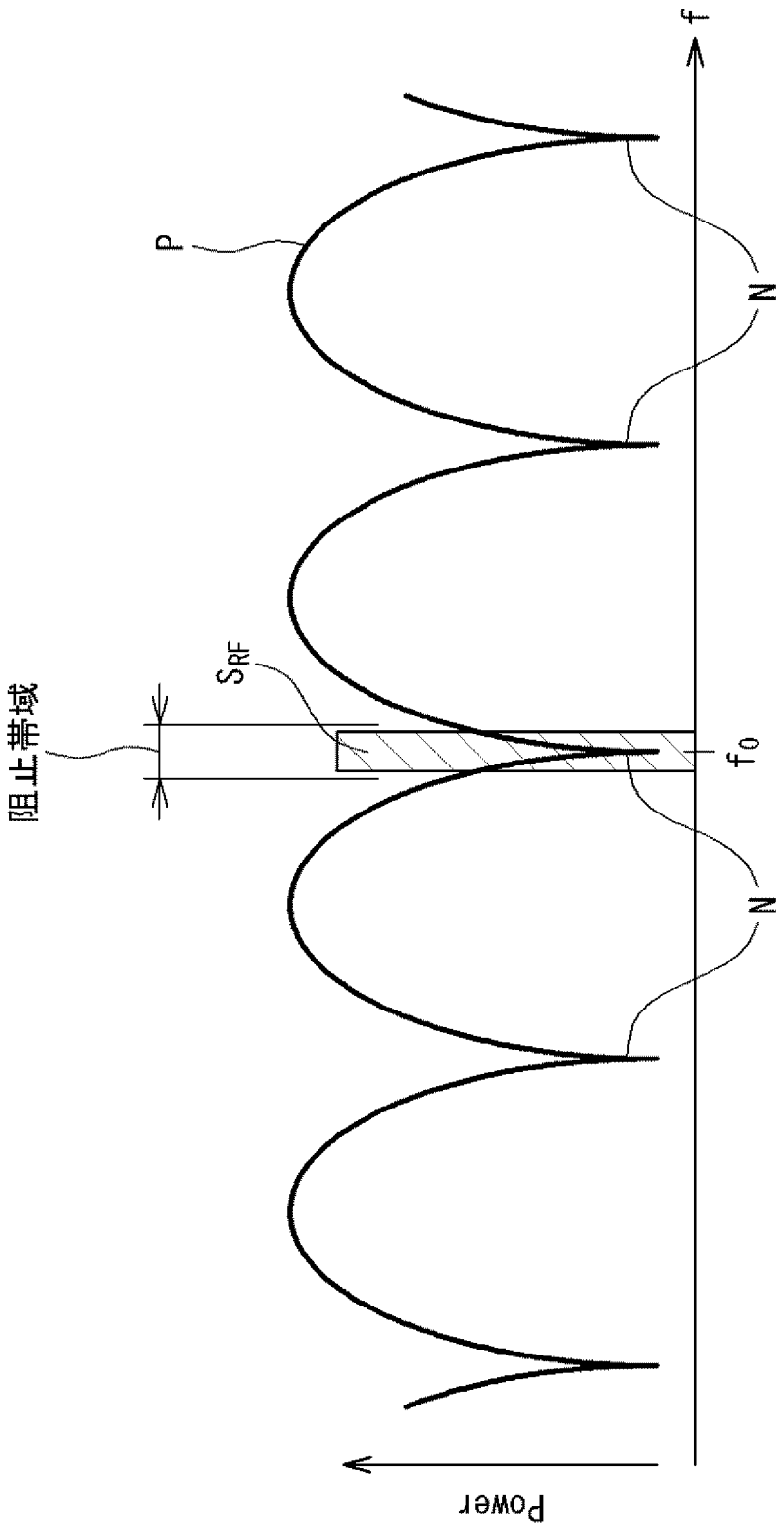
[図4]


5
30
31
32
33
34
35
35a
35b
36
40
41
42
43
45
46
τ
BPF
フィルタリング信号
処理信号
受信信号
反射した信号
LNA3からの受信信号
サンプルアンドホールド回路へ
SRF

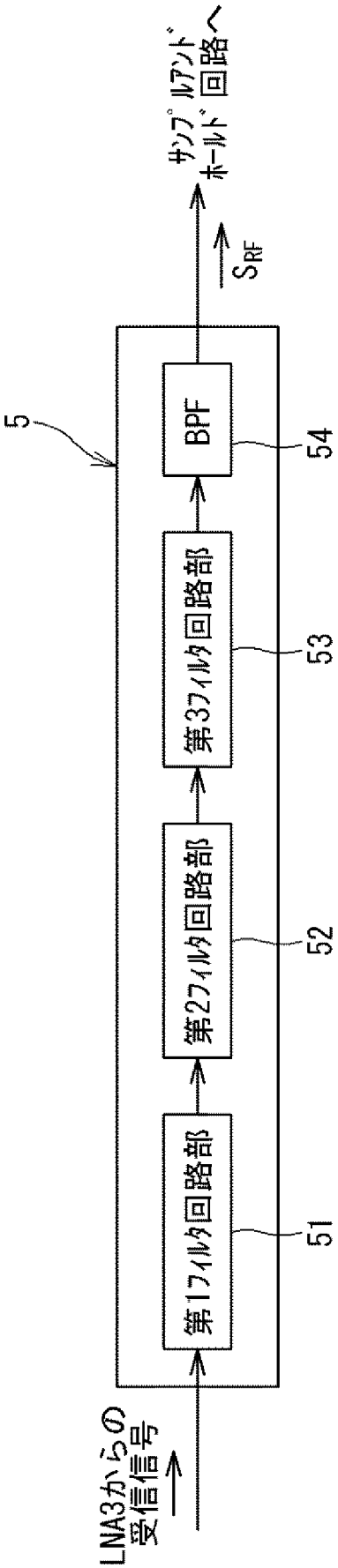
[図5]



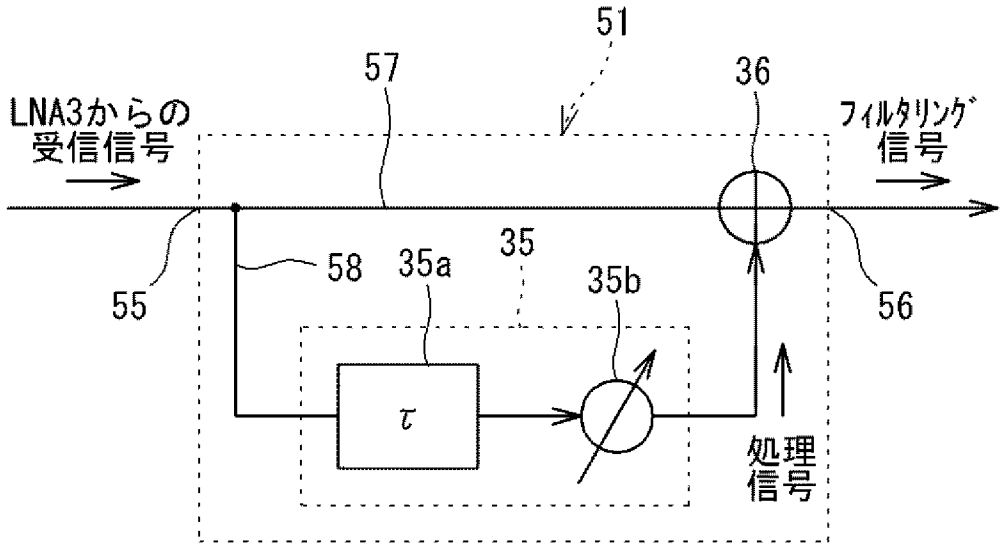
[図6]



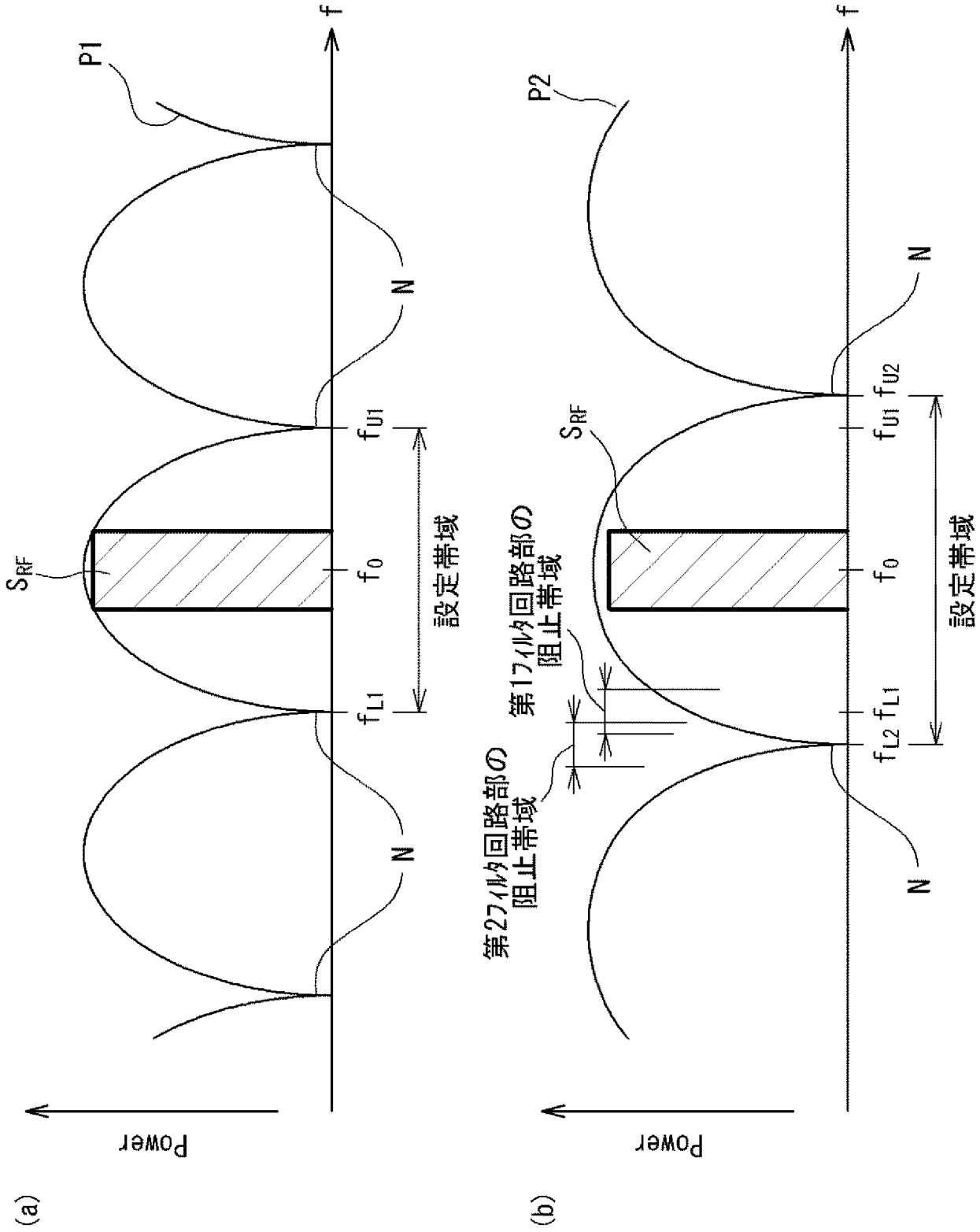
[図7]


LNA3からの
受信信号
第1フィルタ回路部
51
第2フィルタ回路部
52
第3フィルタ回路部
53
BPF
54
5
SRF
サンプルアンドホールド回路へ

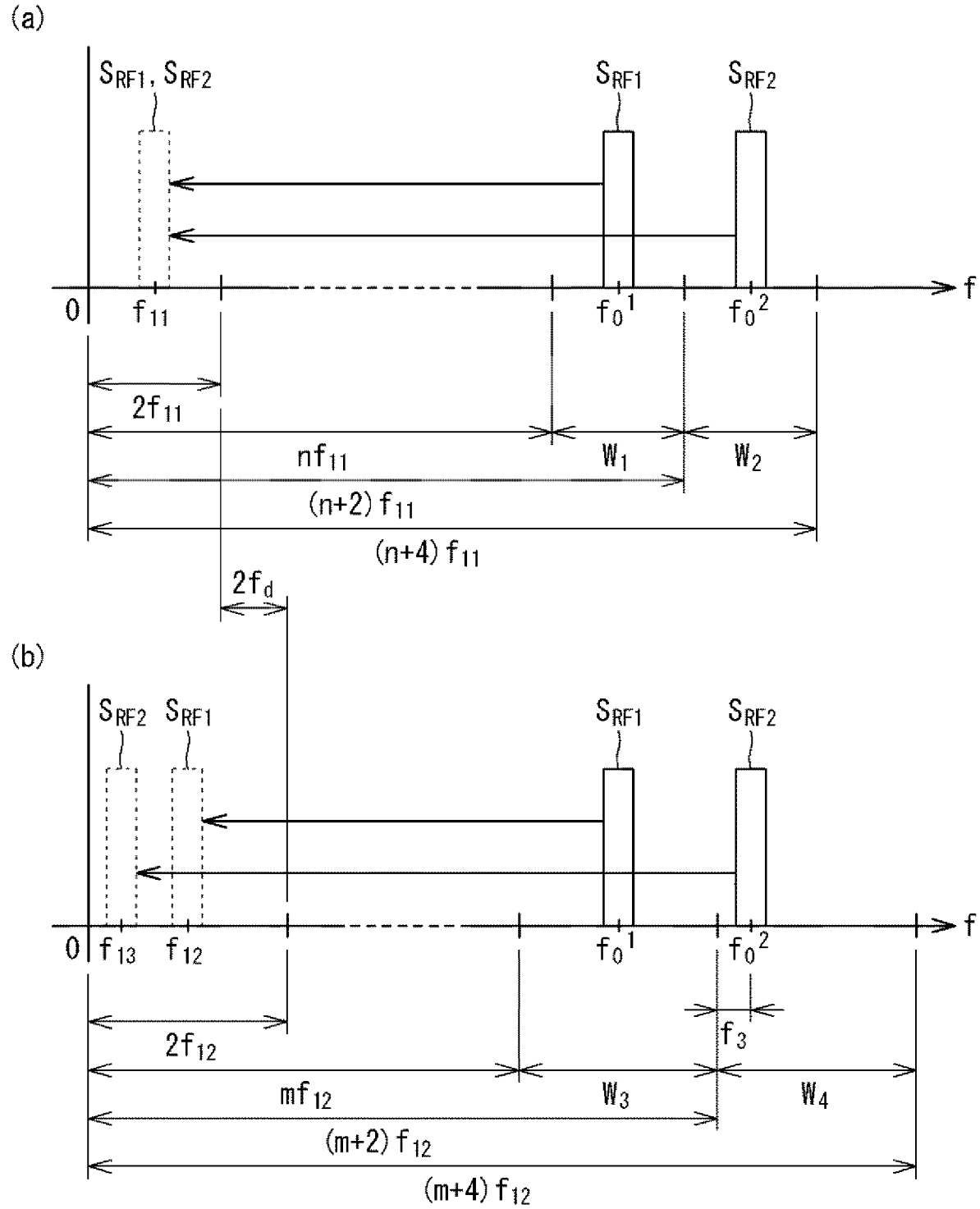
[図8]



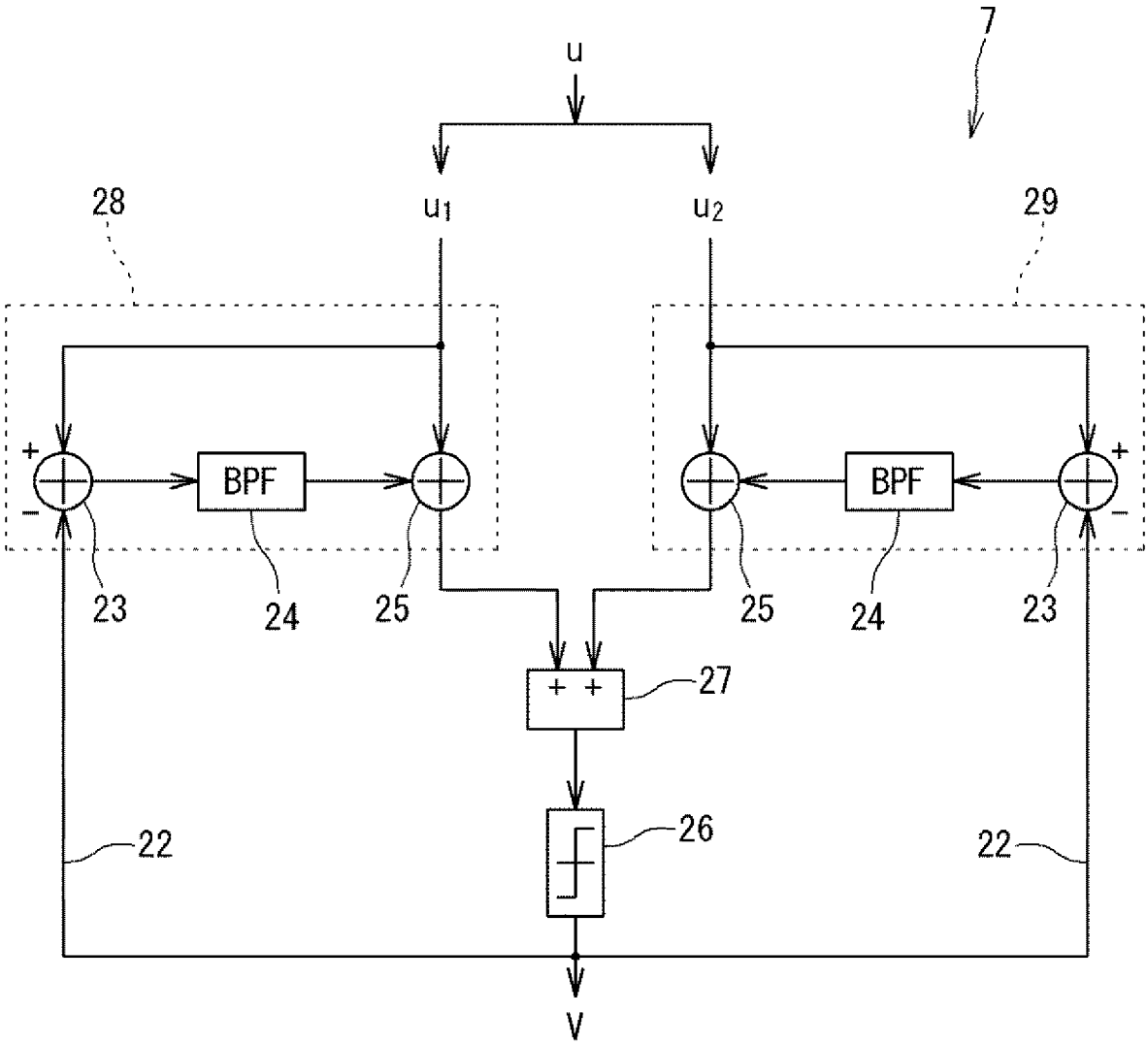
[図9]


(a)
Power
f
P1
N
N
f_{U1}
f_0
f_{L1}
S_{RF}
設定帯域
(b)
Power
f
P2
N
N
f_{U1} f_{U2}
f_0
f_{L2} f_{L1}
S_{RF}
第1フィルタ回路部の
阻止帯域
第2フィルタ回路部の
阻止帯域
設定帯域

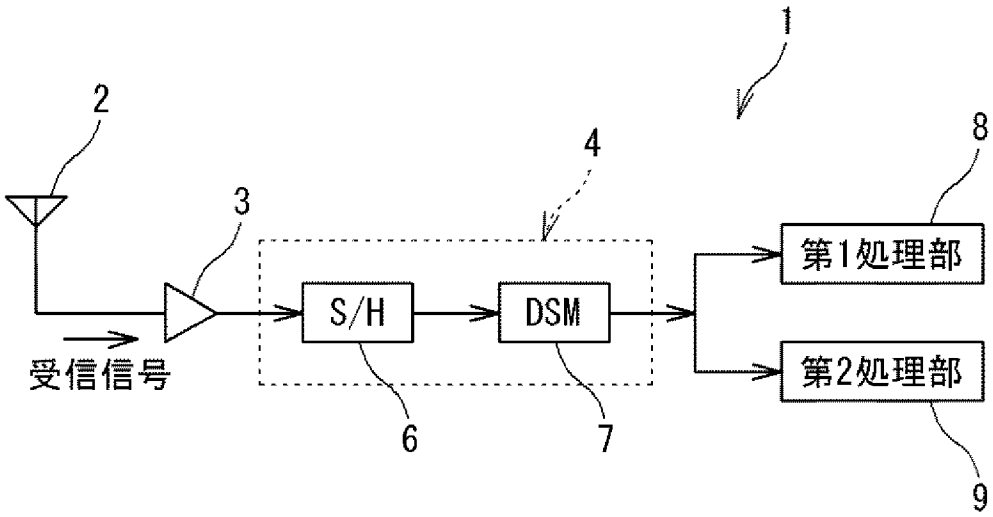
[図10]


(a)
SRF1, SRF2
SRF1
SRF2
0
f11
f0 1
f0 2
f
2f11
nf11
W1
W2
(n+2) f11
(n+4) f11
2fd
(b)
SRF2
SRF1
SRF1
SRF2
0
f13
f12
f0 1
f0 2
f
2f12
f3
mf12
W3
W4
(m+2) f12
(m+4) f12

[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/077471

A. CLASSIFICATION OF SUBJECT MATTER
H03M3/02(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03M3/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2015
Kokai Jitsuyo Shinan Koho 1971-2015 Toroku Jitsuyo Shinan Koho 1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
IEEE Xplore, CiNii

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2004-194068 A (Matsushita Electric Industrial Co., Ltd.), 08 July 2004 (08.07.2004), paragraphs [0012], [0027] to [0047], [0055]; fig. 1, 4 (Family: none)	1,3,7-8 2,4-6,9
A	WO 2014/036458 A1 (TEXAS INSTRUMENTS INC.), 06 March 2014 (06.03.2014), entire text; all drawings & US 8760329 B2 & CN 104604140 A	1-9
A	JP 2014-225922 A (Sumitomo Electric Industries, Ltd.), 04 December 2014 (04.12.2014), entire text; all drawings (Family: none)	6

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
07 December 2015 (07.12.15)	15 December 2015 (15.12.15)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/077471

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	Takashi Maehata, Kazuyuki Totani, Suguru Kameda, Noriharu Suematsu, Concurrent Dual-band 1-bit Digital Transmitter Using Band-Pass Delta-Sigma Modulator, Proceedings of the 43rd European Microwave Conference, 2013.10, pp.1523-1526	6

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１５／０７７４７１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H03M3/02(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H03M3/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１５年
日本国実用新案登録公報	１９９６－２０１５年
日本国登録実用新案公報	１９９４－２０１５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

IEEE Xplore, CiNii

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X A	JP 2004-194068 A（松下電器産業株式会社）2004.07.08,［００１２］,［００２７］－［００４７］,［００５５］,図１，４（ファミリーなし）	1,3,7-8 2,4-6,9
A	WO 2014/036458 A1 (TEXAS INSTRUMENTS INCORPORATED) 2014.03.06, 全文，全図 & US 8760329 B2 & CN 104604140 A	1-9
A	JP 2014-225922 A（住友電気工業株式会社）2014.12.04, 全文，全図（ファミリーなし）	6

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０７．１２．２０１５	１５．１２．２０１５

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｋ　９２９７
北村　智彦
電話番号　０３－３５８１－１１０１　内線　３５５６

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	Takashi Maehata, Kazuyuki Totani, Suguru Kameda, Noriharu Suematsu, Concurrent Dual-band 1-bit Digital Transmitter Using Band-Pass Delta-Sigma Modulator, Proceedings of the 43rd European Microwave Conference, 2013.10, pp.1523-1526	6