

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年3月7日(07.03.2019)



(10) 国際公開番号

WO 2019/044657 A1

- (51) 国際特許分類:
H03K 17/00 (2006.01) *H03K 17/12* (2006.01)
H02H 7/20 (2006.01)
- (21) 国際出願番号: PCT/JP2018/031178
- (22) 国際出願日: 2018年8月23日(23.08.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-167995 2017年8月31日(31.08.2017) JP
- (71) 出願人: 株式会社オートネットワーク技術
研究所(AUTONETWORKS TECHNOLOGIES,
LTD.) [JP/JP]; 〒5108503 三重県四日市市西
末広町1番14号 Mie (JP). 住友電装株式

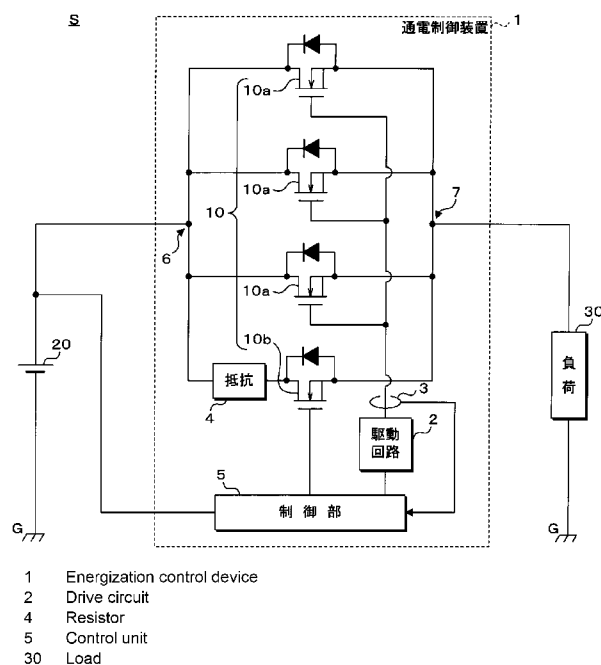
会社(SUMITOMO WIRING SYSTEMS, LTD.)
[JP/JP]; 〒5108503 三重県四日市市西末広
町1番14号 Mie (JP). 住友電気工業株
式会社(SUMITOMO ELECTRIC INDUSTRIES,
LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区
北浜四丁目5番33号 Osaka (JP).

(72) 発明者: 森岡 秀夫 (MORIOKA, Hideo);
〒5108503 三重県四日市市西末広町1番
14号 株式会社オートネットワーク
技術研究所内 Mie (JP).

(74) 代理人: 河野 英仁, 外(KOHNO, Hideto et al.);
〒5400035 大阪府大阪市中央区釣鐘町二丁目
4番3号 河野特許事務所 Osaka (JP).

(54) Title: ENERGIZATION CONTROL DEVICE

(54) 発明の名称: 通電制御装置



(57) Abstract: This energization control device comprises a plurality of semiconductor switches provided between a power source and a load and connected in parallel, and controls energization between the power source and the load by turning on/off the semiconductor switches. The plurality of semiconductor switches include a first semiconductor switch and a second semiconductor switch. The energization control device is provided with a drive circuit that turns on the first semiconductor switch by applying thereto voltage higher than a voltage value outputted by the power source, a

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

switch control unit that turns on the second semiconductor switch, and a resistor that is connected in series with a power source-side terminal of the second semiconductor switch and decreases voltage applied to the terminal.

(57) 要約: 通電制御装置は、電源と負荷との間に設けられ、並列に接続されている複数の半導体スイッチを有し、該半導体スイッチのオンオフにより、前記電源と負荷との間の通電を制御する。前記複数の半導体スイッチは、第1半導体スイッチ及び第2半導体スイッチを含む。通電制御装置は、前記第1半導体スイッチに対して、前記電源が出力する電圧値よりも高い電圧を印加してオン動作させる駆動回路と、前記第2半導体スイッチをオン動作させるスイッチ制御部と、前記第2半導体スイッチの電源側の端子に直列に接続され、該端子に印加される電圧を降下させる抵抗とを備える。

明 細 書

発明の名称：通電制御装置

技術分野

[0001] 本発明は、通電制御装置に関する。

本出願は、2017年8月31日出願の日本出願第2017-167995号に基づく優先権を主張し、前記日本出願に記載された全ての記載内容を援用するものである。

背景技術

[0002] 現在、車両には、電源（バッテリー）から通電される車内灯、ヒータ又はワイパー等の多数の電気機器（負荷）が搭載されている。電源から負荷への通電、すなわち電力の供給は、通電制御装置（電力供給制御装置）によって制御されている（特許文献1を参照）。

[0003] 特許文献1に記載の通電制御装置の半導体スイッチは、電源から負荷に至る電流経路に並列に接続してある。そして、当該通電制御装置は、並列に接続されている半導体スイッチ夫々を駆動するための駆動回路（ドライブ回路）を備えている。

[0004] 特許文献1に記載の半導体スイッチは、nチャネル型FETであり、負荷は、半導体スイッチに対してグランド側に接続されている。半導体スイッチのオン抵抗は、一般的に負荷の抵抗に比べると極めて小さいため、電源から出力される電圧の電圧値は、当該負荷の両端における電位差、すなわち当該負荷による電圧降下の値と略同じ値となる。

[0005] 従って、nチャネル型FETのソース側の電圧値、すなわちグランドを基準電位とした場合の電位差は、電源から出力される電圧の電圧値と、略等しくなる。nチャネル型FETである半導体スイッチをオンにするためには、ソース側の電圧値に、当該半導体スイッチの特性によって決定される閾値電圧を加えた電圧をnチャネル型FETのゲート端子に印加する必要がある。駆動回路は、昇圧を行うことによって、ソース側の電圧値に閾値電圧値を加

えた電圧、すなわち電源から出力された電圧値よりも高い電圧を生成し、当該昇圧した電圧をnチャネル型FETのゲート端子に印加する回路であり、一般的にブートストラップ回路と称される。

先行技術文献

特許文献

[0006] 特許文献1：特開2014-239132号公報

発明の概要

[0007] 本開示の一態様に係る通電制御装置は、電源と負荷との間に設けられ、並列に接続されている複数の半導体スイッチを有し、該半導体スイッチのオンオフにより、前記電源と負荷との間の通電を制御する通電制御装置であって、前記複数の半導体スイッチは、第1半導体スイッチ及び第2半導体スイッチを含み、前記第1半導体スイッチに対して、前記電源が出力する電圧値よりも高い電圧を印加してオン動作させる駆動回路と、前記第2半導体スイッチをオン動作させるスイッチ制御部と、前記第2半導体スイッチの電源側の端子に直列に接続され、該端子に印加される電圧を降下させる抵抗とを備える。

図面の簡単な説明

[0008] [図1]実施形態1に係る電源システムの要部構成を示すブロック図である。

[図2]実施形態1に係る制御部の処理手順を示すフローチャートである。

[図3]実施形態2に係る電源システムの要部構成を示すブロック図である。

[図4]実施形態2に係る制御部の処理手順を示すフローチャートである。

[図5]実施形態3に係る電源システムの要部構成を示すブロック図である。

[図6]実施形態3に係る制御部の処理手順を示すフローチャートである。

発明を実施するための形態

[0009] [本開示が解決しようとする課題]

駆動回路を各半導体スイッチに対応して設けるためには、半導体スイッチの個数分の駆動回路が必要となり、回路構成が複雑となる。また、各半導体

スイッチに対し単一の駆動回路を設け、当該単一の駆動回路からの出力を並列に分流して、各半導体スイッチに電圧を印加する構成とした場合、当該単一の駆動回路が異常となった際には、昇圧を行うことができず、いずれの半導体スイッチもオンにすることができない。

[0010] 本開示の目的は、昇圧を行う駆動回路が異常となった場合であっても、負荷に電力を供給する通電制御装置を提供する。

[0011] [本開示の効果]

本開示によれば、昇圧を行う駆動回路が異常となった場合であっても、負荷に電力を供給する通電制御装置を提供する。

[0012] [本発明の実施形態の説明]

最初に本開示の実施態様を列挙して説明する。また、以下に記載する実施形態の少なくとも一部を任意に組み合わせてもよい。

[0013] (1) 本開示の一態様に係る通電制御装置は、電源と負荷との間に設けられ、並列に接続されている複数の半導体スイッチを有し、該半導体スイッチのオンオフにより、前記電源と負荷との間の通電を制御する通電制御装置であって、前記複数の半導体スイッチは、第1半導体スイッチ及び第2半導体スイッチを含み、前記第1半導体スイッチに対して、前記電源が出力する電圧値よりも高い電圧を印加してオン動作させる駆動回路と、前記第2半導体スイッチをオン動作させるスイッチ制御部と、前記第2半導体スイッチの電源側の端子に直列に接続され、該端子に印加される電圧を降下させる抵抗とを備える。

[0014] 本態様にあつては、第2半導体スイッチの電源側の端子と、第1半導体スイッチとの接続節点間には、抵抗が設けられているので、抵抗による電圧降下によって、第2半導体スイッチをオンにするために印加する電圧値を電源の電圧値よりも低くし、スイッチ制御部は、第2半導体スイッチをオン動作させる。従って、第1半導体スイッチがオフの場合、第2半導体スイッチをオンにするために、電源の電圧値よりも高い電圧値に昇圧することを不要とし、昇圧を行う駆動回路が異常となった場合であっても、負荷に電力を供給

することができる。

[0015] (2) 前記第2半導体スイッチの電流容量は、前記第1半導体スイッチの電流容量よりも小さい構成が好ましい。

[0016] 本態様にあつては、第2半導体スイッチの電源側の端子と、第1半導体スイッチとの接続節点間には、抵抗が設けられているので、当該抵抗によって、第2半導体スイッチに流れる電流は小さくなる。従って、第1半導体スイッチの電流容量よりも小さい電流容量の半導体スイッチを、第2半導体スイッチに使用することで、安価な通電制御装置を提供することができる。

[0017] (3) 前記第2半導体スイッチのオン抵抗は、前記第1半導体スイッチのオン抵抗よりも大きい構成が好ましい。

[0018] 本態様にあつては、第2半導体スイッチのオン抵抗は、第1半導体スイッチのオン抵抗よりも大きいので、第2半導体スイッチのオン抵抗と直列に接続してある抵抗との合成抵抗によって、第2半導体スイッチのソース側の電位を更に下げることができる。従って、第1半導体スイッチがオフの場合、第2半導体スイッチをオンにするために、電源の電圧値よりも高い電圧値に昇圧することを不要とすることができる。

[0019] (4) 前記第1半導体スイッチをオフにし、前記第2半導体スイッチをオンにした状態において、前記抵抗による電圧降下の値は、前記第2半導体スイッチをオンにするための閾値電圧より大きい構成が好ましい。

[0020] 本態様にあつては、抵抗による電圧降下の値は、第2半導体スイッチをオンにするための閾値電圧より大きくしてあるので、電源の電圧値から、抵抗による電圧降下の値を減算した電圧値に、閾値電圧を加算した電圧値は、電源の電圧値よりも低くなる。従って、第2半導体スイッチをオンするために電源の電圧値よりも高い電圧値に昇圧することを不要とすることができる。

[0021] (5) 前記駆動回路の異常を検出する異常検出部と、前記異常検出部によって、前記駆動回路の異常を検出した場合、前記第2半導体スイッチをオンにするスイッチ制御部とを備える構成が好ましい。

[0022] 本態様にあつては、前記駆動回路の異常によって電源の電圧を昇圧できず、前記第1半導体スイッチをオンにすることができない場合であっても、前記第2半導体スイッチは、電源の電圧値以下の電圧値でオンにすることができるため、第2半導体スイッチをオンにするために電源の電圧値よりも高い電圧値に昇圧することを不要とすることができる。従って、前記第1半導体スイッチをオンにすることができない場合であっても、第2半導体スイッチを介して、電源の電力を負荷に供給することができる。

[0023] (6) 本開示の一態様に係る負荷に電力を供給する電源システムは、電源と、電源と負荷との間に設けられ、並列に接続されている第1半導体スイッチ及び第2半導体スイッチと、前記第1半導体スイッチに対して、前記電源が出力する電圧値よりも高い電圧を印加する駆動回路と、前記第2半導体スイッチをオン動作させる制御部と、前記第2半導体スイッチの電源側の端子に直列に接続され、該端子に印加される電圧を降下させる抵抗とを備える。

[0024] 本態様にあつては、第2半導体スイッチの電源側の端子と、第1半導体スイッチとの接続節点間には、抵抗が設けられているので、抵抗による電圧降下によって、第2半導体スイッチをオンにするために印加する電圧値を電源の電圧値よりも低くし、スイッチ制御部は、第2半導体スイッチをオン動作させる。従って、第1半導体スイッチがオフの場合、第2半導体スイッチをオンにするために、電源の電圧値よりも高い電圧値に昇圧することを不要とし、昇圧を行う駆動回路が異常となった場合であっても、負荷に電力を供給することができる。

[0025] [本発明の実施形態の詳細]

本開示の実施態様に係る通電制御装置の具体例を、以下に図面を参照しつつ説明する。なお、本発明はこれらの例示に限定されるものではなく、請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

[0026] (実施形態1)

以下、実施の形態について図面に基づいて説明する。図1は、実施形態1

に係る電源システムSの要部構成を示すブロック図である。電源システムSは、第1電源20、負荷30及び通電制御装置1を備え、例えば車両（図示せず）に搭載され、負荷30となる車載装置に対し、第1電源20からの電力を供給する。通電制御装置1は、第1電源20と負荷30との間に設けられており、第1電源20から負荷30への電力の給断を制御する。

[0027] 第1電源20は、鉛バッテリー又はリチウムイオンバッテリー等の二次電池であり、例えば、出力する電圧値が12Vの定電圧電源として機能する。

負荷30は、例えば、LED等の発光素子を用いた車内灯又はDCモータを用いたドアロック機構等の車載装置である。

[0028] 通電制御装置1は、第1半導体スイッチ10aと第2半導体スイッチ10bとが並列に接続された複数の半導体スイッチ10、第1半導体スイッチ10aをオンにするための駆動回路2、及び複数の半導体スイッチ10をオン又はオフにするための制御信号を出力する制御部5を備える。

[0029] 第1半導体スイッチ10aは、nチャネル型FET（Field effect transistor）である。3つの第1半導体スイッチ10aが、並列に接続してある。第1半導体スイッチ10aは、nチャネル型FETに限定されず、npnチャネル型バイポーラトランジスタ、nチャネル型IGBT（Insulated Gate Bipolar Transistor）であってもよい。第1半導体スイッチ10aの並列数は、3つに限定されず、第1半導体スイッチ10aに流れる電流値と、第1半導体スイッチ10aのオン抵抗又は最大ドレイン電流等の電気的特性によって適宜決定される。

[0030] 第2半導体スイッチ10bは、nチャネル型FETである。1つの第2半導体スイッチ10bが、3つの第1半導体スイッチ10aと同様に、並列に接続してある。従って、複数の半導体スイッチ10は、4並列となるように接続してある。第2半導体スイッチ10bは、nチャネル型FETに限定されず、npnチャネル型バイポーラトランジスタ、nチャネル型IGBTであってもよい。第2半導体スイッチ10bの個数は、1つに限定されず、第2半導体スイッチ10bに流れる電流値と、第2半導体スイッチ10bのオ

ン抵抗又は最大ドレイン電流等の電気的特性によって適宜決定され、個数に応じた並列数によって、第2半導体スイッチ10bは、第1半導体スイッチ10aと同様に並列に接続される。

[0031] 後述する抵抗4が、第2半導体スイッチ10bの電源側に直列に接続してあるため、第2半導体スイッチ10bの電流容量は、第1半導体スイッチ10aの電流容量よりも小さくしてある。従って、安価な半導体スイッチを第2半導体スイッチ10bとして用いることができる。また、第2半導体スイッチ10bのオン抵抗は、第1半導体スイッチ10aのオン抵抗よりも高い抵抗値としてある。

[0032] 複数の半導体スイッチ10のドレイン端子は第1電源20に接続し、ソース端子は負荷30に接続してある。従って、第1半導体スイッチ10a及び第2半導体スイッチ10bの第1電源20側の接続節点となる第1電源側接続節点6は、ドレイン端子の側に位置する。第1半導体スイッチ10a及び第2半導体スイッチ10bの負荷30側の接続節点となる負荷側接続節点7は、ソース端子側に位置する。

[0033] 駆動回路2は、制御部5と第1半導体スイッチ10a夫々のゲート端子との間に設けてある。駆動回路2と各ゲート端子は、ゲート端子の個数に応じて並列に分岐させた電線によって、接続してある。従って、単一の駆動回路2によって、3つの第1半導体スイッチ10aを同時にオンすることができる、簡素な回路構成とすることができる。駆動回路2は、制御部5から出力された制御信号に基づいて、第1半導体スイッチ10aをオンにするための電圧を第1半導体スイッチ10a夫々のゲート端子に印加する。

[0034] 駆動回路2は、昇圧機能を有する。第1半導体スイッチ10aをオンにするための電圧値は、第1半導体スイッチ10aのソース端子の電圧値よりも、第1半導体スイッチ10aの特性で決定される閾値電圧の分だけ、高い電圧が必要とされる。負荷30が、第1半導体スイッチ10aと基準電位となるグランドとの間に設けられているので、ソース端子の電圧値は、ドレイン端子の電圧値、すなわち第1電源20の出力電圧値と略同じとなる。従って

、駆動回路 2 は、第 1 電源 20 の出力電圧値よりも閾値電圧の分だけ、高い電圧となるように昇圧し、昇圧した電圧を第 1 半導体スイッチ 10 a のゲート端子に印加する。

[0035] 制御部 5 は、CPU (central processing unit) を有し、図示しない ROM (Read Only Memory) に記憶してある制御プログラムを実行することによって、制御処理を行う。制御部 5 は、例えば、車両全体をコントロールする図示しないボディ ECU (Electronic Control Unit) からの指示に基づき、複数の半導体スイッチ 10 をオン又はオフに制御し、第 1 電源 20 と負荷 30 との間の通電を制御する。制御部 5 は、スイッチ制御部及び異常検出部に相当する。

[0036] 負荷 30 に電力を供給する場合、制御部 5 は、第 1 半導体スイッチ 10 a 及び第 2 半導体スイッチ 10 b を含む複数の半導体スイッチ 10 を同時にオンにする。第 1 半導体スイッチ 10 a をオンにする場合、制御部 5 は、制御信号を駆動回路 2 に出力する。第 2 半導体スイッチ 10 b をオンにする場合、制御部 5 は、制御信号を第 2 半導体スイッチ 10 b に出力する。複数の半導体スイッチ 10 は、並列に接続してあるので、複数の半導体スイッチ 10 各々のオン抵抗からなる合成抵抗の抵抗値を小さくすることができる。また、並列数に応じで、電流を分流することができるので、複数の半導体スイッチ 10 夫々に流れる電流値を小さくすることができる。又は、制御部 5 は、負荷 30 に電力を供給する場合、第 1 半導体スイッチ 10 a をオンにし、第 2 半導体スイッチ 10 b をオフにしてもよい。第 2 半導体スイッチ 10 b には、後述する抵抗 4 が直列に接続されているので、第 1 半導体スイッチ 10 a のみをオンにすることで、抵抗 4 による熱損失を抑制することができる。

[0037] 駆動電圧検出部 3 は、駆動回路 2 から第 1 半導体スイッチ 10 a のゲート端子に印加する電圧の電圧値を検出し、制御部 5 に出力する。制御部 5 は、駆動電圧検出部 3 が検出した電圧値を取得し、取得した電圧値が第 1 半導体スイッチ 10 a をオンにするための電圧値に昇圧されているか否かを判定す

ることによって、駆動回路 2 の異常を検出する。なお、第 1 半導体スイッチ 10 a に流れる電流値、第 1 半導体スイッチ 10 a のドレイン端子とソース端子との間の電位差、又はソース端子の電圧（ソース端子と基準電位となるグラウンドとの電位差）を検出する検出部を設けてもよい。検出部は検出結果を制御部 5 に出力し、制御部 5 は、当該電流値等の検出した値に基づいて駆動回路 2 の異常を検出してもよい。制御部 5 から、第 1 半導体スイッチ 10 a をオンにするために駆動回路 2 に制御信号を出力しているにもかかわらず、第 1 半導体スイッチ 10 a に流れる電流値が所定値よりも小さい場合、駆動回路 2 による昇圧が十分ではない。

[0038] 第 2 半導体スイッチ 10 b と第 1 電源側接続節点 6 との間には、抵抗 4 が直列に接続してある。第 1 半導体スイッチ 10 a をオフにし、第 2 半導体スイッチ 10 b をオンにした状態において、抵抗 4 による電圧降下の値が第 2 半導体スイッチ 10 b をオンにするための閾値電圧よりも大きくなるように、抵抗 4 の抵抗値は、設定してある。又は、抵抗 4 と第 2 半導体スイッチ 10 b のオン抵抗との合成抵抗による電圧降下の値が第 2 半導体スイッチ 10 b をオンにするための閾値電圧よりも大きくなるように、抵抗 4 及び第 2 半導体スイッチ 10 b の夫々の抵抗値が、設定してあってもよい。

[0039] 例えば、抵抗 4 の抵抗値を $49\ \Omega$ 、第 2 半導体スイッチ 10 b のオン抵抗の抵抗値を $0.5\ \Omega$ とする。負荷 30 は、例えば、LED 等の発光素子 42 によって構成された回路であって、電圧降下は、 $2\ \text{V}$ とする。この場合、第 1 電源 20 から $12\ \text{V}$ の電圧を出力することによって、抵抗 4 によって、略 $9.9\ \text{V}$ の電圧降下がされる。そして、第 2 半導体スイッチ 10 b の閾値電圧は、例えば $2\ \text{V}$ として、当該電圧降下の値は、第 2 半導体スイッチ 10 b の閾値電圧よりも大きくしてある。第 2 半導体スイッチ 10 b のソース側の電圧となる $2\ \text{V}$ に、閾値電圧の $2\ \text{V}$ を加算した $4\ \text{V}$ 程度の電圧を、第 2 半導体スイッチ 10 b のゲート端子に印加することによって、第 2 半導体スイッチ 10 b をオンにすることができる。制御部 5 は、第 1 電源 20 と電氣的に接続してあるので、第 1 電源 20 から出力された電圧よりも低い電圧を出力

することができる。第1電源20から出力される電圧よりも低い電圧値の電圧によって、第2半導体スイッチ10bをオンにすることができ、第1電源20から出力される電圧よりも高い電圧に昇圧することを不要とすることができる。従って、第1半導体スイッチ10aをオフにした状態において、昇圧機能を有する駆動回路2を使用することなく第2半導体スイッチ10bをオンにし、第1電源20と負荷30との間を通電させ、第1電源20から負荷30に電力を供給することができる。

[0040] また、第1半導体スイッチ10aをオフにし、第2半導体スイッチ10bをオンにした場合、抵抗4によって、負荷30側に流れる電流値は、小さくなる。従って、負荷30側において、短絡等の故障が疑われる場合、第1半導体スイッチ10aをオフにし、第2半導体スイッチ10bをオンにすることによって電流値の小さい電流（小電流）を負荷30側に流し、大電流が流れるのを防ぎつつ、短絡箇所の特定又は通電検査等の故障診断を行うことができる。

[0041] 図2は、実施形態1に係る制御部5の処理手順を示すフローチャートである。通電制御装置1の制御部5は、制御信号を駆動回路2に出力している場合、以下に示す処理手順を常時的に実行する。

[0042] 制御部5は、駆動回路2から第1半導体スイッチ10aのゲート端子に出力した電圧の電圧値を取得する（S11）。制御部5は、取得した電圧値が、所定の電圧値、すなわち第1半導体スイッチ10aをオンにするための電圧値よりも、低いか否かの判定を行うことによって（S12）、駆動回路2の異常を検出する。取得した電圧値が、所定の電圧値以上である場合（S12：NO）、制御部5は、駆動回路2の異常を検出せず、制御部5は、S11の処理に戻る。

[0043] 取得した電圧値が、所定の電圧値よりも低い場合（S12：YES）、制御部5は、駆動回路2の異常を検出する。取得した電圧値が、所定の電圧値よりも低い場合、駆動回路2による昇圧が十分にされていないことを意味する。従って、制御部5から第1半導体スイッチ10aをオンにするための制

御信号が、駆動回路 2 に出力されているにもかかわらず、取得した電圧値が、所定の電圧値よりも低い場合、駆動回路 2 が異常となっている。制御部 5 は、第 1 半導体スイッチ 10 a をオンにするための駆動回路 2 への制御信号の出力を停止する (S 13)。駆動回路 2 への制御信号の出力を停止することによって、第 1 半導体スイッチ 10 a は、オフになる。

[0044] 制御部 5 は、第 2 半導体スイッチ 10 b をオンにするための制御信号を出力する (S 14)。制御部 5 から第 2 半導体スイッチ 10 b に出力した制御信号は、第 2 半導体スイッチ 10 b をオンにするために第 2 半導体スイッチ 10 b のゲート端子に印加する電圧である。第 2 半導体スイッチ 10 b のゲート端子に印加する電圧の電圧値は、第 2 半導体スイッチ 10 b のソース端子側の電圧値に第 2 半導体スイッチ 10 b の閾値電圧を加算した電圧値である。第 2 半導体スイッチ 10 b の第 1 電源 20 側に直列に接続された抵抗 4 の電圧降下の値は、第 2 半導体スイッチ 10 b の閾値電圧よりも大きいため、第 1 電源 20 から出力された電圧よりも低い電圧によって、第 2 半導体スイッチ 10 b をオンにすることができる。

[0045] 従って、第 1 半導体スイッチ 10 a をオンにするための駆動回路 2 が異常となり、第 1 半導体スイッチ 10 a がオンにできない場合であっても、第 2 半導体スイッチ 10 b をオンにすることができ、第 1 電源 20 から負荷 30 へ電力を供給することができる。

[0046] (実施形態 2)

図 3 は、実施形態 2 に係る電源システム S の要部構成を示すブロック図である。実施形態 2 は、負荷 30 として点灯回路 40 を備え、制御部 5 が、点灯回路 40 を点灯又は消灯するための制御信号を出力すること以外は、実施形態 1 の通電制御装置 1 と同様の構成を有する。その他の構成及び作用効果は、実施形態 1 と同様であるため、対応する箇所には同様の符号を付して詳細な説明を省略する。

[0047] 点灯回路 40 は、LED 等の発光素子 42 及び、発光素子 42 を点灯又は消灯するために並列に接続した第 3 半導体スイッチ 43 及び第 4 半導体ス

ッチ44とを備え、例えば車内灯等の照明装置として用いられる。

[0048] 第3半導体スイッチ43及び第4半導体スイッチ44は、 n チャネル型FETである。ただし、第3半導体スイッチ43及び第4半導体スイッチ44は、 n チャネル型FETに限定されず、 n チャネル型バイポーラトランジスタ、 n チャネル型IGDP又は p チャネル型の半導体スイッチであってもよい。第3半導体スイッチ43のオン抵抗は、例えば 0.002Ω とし、第4半導体スイッチ44のオン抵抗は、例えば 0.5Ω としてある。

[0049] 第3半導体スイッチ43と第4半導体スイッチ44とのグラウンド（基準電位）側の接続節点と、グラウンドとの間には、発光素子42が設けてある。発光素子42は、例えば、 20mA の電流を通電することによって 2V の電圧降下が発生し、発光素子42を10個並列（図示せず）に接続してある。従って、10個のLEDに流れる電流値の総和は、 0.2A となる。

[0050] 第3半導体スイッチ43と第4半導体スイッチ44との通電装置側の接続節点と、第3半導体スイッチ43との間には、点灯回路内抵抗41が、第3半導体スイッチ43と直列に接続してある。点灯回路内抵抗41の抵抗値を 50Ω とすることで、第1電源20から出力された 12V の電圧によって、 0.2A の電流がLEDに流れるようにしてある。

[0051] 制御部5は、駆動回路2の異常を検出せず、第1半導体スイッチ10aを介して、第1電源20と点灯回路40とを通電する場合、点灯回路40の第3半導体スイッチ43をオンにし、第4半導体スイッチ44をオフにするようにしてある。

[0052] 制御部5は、駆動回路2の異常を検出し、第1半導体スイッチ10aをオンにできない場合、第2半導体スイッチ10bをオンにし、第2半導体スイッチ10bを介して第1電源20と点灯回路40とを通電する。そして、制御部5は、点灯回路40の第3半導体スイッチ43をオフにし、第4半導体スイッチ44をオンにするようにしてある。

[0053] 第2半導体スイッチ10bを介して第1電源20と点灯回路40とを通電する場合、第2半導体スイッチ10bに直列に接続してある抵抗4、第2半

導体スイッチ 10b のオン抵抗及び第 4 半導体スイッチ 44 のオン抵抗による合成抵抗によって、発光素子 42 に流れる電流値が決定される。例えば、第 2 半導体スイッチ 10b に直列に接続してある抵抗 4 の抵抗値を $49\ \Omega$ 、第 2 半導体スイッチ 10b 及び第 4 半導体スイッチ 44 の夫々のオン抵抗の抵抗値を $0.5\ \Omega$ とすることで、合成抵抗の抵抗値を $50\ \Omega$ とし、発光素子 42 に流れる電流値を $0.2\ \text{A}$ とすることができる。また、第 2 半導体スイッチ 10b に直列に接続してある抵抗 4 による電圧降下によって、第 2 半導体スイッチ 10b をオンにするための電圧は、第 1 電源 20 が出力した電圧よりも低い電圧値とすることができ、第 1 電源 20 が出力した電圧の昇圧を不要とすることができる。

[0054] 図 4 は、実施形態 2 に係る制御部 5 の処理手順を示すフローチャートである。通電制御装置 1 の制御部 5 は、制御信号を駆動回路 2 に出力している場合、以下に示す処理手順を常時的に実行する。S 21 から S 23 までの処理は、実施形態 1 の S 11 から S 13 と同じ処理であるため、説明を省略する。

[0055] 制御部 5 は、点灯回路 40 の第 3 半導体スイッチ 43 の制御信号の出力を停止する (S 24)。制御部 5 は、実施形態 1 と同様に、通電制御装置 1 の第 2 半導体スイッチ 10b をオンにする (S 25)。制御部 5 は、点灯回路 40 の第 4 半導体スイッチ 44 へ制御信号を出力し、第 4 半導体スイッチ 44 をオンにする (S 26)。

[0056] LED 等の発光素子 42 は、熱暴走を抑制するために、例えば $20\ \text{mA}$ の定電流を順方向電流として流すものとしてあり、点灯回路 40 の点灯回路内抵抗 41 と、通電制御装置 1 の抵抗 4 との抵抗値とを略同じ抵抗値とすることで、適切な順方向電流を決定することができる。そして、第 1 半導体スイッチ 10a 及び第 2 半導体スイッチ 10b の制御と連動して、点灯回路 40 の第 3 半導体スイッチ 43 及び第 4 半導体スイッチ 44 の制御を行うことによって、第 1 半導体スイッチ 10a をオンにするための駆動回路 2 が異常となった場合であっても、第 1 電源 20 から点灯回路 40 に電力を供給し、点

灯回路 40 の点灯を行うことができる。

[0057] (実施形態 3)

図 5 は、実施形態 3 に係る電源システム S の要部構成を示すブロック図である。実施形態 3 は、通電制御装置 1 が負荷側接続節点 7 の電圧を検出する電圧検出部 8 を備えること以外は、実施形態 1 の通電制御装置 1 と同様の構成を有する。電源システム S は、負荷 30 側に、負荷 30 と並列に接続された第 2 電源 50 及びスタータ 60 を備える。また、電源システム S の第 1 電源 20 側には、第 1 電源 20 と並列に第 1 電源側負荷 70 が接続してある。その他の構成及び作用効果は、実施形態 1 と同様であるため、対応する箇所には同様の符号を付して詳細な説明を省略する。

[0058] 第 2 電源 50 は、負荷 30 側に、負荷 30 と並列に接続しており、第 1 電源 20 と同様に鉛バッテリー又はリチウムイオンバッテリー等の二次電池であり、例えば、出力する電圧値が 12V の定電圧電源として機能する。第 2 電源 50 が出力する電圧の電圧値は、第 1 電源 20 が出力する電圧の電圧値と略同じにしてある。

[0059] スタータ 60 は、負荷 30 側に、負荷 30 及び第 2 電源 50 と並列に接続しており、第 2 電源 50 から共有される電力によって、車両のエンジンを始動させる。スタータ 60 は、エンジンを始動させる際、大量の電流を必要とするので、第 2 電源 50 の電圧変動が生じる。そこで、第 2 電源 50 側の電圧変動の影響が、第 1 電源 20 及び第 1 電源側負荷 70 に及ばないように、制御部 5 は、複数の半導体スイッチ 10 をオフにして、第 1 電源 20 と第 2 電源 50 との間の接続を遮断するようにしてある。制御部 5 は、第 2 電源 50 の電圧が回復した後、複数の半導体スイッチ 10 をオンにして、第 1 電源 20 と第 2 電源 50 との間を接続する。

[0060] 電圧検出部 8 は、負荷側接続節点 7 の電圧を検出し、検出した電圧の電圧値を、制御部 5 に出力する。制御部 5 は、取得した電圧値に基づき、負荷側接続節点 7 の電圧、すなわち第 2 電源 50 が出力する電圧の電圧値が、所定の電圧値以下であるか判定し、所定の電圧値以下の場合、第 2 半導体スイッ

チ 1 0 b をオンにする。

[0061] 図 6 は、実施形態 3 に係る制御部 5 の処理手順を示すフローチャートである。通電制御装置 1 の制御部 5 は、制御信号を駆動回路 2 に出力している場合、以下に示す処理手順を常時的に実行する。S 3 1 から S 3 3 までの処理は、実施形態 1 の S 1 1 から S 1 3 と同じ処理であるため、説明を省略する。

[0062] 制御部 5 は、負荷側接続節点 7 の電圧、すなわち第 2 電源 5 0 が出力する電圧の電圧値を取得する (S 3 4)。制御部 5 は、取得した電圧値が所定の電圧値以下であるかの判定を行う (S 3 5)。所定の電圧値は、例えば第 2 電源 5 0 の特性である放電終止電圧である。放電終止電圧とは、第 2 電源 5 0 が蓄積している蓄電容量が減少しているため、第 2 電源 5 0 がこれ以上の放電ができない状態における電圧値である。従って、第 2 電源 5 0 の電圧が、放電終止電圧まで低下すると、第 2 電源 5 0 から負荷 3 0 への電力の供給ができない。

[0063] 取得した電圧値が、所定の電圧値以下でない場合 (S 3 5 : N O)、制御部 5 は、S 3 4 の処理に戻る。取得した電圧値が、所定の電圧値以下の場合 (S 3 5 : Y E S)、制御部 5 は、第 2 半導体スイッチ 1 0 b をオンにする (S 3 6)。

[0064] このように構成された電源システム S において、駆動回路 2 が異常となり第 1 半導体スイッチ 1 0 a がオンにできない場合、負荷 3 0 への電力は、第 2 電源 5 0 から供給することができる。そして、第 2 電源 5 0 が蓄積している蓄電容量が減少し、第 2 電源 5 0 から電力の供給が十分でなくなった場合、第 1 電源 2 0 から負荷 3 0 に電力を供給することができる。

[0065] 今回開示された実施形態はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は、上記した意味ではなく、請求の範囲によって示され、請求の範囲と均等の意味及び範囲内でのすべての変更が含まれることが意図される。

符号の説明

- [0066] S 電源システム
- 1 通電制御装置
 - 1 0 半導体スイッチ
 - 1 0 a 第1半導体スイッチ
 - 1 0 b 第2半導体スイッチ
 - 2 駆動回路
 - 3 駆動電圧検出部
 - 4 抵抗
 - 5 制御部（スイッチ制御部、異常検出部）
 - 6 第1電源側接続節点（電源側の接続節点）
 - 7 負荷側接続節点
 - 8 電圧検出部
 - 2 0 第1電源（電源）
 - 3 0 負荷
 - 4 0 点灯回路（負荷）
 - 4 1 点灯回路内抵抗
 - 4 2 発光素子
 - 4 3 第3半導体スイッチ
 - 4 4 第4半導体スイッチ
 - 5 0 第2電源
 - 6 0 スタータ
 - 7 0 第1電源側負荷

請求の範囲

- [請求項1] 電源と負荷との間に設けられ、並列に接続されている複数の半導体スイッチを有し、該半導体スイッチのオンオフにより、前記電源と負荷との間の通電を制御する通電制御装置であって、
- 前記複数の半導体スイッチは、第1半導体スイッチ及び第2半導体スイッチを含み、
- 前記第1半導体スイッチに対して、前記電源が出力する電圧値よりも高い電圧を印加してオン動作させる駆動回路と、
- 前記第2半導体スイッチをオン動作させるスイッチ制御部と、
- 前記第2半導体スイッチの電源側の端子に直列に接続され、該端子に印加される電圧を降下させる抵抗と
- を備える通電制御装置。
- [請求項2] 前記第2半導体スイッチの電流容量は、前記第1半導体スイッチの電流容量よりも小さい
- 請求項1に記載の通電制御装置。
- [請求項3] 前記第2半導体スイッチのオン抵抗は、前記第1半導体スイッチのオン抵抗よりも大きい
- 請求項1又は請求項2に記載の通電制御装置。
- [請求項4] 前記第1半導体スイッチをオフにし、前記第2半導体スイッチをオンにした状態において、
- 前記抵抗による電圧降下の値は、前記第2半導体スイッチをオンにするための閾値電圧より大きい
- 請求項1から請求項3のいずれか一つに記載の通電制御装置。
- [請求項5] 前記駆動回路の異常を検出する異常検出部を備え、
- 前記スイッチ制御部は、前記異常検出部が前記駆動回路の異常を検出した場合、前記第2半導体スイッチをオンにする
- 請求項1から請求項4のいずれか一つに記載の通電制御装置。
- [請求項6] 負荷に電力を供給する電源システムであって、

電源と、

電源と負荷との間に設けられ、並列に接続されている第1半導体スイッチ及び第2半導体スイッチと、

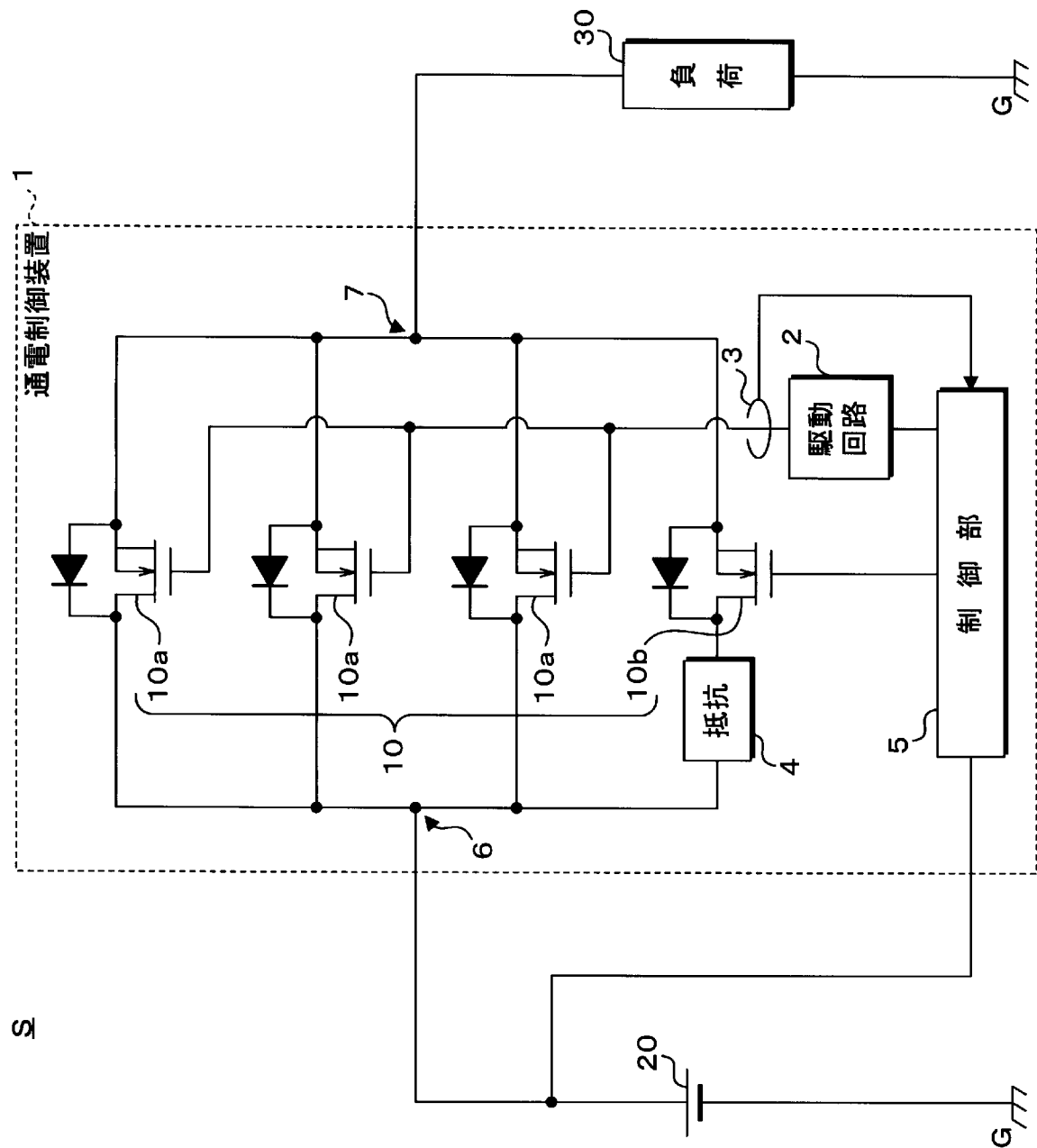
前記第1半導体スイッチに対して、前記電源が出力する電圧値よりも高い電圧を印加する駆動回路と、

前記第2半導体スイッチをオン動作させる制御部と、

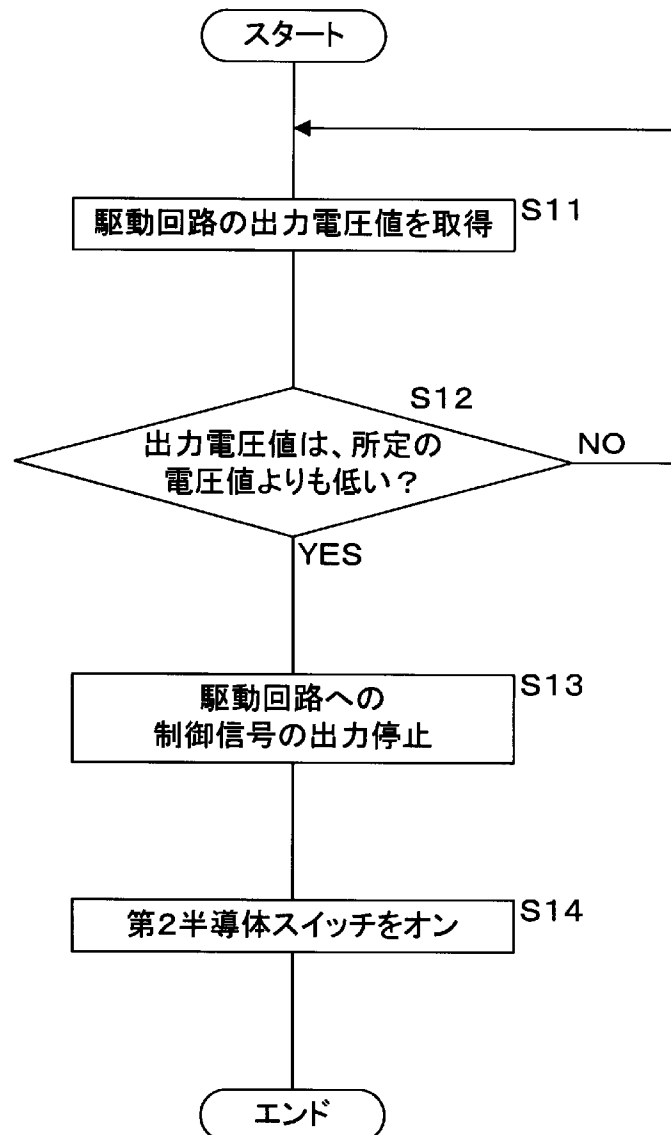
前記第2半導体スイッチの電源側の端子に直列に接続され、該端子に印加される電圧を降下させる抵抗と

を備える電源システム。

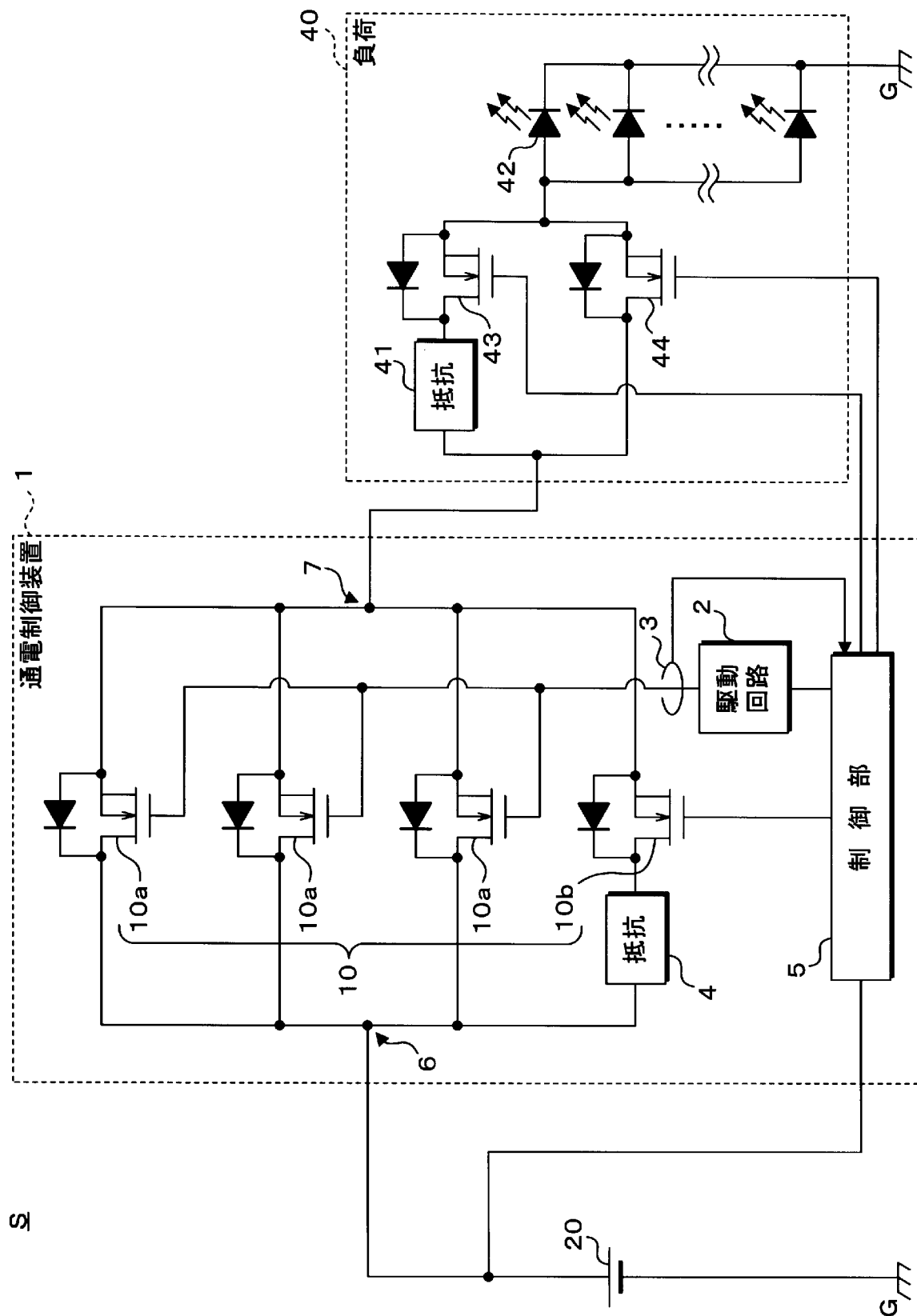
[図1]



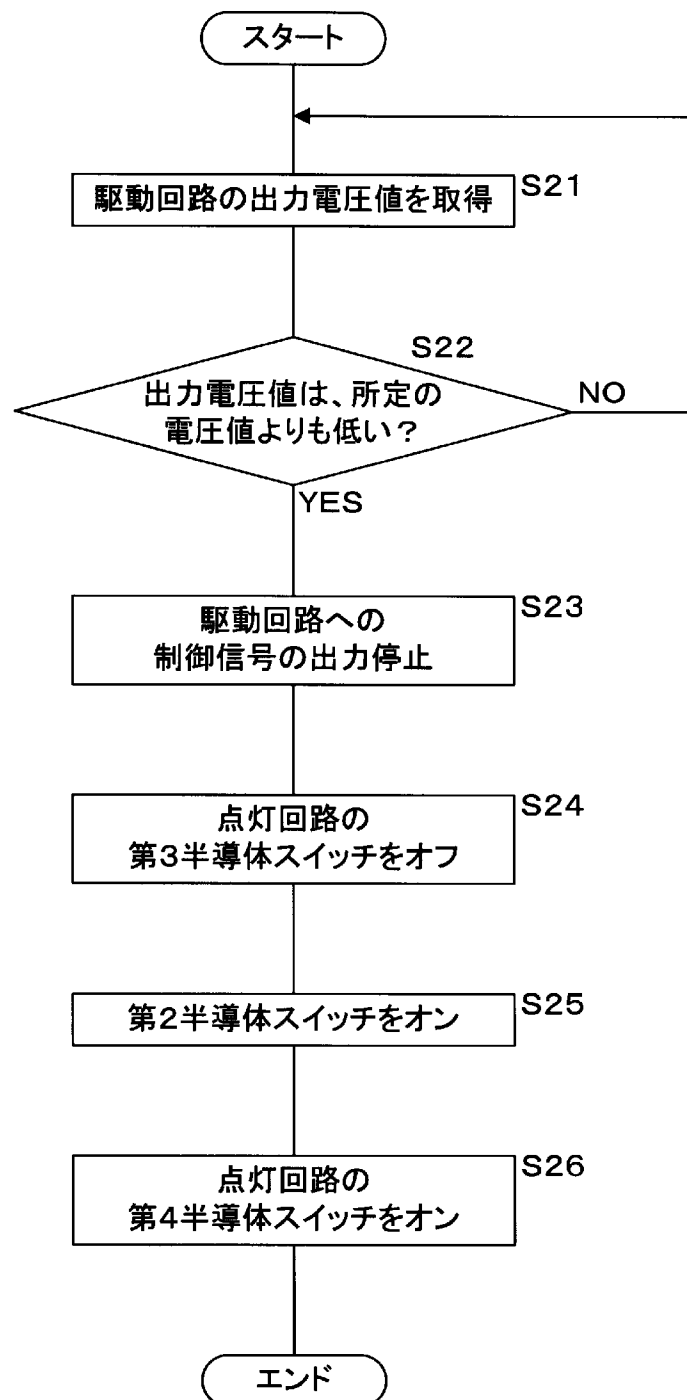
[図2]



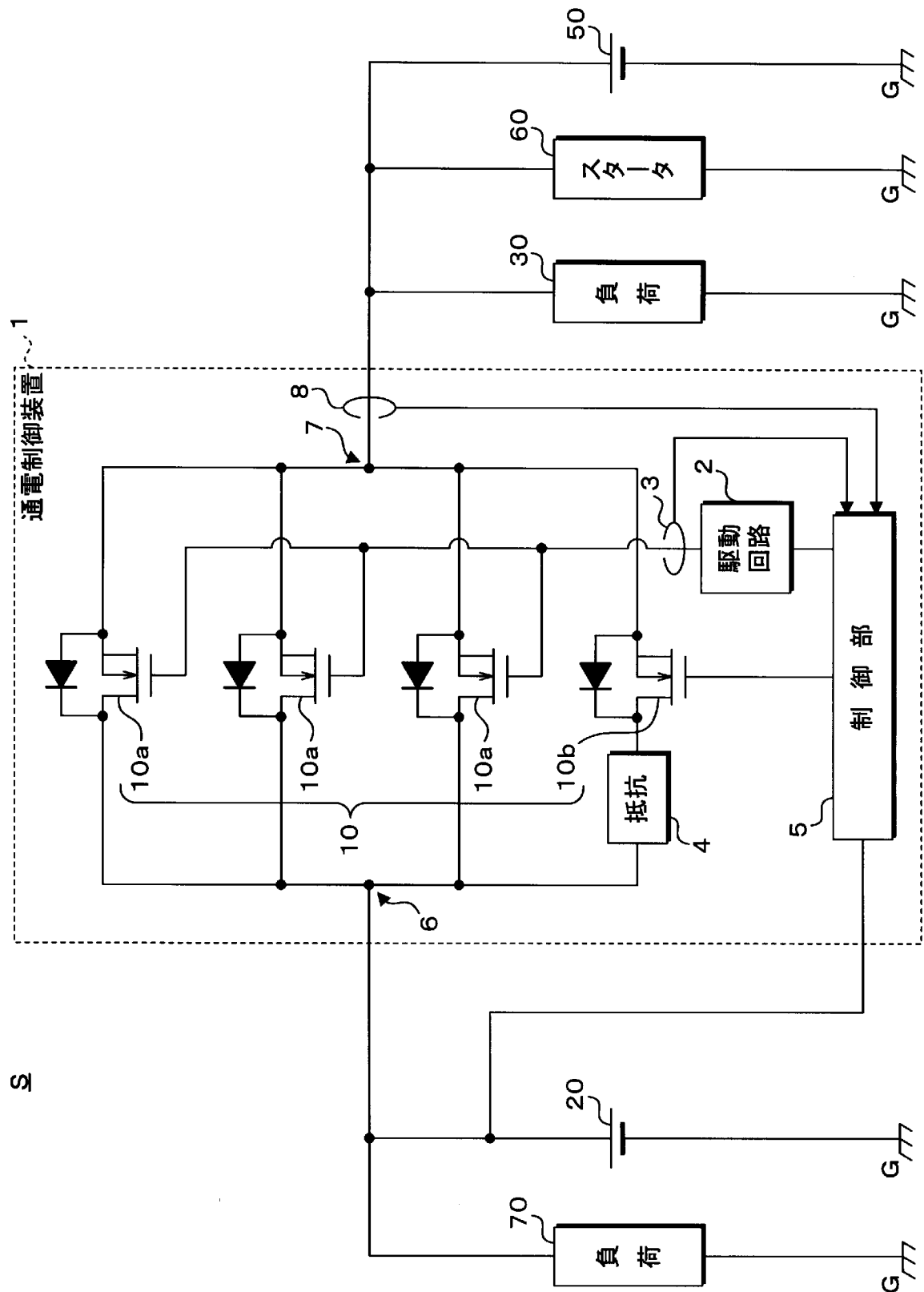
[図3]



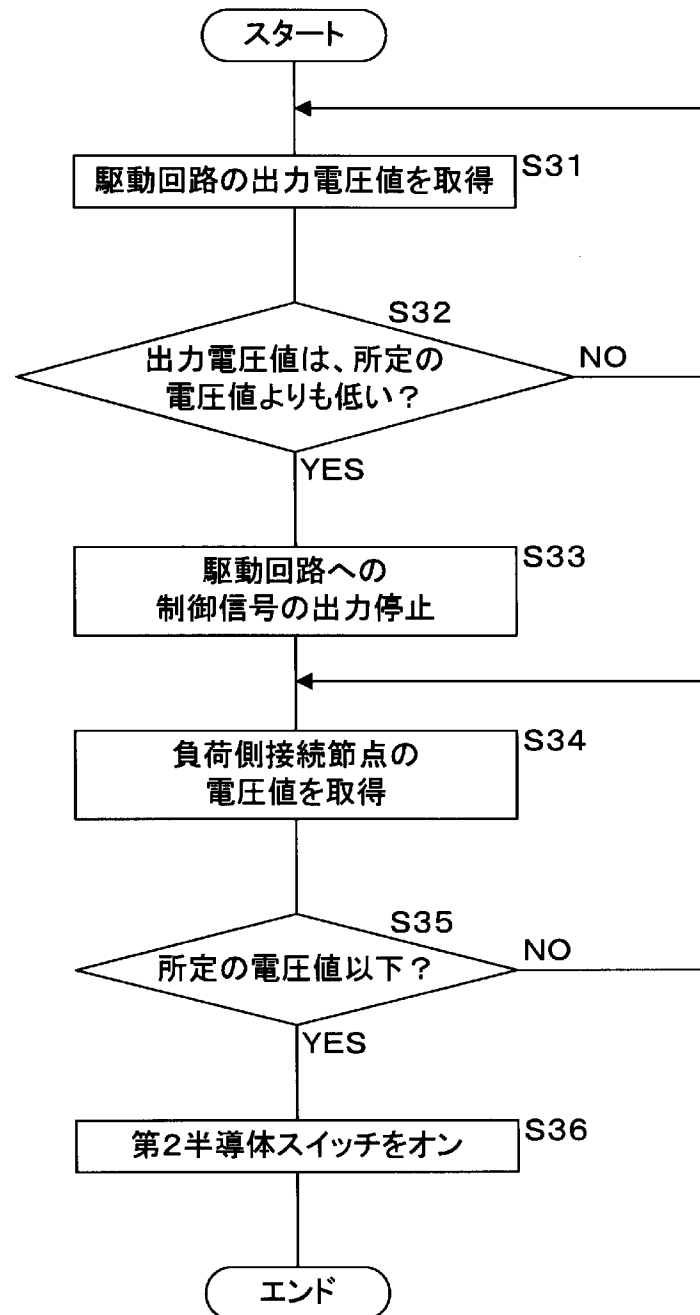
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/031178

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H03K17/00 (2006.01) i, H02H7/20 (2006.01) i, H03K17/12 (2006.01) n
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H03K17/00, H02H7/20, H03K17/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2013-99002 A (SANYO ELECTRIC CO., LTD.) 20 May 2013, paragraphs [0001], [0021]-[0031], fig. 1 & US 2013/0106320 A1, paragraphs [0002], [0029]-[0039], fig. 1 & EP 2587618 A2 & CN 103085665 A	1-3, 6 4-5
Y A	JP 2011-254650 A (SHIN-KOBE ELECTRIC MACHINERY CO., LTD.) 15 December 2011, paragraphs [0001], [0007], [0016]-[0023], [0030]-[0034], [0056]-[0061], fig. 8 (Family: none)	1-3 4-6
Y A	JP 2017-28213 A (SHINDENGEN ELECTRIC MANUFACTURING CO., LTD.) 02 February 2017, paragraphs [0059]-[0071], fig. 8 (Family: none)	1-3, 6 4-5
A	JP 2012-80723 A (AUTONETWORKS TECHNOLOGIES, LTD.) 19 April 2012, paragraphs [0020]-[0034], fig. 1-2 (Family: none)	1-6
A	JP 2014-17990 A (MITSUBISHI ELECTRIC CORP.) 30 January 2014, entire text, all drawings (Family: none)	1-6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
30 October 2018 (30.10.2018)

Date of mailing of the international search report
13 November 2018 (13.11.2018)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03K17/00(2006.01)i, H02H7/20(2006.01)i, H03K17/12(2006.01)n

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03K17/00, H02H7/20, H03K17/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2013-99002 A（三洋電機株式会社）2013.05.20, 段落[0001],[0021]-[0031], 図1 & US 2013/0106320 A1, 段落[0002],[0029]-[0039], 図1 & EP 2587618 A2 & CN 103085665 A	1-3, 6 4-5
Y A	JP 2011-254650 A（新神戸電機株式会社）2011.12.15, 段落[0001],[0007],[0016]-[0023],[0030]-[0034],[0056]-[0061], 図8(ファミリーなし)	1-3 4-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

30.10.2018

国際調査報告の発送日

13.11.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

及川 尚人

5W

5888

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2017-28213 A (新電元工業株式会社) 2017. 02. 02, 段落[0059]-[0071], 図 8 (ファミリーなし)	1-3, 6 4-5
A	JP 2012-80723 A (株式会社オートネットワーク技術研究所) 2012. 04. 19, 段落[0020]-[0034], 図 1-2 (ファミリーなし)	1-6
A	JP 2014-17990 A (三菱電機株式会社) 2014. 01. 30, 全文, 全図 (ファミリーなし)	1-6