

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
3. August 2017 (03.08.2017)



(10) Internationale Veröffentlichungsnummer
WO 2017/129671 A1

(51) Internationale Patentklassifikation:

G06F 11/00 (2006.01) G05B 19/048 (2006.01)
G06F 13/42 (2006.01) G05B 9/02 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2017/051632

(22) Internationales Anmeldedatum:
26. Januar 2017 (26.01.2017)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2016 201 141.3
27. Januar 2016 (27.01.2016) DE

(71) Anmelder: **WAGO**
VERWALTUNGSGESELLSCHAFT MBH [DE/DE];
Hansastr. 27, 32423 Minden (DE).

(72) Erfinder: **VOSS, Christian**; Birkhuhnweg 17, 32427
Minden (DE). **PATZELT, Andreas**; Nordheide 22, 32257
Bünde (DE). **WOHLGEMUTH, Christopher**; Hahler Str.
41, 32427 Minden (DE).

(74) Anwalt: **HESS, Peter K.**; BARDEHLE PAGENBERG
Partnerschaft mbB Patentanwälte, Rechtsanwälte,
Prinzregentenplatz 7, 81675 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DJ, DK,
DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,
GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA,
NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO,
RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV,
SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC,
VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST,
SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG,
KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz
3)

(54) Title: SECURITY ARRANGEMENT

(54) Bezeichnung : SICHERHEITSANORDNUNG

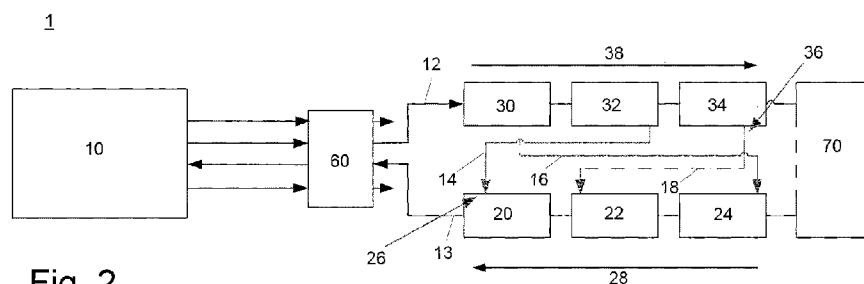


Fig. 2

(57) Abstract: The present invention relates to a security arrangement (1) having a data processing unit (10) for serial transmission of data (12, 13) for controlling outputs (50, 52) and for retrieving inputs (40, 42) of a process, and a corresponding method; additionally having at least one parallel-serial converter (20, 22, 24) having a shift register for converting data (13) for retrieving the inputs (40, 42); at least one serial-parallel converter (30, 32, 34) having a shift register for converting data (12) for controlling the outputs (50, 52); wherein the data (12, 13) to be transmitted contain diagnostic bits which are output by the serial-parallel converter (30, 32, 34) and are read back by the parallel-serial converter (20, 22, 24); and the read-back data are checked for errors by the data processing unit (10) to guarantee a secure data transmission.

(57) Zusammenfassung: Die vorliegende Erfindung betrifft eine Sicherheitsanordnung 1, aufweisend eine Datenverarbeitungseinheit 10 zur seriellen Übertragung von Daten 12, 13 zur Ansteuerung von Ausgängen 50, 52 und zur Abfrage von Eingängen 40, 42 eines Prozesses und ein entsprechendes Verfahren; weiterhin aufweisend mindestens einen Parallel-Seriell-Wandler 20, 22, 24, aufweisend ein Schieberegister zur Umwandlung von Daten 13 zur Abfrage der Eingänge 40, 42; mindestens einen Seriell-Parallel-Wandler 30, 32, 34, aufweisend ein Schieberegister zur Umwandlung von Daten 12 zur Ansteuerung der Ausgänge; 50, 52 wobei die zu übertragenden Daten 12, 13 Diagnosebits enthalten, die von dem Seriell-Parallel-Wandler

[Fortsetzung auf der nächsten Seite]



WO 2017/129671 A1



Sicherheitsanordnung

1. Gebiet der Erfindung

5

Die vorliegende Erfindung betrifft eine Sicherheitsanordnung, aufweisend eine Datenverarbeitungseinheit zur seriellen Übertragung von Daten zur Ansteuerung von Ein- und Ausgängen eines Prozesses.

10

2. Stand der Technik

In Sicherheitsschaltgeräten für sicherheitskritische Anwendungen werden Ein- und Ausgänge üblicherweise über Optokoppler galvanisch getrennt angesteuert. Die Optokoppler übertragen dabei digitale Daten zur Ansteuerung der Schaltkreise der Ansteuerschaltung der Sensorik und Aktorik.

15

Im Stand der Technik ist es bekannt, für jeden Ein- und Ausgang jeweils ein galvanisches Trennelement, z.B. einen separaten Optokoppler, einzusetzen. Sicherheitsschaltgeräte mit vielen Ein- und Ausgängen benötigen daher einen entsprechenden Platzbedarf alleine für die große Anzahl der Optokoppler auf ihrer Platine. Daneben stellt die Anzahl der benötigten Optokoppler einen Kostenfaktor dar.

20

Es stellt sich daher die Aufgabe, eine Sicherheitsanordnung bereitzustellen, die trotz der hohen Sicherheitsanforderungen weniger galvanische Trenneinheiten benötigt und somit einen geringeren Platzbedarf aufweist. Daneben soll die Sicherheit der Datenübertragung des Systems gewährleistet werden.

25

3. Zusammenfassung der Erfindung

30

Die oben genannten Aufgaben werden gelöst durch eine Sicherheitsanordnung zur Ansteuerung von Ein- und Ausgängen eines Prozesses gemäß Anspruch 1 sowie durch ein Verfahren zur seriellen Übertragung von Daten zur Ansteuerung von Ein- und Ausgängen eines Prozesses gemäß Anspruch 13.

Insbesondere weist eine Sicherheitsanordnung eine Datenverarbeitungseinheit auf, zur seriellen Übertragung von Daten zur Ansteuerung von Ausgängen und zur Abfrage von Eingängen eines Prozesses, und weiterhin mindestens einen Parallel-Seriell-Wandler, aufweisend ein Schieberegister zur Umwandlung von Daten zur Abfrage der Eingänge, 5 mindestens einen Seriell-Parallel-Wandler, aufweisend ein Schieberegister zur Umwandlung von Daten zur Ansteuerung der Ausgänge, wobei die zu übertragenden Daten Diagnosebits enthalten, die von dem Seriell-Parallel-Wandler ausgegeben und von dem Parallel-Seriell-Wandler zurückgelesen werden und die zurückgelesenen Daten von der Datenverarbeitungseinheit auf Fehler überprüft werden, um eine sichere 10 Datenübertragung zu gewährleisten.

Um Platz für die galvanische Trennung einzusparen oder auch Datenverarbeitungseinheiten, beispielsweise Micro-Controller, mit einer geringen Anzahl von Anschluss-Pins zu verwenden, werden durch die Erfindung mindestens ein Seriell-Parallel- 15 Wandler mit Schieberegister bzw. mindestens ein Parallel-Seriell-Wandler mit Schieberegister eingesetzt. Der Vorteil dieser Wandler mit Schieberegister liegt darin, dass nur wenige Ansteuersignale für die jeweiligen Wandler notwendig sind. Diese wenigen Ansteuersignale können im Idealfall über nur ein einziges galvanisches Trennelement geführt werden, wobei das galvanische Trennelement ein Digitalisolator oder ein Optokoppler sein kann. Damit wird signifikant die Anzahl der galvanischen 20 Trennelemente eingespart und damit Platz auf der Platine der Sicherheitsanordnung und Bauteilkosten.

Es bildet sich dabei eine serielle Datenübertragungsstrecke aus, bei der die 25 Datenverarbeitungseinheit die Ansteuerdaten für die Ein- und Ausgänge bevorzugt über das galvanische Trennelement auf den mindestens einen Seriell-Parallel-Wandler überträgt und von dem mindestens einen Parallel-Seriell-Wandler einliest.

Eine serielle Datenübertragungsstrecke stellt jedoch erhöhte Anforderungen an die 30 Sicherheit der Datenübertragung, insbesondere bei sicherheitsgerichteten Geräten. Daher wird erfindungsgemäß vorgeschlagen, in die zu übertragenden Daten Diagnosebits einzufügen, die von dem Seriell-Parallel-Wandler ausgegeben und von dem Parallel-Seriell-Wandler zurückgelesen werden. Damit können die zurückgelesenen Daten von der Datenverarbeitungseinheit auf Fehler überprüft

werden, um eine sichere Datenübertragung zu gewährleisten. Stimmen die zurückgelesenen Diagnosebits mit den erwarteten, korrekten Diagnosebits überein, kann mit hoher Sicherheit davon ausgegangen werden, dass die gesamte Datenübertragung fehlerfrei erfolgt ist. Stimmen die zurückgelesenen Diagnosebits
5 nicht mit den erwarteten, korrekten Diagnosebits überein, liegt eine gestörte Datenübertragung oder ein Defekt in der Übertragungskette vor, was die Datenverarbeitungseinheit erkennen kann und das System in einen sicheren Zustand versetzen kann. Insgesamt ist damit möglich die Datensicherheit der Sicherheitsanordnung und des Gesamtsystems mit hoher Sicherheit zu gewährleisten,
10 wie es für sicherheitskritische Anwendungen erforderlich ist.

Bevorzugt weist die Sicherheitsanordnung weiterhin eine Koppereinheit auf, die der Datenverarbeitungseinheit nachgeschaltet ist. Bevorzugt umfasst die Koppereinheit ein galvanisches Trennelement. Das galvanische Trennelement kann bevorzugt mindestens
15 einen Digitalisolator oder einen Optokoppler umfassen. Ein Optokoppler z.B. überträgt Daten auf optischem Weg und stellt daher eine perfekte galvanische Trennung der Datenübertragung bereit.

Bevorzugt ist die Datenverarbeitungseinheit ein Sicherheits-Controller. Die
20 Sicherheitsanordnung findet bevorzugt Anwendung in sicherheitskritischen Anwendungen, die von einem speziellen Sicherheits-Controller gesteuert werden. In derartigen Anwendungen oder Sicherheitsschaltgeräten müssen für die Schaltung die in den Normen EN ISO 13849, DIN EN 61508 oder DIN EN 62061 beschriebenen Fehlermodelle angenommen und sicher behandelt werden. Die Sicherheitsanordnung
25 ist in der Lage diese Normen einzuhalten.

Bevorzugt weist die Sicherheitsanordnung eine Mehrzahl von in Reihe geschalteten Seriell-Parallel-Wandlern und/oder eine Mehrzahl von in Reihe geschalteten Parallel-Seriell-Wandlern auf. Die Sicherheitsanordnung ist in ihrer Größe nach Bedarf
30 skalierbar und kann auf eine Anzahl von Ein- und Ausgängen angepasst werden.

Bevorzugt stellen die Diagnosebits ein Testmuster von Bits dar. Durch charakteristische Testmuster von Bits lassen sich die Diagnosebits im Datenstrom gut identifizieren und von den Nutzdaten unterscheiden. Zusätzlich erhöht die Bereitstellung von

Testmustern der Diagnosebits die Sicherheit, da diese Testmuster mehrere Bits aufweisen und in ihrer Länge skalierbar sind, um eine benötigte Sicherheitsstufe zu gewährleisten.

5 Bevorzugt werden die Diagnosebits, insbesondere die Testmuster, an unterschiedlichen Bitpositionen eines seriellen Datenstroms ausgegeben. Die Sicherheitsanordnung nutzt mit ihren Schieberegistern zur Ansteuerung der Ein- und Ausgänge bevorzugt eine SPI-Schnittstelle (Serial Peripheral Interface - Schnittstelle) mit dem digitale Schaltungen auf einfache Weise miteinander verbunden werden können. Ein gewöhnlicher serieller
10 Datenstrom wird bevorzugt mit Diagnosebits bzw. Testmustern ergänzt, wobei die Diagnosebits bzw. Testmuster an unterschiedlichen Bitpositionen des seriellen Datenstroms eingefügt werden können. Durch diese unterschiedlichen Bitpositionen erhöht sich weiterhin die Datensicherheit, da der Datenstrom an dynamisch unterschiedlichen Bitpositionen auf Korrektheit getestet werden kann. Entsprechend
15 können die Diagnosebits bzw. Testmuster auch an unterschiedlichen Bitpositionen im Datenstrom von den Parallel-Seriell-Wandlern eingelesen werden.

Bevorzugt werden die Diagnosebits, insbesondere die Testmuster, von den Parallel-Seriell-Wandlern invertiert eingelesen. Eine Invertierung der Ausgabe von
20 Diagnosebits dient der Feststellung von Fehlern, beispielsweise Kurzschlüssen. Sollte beim Einlesen der Diagnosebits keine Invertierung erfolgt sein, muss ein Fehlerfall vorliegen und kann somit erkannt werden.

Bevorzugt werden die Diagnosebits, insbesondere die Testmuster, dynamisch geändert.
25 Durch die Verwendung wechselnder unterschiedlicher Diagnosebits und Testmuster erhöht sich weiterhin die Sicherheit der Datenübertragung bei gleichzeitiger schneller Fehleraufdeckung. Bevorzugt werden die Diagnosebits, insbesondere die Testmuster, für jeden Übertragungszyklus der Sicherheitsanordnung dynamisch geändert.

30 Bevorzugt ist die Datenverarbeitungseinheit eingerichtet, einen Vergleich der Diagnosebits, insbesondere der Testmuster, gegen einen Erwartungswert durchzuführen und bei Detektion eines Fehlers einen sicheren Zustand des Prozesses einzuleiten. Die Datenverarbeitungseinheit verwendet einen Erwartungswert, um die

Diagnosebits bzw. Testmuster zu überprüfen. Wenn die Datenverarbeitungseinheit einen Fehler erkennt, kann sie den Prozess in einen sicheren Zustand überführen.

5 Bevorzugt ist die Datenverarbeitungseinheit eingerichtet, den Vergleich der Diagnosebits, insbesondere der Testmuster, gegen einen Erwartungswert mit Hilfe von direkten Speicherzugriffen, insbesondere DMA-Transfers, innerhalb der Datenverarbeitungseinheit durchzuführen. Bevorzugt führt ein DMA-Controller der Datenverarbeitungseinheit den Transfer der Diagnosebits, insbesondere der Testmuster durch, um die Testmuster in einem weiteren Schritt gegen einen
10 Erwartungswert zu prüfen. Die Interrupt-Last reduziert sich durch den DMA-Transfer, weil nicht für jedes Datum, welches übertragen wird, ein Interrupt ausgelöst wird, sondern nur dann, wenn eine komplette Übertragung von mehreren Daten erfolgt ist. Damit wird die Interrupt-Last der Datenverarbeitungseinrichtung verringert und insgesamt die Performance der Sicherheitsanordnung erhöht.

15 Bevorzugt gibt jeder der Seriell-Parallel-Wandler Diagnosebits, insbesondere ein Testmuster, aus und/oder jeder der Parallel-Seriell-Wandler liest Diagnosebits, insbesondere ein Testmuster, zurück. Damit kann die Datenübertragung pro Übertragungszyklus gleich mehrfach überprüft werden, was wiederum die Sicherheit
20 der Datenübertragung erhöht. Bevorzugt ist hierbei jeweils ein Seriell-Parallel-Wandler einem bestimmten der Parallel-Seriell-Wandler zugeordnet. Dies verteilt die Diagnosebits, insbesondere die Testmuster gleichmäßig auf die entsprechenden Wandler und erhöht die Aufdeckungswahrscheinlichkeit für Störungen und Defekte von Bausteinen innerhalb der Übertragungsstrecke.

25 Die oben genannte Aufgabe wird auch gelöst durch ein Verfahren zur seriellen Übertragung von Daten zur Ansteuerung von Ausgängen und zur Abfrage von Eingängen eines Prozesses, aufweisend die folgenden Schritte:

- 30 a. seriell Übertragen von Daten zur Ansteuerung von Ausgängen und zur Abfrage von Eingängen eines Prozesses mittels einer Datenverarbeitungseinheit;
- b. Umwandeln von Daten zur Abfrage der Eingänge mittels mindestens eines Parallel-Seriell-Wandlers, aufweisend ein Schieberegister;

- 5 c. Umwandeln von Daten zur Ansteuerung der Ausgänge mittels mindestens eines Seriell-Parallel-Wandlers aufweisend ein Schieberegister;
- d. Zurücklesen der von dem Seriell-Parallel-Wandler ausgegebenen Daten mittels der Parallel-Seriell-Wandler, wobei die zu übertragenden Daten Diagnosebits enthalten; und
- e. Fehlerüberprüfen der zurückgelesenen Daten mittels der Datenverarbeitungseinheit, um eine sichere Datenübertragung zu gewährleisten.

10 Bei Anwendung dieses Verfahrens kann signifikant die Anzahl der galvanischen Trennelemente eingespart werden und damit Platz auf der Platine der Sicherheitsanordnung und die entsprechenden Bauteilkosten. Gleichzeitig wird die Datensicherheit der Sicherheitsanordnung und des Gesamtsystems mit hoher Sicherheit gewährleistet, wie es für sicherheitskritische Anwendungen erforderlich ist.

15 Bevorzugt werden die Diagnosebits als Testmuster übertragen und dynamisch geändert. Durch die Verwendung wechselnder Testmuster erhöht sich weiterhin die Sicherheit der Datenübertragung.

20 Bevorzugt werden die Diagnosebits, insbesondere die Testmuster, an unterschiedlichen Bitpositionen eines seriellen Datenstroms ausgegeben und/oder invertiert ausgegeben. Daneben kann die Bitposition der Diagnosebits, insbesondere die Testmuster, im seriellen Datenstrom auch festgelegt sein.

25 **4. Kurze Beschreibung der Zeichnungen**

In Folgenden werden bevorzugte Ausführungsformen der vorliegenden Erfindung mit Bezug auf die Zeichnungen beschreiben. In denen zeigt:

30 Fig. 1 ein Prinzipschaltbild einer Sicherheitsanordnung zur Ansteuerung von Ausgängen und zur Abfrage von Eingängen; und

Fig. 2 das Prinzipschaltbild nach Fig. 1 beim Ausgeben und Zurücklesen von Diagnosebits.

5. Beschreibung bevorzugter Ausführungsformen

Im Folgenden werden bevorzugte Ausführungsformen der vorliegenden Erfindung mit
5 Bezug auf die Figuren im Detail beschrieben.

Fig. 1 zeigt eine Ausführungsform einer Sicherheitsanordnung 1 zur Ansteuerung von
Eingängen 40, 42 und Ausgängen 50, 52 eines nicht dargestellten sicherheitskritischen
Prozesses. Die Sicherheitsanordnung 1 umfasst eine Datenverarbeitungseinheit 10, eine
10 Koppeleinheit 60, drei Seriell-Parallel-Wandler 30, 32, 34, einen Analog-Digital- oder
Digital- Analog Wandler 70, drei Parallel-Seriell-Wandler 20, 22, 24, Eingänge 40, 42
und Ausgänge 50, 52.

Die Sicherheitsanordnung 1 kann Teil eines Sicherheitsschaltgeräts oder einer
15 Sicherheitssteuerung eines sicherheitskritischen Systems sein. Derartige
Sicherheitsschaltgeräte oder Sicherheitssteuerungen müssen die in den Normen EN
ISO 13849, DIN EN 61508 oder DIN EN 62061 beschriebenen Fehlermodelle tolerieren
und erkennen.

Die Datenverarbeitungseinheit 10 ist bevorzugt ein Sicherheits-Controller oder ein
20 Sicherheits-Mikrocontroller und steuert den Prozess über als Pfeil dargestellte
Datenverbindungen und die Ein- und Ausgänge 40, 42, 50, 52. Insbesondere
kommuniziert die Datenverarbeitungseinheit 10 über einen seriellen Bus SPI (Serial
Peripheral Interface). SPI ist ein Bus-System für einen synchronen seriellen Datenbus
25 mit dem digitale Schaltungen nach dem Master-Slave-Prinzip miteinander verbunden
werden können.

Zwischen der Datenverarbeitungseinheit 10 und den Wandlern 20, 22, 24, 30, 32, 34,
70 ist eine Koppeleinheit 60 zwischengeschaltet, die eine galvanische Trennung
30 zwischen der Datenverarbeitungseinheit 10 und dem realen Prozess vornimmt. Dies
erhöht die Sicherheit des Gesamtsystems. Dank der seriellen Datenübertragung mit der
Datenverarbeitungseinheit 10, ist nur eine Koppeleinheit 60 zur galvanischen
Trennung alle Ein- und Ausgänge 40, 42, 50, 52 erforderlich. Dies verringert den
Material- und Platzbedarf für die Sicherheitsanordnung 1. Insbesondere umfasst die

Koppeleinheit 60 mindestens ein galvanisches Trennelement insbesondere zwei Optokoppler oder Digitalisolatoren, je einen für jede der beiden Datenübertragungsrichtungen.

5 Die Seriell-Parallel-Wandler 30, 32, 34 weisen jeweils ein Schieberegister auf und wandeln die eingehenden seriellen Daten in parallele Daten 54 um, mit denen die Ausgänge 50, 52 angesteuert werden. Hierbei kann der Ausgang 50 beispielsweise Steuerinformationen für den realen Prozess ausgeben. Der Ausgang 52 kann beispielsweise Taktausgänge des realen Prozesses bereitstellen. Die Schieberichtung
10 der Schieberegister der Seriell-Parallel-Wandler 30, 32, 34 ist mit dem Pfeil 38 (vgl. Fig. 2) angegeben. Nach Bedarf können weitere Seriell-Parallel-Wandler mit den Seriell-Parallel-Wandlern 30, 32, 34 in Reihe geschaltet werden.

Entsprechend weisen die Parallel-Seriell-Wandler 20, 22, 24 jeweils ein Schieberegister
15 auf und wandeln die eingehenden parallelen Daten 44, mit denen die Eingänge 50, 52 abgefragt werden, in serielle Daten um, die an die Datenverarbeitungseinheit 10 weitergeleitet werden. Hierbei kann der Eingang 40 beispielsweise Prozessdaten des realen Prozess empfangen. Der Eingang 42 kann beispielsweise Status- oder Diagnoseinformation des realen Prozesses empfangen. Die Schieberichtung der
20 Schieberegister der Parallel-Seriell-Wandler 20, 22, 24 ist mit dem Pfeil 28 (vgl. Fig. 2) angegeben. Nach Bedarf können weitere Parallel-Seriell-Wandler mit den Parallel-Seriell-Wandlern 20, 22, 24 in Reihe geschaltet werden.

Der Analog-Digital- bzw. Digital-Analog-Wandler 70 kann einerseits digitale
25 Steuersignale in analoge Steuersingale für den realen Prozess wandeln und ausgeben. Andererseits kann er auch analoge Prozesssignale des realen Prozesses empfangen und in digitale Prozesssignale zur Weiterleitung an die Datenverarbeitungseinheit 10 umwandeln.

30 In Fig. 2 ist der Betrieb der Sicherheitsanordnung 1 schematisch dargestellt, wobei zur Überprüfung der Datensicherheit, Datenkonsistenz und/oder Fehlerfreiheit der zu übertragenden Daten und der Übertragungskette in den Datenstrom 12 Diagnosebits eingefügt werden. Die Überprüfung geschieht durch die Datenverarbeitungseinheit 10. Die Diagnosebits werden durch einen oder mehrere oder von allen der Seriell-Parallel-

Wandler 30, 32, 34 ausgegeben. Diese Diagnosebits werden zusammen mit den Nutzdaten von einem oder mehreren oder von allen der Parallel-Seriell-Wandler 20, 22, 24 in einem Datenstrom 13 zurückgelesen und anschließend von der Datenverarbeitungseinheit 10 auf Fehler überprüft. Dabei müssen im Datenstrom 13
5 mindestens die Diagnosebits übertragen werden. Die Anzahl der Nutzdaten im Datenstrom 13 ist jedoch beliebig. Insbesondere liest jeweils ein bestimmter der Parallel-Seriell-Wandler 20, 22, 24 die Diagnosebits eines bestimmten der Seriell-Parallel-Wandler 30, 32, 34, um diese prüfen zu lassen. Im dargestellten Beispiel liest der Parallel-Seriell-Wandler 20 die Diagnosebits des Seriell-Parallel-Wandlers 32 aus
10 dem Datenstrom aus, wie mit dem Pfeil 14 symbolisiert. Entsprechend liest der Parallel-Seriell-Wandler 24 die Diagnosebits des Seriell-Parallel-Wandlers 30 aus dem Datenstrom aus, wie mit dem Pfeil 16 symbolisiert; und der Parallel-Seriell-Wandler 22 liest die Diagnosebits des Seriell-Parallel-Wandlers 34 aus dem Datenstrom aus, wie mit dem Pfeil 18 symbolisiert. Hierbei symbolisiert der Pfeil 36 die Ausgabe von
15 Diagnosebits durch den Seriell-Parallel-Wandlers 34 und der Pfeil 26 das Zurücklesen von Diagnosebits durch den Parallel-Seriell-Wandler 20.

Entsprechend werden die Eingänge der Parallel-Seriell-Wandler 20, 22, 24 mit den Ausgängen der Seriell-Parallel-Wandler 30, 32, 34 verbunden.

20 Die Diagnosebits können in Form eines Testmusters, also einer Mehrzahl von Diagnosebits vorliegen, das von den Parallel-Seriell-Wandlern 20, 22, 24 und der Datenverarbeitungseinheit 10 sicher erkannt wird und sich von den Nutzdaten unterscheidet. Die Testmuster können eine unterschiedliche Bitlänge aufweisen. Sie
25 können weiterhin an unterschiedlichen Bitpositionen des seriellen Datenstroms ausgegeben werden. Es ist auch möglich, dass die Testmuster invertiert zur Ausgabe eingelesen werden. Sollte beim Einlesen keine Invertierung erfolgt sein, muss ein Fehlerfall vorliegen. Die Testmuster können weiterhin dynamisch geändert werden. Diese Änderung kann für jeden Übertragungszyklus der Sicherheitsanordnung 1
30 erfolgen. Alle diese Maßnahmen erhöhen die Datensicherheit und die Wahrscheinlichkeit, dass eine fehlerbehaftete Datenübertragung oder ein Defekt der Bauteile innerhalb der Übertragungskette erkannt wird.

Jeder Seriell-Parallel-Wandler 30, 32, 34 kann ein bevorzugt individuelles Testmuster ausgeben. Es ist aber auch möglich, dass einer oder mehrere der Seriell-Parallel-Wandler 30, 32, 34 kein Testmuster bzw. keine Diagnosebits ausgeben.

5 Die zurückgelesenen Daten mit den Diagnosebits werden dann über die Koppeleinheit 60 an die Datenverarbeitungseinheit 10 übertragen, wo die Überprüfung der Daten auf Fehler erfolgt. Die Datenverarbeitungseinheit vergleicht hierbei die empfangenen Diagnosebits bzw. Testmuster gegen einen Erwartungswert, also die erwarteten, korrekten Diagnosebits. Stimmen die zurückgelesenen Diagnosebits mit dem
10 Erwartungswert überein, kann mit hoher Sicherheit davon ausgegangen werden, dass die gesamte Datenübertragung fehlerfrei erfolgt ist. Stimmen die zurückgelesenen Diagnosebits nicht mit dem Erwartungswert überein, liegt eine gestörte Datenübertragung oder ein Defekt eines Bauteils vor. In diesem Fall wird die Datenverarbeitungseinheit 10 das System in einen sicheren Zustand versetzen, um
15 etwaige Schäden zu vermeiden.

Die Übertragung der Daten kann die Datenverarbeitungseinheit 10 bevorzugt mit Hilfe von direkten Speicherzugriffen, insbesondere DMA-Transfers, innerhalb der Datenverarbeitungseinheit durchzuführen. Bevorzugt führt die
20 Datenverarbeitungseinheit 10 den Vergleich der mittels DMA-Transfer übertragenen Diagnosebits, insbesondere der Testmuster, gegen den Erwartungswert aus. Damit wird die Interrupt-Last der Datenverarbeitungseinrichtung 10 verringert und insgesamt die Performance der Sicherheitsanordnung 1 erhöht.

25 **Bezugszeichenliste**

1	Sicherheitsanordnung
10	Datenverarbeitungseinheit, Sicherheits-Controller
12, 13	Datenstrom
30	14, 16, 18 Zuordnung des Zurücklesens
	20, 22, 24 Parallel-Seriell-Wandler
26	Zurücklesen von Diagnosebits
28	Schieberichtung der Schieberegister
30, 32, 34	Seriell-Parallel-Wandler

	36	Ausgabe von Diagnosebits
	38	Schieberichtung der Schieberegister
	40	Eingang für Prozessdaten
	42	Eingang für Status- oder Diagnoseinformationen
5	44	parallele Daten
	50	Ausgang für Steuerinformationen
	52	Taktausgänge
	54	parallele Daten
	60	Koppeleinheit
10	70	Analog-Digital- oder Digital Analog-Wandler

Patentansprüche

1. Sicherheitsanordnung (1) aufweisend eine Datenverarbeitungseinheit (10) zur
5 seriellen Übertragung von Daten (12, 13) zur Ansteuerung von Ausgängen (50, 52) und zur Abfrage von Eingängen (40, 42) eines Prozesses; weiterhin aufweisend

mindestens einen Parallel-Seriell-Wandler (20, 22, 24), aufweisend ein
10 Schieberegister zur Umwandlung von Daten (13) zur Abfrage der Eingänge (40, 42);

mindestens einen Seriell-Parallel-Wandler (30, 32, 34), aufweisend ein
Schieberegister zur Umwandlung von Daten (12) zur Ansteuerung der Ausgänge
15 (50, 52); wobei

die zu übertragenden Daten (12, 13) Diagnosebits enthalten, die von dem Seriell-Parallel-Wandler (30, 32, 34) ausgegeben und von dem Parallel-Seriell-Wandler (20, 22, 24) zurückgelesen werden; und
20

die zurückgelesenen Daten von der Datenverarbeitungseinheit (10) auf Fehler überprüft werden, um eine sichere Datenübertragung zu gewährleisten.
2. Sicherheitsanordnung gemäß Anspruch 1, weiterhin aufweisend eine
25 Koppeleinheit (60), die der Datenverarbeitungseinheit (10) nachgeschaltet ist.
3. Sicherheitsanordnung gemäß Anspruch 2, wobei die Koppeleinheit (60) mindestens ein galvanisches Trennelement umfasst.
- 30 4. Sicherheitsanordnung gemäß einem der Ansprüche 1 bis 3, wobei die Datenverarbeitungseinheit (10) ein Sicherheits-Controller ist.
5. Sicherheitsanordnung gemäß einem der Ansprüche 1 bis 4, aufweisend eine Mehrzahl von in Reihe geschalteten Seriell-Parallel-Wandlern (30, 32, 34)

und/oder eine Mehrzahl von in Reihe geschalteten Parallel-Seriell-Wandlern (20, 22, 24).

- 5 6. Sicherheitsanordnung gemäß einem der Ansprüche 1 bis 5, wobei die Diagnosebits ein Testmuster von Bits darstellen.
7. Sicherheitsanordnung gemäß einem der Ansprüche 1 bis 6, wobei die Diagnosebits, insbesondere die Testmuster, an unterschiedlichen Bitpositionen eines seriellen Datenstroms ausgegeben werden.
- 10 8. Sicherheitsanordnung gemäß einem der Ansprüche 1 bis 7, wobei die Diagnosebits, insbesondere die Testmuster, von den Parallel-Seriell-Wandlern (20, 22, 24) invertiert eingelesen werden.
- 15 9. Sicherheitsanordnung gemäß einem der Ansprüche 1 bis 8, wobei die Diagnosebits, insbesondere die Testmuster, dynamisch geändert werden.
- 20 10. Sicherheitsanordnung gemäß einem der Ansprüche 1 bis 9, wobei die Datenverarbeitungseinheit (10) eingerichtet ist, einen Vergleich der Diagnosebits, insbesondere der Testmuster, gegen einen Erwartungswert durchzuführen und bei Detektion eines Fehlers einen sicheren Zustand des Prozesses einzuleiten.
- 25 11. Sicherheitsanordnung gemäß Anspruch 10, wobei die Datenverarbeitungseinheit (10) eingerichtet ist, den Vergleich der Diagnosebits insbesondere der Testmuster, gegen einen Erwartungswert mit Hilfe von direkten Speicherzugriffen innerhalb der Datenverarbeitungseinheit (10) durchzuführen.
- 30 12. Sicherheitsanordnung gemäß einem der Ansprüche 1 bis 11, wobei jeder der Seriell-Parallel-Wandler (30, 32, 34) Diagnosebits, insbesondere ein Testmuster, ausgibt und/oder jeder der Parallel-Seriell-Wandler (20, 22, 24) Diagnosebits, insbesondere ein Testmuster, zurückliest.
13. Verfahren zur seriellen Übertragung von Daten zur Ansteuerung von Ausgängen (50, 52) eines Prozesses, aufweisend die folgenden Schritte:

- 5
- a. seriell übertragen von Daten (12, 13) zur Ansteuerung von Ausgängen (50, 52) und zur Abfrage von Eingängen (40, 42) eines Prozesses mittels einer Datenverarbeitungseinheit (10);
- b. Umwandeln von Daten (44) zur Abfrage der Eingänge (40, 42) mittels mindestens eines Parallel-Seriell-Wandlers (20, 22, 24), aufweisend ein Schieberegister;
- 10 c. Umwandeln von Daten zur Ansteuerung der Ausgänge (50, 52) mittels mindestens eines Seriell-Parallel-Wandlers (30, 32, 34) aufweisend ein Schieberegister;
- 15 d. Zurücklesen der von dem Seriell-Parallel-Wandler (30, 32, 34) ausgegebenen Daten mittels der Parallel-Seriell-Wandler (20, 22, 24), wobei die zu übertragenden Daten Diagnosebits enthalten; und
- 20 e. Fehlerüberprüfen der zurückgelesenen Daten mittels der Datenverarbeitungseinheit (10), um eine sichere Datenübertragung zu gewährleisten.
14. Verfahren gemäß Anspruch 13, wobei die Diagnosebits als Testmuster übertragen werden und dynamisch geändert werden.
- 25 15. Verfahren gemäß einem der Ansprüche 13 oder 14, wobei die Diagnosebits, insbesondere die Testmuster
- a) an unterschiedlichen Bitpositionen eines seriellen Datenstroms ausgegeben werden; und/oder
- 30 b) invertiert ausgegeben werden.

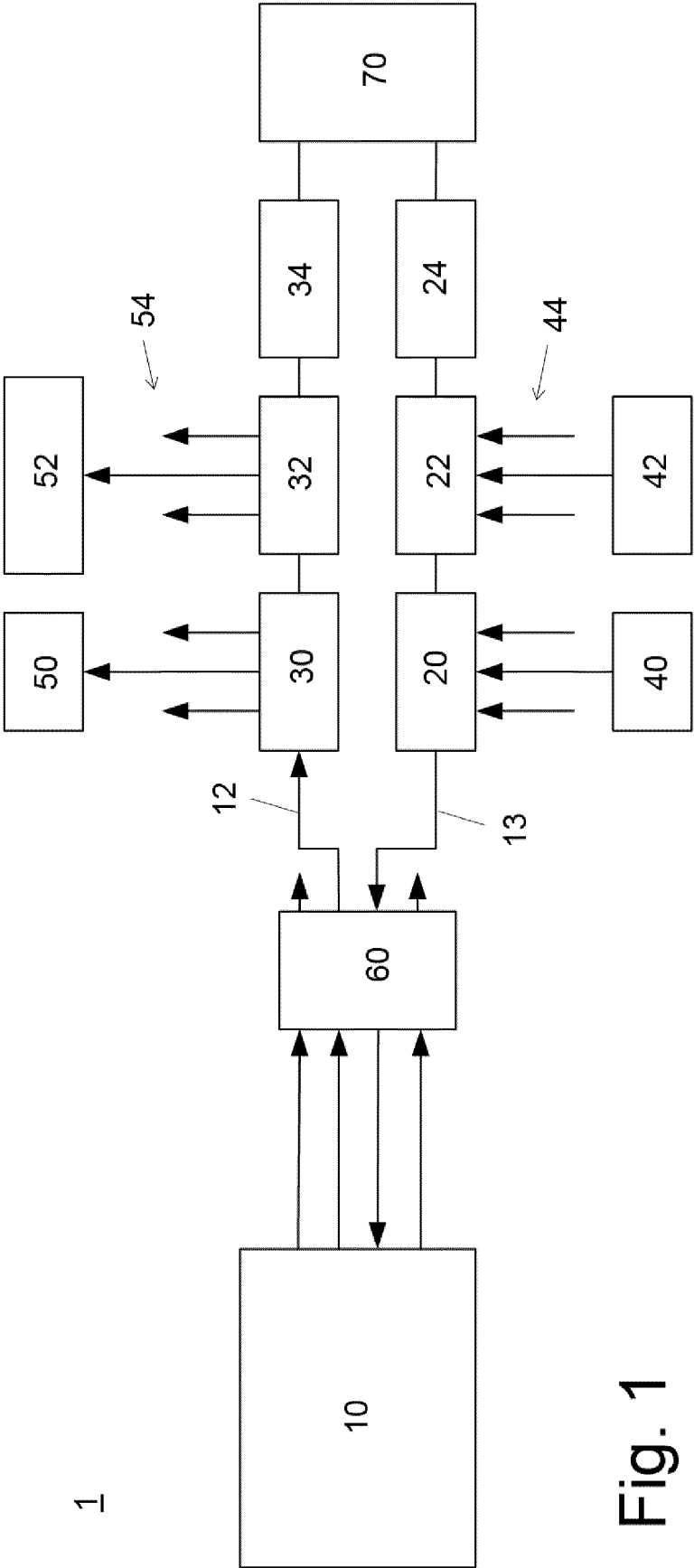


Fig. 1

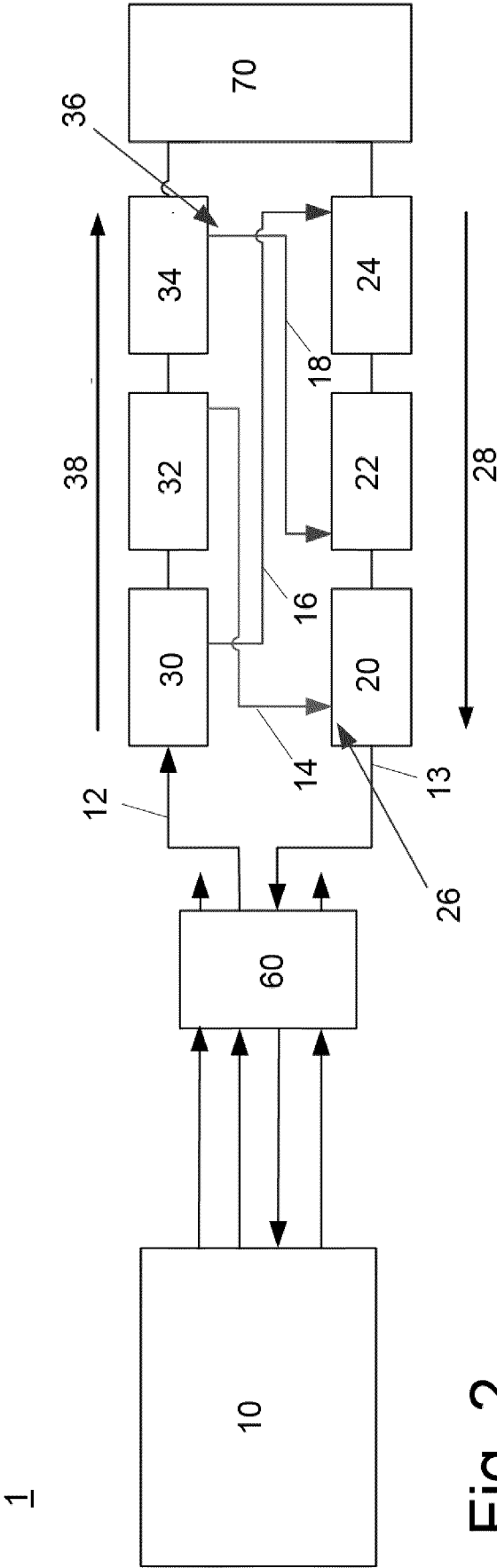


Fig. 2

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2017/051632

A. CLASSIFICATION OF SUBJECT MATTER

INV. G06F11/00 G06F13/42 G05B19/048 G05B9/02
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F G05B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 44 25 254 A1 (TELEFUNKEN MICROELECTRON [DE]) 18 January 1996 (1996-01-18) abstract	1-15
A	----- EP 2 645 638 A1 (BOSCH GMBH ROBERT [DE]) 2 October 2013 (2013-10-02) abstract	1-15
A	----- EP 2 738 990 A1 (WAGO VERWALTUNGS GMBH [DE]) 4 June 2014 (2014-06-04) abstract paragraph [0007] -----	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

4 April 2017

Date of mailing of the international search report

12/04/2017

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Jünger, Bernhard

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2017/051632

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 4425254	A1	18-01-1996	DE 4425254 A1 18-01-1996
			EP 0693726 A1 24-01-1996
			ES 2156910 T3 01-08-2001
			JP H0869421 A 12-03-1996
			KR 100365987 B1 07-04-2003
			US 5696776 A 09-12-1997

EP 2645638	A1	02-10-2013	EP 2645638 A1 02-10-2013
			WO 2013144001 A1 03-10-2013

EP 2738990	A1	04-06-2014	CN 103840427 A 04-06-2014
			DE 102012111278 A1 22-05-2014
			EP 2738990 A1 04-06-2014
			US 2014139962 A1 22-05-2014

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 INV. G06F11/00 G06F13/42 G05B19/048 G05B9/02
 ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
 G06F G05B

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 44 25 254 A1 (TELEFUNKEN MICROELECTRON [DE]) 18. Januar 1996 (1996-01-18) Zusammenfassung -----	1-15
A	EP 2 645 638 A1 (BOSCH GMBH ROBERT [DE]) 2. Oktober 2013 (2013-10-02) Zusammenfassung -----	1-15
A	EP 2 738 990 A1 (WAGO VERWALTUNGS GMBH [DE]) 4. Juni 2014 (2014-06-04) Zusammenfassung Absatz [0007] -----	1-15



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

4. April 2017

Absendedatum des internationalen Recherchenberichts

12/04/2017

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040,
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Jünger, Bernhard

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2017/051632

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 4425254	A1	18-01-1996	DE 4425254 A1 18-01-1996
			EP 0693726 A1 24-01-1996
			ES 2156910 T3 01-08-2001
			JP H0869421 A 12-03-1996
			KR 100365987 B1 07-04-2003
			US 5696776 A 09-12-1997

EP 2645638	A1	02-10-2013	EP 2645638 A1 02-10-2013
			WO 2013144001 A1 03-10-2013

EP 2738990	A1	04-06-2014	CN 103840427 A 04-06-2014
			DE 102012111278 A1 22-05-2014
			EP 2738990 A1 04-06-2014
			US 2014139962 A1 22-05-2014
