(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 110938805 A
(43)申请公布日 2020.03.31

(21)申请号 201910889626.5

(22)申请日 2019.09.20

(30)优先权数据
10-2018-0113763 2018.09.21 KR

(71)申请人 佳能特机株式会社
地址 日本新泻县

(72)发明人 柏仓一史 石井博 细谷映之

(74)专利代理机构 中国国际贸易促进委员会专利商标事务所 11038
代理人 刘杨

(51)Int.Cl.
C23C 14/50(2006.01)
C23C 14/24(2006.01)
C23C 14/04(2006.01)
C23C 14/56(2006.01)
H01L 21/683(2006.01)
H01L 51/56(2006.01)

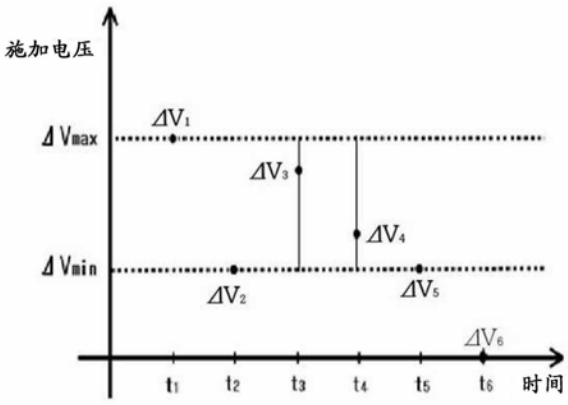
权利要求书3页 说明书14页 附图9页

(54)发明名称

静电吸盘系统、成膜装置、吸附及分离方法、成膜方法及电子器件的制造方法

(57)摘要

本发明提供静电吸盘系统、成膜装置、吸附及分离方法、成膜方法及电子器件的制造方法。静电吸盘系统的特征在于，包括：静电吸盘，包括电极部；电压施加部，用于对所述静电吸盘的所述电极部施加电压；以及电压控制部，用于控制基于所述电压施加部的电压施加，所述电压控制部控制所述电压施加部，以对所述电极部施加第3电压和第5电压，该第3电压用于使第2被吸附体隔着第1被吸附体吸附于所述静电吸盘，该第5电压用于在使所述第1被吸附体吸附于所述静电吸盘的状态下，使所述第2被吸附体从所述静电吸盘分离。



CN 110938805 A

1.一种静电吸盘系统,其特征在于,

该静电吸盘系统包括:

静电吸盘,包括电极部;

电压施加部,用于对所述静电吸盘的所述电极部施加电压;以及

电压控制部,用于控制基于所述电压施加部的电压施加,

所述电压控制部控制所述电压施加部,以对所述电极部施加第3电压和第5电压,该第3电压用于使第2被吸附体隔着第1被吸附体吸附于所述静电吸盘,该第5电压用于在使所述第1被吸附体吸附于所述静电吸盘的状态下,使所述第2被吸附体从所述静电吸盘分离。

2.根据权利要求1所述的静电吸盘系统,其特征在于,

用于使所述第2被吸附体从所述静电吸盘分离的第5电压比用于使第2被吸附体隔着所述第1被吸附体吸附于所述静电吸盘的第3电压小。

3.根据权利要求2所述的静电吸盘系统,其特征在于,

所述电压控制部控制所述电压施加部,以在施加了用于使所述第2被吸附体从所述静电吸盘分离的第5电压之后,施加用于使所述第1被吸附体从所述静电吸盘分离的第6电压。

4.根据权利要求3所述的静电吸盘系统,其特征在于,

用于使所述第1被吸附体从所述静电吸盘分离的第6电压比用于使所述第2被吸附体从所述静电吸盘分离的第5电压小。

5.根据权利要求4所述的静电吸盘系统,其特征在于,

用于使所述第1被吸附体从所述静电吸盘分离的第6电压是零电压或相反极性的电压。

6.根据权利要求1所述的静电吸盘系统,其特征在于,

所述第1被吸附体是基板,所述第2被吸附体是掩模。

7.一种静电吸盘系统,其特征在于,

该静电吸盘系统包括:

静电吸盘,包括电极部;

电压施加部,用于对所述静电吸盘的所述电极部施加电压;以及

电压控制部,用于控制基于所述电压施加部的电压施加,

所述电压控制部控制所述电压施加部,以对所述电极部依次施加用于使第1被吸附体吸附于所述静电吸盘的第1电压、比所述第1电压小的第2电压、用于使第2被吸附体隔着所述第1被吸附体吸附于所述静电吸盘的第3电压、和比所述第3电压小的第4电压。

8.根据权利要求7所述的静电吸盘系统,其特征在于,

所述电压控制部控制所述电压施加部,以对所述电极部依次施加用于使第1被吸附体吸附于所述静电吸盘的第1电压、比所述第1电压小的第2电压、用于使第2被吸附体隔着所述第1被吸附体吸附于所述静电吸盘的第3电压、比所述第3电压小的第4电压、和用于使所述第2被吸附体从所述静电吸盘分离的第5电压。

9.根据权利要求8所述的静电吸盘系统,其特征在于,

所述第5电压比所述第4电压小。

10.根据权利要求7所述的静电吸盘系统,其特征在于,

所述第1被吸附体是基板,所述第2被吸附体是掩模。

11.一种静电吸盘系统,其特征在于,

该静电吸盘系统包括：

静电吸盘，包括电极部；

电压施加部，用于对所述静电吸盘的所述电极部施加电压；以及

电压控制部，用于控制基于所述电压施加部的电压施加，

所述电压控制部控制所述电压施加部，以对所述电极部施加用于使第1被吸附体吸附于所述静电吸盘的第1电压、比所述第1电压小的第2电压、用于使第2被吸附体隔着所述第1被吸附体吸附于所述静电吸盘的第3电压、和用于在使所述第1被吸附体吸附于所述静电吸盘的状态下使所述第2被吸附体从所述静电吸盘分离的、比所述第3电压小的第5电压。

12.根据权利要求11所述的静电吸盘系统，其特征在于，

所述电压控制部控制所述电压施加部，以在施加了所述第3电压之后，为了维持所述第1被吸附体和所述第2被吸附体的吸附状态，对所述电极部施加比所述第3电压小的第4电压，

所述第5电压比所述第4电压小。

13.根据权利要求12所述的静电吸盘系统，其特征在于，

所述第5电压具有与所述第2电压实质上相同的大小。

14.根据权利要求11所述的静电吸盘系统，其特征在于，

所述电压控制部控制所述电压施加部，以在施加了所述第5电压之后，为了使所述第1被吸附体从所述静电吸盘分离，对所述电极部施加比所述第5电压小的第6电压。

15.根据权利要求4所述的静电吸盘系统，其特征在于，

所述第6电压是零电压或相反极性的电压。

16.根据权利要求11所述的静电吸盘系统，其特征在于，

所述电极部包括被施加第1极性的电位的梳状的第1电极、和被施加与所述第1极性相反极性的电位的梳状的第2电极，梳状的所述第1电极的梳齿部与梳状的所述第2电极的梳齿部交替配置。

17.一种成膜装置，是用于隔着掩模对基板进行成膜的成膜装置，其特征在于，

该成膜装置包括用于对作为第1被吸附体的基板和作为第2被吸附体的掩模进行吸附及分离的静电吸盘系统，

所述静电吸盘系统是权利要求11～16中任一项所述的静电吸盘系统。

18.一种吸附及分离方法，其特征在于，

该吸附及分离方法包括：

对静电吸盘的电极部施加第1电压而使第1被吸附体吸附于所述静电吸盘的阶段；

对所述电极部施加比所述第1电压小的第2电压的阶段；

对所述电极部施加第3电压，以使所述第2被吸附体隔着所述第1被吸附体吸附于所述静电吸盘的阶段；以及

对所述电极部施加比所述第3电压小的第5电压，以在使所述第1被吸附体吸附于所述静电吸盘的状态下使所述第2被吸附体从所述静电吸盘分离的阶段。

19.根据权利要求18所述的吸附及分离方法，其特征在于，

该吸附及分离方法还包括：在所述第3电压的施加阶段与所述第5电压的施加阶段之间，为了维持所述第1被吸附体和所述第2被吸附体的吸附状态而对所述电极部施加比所述

第3电压小的第4电压的阶段，

所述第5电压比所述第4电压小。

20.根据权利要求19所述的吸附及分离方法，其特征在于，

所述第5电压具有与所述第2电压实质上相同的大小。

21.根据权利要求18所述的吸附及分离方法，其特征在于，

该吸附及分离方法还包括：在所述第5电压的施加阶段之后，对所述电极部施加用于使所述第1被吸附体从所述静电吸盘分离的第6电压的阶段，

所述第6电压比所述第5电压小。

22.根据权利要求21所述的吸附及分离方法，其特征在于，

所述第6电压是零电压或相反极性的电压。

23.一种成膜方法，是隔着掩模使蒸镀材料在基板上成膜的方法，其特征在于，

该成膜方法包括：

向真空容器内搬入掩模的阶段；

向真空容器内搬入基板的阶段；

对静电吸盘的电极部施加第1电压，使所述基板吸附于静电吸盘的阶段；

对所述电极部施加比所述第1电压小的第2电压的阶段；

对所述电极部施加所述第2电压以上的第3电压，使所述掩模隔着所述基板吸附于所述静电吸盘的阶段；

在使所述基板和所述掩模吸附于所述静电吸盘的状态下，使蒸镀材料蒸发，隔着所述掩模使蒸镀材料在所述基板上成膜的阶段；以及

对所述电极部施加用于在使所述第1被吸附体吸附于所述静电吸盘的状态下，使所述第2被吸附体从所述静电吸盘分离的第5电压的阶段，

所述第5电压比所述第3电压小。

24.根据权利要求23所述的成膜方法，其特征在于，

该成膜方法还包括：在所述第3电压的施加阶段与所述第5电压的施加阶段之间，为了维持所述第1被吸附体和所述第2被吸附体的吸附状态而对所述电极部施加比所述第3电压小的第4电压的阶段，

所述第5电压比所述第4电压小。

25.根据权利要求24所述的成膜方法，其特征在于，

所述第5电压具有与所述第2电压实质上相同的大小。

26.根据权利要求23所述的成膜方法，其特征在于，

该成膜方法还包括：在所述第5电压的施加阶段之后，对所述电极部施加用于使所述第1被吸附体从所述静电吸盘分离的第6电压的阶段，

所述第6电压比所述第5电压小。

27.根据权利要求26所述的成膜方法，其特征在于，

所述第6电压为零电压或相反极性的电压。

28.一种电子器件的制造方法，其特征在于，

使用权利要求23～27中任一项所述的成膜方法来制造电子器件。

静电吸盘系统、成膜装置、吸附及分离方法、成膜方法及电子器件的制造方法

技术领域

[0001] 本发明涉及静电吸盘系统、成膜装置、吸附及分离方法、成膜方法及电子器件的制造方法。

背景技术

[0002] 在有机EL显示装置(有机EL显示器)的制造中,在形成构成有机EL显示装置的有机发光元件(有机EL元件;OLED)时,将从成膜装置的蒸镀源蒸发了的蒸镀材料隔着形成有像素图案的掩模蒸镀到基板上,由此形成有机物层、金属层。

[0003] 在向上蒸镀方式(向上淀积)的成膜装置中,蒸镀源设置于成膜装置的真空容器的下部,基板配置于真空容器的上部,向基板的下表面蒸镀。因为在这样的向上蒸镀方式的成膜装置的真空容器内,仅基板的下表面的周边部由基板保持架保持,所以基板因其自重而挠曲,这成为使蒸镀精度下降的一个主要原因。在向上蒸镀方式以外的方式的成膜装置中,也有可能因基板的自重而产生挠曲。

[0004] 作为用于降低由基板的自重引起的挠曲的方法,正在研究使用静电吸盘的技术。即,通过利用静电吸盘对基板的整个上表面进行吸附,能够降低基板的挠曲。

[0005] 在专利文献1(韩国专利公开公报2007-0010723号)中,提出了利用静电吸盘吸附基板及掩模的技术。

[0006] 专利文献1:韩国专利公开公报2007-0010723号

[0007] 可是,专利文献1没有公开从静电吸盘分离基板和掩模时的电压控制。

发明内容

[0008] 本发明的目的在于,将第1被吸附体和第2被吸附体这两者良好地吸附于静电吸盘,另外,将所吸附的第1被吸附体和第2被吸附体这两者良好地从静电吸盘分离。

[0009] 用于解决课题的技术方案

[0010] 本发明的第1技术方案的静电吸盘系统,其特征在于,该静电吸盘系统包括:静电吸盘,包括电极部;电压施加部,用于对所述静电吸盘的所述电极部施加电压;以及电压控制部,用于控制基于所述电压施加部的电压施加,所述电压控制部控制所述电压施加部,以对所述电极部施加第3电压和第5电压,该第3电压用于使第2被吸附体隔着第1被吸附体吸附于所述静电吸盘,该第5电压用于在使所述第1被吸附体吸附于所述静电吸盘的状态下,使所述第2被吸附体从所述静电吸盘分离。

[0011] 本发明的第2技术方案的静电吸盘系统,其特征在于,该静电吸盘系统包括:静电吸盘,包括电极部;电压施加部,用于对所述静电吸盘的所述电极部施加电压;以及电压控制部,用于控制基于所述电压施加部的电压施加,所述电压控制部控制所述电压施加部,以对所述电极部依次施加用于使第1被吸附体吸附于所述静电吸盘的第1电压、比所述第1电压小的第2电压、用于使第2被吸附体隔着所述第1被吸附体吸附于所述静电吸盘的第3电

压、和比所述第3电压小的第4电压。

[0012] 本发明的第3技术方案的静电吸盘系统，其特征在于，该静电吸盘系统包括：静电吸盘，包括电极部；电压施加部，用于对所述静电吸盘的所述电极部施加电压；以及电压控制部，用于控制基于所述电压施加部的电压施加，所述电压控制部控制所述电压施加部，以对所述电极部施加用于使第1被吸附体吸附于所述静电吸盘的第1电压、比所述第1电压小的第2电压、用于使第2被吸附体隔着所述第1被吸附体吸附于所述静电吸盘的第3电压、和用于在使所述第1被吸附体吸附于所述静电吸盘的状态下使所述第2被吸附体从所述静电吸盘分离的、比所述第3电压小的第5电压。

[0013] 本发明的第4技术方案的成膜装置，是用于隔着掩模对基板进行成膜的成膜装置，其特征在于，该成膜装置包括用于对作为第1被吸附体的基板和作为第2被吸附体的掩模进行吸附及分离的静电吸盘系统，所述静电吸盘系统是本发明的第1～第3技术方案中任一项所述的静电吸盘系统。

[0014] 本发明的第5技术方案的吸附及分离方法，其特征在于，该吸附及分离方法包括：对静电吸盘的电极部施加第1电压而使第1被吸附体吸附于所述静电吸盘的阶段；对所述电极部施加比所述第1电压小的第2电压的阶段；对所述电极部施加第3电压，以使所述第2被吸附体隔着所述第1被吸附体吸附于所述静电吸盘的阶段；以及对所述电极部施加比所述第3电压小的第5电压，以在使所述第1被吸附体吸附于所述静电吸盘的状态下使所述第2被吸附体从所述静电吸盘分离的阶段。

[0015] 本发明的第6技术方案的成膜方法，是隔着掩模使蒸镀材料在基板上成膜的方法，其特征在于，该成膜方法包括：向真空容器内搬入掩模的阶段；向真空容器内搬入基板的阶段；对静电吸盘的电极部施加第1电压，使所述基板吸附于静电吸盘的阶段；对所述电极部施加比所述第1电压小的第2电压的阶段；对所述电极部施加所述第2电压以上的第3电压，使所述掩模隔着所述基板吸附于所述静电吸盘的阶段；在使所述基板和所述掩模吸附于所述静电吸盘的状态下，使蒸镀材料蒸发，隔着所述掩模使蒸镀材料在所述基板上成膜的阶段；以及对所述电极部施加用于在使所述第1被吸附体吸附于所述静电吸盘的状态下，使所述第2被吸附体从所述静电吸盘分离的第5电压的阶段，所述第5电压比所述第3电压小。

[0016] 本发明的第7技术方案的电子器件的制造方法，其特征在于，使用本发明的第6技术方案的成膜方法来制造电子器件。

[0017] 发明的效果

[0018] 根据本发明，能够使第1被吸附体和第2被吸附体这两者良好地吸附于静电吸盘，另外，能够良好地分离吸附于静电吸盘的第1被吸附体和第2被吸附体。

附图说明

[0019] 图1是电子器件的制造装置的一部分的示意图。

[0020] 图2是本发明的一个实施方式的成膜装置的示意图。

[0021] 图3a～图3c是本发明的一个实施方式的静电吸盘系统的概念图以及示意图。

[0022] 图4a～4f是表示基板及掩模向静电吸盘的吸附、保持及分离的顺序的示意图。

[0023] 图5是表示施加于静电吸盘的电压的控制的图表。

[0024] 图6是表示电子器件的示意图。

[0025] 附图标记说明

[0026] 11:成膜装置

[0027] 21:真空容器

[0028] 22:基板支承单元

[0029] 23:掩模支承单元

[0030] 24:静电吸盘

[0031] 30:静电吸盘系统

[0032] 31:电压施加部

[0033] 32:电压控制部

具体实施方式

[0034] 以下,参照附图对本发明的优选的实施方式以及实施例进行说明。但是,以下的实施方式及实施例仅是例示性地表示本发明的优选的结构,本发明的范围并不限定于这些结构。另外,以下的说明中的装置的硬件结构以及软件结构、处理流程、制造条件、尺寸、材质、形状等,只要没有特别地特定记载,本发明的范围就不仅限定于它们。

[0035] 本发明能够应用于使各种材料堆积在基板的表面而进行成膜的装置,能够优选应用于通过真空蒸镀形成所希望的图案的薄膜(材料层)的装置。作为基板的材料,能够选择玻璃、高分子材料的膜、金属等任意的材料,基板例如可以是在玻璃基板上层叠有聚酰亚胺等膜的基板。另外,作为蒸镀材料,也可以选择有机材料、金属性材料(金属、金属氧化物等)等任意的材料。另外,除了在以下的说明中说明的真空蒸镀装置以外,在包含溅射装置、CVD(ChemicalVapor Deposition:化学气相沉积)装置在内的成膜装置中,也能够应用本发明。本发明的技术具体可应用于有机电子器件(例如,有机发光元件、薄膜太阳能电池)、光学构件等的制造装置。其中,通过使蒸镀材料蒸发而隔着掩模蒸镀到基板上从而形成有机发光元件的有机发光元件的制造装置是本发明的优选应用例之一。

[0036] [电子器件的制造装置]

[0037] 图1是示意性地表示电子器件的制造装置的一部分结构的俯视图。

[0038] 图1的制造装置例如用于智能手机用的有机EL显示装置的显示面板的制造。在智能手机用的显示面板的情况下,例如,在4.5代的基板(约700㎜×约900㎜)或6代的全尺寸(约1500㎜×约1850㎜)或半切割尺寸(约1500㎜×约925㎜)的基板上进行用于形成有机EL元件的成膜后,将该基板切下来制作成多个小尺寸的面板。

[0039] 电子器件的制造装置通常包括多个集群装置1和在集群装置之间连接的中继装置。

[0040] 集群装置1具备进行对基板S的处理(例如成膜)的多个成膜装置11、收纳使用前后的掩模M的多个掩模储存装置12、以及配置于其中央的搬送室13。如图1所示,搬送室13分别与多个成膜装置11以及掩模储存装置12连接。

[0041] 在搬送室13内配置有搬送基板以及掩模的搬送机器人14。搬送机器人14将基板S从配置于上游侧的中继装置的路径室15向成膜装置11搬送。另外,搬送机器人14在成膜装置11与掩模储存装置12之间搬送掩模M。搬送机器人14例如是在多关节臂上安装有保持基板S或掩模M的机器人手的结构的机器人。

[0042] 在成膜装置11(也称为蒸镀装置)中,收纳于蒸镀源的蒸镀材料被加热器加热而蒸发,隔着掩模被蒸镀到基板上。利用成膜装置11进行与搬送机器人14交接基板S、基板S与掩模M的相对位置的调整(对准)、基板S向掩模M上的固定、成膜(蒸镀)等一连串成膜工艺。

[0043] 在掩模储存装置12中,将成膜装置11中的成膜工序所使用的新的掩模和使用完的掩模分开地收纳于两个盒。搬送机器人14将使用完的掩模从成膜装置11向掩模储存装置12的盒搬送,并将收纳于掩模储存装置12的其它的盒内的新的掩模向成膜装置11搬送。

[0044] 在集群装置1上连结有路径室15和缓冲室16,该路径室15在基板S的流动方向上将来自上游侧的基板S向该集群装置1传递,该缓冲室16用于将在该集群装置1中完成了成膜处理的基板S向下游侧的其它的集群装置传递。搬送室13的搬送机器人14从上游侧的路径室15接受基板S,并向该集群装置1内的成膜装置11之一(例如成膜装置11a)搬送。另外,搬送机器人14从多个成膜装置11之一(例如成膜装置11b)接受在该集群装置1中完成了成膜处理的基板S,并向连结于下游侧的缓冲室16搬送。

[0045] 在缓冲室16与路径室15之间设置有改变基板的朝向的回转室17。在回转室17设置有搬送机器人18,该搬送机器人18用于从缓冲室16接收基板S并使基板S旋转180°向路径室15搬送。由此,在上游侧的集群装置和下游侧的集群装置中,基板S的朝向相同,基板处理变得容易。

[0046] 路径室15、缓冲室16、回转室17是将集群装置之间连结的所谓的中继装置,被设置在集群装置的上游侧和/或下游侧的中继装置包括路径室、缓冲室、回转室中的至少一个。

[0047] 成膜装置11、掩模储存装置12、搬送室13、缓冲室16、回转室17等在有机发光元件的制造过程中被维持为高真空状态。路径室15通常被维持在低真空状态,但也可以根据需要被维持在高真空状态。

[0048] 在本实施例中,参照图1对电子器件的制造装置的结构进行了说明,但本发明并不限定于此,也可以具有其它种类的装置、腔室,这些装置、腔室间的配置也可以改变。

[0049] 以下,对成膜装置11的具体结构进行说明。

[0050] [成膜装置]

[0051] 图2是表示成膜装置11的结构的示意图。在以下的说明中,使用以铅垂方向为Z方向的XYZ正交坐标系。在成膜时基板S以与水平面(XY平面)成为平行的方式被固定的情况下,将基板S的宽度方向(与短边平行的方向)设为X方向,将长度方向(与长边平行的方向)设为Y方向。另外,用θ表示绕Z轴的旋转角。

[0052] 成膜装置11包括被维持在真空气氛或氮气等非活性气体气氛的真空容器21、以及被设置在真空容器21的内部的基板支承单元22、掩模支承单元23、静电吸盘24和蒸镀源25。

[0053] 基板支承单元22是接收并保持由设置于搬送室13的搬送机器人14搬送来的基板S的部件,也被称为基板保持架。

[0054] 在基板支承单元22的下方设置有掩模支承单元23。掩模支承单元23是接收并保持由设置于搬送室13的搬送机器人14搬送来的掩模M的部件,也被称为掩模支架。

[0055] 掩模M具有与在基板S上形成的薄膜图案对应的开口图案,并被载置在掩模支承单元23之上。特别是为了制造智能手机用的有机EL元件而使用的掩模是形成有微细的开口图案的金属制的掩模,也称为FMM(Fine Metal Mask:精细金属掩模)。

[0056] 在基板支承单元22的上方设置有用于利用静电引力吸附并固定基板的静电吸盘

24。静电吸盘24具有在电介质(例如,陶瓷材料)基体内埋设有金属电极等的电路的构造。静电吸盘24既可以是库仑力类型的静电吸盘,也可以是约翰逊·拉别克力类型的静电吸盘,还可以是梯度力类型的静电吸盘。静电吸盘24优选为梯度力类型的静电吸盘。通过静电吸盘24为梯度力类型的静电吸盘,即使在基板S为绝缘性基板的情况下,也能够通过静电吸盘24良好地进行吸附。例如,在静电吸盘24为库仑力类型的静电吸盘的情况下,当对金属电极施加正(+)以及负(-)的电位时,通过电介质基体在基板S等被吸附体上感应有与金属电极相反极性的极化电荷,通过它们间的静电引力将基板S吸附固定于静电吸盘24。

[0057] 静电吸盘24既可以由一个板形成,也可以形成为具有多个子板。另外,在由一个板形成的情况下,也可以在其内部包含多个电路,以在一个板内根据位置不同而使静电引力不同的方式进行控制。

[0058] 在本实施方式中,如后所述,在成膜前利用静电吸盘24不仅吸附并保持基板S(第1被吸附体),还吸附并保持掩模M(第2被吸附体)。之后,在由静电吸盘24保持有基板S(第1被吸附体)和掩模M(第2被吸附体)的状态下,进行成膜,在完成了成膜以后,解除静电吸盘24对基板S(第1被吸附体)和掩模M(第2被吸附体)的保持。

[0059] 即,在本实施例中,由静电吸盘吸附并保持被放置在静电吸盘24的铅垂方向的下侧的基板S(第1被吸附体),之后,隔着基板S(第1被吸附体)由静电吸盘24吸附并保持隔着基板S(第1被吸附体)被放置在静电吸盘24的相反侧的掩模M(第2被吸附体)。并且,在由静电吸盘24保持有基板S(第1被吸附体)和掩模M(第2被吸附体)的状态下进行成膜后,将基板S(第1被吸附体)和掩模M(第2被吸附体)从静电吸盘24剥离。此时,也可以先剥离隔着基板S(第1被吸附体)被吸附的掩模M(第2被吸附体)后,将基板S(第1被吸附体)剥离。或者,也可以将掩模M(第2被吸附体)和基板S(第1被吸附体)同时从静电吸盘24剥离。对此,参照图3～图5在后面叙述。

[0060] 虽然在图2中未图示,但也可以通过在静电吸盘24的吸附面的相反侧设置抑制基板S的温度上升的冷却机构(例如冷却板),来抑制堆积在基板S上的有机材料的变质或劣化。

[0061] 蒸镀源25包括收纳要成膜于基板的蒸镀材料的坩埚(未图示)、用于加热坩埚的加热器(未图示)、和阻止蒸镀材料向基板飞散直到来自蒸镀源的蒸发率成为恒定为止的挡板(未图示)等。蒸镀源25能够根据点(point)蒸镀源或线形(linear)蒸镀源等用途而具有多种结构。

[0062] 虽然在图2中未图示,但成膜装置11包括用于测量蒸镀于基板的膜的厚度的膜厚监视器(未图示)及膜厚计算单元(未图示)。

[0063] 在真空容器21的上部外侧(大气侧)设置有基板Z致动器26、掩模Z致动器27、静电吸盘Z致动器28和位置调整机构29等。这些致动器和位置调整机构例如由马达和滚珠丝杠、或者马达和线性引导件等构成。基板Z致动器26是用于使基板支承单元22升降(Z方向移动)的驱动部件。掩模Z致动器27是用于使掩模支承单元23升降(Z方向移动)的驱动部件。静电吸盘Z致动器28是用于使静电吸盘24升降(Z方向移动)的驱动部件。

[0064] 位置调整机构29是用于静电吸盘24的对准的驱动部件。位置调整机构29使静电吸盘24整体相对于基板支承单元22以及掩模支承单元23沿X方向移动、Y方向移动、θ旋转。另外,在本实施方式中,在吸附有基板S的状态下,通过在X、Y、θ方向上对静电吸盘24进行位置

调整，进行调整基板S与掩模M的相对位置的对准。

[0065] 也可以在真空容器21的外侧上表面，除了上述的驱动机构以外，还设置对准用照相机20，该对准用照相机20用于隔着设置于真空容器21的上表面的透明窗而拍摄形成于基板S以及掩模M的对准标记。在本实施例中，对准用照相机20也可以设置在与矩形的基板S、掩模M以及静电吸盘24的对角线对应的位置或者与矩形的4个角部对应的位置。

[0066] 设置于本实施方式的成膜装置11的对准用照相机20是高精度地调整基板S与掩模M的相对的位置所使用的精细对准用照相机，其是视场角窄但具有高分辨率的照相机。成膜装置11除了精细对准用照相机20以外，也可以具有视场角相对较宽而低分辨率的粗略对准用照相机。

[0067] 另外，位置调整机构29基于由对准用照相机20取得的基板S(第1被吸附体)以及掩模M(第2被吸附体)的位置信息，进行使基板S(第1被吸附体)和掩模M(第2被吸附体)相对地移动而进行位置调整的对准。

[0068] 成膜装置11具备控制部(未图示)。控制部具有基板S的搬送及对准、蒸镀源25的控制、成膜的控制等功能。控制部例如能够由具有处理器、存储器、储存装置、I/O等的计算机构成。在这种情况下，通过处理器执行存储在存储器或储存装置中的程序来实现控制部的功能。作为计算机，既可以使用通用的个人计算机，也可以使用嵌入式的计算机或PLC(programmable logic controller:可编程逻辑控制器)。或者，控制部的功能的一部分或全部也可以由ASIC或FPGA这样的电路构成。另外，既可以针对每个成膜装置设置控制部，也可以构成为一个控制部控制多个成膜装置。

[0069] [静电吸盘系统]

[0070] 参照图3a～图3c，对本实施方式的静电吸盘系统30进行说明。

[0071] 图3a是本实施方式的静电吸盘系统30的概念性的框图，图3b是静电吸盘24的示意性的剖视图，图3c是静电吸盘24的示意性的俯视图。

[0072] 如图3a所示，本实施方式的静电吸盘系统30包括静电吸盘24、电压施加部31和电压控制部32。

[0073] 电压施加部31对静电吸盘24的电极部施加用于产生静电引力的电压。

[0074] 电压控制部32根据静电吸盘系统30的吸附工序或成膜装置11的成膜工序的进行，控制从电压施加部31施加于电极部的电压的大小、电压的施加开始时刻、电压的维持时间、电压的施加顺序等。电压控制部32例如能够针对不同的子电极部独立地控制向静电吸盘24的电极部所包含的多个子电极部241～249的电压施加。在本实施方式中，电压控制部32与成膜装置11的控制部独立地实现，但本发明并不限定于此，也可以统一为成膜装置11的控制部。

[0075] 静电吸盘24包括使吸附面产生用于吸附被吸附体(例如基板S、掩模M)的静电吸附力的电极部，电极部能够包括多个子电极部241～249。例如，如图3c所示，本实施方式的静电吸盘24包括沿着静电吸盘24的长度方向(Y方向)和/或静电吸盘24的宽度方向(X方向)被分割的多个子电极部241～249。

[0076] 各个子电极部包括为了产生静电吸附力而施加正(第1极性)以及负(第2极性)的电位的电极对33。例如，各个电极对33包括施加正电位的第1电极331和施加负电位的第2电极332。

[0077] 如图3c所示，第1电极331和第2电极332分别具有梳形。例如，第1电极331以及第2电极332分别包括多个梳齿部和与多个梳齿部连结的基部。各电极331、332的基部向梳齿部供给电位，多个梳齿部在与被吸附体之间产生静电吸附力。在一个子电极部中，第1电极331的各梳齿部以与第2电极332的各梳齿部相向的方式交替配置。这样，通过形成为各电极331、332的各梳齿部相向且彼此交错的结构，能够使施加不同电位的电极间的间隔变窄，能够形成大的不均匀电场，利用梯度力吸附基板S。

[0078] 在本实施例中，说明了静电吸盘24的子电极部241～249的各电极331、332具有梳形，但本发明并不限定于此，只要能够在与被吸附体之间产生静电引力，就能够具有多种形状。

[0079] 本实施方式的静电吸盘24具有与多个子电极部对应的多个吸附部。例如，如图3c所示，本实施例的静电吸盘24具有与9个子电极部241～249对应的9个吸附部，但并不限定于此，为了更精细地控制基板S的吸附，也可以具有其它的个数的吸附部。

[0080] 吸附部以在静电吸盘24的长度方向(Y轴方向)和宽度方向(X轴方向)上被分割的方式设置，但并不限定于此，也可以仅在静电吸盘24的长度方向或宽度方向上分割。多个吸附部既可以通过在物理上一个板具有多个电极部而实现，也可以通过物理地分割的多个板分别具有一个或更多个的电极部而实现。

[0081] 在图3c所示的实施例中，既可以实现为多个吸附部分别与多个子电极部分别对应，也可以实现为一个吸附部包括多个子电极部。

[0082] 例如，通过控制电压控制部32对子电极部241～249的电压的施加，如后所述，能够使配置在与基板S的吸附行进方向(X方向)交叉的方向(Y方向)上的3个子电极部241、244、247构成一个吸附部。即，3个子电极部241、244、247分别能够独立地进行电压控制，但通过控制成对这3个电极部241、244、247同时施加电压，从而能够使这3个电极部241、244、247作为一个吸附部而发挥功能。只要能够对多个吸附部分别独立地进行基板的吸附，其具体的物理的构造以及电路的构造就可以改变。

[0083] [基于静电吸盘系统的吸附及分离方法和电压的控制]

[0084] 以下，参照图4a～图4f及图5，对在静电吸盘24上吸附及分离基板S及掩模M的工序及其电压的控制进行说明。

[0085] 图4a图示了将基板S吸附于静电吸盘24的工序。

[0086] 在本实施方式中，如图4a所示，不是基板S的整个面被同时吸附于静电吸盘24的下表面，而是沿着静电吸盘24的第1边(短边)从一端朝向另一端依次进行吸附。但是，本发明并不限定于此，例如也可以从静电吸盘24的对角线上的一个角朝向与其相向的其它的角进行基板S的吸附。此外，也可以从静电吸盘24的中央部朝向周缘部依次进行基板的吸附。

[0087] 为了使基板S沿着静电吸盘24的第1边依次被吸附，既可以控制对多个子电极部241～249施加用于基板吸附的第1电压的顺序，也可以对多个子电极部241～249同时施加第1电压，但使支承基板S的基板支承单元22的支承部的结构和支承力不同。

[0088] 图4a表示通过对静电吸盘24的多个子电极部241～249施加的电压的控制，使基板S依次吸附于静电吸盘24的实施方式。在此，以沿着静电吸盘24的长边方向(Y方向)配置的3个子电极部241、244、247构成第1吸附部41、静电吸盘24的中央部的3个子电极部242、245、248构成第2吸附部42、其余的3个子电极部243、246、249构成第3吸附部43为前提进行说明。

[0089] 首先，如图4a所示，基板S被搬入成膜装置11的真空容器21内，由基板支承单元22的支承部支承。

[0090] 接着，静电吸盘24下降，朝向由基板支承单元22的支承部支承的基板S移动。

[0091] 在静电吸盘24与基板S充分地接近或接触时，电压控制部32进行控制，以沿着静电吸盘24的第1边(宽度)从第1吸着部41朝向第3吸着部43依次施加第1电压(ΔV1)。

[0092] 即，如图4a所示进行控制，首先对第1吸附部41施加第1电压，接着对第2吸附部42施加第1电压，最终对第3吸附部43施加第1电压。

[0093] 为了使基板S可靠地吸附于静电吸盘24，第1电压(ΔV1)被设定为足够大的电压。

[0094] 由此，基板S向静电吸盘24的吸附从基板S的与第1吸附部41对应的一侧经由基板S的中央部，朝向第3吸附部43侧进行(即，在X方向上进行基板S的吸附)，基板S在基板中央部不残留褶皱而平坦地被吸附于静电吸盘24。

[0095] 在本实施方式中，说明了在静电吸盘24与基板S充分接近或接触的状态下施加第1电压(ΔV1)，但也可以在静电吸盘24开始朝向基板S下降之前或者在下降的中途施加第1电压(ΔV1)。

[0096] 在基板S向静电吸盘24的吸附工序完成后的规定的时刻，如图4b所示，电压控制部32将施加于静电吸盘24的电极部的电压从第1电压(ΔV1)降低到比第1电压(ΔV1)小的第2电压(ΔV2)。

[0097] 第2电压(ΔV2)是用于将基板S维持在被吸附于静电吸盘24的状态的吸附维持电压，是比使基板S吸附于静电吸盘24时施加的第1电压(ΔV1)低的电压。当施加于静电吸盘24的电压降低到第2电压(ΔV2)时，如图4b所示，与之对应地在基板S上感应出的极化电荷量也与施加第1电压(ΔV1)的情况相比减少，但在基板S一旦被第1电压(ΔV1)吸附于静电吸盘24以后，即使施加比第1电压(ΔV1)低的第2电压(ΔV2)，也能够维持基板的吸附状态。

[0098] 这样，通过将施加于静电吸盘24的电极部的电压降低到第2电压(ΔV2)，能够缩短从静电吸盘24分离基板所花费的时间。

[0099] 即，在欲将基板S从静电吸盘24分离时，即使将施加于静电吸盘24的电极部的电压设为零(0)，静电吸盘24与基板S之间的静电引力也不会立即消失，而是要花费与在静电吸盘24与基板S的界面感应出的电荷消失相当的时间(根据情况不同，为几分钟左右)。特别是，在使基板S吸附于静电吸盘24时，通常为了可靠地进行该吸附而设定第1电压(例如图5所示的ΔVmax)，以使比使静电吸盘24吸附基板所需的最小静电引力(Fth)充分大的静电引力发挥作用，但在成为能够从这样的第1电压分离基板的状态为止需要相当的时间。

[0100] 在本实施例中，为了防止由于从这样的静电吸盘24分离基板S所花费的时间而导致整体的工序时间(节拍)增加，在基板S吸附于静电吸盘24之后，在规定的时刻，将施加于静电吸盘24的电压降低到第2电压。

[0101] 在图4b所示的实施例中，示出了将施加于静电吸盘24的第1吸附部41～第3吸附部43的电压同时降低到第2电压的情况，但本发明并不限定于此，也可以针对不同的吸附部分别使降低到第2电压的时刻、所施加的第2电压的大小不同。例如，也可以从第1吸附部41朝向第3吸附部43依次降低到第2电压。

[0102] 这样，在施加于静电吸盘24的电极部的电压降低到第2电压之后，对吸附于静电吸盘24的基板S和被掩模支承单元23支承的掩模M的相对位置进行调整(对准)。在本实施例

中，对在施加于静电吸盘24的电极部的电压降低到第2电压之后进行基板S与掩模M之间的相对的位置调整(对准)的情况进行了说明，但本发明并不限定于此，也可以在对静电吸盘24的电极部施加第1电压的状态下进行对准工序。

[0103] 接着，如图4c所示，通过对静电吸盘24的电极部施加第3电压(ΔV3)，使掩模M隔着基板S吸附于静电吸盘24。即，使掩模M吸附于吸附在静电吸盘24上的基板S的下表面。

[0104] 因此，首先，利用静电吸盘Z致动器28使吸附有基板S的静电吸盘24朝向掩模M下降。

[0105] 如果吸附于静电吸盘24的基板S的下表面与掩模M充分接近或接触，则电压控制部32进行控制，使得电压施加部31对静电吸盘24的电极部施加第3电压(ΔV3)。

[0106] 第3电压(ΔV3)优选为大于第2电压(ΔV2)且隔着基板S能够通过静电感应使掩模M带电的程度的大小。由此，掩模M能够隔着基板S而吸附于静电吸盘24。但是，本发明不限于此，第3电压(ΔV3)也可以具有与第2电压(ΔV2)相同的大小。即使第3电压(ΔV3)具有与第2电压(ΔV2)相同的大小，如上所述，因为由于静电吸盘24的下降而缩短静电吸盘24或基板S与掩模M之间的相对的距离，所以即使不进一步增大施加于静电吸盘24的电极部的电压的大小，利用在基板静电感应出的极化电荷也能够在掩模M上产生静电感应，得到掩模M能够隔着基板吸附于静电吸盘24的程度的吸附力。

[0107] 第3电压(ΔV3)可以小于第1电压(ΔV1)，也可以考虑到工序时间(节拍)的缩短而设为与第1电压(ΔV1)同等程度的大小。

[0108] 在图4c所示的掩模吸附工序中，为了使掩模M不残留褶皱地被吸附于基板S的下表面，电压控制部32不是遍及整个静电吸盘24同时施加第3电压(ΔV3)，而是沿着第1边从第1吸附部41朝向第3吸附部43依次施加。

[0109] 即，如图4c所示，进行控制，以先对第1吸附部41施加第3电压，接着，对第2吸附部42施加第3电压，最终对第3吸附部43施加第3电压。

[0110] 由此，掩模M向静电吸盘24的吸附从掩模M的与第1吸附部41对应的一侧经过掩模M的中央部，朝向第3吸附部43侧进行(即，在X方向上进行掩模M的吸附)，在掩模M的中央部不残留褶皱地将掩模M平坦地吸附于静电吸盘24。

[0111] 在本实施方式中，说明了在静电吸盘24与掩模M接近或接触的状态下施加第3电压(ΔV3)，但也可以在静电吸盘24开始朝向掩模M下降之前或者在下降的中途施加第3电压(ΔV3)。

[0112] 在掩模M向静电吸盘24的吸附工序完成之后的规定的时刻，电压控制部32如图4d所示那样，将施加于静电吸盘24的电极部的电压从第3电压(ΔV3)降低到小于第3电压(ΔV3)的第4电压(ΔV4)。

[0113] 第4电压(ΔV4)是用于维持隔着基板S吸附于静电吸盘24的掩模M的吸附状态的吸附维持电压，是比使掩模M吸附于静电吸盘24时的第3电压(ΔV3)低的电压。若施加于静电吸盘24的电压降低到第4电压(ΔV4)，则与之对应地在掩模M上感应出的极化电荷量也如图4d所示那样，与施加了第3电压(ΔV3)的情况相比减少，但在掩模M一旦被第3电压(ΔV3)吸附于静电吸盘24之后，即使施加比第3电压(ΔV3)低的第4电压(ΔV4)，也能够维持掩模的吸附状态。

[0114] 这样，通过将施加于静电吸盘24的电极部的电压降低到第4电压(ΔV4)，能够减少

将掩模M从静电吸盘24分离所花费的时间。

[0115] 即，在欲从静电吸盘24分离掩模M时，即使使施加于静电吸盘24的电极部的电压为零(0)，静电吸盘24与掩模M之间的静电引力也不会立即消失，在基板S与掩模M的界面上感应出的电荷消失需要花费相当长的时间(根据情况不同，为几分钟左右)。特别是，在使掩模M吸附于静电吸盘24时，通常为了可靠地进行该吸附并缩短吸附所花费的时间而施加足够大的电压，但从这样的第3电压到成为掩模能够分离的状态为止需要相当的时间。

[0116] 在本实施例中，为了防止由于从这样的静电吸盘24分离掩模M所花费的时间而使整体的工序时间(节拍)增加，在掩模M吸附于静电吸盘24之后，在规定的时刻将施加于静电吸盘24的电压降低到第4电压。

[0117] 在图4d所示的实施例中，将施加于静电吸盘24的第1吸附部41～第3吸附部43的电压同时降低到第4电压，但本发明并不限定于此，也可以针对不同的吸附部，使降低到第4电压的时刻、所施加的第4电压的大小分别不同。例如，也可以从第1吸附部41朝向第3吸附部43依次降低到第4电压。

[0118] 这样，在使掩模M隔着基板S吸附于静电吸盘24的状态下，进行从蒸镀源25蒸发的蒸镀材料隔着掩模M在基板S上成膜的成膜工序。在本实施例中，说明了利用静电吸盘24的静电吸附力保持掩模M，但本发明并不限定于此，也可以通过利用设置于静电吸盘24的上部的磁铁板对金属制的掩模M施加磁力，从而更可靠地使掩模M紧贴于基板S。

[0119] 在将基板S和掩模M吸附于静电吸盘24的状态下完成成膜工序之后，电压控制部32将施加于静电吸盘24的电极部的电压从第4电压(ΔV4)变更为第5电压(ΔV5)。在此，如图4e所示，第5电压(ΔV5)是用于在维持静电吸盘24对基板S的吸附状态的同时仅将隔着基板S吸附的掩模M分离的掩模分离电压。因此，第5电压(ΔV5)是比使掩模M吸附维持于静电吸盘24时所施加的第4电压(ΔV4)低的、当然也比使掩模M吸附于静电吸盘24时所施加的第3电压(ΔV3)低的电压。另外，第5电压(ΔV5)是即使掩模M被分离，也能够维持静电吸盘24对基板S的吸附状态的大小的电压。

[0120] 作为一例，第5电压(ΔV5)也可以是与前述的第2电压(ΔV2)实质上具有相同大小的电压。但是，本实施例不限于此，只要能够在维持静电吸盘24对基板S的吸附状态的同时仅分离掩模M，第5电压(ΔV5)可以比第2电压(ΔV2)高，也可以比第2电压(ΔV2)低。但是，在该情况下，第5电压(ΔV5)也是比第3电压(ΔV3)和第4电压(ΔV4)低的电压。

[0121] 若施加于静电吸盘24的电压降低到与第2电压(ΔV2)实质上相同的第5电压(ΔV5)，则与此相应地，如图4e所示，在掩模M上感应出的电荷量也与被施加第2电压(ΔV2)的情况实质上相同程度地减少。其结果，维持静电吸盘24对基板S的吸附状态，但不维持掩模M的吸附状态地使掩模M从静电吸盘24分离。

[0122] 在图4e所示的实施例中，表示了使施加于静电吸盘24的第1吸附部～第3吸附部的电压同时降低到第5电压(ΔV5)的情况，但是本发明不限定于此，也可以针对不同的吸附部，分别使降低到第5电压(ΔV5)的时刻、所施加的第5电压的大小不同。例如，也可以从第1吸附部41朝向第3吸附部43依次降低到第5电压(ΔV5)。

[0123] 接着，在分离掩模M而仅将基板S吸附维持于静电吸盘24的状态下，电压控制部32将施加于静电吸盘24的电极部的电压从第5电压(ΔV5)变更为第6电压(ΔV6)。在此，如图4f所示，第6电压(ΔV6)是用于将吸附于静电吸盘24的基板S从静电吸盘24分离的基板分离

电压。因此，第6电压(ΔV6)是比在仅将基板S吸附维持于静电吸盘24时施加的第5电压(ΔV5)低的电压。

[0124] 例如，电压控制部32也可以对静电吸盘24的电极部施加零(0)电压(即，断开)作为第6电压(ΔV6)，或者将相反极性的电压作为第6电压(ΔV6)来施加。其结果，在基板S上感应出的极化电荷被去除，基板S从静电吸盘24分离。并且，在图4f所示的实施例中，图示了将施加于静电吸盘24的第1吸附部41～第3吸附部43的电压同时变更为零(0)、即第6电压(ΔV6)，但本发明并不限定于此，也可以针对不同的吸附部使变更为零(0)的时刻不同。例如，也可以从第1吸附部41朝向第3吸附部43依次降低为零(0)。

[0125] 如参照图4e及图4f说明的那样，在从静电吸盘24分离基板S和掩模M的工序中，先分离掩模M后，分离基板S。但是，本发明并不限定于此，也可以在从静电吸盘24分离基板S和掩模M时，将基板S和掩模M同时从静电吸盘24分离。在该情况下，电压控制部32也能够使施加于静电吸盘24的电极部的电压从第4电压(ΔV4)立即降低为零(0)或者施加相反极性的电压，以使基板S与掩模M能够从静电吸盘24同时分离。

[0126] 以下，参照图5，对在利用静电吸盘24吸附并保持基板S和掩模M的过程中，对静电吸盘24的电极部或子电极部施加的电压的控制进行说明。

[0127] 首先，为了使基板S吸附于静电吸盘24，在规定的时刻(t1)对静电吸盘24的电极部或子电极部施加第1电压(ΔV1)。

[0128] 第1电压(ΔV1)具有能够获得足以使基板S吸附于静电吸盘24的静电吸附力的大小，为了缩短从对静电吸盘24的电极部或子电极部施加第1电压起到在基板S上产生极化电荷为止所花费的时间，优选为尽可能大的电压。例如，也可以施加能够由电压施加部31施加的最大电压(ΔVmax)。

[0129] 接着，利用所施加的第1电压在基板S上感应极化电荷，在基板S以充分的静电吸附力吸附于静电吸盘24之后(t＝t2)，将施加于静电吸盘24的电极部或子电极部的电压降低到第2电压(ΔV2)。第2电压(ΔV2)例如也可以是能够维持基板S吸附于静电吸盘24的状态的最低的电压(ΔVmin)。

[0130] 接着，为了使掩模M隔着基板S吸附于静电吸盘24，将施加于静电吸盘24的电极部或子电极部的电压提高至第3电压(ΔV3)(t＝t3)。第3电压(ΔV3)是用于使掩模M隔着基板S吸附于静电吸盘24的电压，因此优选具有第2电压(ΔV2)以上的大小，更优选为考虑工序时间而电压施加部31能够施加的最大电压(ΔVmax)。

[0131] 在本实施方式中，为了缩短在成膜工序后将基板S以及掩模M从静电吸盘24分离所花费的时间，将施加于静电吸盘24的电极部或者子电极部的电压不维持在第3电压(ΔV3)而降低到较小的第4电压(ΔV4)(t＝t4)。但是，为了维持掩模M隔着基板S吸附于静电吸盘24的状态，第4电压(ΔV4)优选为仅维持基板S吸附于静电吸盘24的状态所需的第2电压(ΔV2)以上的电压。

[0132] 在成膜工序完成后(t5)，为了将掩模M从静电吸盘24分离，首先，将施加于静电吸盘24的电极部的电压降低到仅能够维持基板S的吸附状态的第5电压(ΔV5)。第5电压(ΔV5)是与用于使掩模M分离而仅维持基板S吸附于静电吸盘24的状态的第2电压(ΔV2)实质上相同的大小的电压。作为一例，第5电压(ΔV5)优选为用于使掩模M分离而仅维持基板S吸附于静电吸盘24的状态的最小电压(ΔVmin)。

[0133] 由此，在掩模M分离后，使施加于静电吸盘24的电极部的电压降低到零(0)(即，断开)或施加相反极性的电压(t＝t6)。由此，在基板S上感应出的极化电荷被去除，基板S能够从静电吸盘24分离。

[0134] 在用于将基板S和掩模M从静电吸盘24分离的其它的实施例中，在成膜工序完成之后，省去降低到第5电压(ΔV5)的阶段，将基板S和掩模M同时从静电吸盘24分离。因此，使电压施加部31断开，或者对静电吸盘24的电极部或子电极部施加相反极性的电压。由此，基板S和掩模M同时从静电吸盘24分离，以后，使用另外的机构将基板与掩模分离。

[0135] [成膜工艺]

[0136] 以下，对采用本实施方式的静电吸盘的电压控制的成膜方法进行说明。

[0137] 在掩模M被支承于真空容器21内的掩模支承单元23的状态下，通过搬送室13的搬送机器人14将基板搬入成膜装置11的真空容器21内。

[0138] 进入真空容器21内的搬送机器人14的手下降，将基板S载置于基板支承单元22的支承部上。

[0139] 接着，静电吸盘24朝向基板S下降，在充分接近或接触到基板S之后，对静电吸盘24施加第1电压(ΔV1)，吸附基板S。

[0140] 在本发明的一个实施方式中，为了最大限度地确保将基板从静电吸盘24分离所需的时间，在基板向静电吸盘24的吸附完成之后，将施加于静电吸盘24的电压从第1电压(ΔV1)降低到第2电压(ΔV2)。即使将施加于静电吸盘24的电压降低到第2电压(ΔV2)，由于在通过第1电压(ΔV1)在基板感应出的极化电荷被放电之前需要时间，所以也能够在以后的工序中维持静电吸盘24对基板的吸附力。

[0141] 在静电吸盘24上吸附有基板S的状态下，为了测量基板S相对于掩模M的相对的位置偏移，使基板S朝向掩模M下降。在本发明的其它的实施方式中，为了可靠地防止在吸附于静电吸盘24的基板的下降的过程中基板从静电吸盘24脱落，在基板的下降过程完成后(即，在后述的对准工序即将开始之前)，将施加于静电吸盘24的电压降低到第2电压(ΔV2)。

[0142] 当基板S降低到测量位置时，利用对准用照相机20对形成在基板S和掩模M上的对准标记进行拍摄，测量基板与掩模的相对的位置偏移。在本发明的其它的实施方式中，为了进一步提高基板与掩模的相对的位置的测量工序的精度，在用于对准的测量工序完成之后(对准工序中)，将施加于静电吸盘24的电压降低到第2电压。即，通过对在利用第1电压(ΔV1)使静电吸盘24较强地吸附基板的状态(更平坦地维持基板的状态)下的基板和掩模的对准标记进行拍摄，能够提高测量工序的精度。

[0143] 作为测量的结果，如果判明基板相对于掩模的相对的位置偏移超过阈值，则使被吸附于静电吸盘24的状态的基板S在水平方向(XYθ方向)上移动，将基板相对于掩模进行位置调整(对准)。在本发明的其它的实施方式中，在完成这样的位置调整的工序之后，将施加于静电吸盘24的电压降低到第2电压(ΔV2)。由此，能够遍及整个对准工序(相对的位置测量或位置调整)进一步提高精度。

[0144] 在对准工序之后，使掩模M隔着基板S而吸附于静电吸盘24。因此，对静电吸盘24的电极部或子电极部施加具有第2电压以上的大小的第3电压(ΔV3)。

[0145] 在完成这样的掩模M的吸附工序之后，将施加于静电吸盘24的电极部或子电极部的电压降低到能够维持基板和掩模被吸附于静电吸盘24的状态的电压即第4电压(ΔV4)。

由此，能够缩短在成膜工序完成后将基板S以及掩模M从静电吸盘24分离所花费的时间。

[0146] 接着，打开蒸镀源25的挡板，将蒸镀材料隔着掩模蒸镀到基板S上。

[0147] 蒸镀到所希望的厚度后，将施加于静电吸盘24的电极部或子电极部的电压降低到第5电压(ΔV5)而分离掩模M，在仅基板吸附于静电吸盘24的状态下，利用静电吸盘Z致动器28使基板上升。在此，第5电压(ΔV5)是用于维持掩模M被分离、仅基板S吸附于静电吸盘24的状态的大小，且是与第2电压实质上相同大小的电压。

[0148] 接着，搬送机器人14的手进入成膜装置11的真空容器21内，对静电吸盘24的电极部或者子电极部施加零(0)或相反极性的电压(t6)，基板从静电吸盘24分离。然后，通过搬送机器人14将蒸镀已完成的基板从真空容器21搬出。

[0149] 另外，在上述的说明中，成膜装置11形成为在基板S的成膜面朝向铅垂方向下方的状态下进行成膜的、所谓的向上蒸镀方式(向上淀积)的结构，但并不限定于此，也可以是基板S以与真空容器21的侧面侧垂直地立起的状态被配置，在基板S的成膜面与重力方向平行的状态下进行成膜的结构。

[0150] [电子器件的制造方法]

[0151] 接着，说明使用本实施方式的成膜装置的电子器件的制造方法的一例。以下，作为电子器件的例子，例示有机EL显示装置的结构和制造方法。

[0152] 首先，说明要制造的有机EL显示装置。图6(a)表示有机EL显示装置60的整体图，图6(b)表示1像素的截面构造。

[0153] 如图6(a)所示，在有机EL显示装置60的显示区域61呈矩阵状配置有多个具备多个发光元件的像素62。后面详细说明，发光元件分别具有具备被一对电极夹着的有机层的构造。另外，在此所说的像素，是指在显示区域61中能够显示所希望的颜色的最小单位。在本实施例的有机EL显示装置的情况下，通过显示互不相同的发光的第1发光元件62R、第2发光元件62G、第3发光元件62B的组合而构成像素62。像素62大多通过红色发光元件、绿色发光元件和蓝色发光元件的组合而构成，但是也可以通过黄色发光元件、青色发光元件和白色发光元件的组合而构成，只要是至少1种颜色以上就没有特别制限。

[0154] 图6(b)是图6(a)的A－B线处的局部剖视示意图。像素62在基板63上具有有机EL元件，该有机EL元件具备阳极64、空穴输送层65、发光层66R、66G、66B中的任一方、电子输送层67、阴极68。它们当中的空穴输送层65、发光层66R、66G、66B、电子输送层67相当于有机层。此外，在本实施方式中，发光层66R是发出红色光的有机EL层，发光层66G是发出绿色光的有机EL层，发光层66B是发出蓝色光的有机EL层。发光层66R、66G、66B分别形成为与发出红色光、绿色光、蓝色光的发光元件(也有时记载为有机EL元件)相对应的图案。此外，阳极64针对每一个发光元件分离地形成。空穴输送层65、电子输送层67和阴极68既可以以与多个发光元件62R、62G、62B共有的方式形成，也可以针对每一个发光元件而形成。另外，为了防止阳极64和阴极68因异物而短路，在阳极64间设有绝缘层69。而且，由于有机EL层因水分和氧而劣化，所以设有用于保护有机EL元件免受水分和氧影响的保护层70。

[0155] 在图6(b)中，空穴输送层65和电子输送层67以一个层表示，但是根据有机EL显示元件的构造，也可以以包括空穴阻挡层和电子阻挡层在内的多个层形成。此外，也能够在阳极64与空穴输送层65之间形成空穴注入层，该空穴注入层具有能够从阳极64向空穴输送层65顺利地进行空穴的注入的能带构造。同样地，也能够在阴极68与电子输送层67之间形成

电子注入层。

[0156] 接着，具体地说明有机EL显示装置的制造方法的例子。

[0157] 首先，准备用于驱动有机EL显示装置的电路(未图示)以及形成有阳极64的基板63。

[0158] 在形成有阳极64的基板63之上通过旋转涂覆形成丙烯酸树脂，利用光刻法，以在形成有阳极64的部分形成开口的方式将丙烯酸树脂形成图案并形成绝缘层69。该开口部相当于发光元件实际发光的发光区域。

[0159] 将图案形成有绝缘层69的基板63搬入第1有机材料成膜装置，由静电吸盘保持基板，将空穴输送层65作为在显示区域的阳极64之上共同的层而成膜。空穴输送层65通过真空蒸镀而成膜。实际上由于空穴输送层65被形成为比显示区域61大的尺寸，所以不需要高精细的掩模。

[0160] 接着，将形成有空穴输送层65为止的基板63搬入第2有机材料成膜装置，由静电吸盘保持。进行基板与掩模的对准，由静电吸盘隔着基板保持掩模，在基板63的配置发出红色光的元件的部分，成膜发出红色光的发光层66R。

[0161] 与发光层66R的成膜同样地，利用第3有机材料成膜装置成膜发出绿色光的发光层66G，而且利用第4有机材料成膜装置成膜发出蓝色光的发光层66B。发光层66R、66G、66B的成膜完成之后，利用第5成膜装置在显示区域61的整体成膜电子输送层67。电子输送层67对3色的发光层66R、66G、66B形成为共同的层。

[0162] 将形成有电子输送层67为止的基板移动到金属性蒸镀材料成膜装置，成膜阴极68。

[0163] 根据本发明，在使基板和掩模吸附于静电吸盘24之后，在规定的时刻预先降低对静电吸盘24施加的电压。并且，在完成成膜工序之后，在将基板和掩模从静电吸盘依次分离时，维持对基板的吸附，但降低到能够仅分离掩模的电压，先从静电吸盘24分离掩模，之后，使电压降低到零(0)(即，断开)或施加相反极性的电压，将基板从静电吸盘24分离。其结果，能够缩短将基板和/或掩模从静电吸盘24分离所花费的时间，减少工序时间。

[0164] 之后，将基板移动到等离子体CVD装置而成膜保护层70，完成有机EL显示装置60。

[0165] 从将图案形成有绝缘层69的基板63搬入成膜装置到保护层70的成膜完成为止，若暴露于含有水分和氧的气氛中，则由有机EL材料构成的发光层有可能因水分和氧而劣化。因而，本例中，基板在成膜装置间的搬入搬出在真空气氛或非活性气体气氛下进行。

[0166] 上述实施例表示本发明的一个例子，但本发明并不限定于上述实施例的结构，也可以在其技术思想的范围内适当地变形。

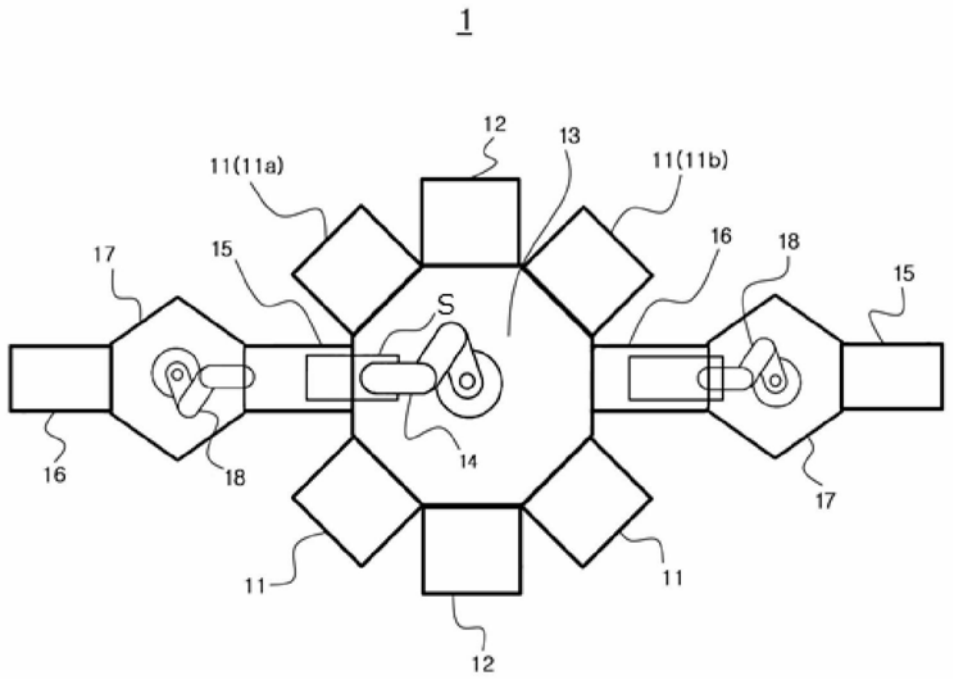

1
12
13
11(11a)
11(11b)
16
18
15
17
15
S
14
16
18
17
11
11
12

图1

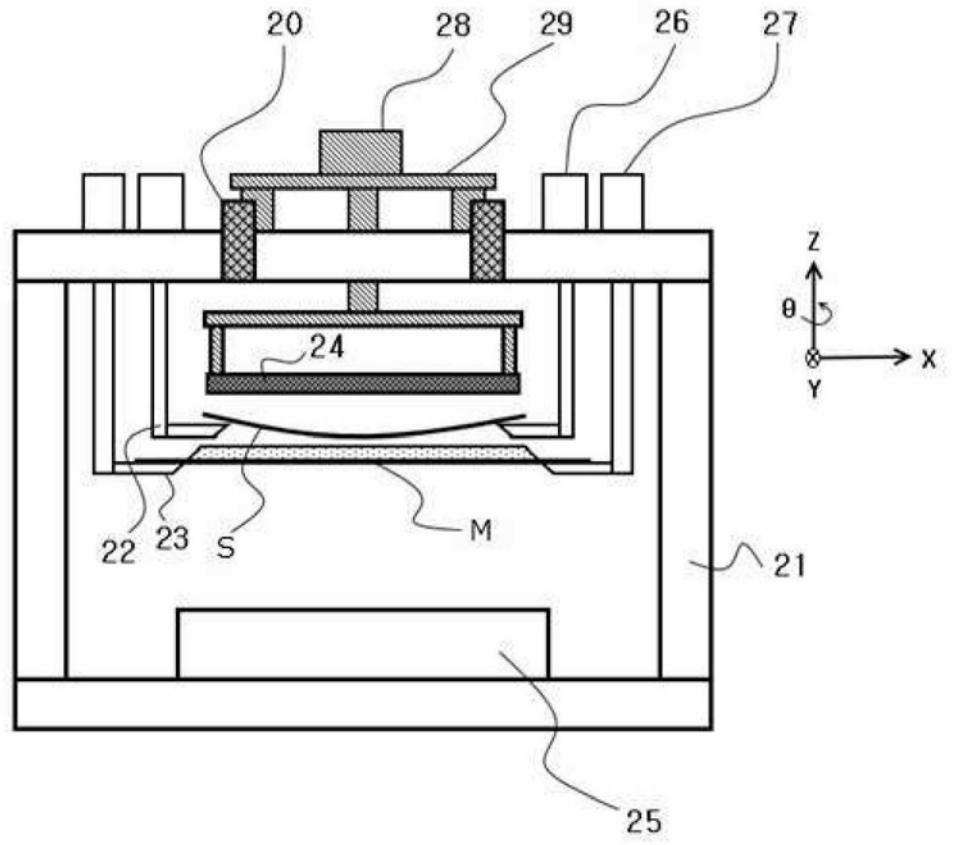

20
28
29
26
27
Z
θ
X
Y
24
22
23
S
M
21
25

图2

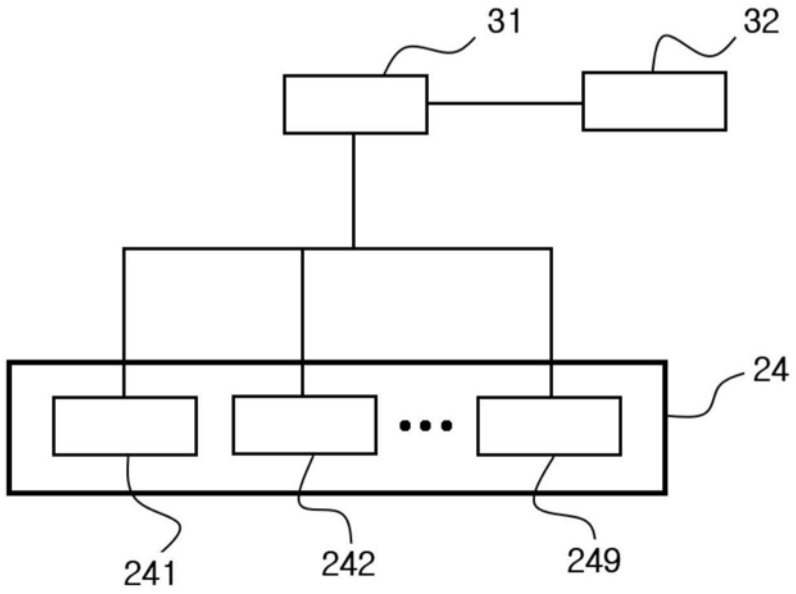


图3a

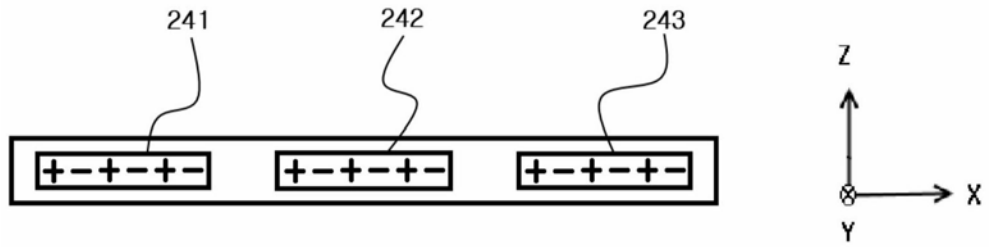


图3b

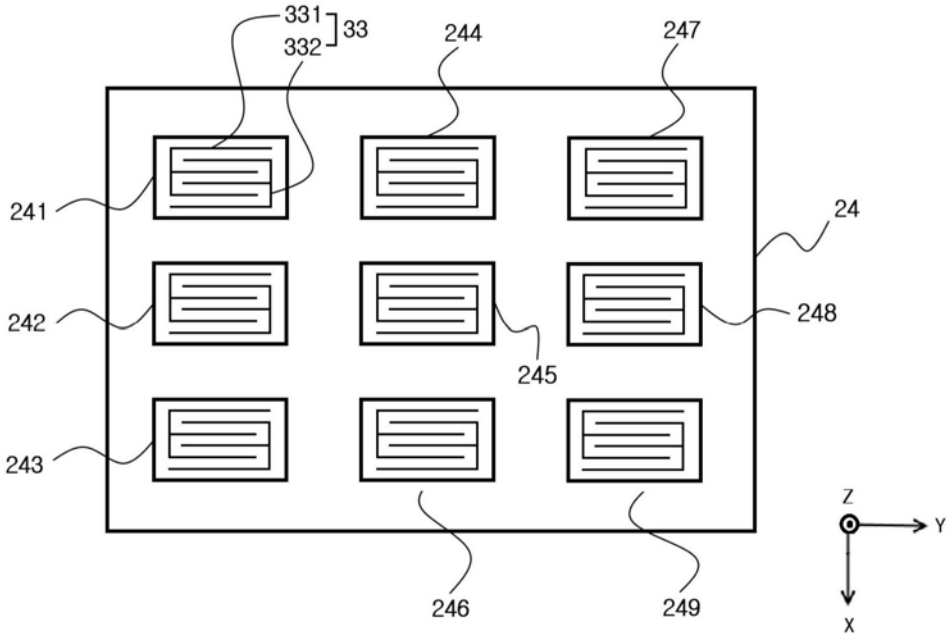


图3c

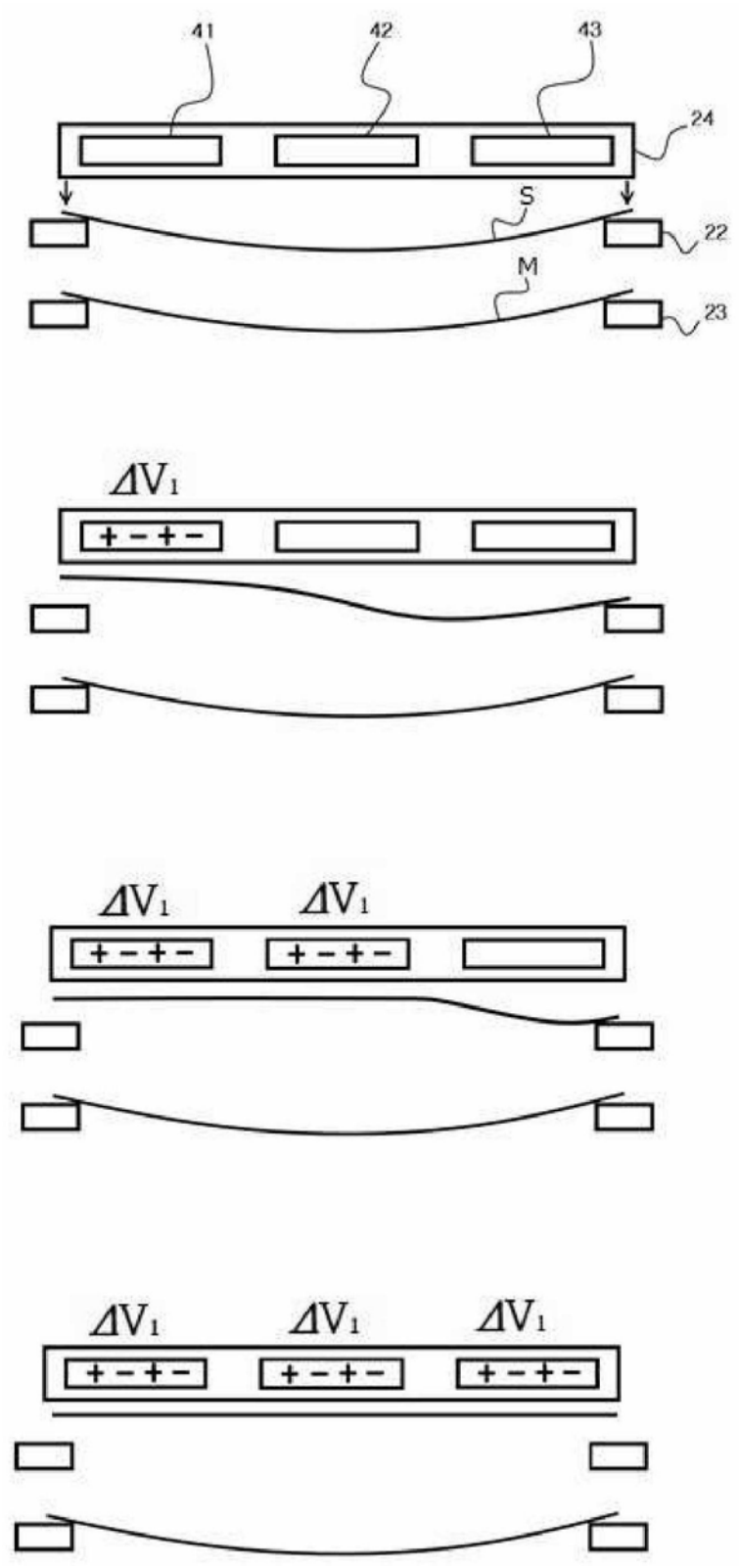


图4a

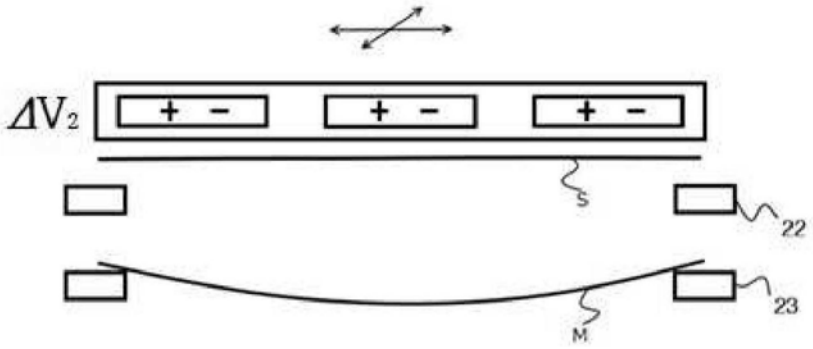


图4b

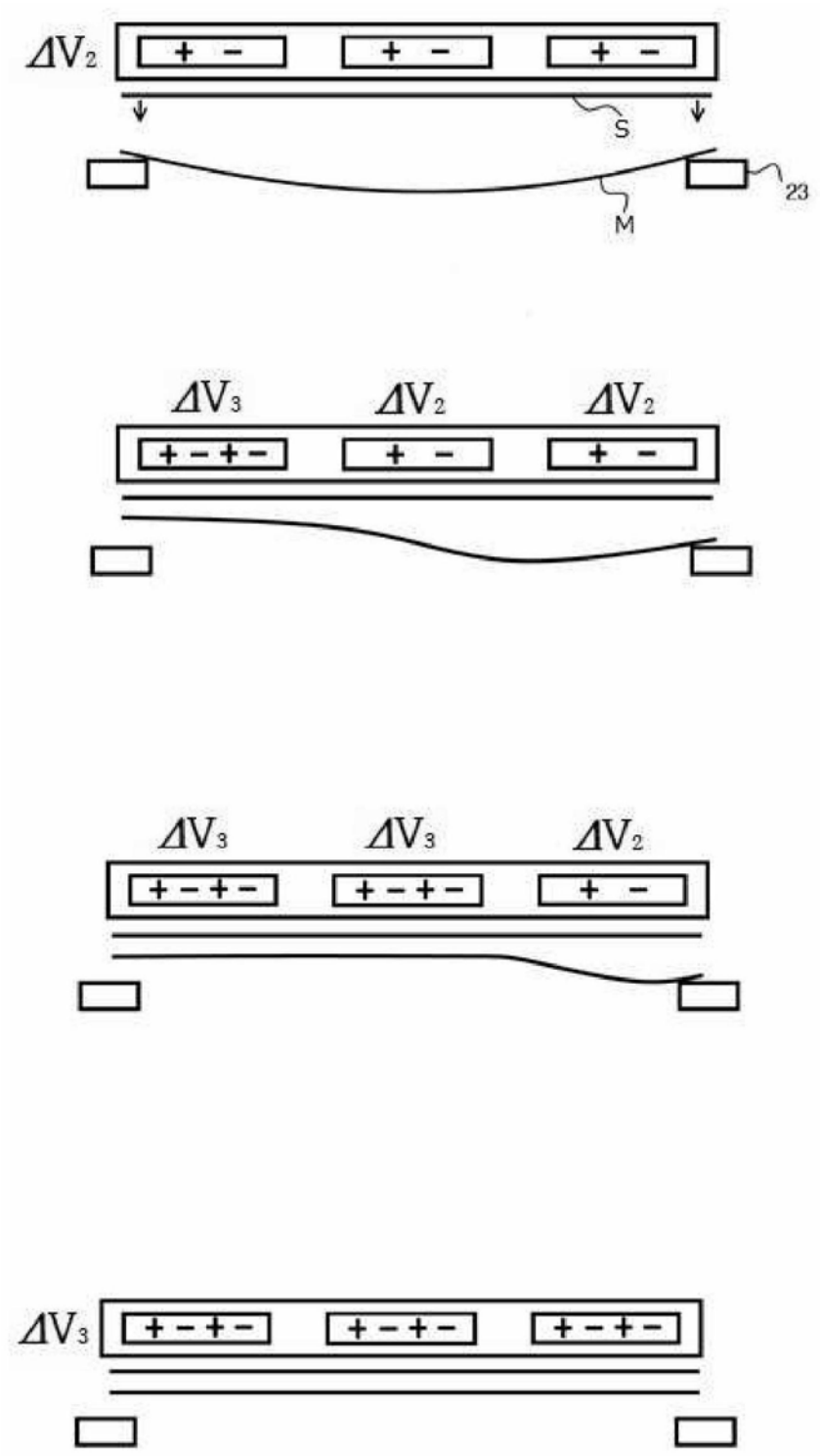


图4c

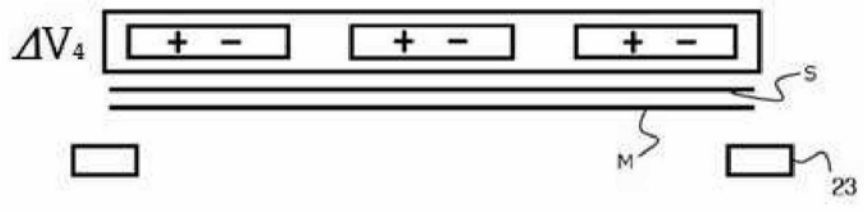


图4d

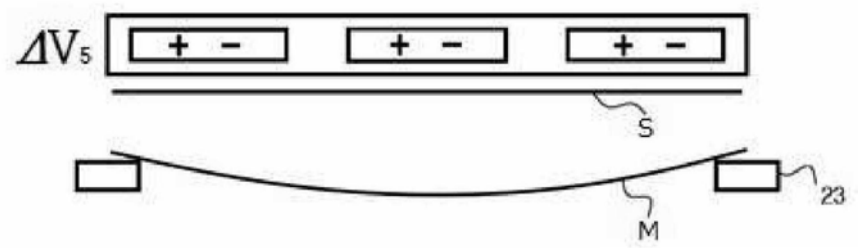


图4e

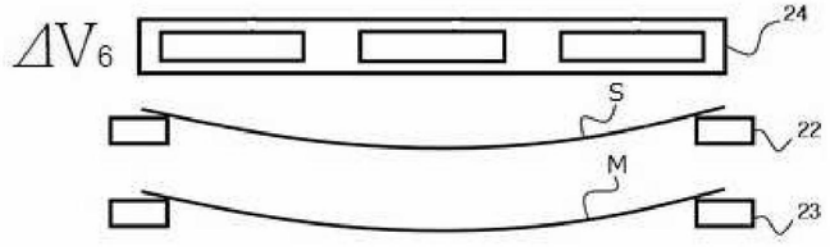


图4f

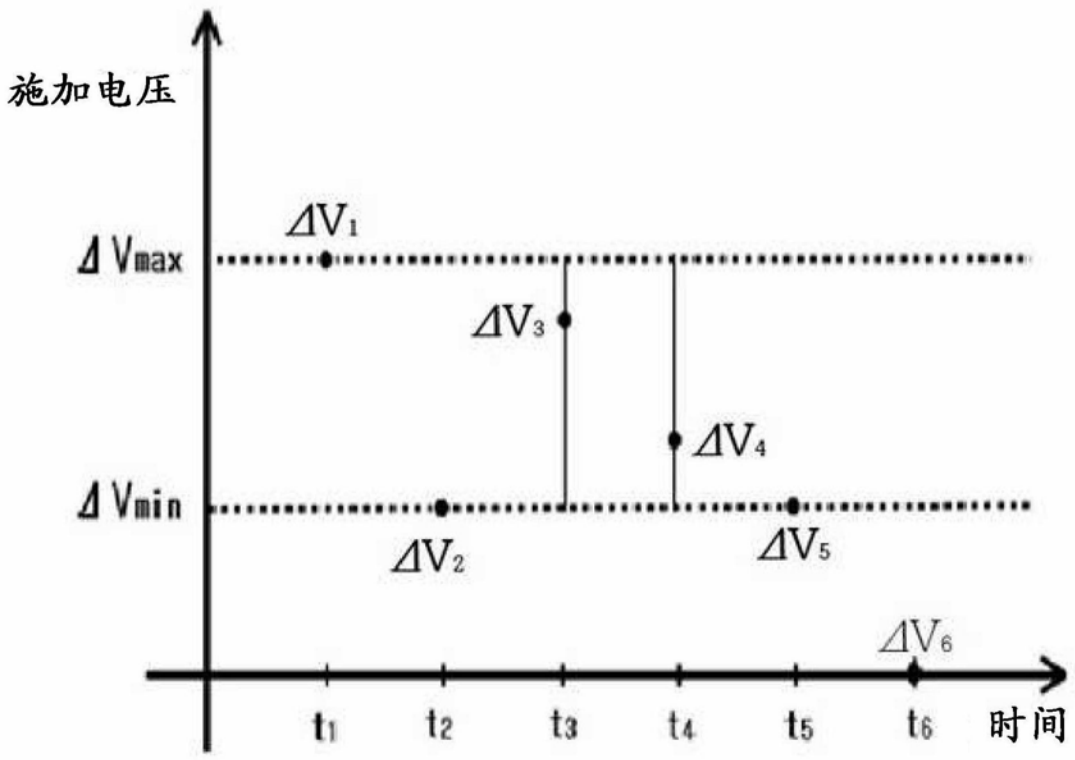


图5

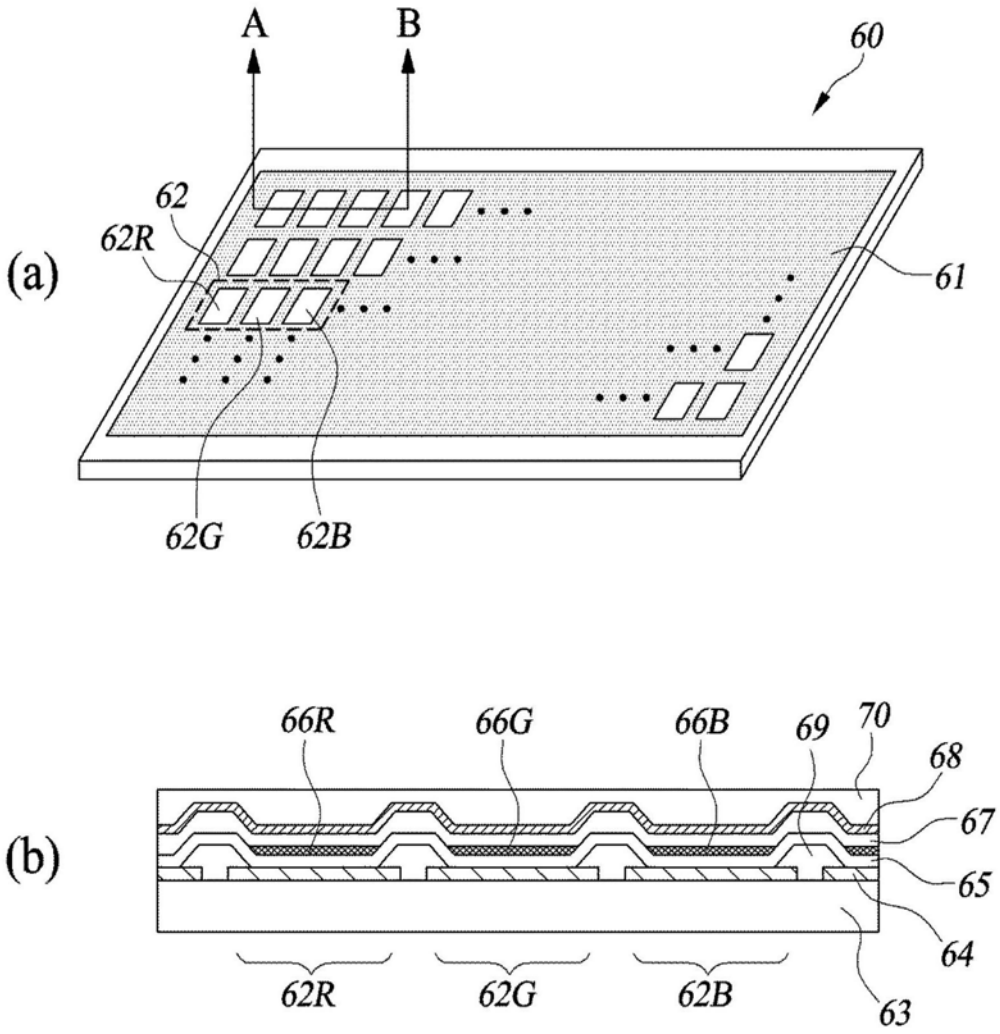

A
B
60
62
62R
(a)
61
62G
62B
66R
66G
66B
69
70
68
67
65
64
63
(b)
62R
62G
62B

图6