



(12)发明专利

(10)授权公告号 CN 104054263 B

(45)授权公告日 2017.02.22

(21)申请号 201380005672.5

(22)申请日 2013.01.17

(65)同一申请的已公布的文献号

申请公布号 CN 104054263 A

(43)申请公布日 2014.09.17

(30)优先权数据

61/587,705 2012.01.18 US

13/368,906 2012.03.08 US

(85)PCT国际申请进入国家阶段日

2014.07.16

(86)PCT国际申请的申请数据

PCT/US2013/021836 2013.01.17

(87)PCT国际申请的公布数据

W02013/109688 EN 2013.07.25

(73)专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72)发明人 W·J·陈 C-G·谭

(74)专利代理机构 上海专利商标事务所有限公司 31100

代理人 陈炜

(51)Int.Cl.

H03K 5/13(2014.01)

(56)对比文件

US 2008/0238752 A1, 2008.10.02,

US 2006/0273831 A1, 2006.12.07,

US 5796682 A, 1998.08.18,

CN 1862273 A, 2006.11.15,

CN 102142831 A, 2011.08.03,

审查员 王敏

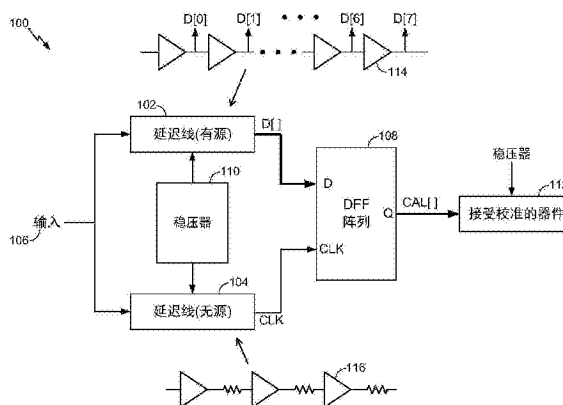
权利要求书2页 说明书5页 附图6页

(54)发明名称

片上粗略延迟校准

(57)摘要

通过比较不同片上组件(诸如有源片上组件和无源片上组件)响应于一输入的输出来获得接受校准的片上器件的工艺角、电压角和温度角。第一片上延迟线包括数个有源器件,其在延迟的不同级生成输出阵列(D[])。第二片上延迟线生成单个输出(CLK)。DFF阵列用单个输出时钟CLK对输出阵列(D[])进行采样。处于不同工艺角和温度角的不同延迟变动引起了来自DFF阵列的不同输出。来自DFF阵列的不同输出提供关于工艺角和温度角的信息,其可供用于在CLK的一个周期内对接受校准的片上器件进行快速校准。



1. 一种延迟校准方法, 包括:

确定具有由接受校准的芯片上的有源器件主导的第一延迟的第一延迟线与具有由接受校准的所述芯片上的无源器件主导的第二延迟的第二延迟线之间的延迟差别;

基于所确定的差别来校准片上组件; 以及

在确定所述延迟差别之前在所述第一延迟线和所述第二延迟线两者处接收同相输入。

2. 如权利要求1所述的方法, 其特征在于, 进一步包括:

将所述片上组件配置成取决于所述芯片上的所述有源器件和所述无源器件之间的变动。

3. 如权利要求1所述的方法, 其特征在于, 进一步包括:

向所述第一延迟线和所述第二延迟线供应共用电源。

4. 如权利要求1所述的方法, 其特征在于, 进一步包括:

向所述第一延迟线供应第一电源而向所述第二延迟线供应第二电源。

5. 如权利要求4所述的方法, 其特征在于, 所述第一电源和所述第二电源之一是恒定基准电源。

6. 如权利要求1所述的方法, 其特征在于, 进一步包括将接受校准的所述芯片集成到移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统(PCS)单元、便携式数据单元、以及固定位置数据单元中的至少一者中。

7. 一种用于无线通信的设备, 包括:

用于确定具有由接受校准的芯片上的有源器件主导的第一延迟的第一延迟线与具有由接受校准的所述芯片上的无源器件主导的第二延迟的第二延迟线之间的延迟差别的装置;

用于基于所确定的差别来校准片上组件的装置; 以及

用于在确定所述延迟差别之前在所述第一延迟线和所述第二延迟线两者处接收同相输入的装置。

8. 如权利要求7所述的设备, 其特征在于, 进一步包括:

用于向所述第一延迟线和所述第二延迟线供应共用电源的装置。

9. 如权利要求7所述的设备, 其特征在于, 进一步包括:

用于向所述第一延迟线供应第一电源的装置; 以及

用于向所述第二延迟线供应第二电源的装置。

10. 如权利要求7所述的设备, 其特征在于, 所述设备集成在移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统(PCS)单元、便携式数据单元、和固定位置的数据单元中的至少一者中。

11. 一种用于无线通信的装置, 包括:

D触发器阵列;

耦合在输入与所述D触发器阵列之间的片上有源延迟线; 以及

耦合在所述输入与所述D触发器阵列之间的片上无源延迟线;

所述D触发器阵列被配置成响应于具有由有源器件主导的第二延迟的所述片上有源延迟线与具有由无源器件主导的第一延迟的所述片上无源延迟线之间的延迟差别来生成校准代码。

12. 如权利要求11所述的装置,其特征在于,进一步包括:

配置成向所述第一延迟线和所述第二延迟线供应共用电源的第一电源供应。

13. 如权利要求11所述的装置,其特征在于,进一步包括:

配置成向所述第一延迟线供应第一电源的第一电源供应;以及

配置成向所述第二延迟线供应第二电源的第二电源供应。

14. 如权利要求11所述的装置,其特征在于,所述装置集成在移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统(PCS)单元、便携式数据单元、和固定位置的数据单元中的至少一者中。

片上粗略延迟校准

[0001] 相关申请的交叉引用

[0002] 本申请要求2012年1月18日提交的Chen等人的美国临时专利申请No.61/587,705的权益。

技术领域

[0003] 本公开一般涉及半导体校准电路。更具体地,本公开涉及为芯片内的局部变动诸如工艺变动、电压变动和温度变动等提供补偿。

[0004] 背景

[0005] 在半导体应用中,半导体封装上的电路系统的延迟校准能够抵销工艺、电压和温度(PVT)变动。当前的校准方法包括片外组件以及接受校准的封装上的外部引脚。为了执行校准过程,一般执行某种形式的比较。例如,当将片外组件用于校准时,该片外组件通常被用作与片上组件进行比较的基准。

[0006] 由于互补金属氧化物半导体(CMOS)技术的持续快速的规模升级,片外组件的使用变得越来越昂贵。因此,应当将片外组件限于依赖于延迟校准的高准确性的应用。

[0007] 概述

[0008] 根据本公开的各方面,可以完全在片上执行校准而无需片外组件。替代地,用两种不同类型的片上组件来执行校准。该两种不同类型的片上组件包括有源器件(诸如金属氧化物半导体场效应晶体管(MOSFET))和无源器件(诸如多晶硅(poly)电阻器)。这些器件的比较显示了跨不同工艺角和温度角(PT角)的不同变动。还可用多个电源来补偿电压变动。

[0009] 本公开的一方面提供了一种片上组件的延迟校准方法,包括确定接受校准的芯片上的有源器件和无源器件之间的延迟差别。对片上组件的校准基于所确定的差别。在一解说性配置中,该方法包括将片上组件配置成取决于芯片上的有源和无源器件之间的实际变动。根据本公开的各方面的延迟校准方法被极其快速且高效地执行。例如,所公开的校准过程可在单个周期时间内完成。所公开的校准过程也可持续地执行而不必中断其它处理任务并且无需在所公开的延迟校准过程与其它处理任务之间来回切换。

[0010] 本公开的另一方面提供了一种用于无线通信的设备。根据本公开的该方面,该设备包括用于确定接受校准的芯片上的无源器件的第一延迟线与接受校准的芯片上的有源器件的第二延迟线之间的延迟差别的装置。该设备还包括用于基于所确定的差别来校准片上组件的装置。

[0011] 本公开的另一方面提供了一种用于无线通信的装置,包括D触发器阵列、耦合在输入与该D触发器阵列之间的片上有源延迟线、以及耦合在该输入与该D触发器阵列之间的片上无源延迟线。根据本公开的该方面,D触发器阵列被配置成响应于片上有源延迟线与片上无源延迟线之间的延迟差别来生成校准代码。

[0012] 这已较宽泛地勾勒出本公开的特征和技术优势以力图使下面的详细描述可以被更好地理解。本公开的其他特征和优点将在下文描述。本领域技术人员应该领会,本公开可容易被用作改动或设计用于实施与本公开相同的目的的其他结构的基础。本领域技术人

员还应认识到,这样的等效构造并不脱离所附权利要求中所阐述的本公开的教导。被认为是本公开的特性的新颖特征在其组织和操作方法两方面连同进一步的优点和优点在结合附图来考虑以下描述时将被更好地理解。然而要清楚理解的是,提供每一幅附图均仅用于解说和描述目的,且无意作为对本公开的限定的定义。

[0013] 附图简述

[0014] 在结合附图理解下面阐述的详细描述时,本发明的特征、本质和优点将变得更加明显,在附图中,相同附图标记始终作相应标识。

[0015] 图1是概念性地解说根据本公开的各方面的校准电路系统的一般示例的示意图。

[0016] 图2是解说根据本公开的一方面的供校准的无源延迟和有源延迟之间的差别的信号时序图。

[0017] 图3示出其中可有利地采用本公开的配置的示例性无线通信系统。

[0018] 图4是解说根据本公开的一方面的用于校准的方法的过程流程图。

[0019] 图5是概念性地解说其中可有利地采用本公开的配置的环形振荡器电路系统的示意图。

[0020] 图6是解说根据本公开一方面的用于半导体组件的电路、布局以及逻辑设计的设计工作站的框图。

[0021] 详细描述

[0022] 半导体芯片上的不同器件可能具有非常不同的工艺、电压和温度变动。例如,有源片上组件(诸如MOSFET)的工艺和温度变动一般与无源片上组件(诸如多晶硅电阻器)的工艺和温度变动非常不同。能够看到性能度量上跨不同工艺和电压在 $\pm 60\%$ 范围内的变动,性能度量诸如为片上有源器件的饱和驱动电流(I_{DSAT})。与之形成对比的是,片上无源电阻器的电阻的变动可能仅仅在例如约 $\pm 20\%$ 的范围内。由于不同的工艺和温度变动,可以通过比较不同片上组件(诸如片上有源组件和无源片上组件)响应于一输入的输出来获得关于接受校准的器件的工艺角和温度角的信息。

[0023] 图1示出根据本公开的各方面的包括用于执行片上校准的电路系统100的设计架构的顶层框图。电路系统100包括耦合在在输入106与去往D触发器阵列(DFF阵列)108的输入之间的第一延迟线102和第二延迟线104。第一延迟线102包括数个有源组件114,而第二延迟线104包括数个无源组件116。稳压器110耦合在第一延迟线102和第二延迟线104之间。接受校准的器件112耦合到DFF阵列108的输出。

[0024] 输入信号(例如,上升沿或下降沿)被馈送入第一延迟线102和第二延迟线104两者中。第一延迟线102的延迟由有源器件(例如,倒相器)主导,而第二延迟线104的延迟由无源器件(例如,多晶硅电阻器)主导。这两条延迟线均由稳压器110供电以减少它们的电源上的变动。如果还需要补偿电压变动,则将单独的电源耦合到每一延迟线102、104。

[0025] 第一延迟线102从第一延迟线的不同级生成输出阵列 $D[0]$ 、 $D[1]$ 、 $\dots$ 、 $D[7]$ 、 $D[7]$ 。第二延迟线104仅以其延迟生成单个输出(CLK)。对于每一输入106,第一延迟线102生成的输出阵列 $D[]$ 的时序以及来自第二延迟线104的CLK输出的时序取决于工艺、温度和电压。输出阵列 $D[0]$ 基于片上有源组件变动而变动。CLK输出基于片上无源组件变动而变动。可以通过在不同工艺、温度和电压条件下将CLK输出与输出阵列 $D[]$ 进行比较来看出对于这些不同条件而言有源组件变动和无源组件变动之间的差别。根据本公开的各方面,可以使用CLK输出

与输出阵列D[]之间的差别来生成指示工艺、温度和电压条件的用于校准目的的代码。

[0026] 图2示出在两种不同情形中第一延迟线102和第二延迟线104的输出之间的差别,其可用于粗略校准。在第一种情形202中示出在快-快(FF)工艺角上来自第一延迟线102和第二延迟线104的输出。在第一种情形202中,处于FF角的有源延迟线的延迟小于处于FF角的无源线的延迟。在这一情形中,在DFF阵列108从第二延迟线104接收到CLK输出之前DFF阵列108感测到来自第一延迟线102的六个输出(D[0]...D[5])。响应于CLK,该六个输出被锁存在DFF阵列108中。被锁存输出提供了对FF工艺角上有源组件延迟和无源组件延迟之间的差别的编码表示。

[0027] 在第二种情形204中示出在慢-慢(SS)工艺角上来自第一延迟线102和第二延迟线104的输出。在第二种情形204中,处于SS角的有源延迟线的延迟长于处于SS角的无源线的延迟。在这一情形中,在DFF阵列108收到来自第二延迟线104的CLK输出之前,DFF阵列108仅感测到来自第一延迟线102的一个输出(D[0])。响应于CLK,该单个输出(D[0])被锁存在DFF阵列108中。被锁存输出提供了对SS工艺角上有源组件延迟和无源组件延迟之间的差别的编码表示。

[0028] 在一种配置中,一种用于无线通信的设备包括,用于确定接受校准的芯片上的无源器件的第一延迟线与此接受校准的芯片上的有源器件的第二延迟线之间的延迟差别的装置,以及用于基于所确定的差别来校准片上组件的装置。用于确定延迟差别的装置以及用于校准片上组件的装置可以是例如DFF阵列108。在另一配置中,前述装置可以是被配置成执行由前述装置所叙述的功能的任何模块或任何设备。尽管已阐述了特定装置,但是本领域技术人员将可领会,并非所有所公开的装置都是实践所公开的配置所必需的。此外,某些众所周知的装置未被描述,以便保持专注于本公开。

[0029] 设备100极其快速且高效地生成校准代码。例如,设备106被配置成接收输入并且在此输入的单个周期时间内生成校准代码。

[0030] 根据本公开的各方面,设备100可持续地执行所公开的延迟校准过程。这允许校准被更高效地执行而不必中断其它处理任务并且无需在所公开的延迟校准过程与其它处理任务之间来回切换。

[0031] 图3示出其中可有利地采用所公开的校准方法的配置的示例性无线通信系统300。出于解说目的,图3示出了三个远程单元320、330和350以及两个基站340。将认识到,无线通信系统可具有多得多的远程单元和基站。远程单元320、330和350分别包括校准电路系统325A、325B和325C。图3示出从基站340到远程单元320、330、和350的前向链路信号380,以及从远程单元320、330、和350到基站340的反向链路信号390。

[0032] 在图3中,远程单元320被示为移动电话,远程单元330被示为便携式计算机,而远程单元350被示为无线本地环路系统中的位置固定的远程单元。例如,远程单元可以是蜂窝电话、手持式个人通信系统(PCS)单元、便携式数据单元(诸如个人数据助理)、或者位置固定的数据单元(诸如仪表读数装备)。尽管图3解说了可采用根据本公开的教导的校准电路系统的远程单元,但本公开并不限于所解说的这些示例性单元。例如,根据本公开的配置的校准电路系统可被合适地用在任何设备中。

[0033] 参考图4描述根据本公开的各方面的用于延迟校准的方法。在框402中,确定接受校准的芯片上的有源器件(延迟线)和无源器件之间的延迟差别。在框404,基于所确定的差

别来校准片上组件。

[0034] 校准结果取决于有源和无源器件之间的差别。在这两种类型的器件的变动在芯片基板材料(例如,硅)中几乎完全相关的情况下这一设计性能极其良好。然而,无法假定这些器件的变动是几乎完全相关的,因为它们的制作、材料和工艺有一定程度的不同。另一方面,这些器件的变动也并非完全彼此独立,因为这两种类型的器件共享类似结构,诸如举例来说多晶硅。作为非完全相关的结果,校准结果的准确性可能受到影响。为了减少这一影响,根据本公开的各方面,可以基于有源和无源器件的差别来设计要校准的组件以使得来自非完全相关的影响可被抵消。

[0035] 在一个示例中,要校准的环形振荡器可被设计成使其振荡频率取决于有源和无源器件的延迟之间的差别以使得来自非完全相关的影响可被抵消。环形振荡器一般包括奇数个倒相器级。图5示出环形振荡器500中的单级的示例性设计。环形振荡器500包括倒相器电路系统502和保持器电路系统504。保持器电路系统504包括电阻器506、508。根据本公开的各方面,环形振荡器500被设计成在三个主要工艺角(即,慢-慢(SS)、典型-典型(TT)角和快-快(FF)角)处以期望频率来振荡。

[0036] 用于设计和分析电路系统(诸如环形振荡器500)的器件模型一般假定了无源和有源器件具有完全相关。然而,在实际芯片上,有源和无源器件的属性并不与它们在器件模型中时精确地相同,并且不具有完全相关。例如,在FF工艺角中,芯片上的无源电阻器可能比原本对FF工艺角所预测的对应器件模型具有更大阻性。无源和有源器件之间大于预测的差别可能改变所得的校准代码,并且试图关断振荡器中的附加桥臂并且使其变慢。然而,由于保持器电路系统504的效果主要由无源电阻器506、508来决定,因此其增大的电阻导致更弱的保持器功能性。这往往会加快环形振荡器500的振荡器频率并且与无源器件的电阻中的大于预测的差别的效果相反。换言之,保持器电路系统504被设计成抵销来自非完全相关的效果并且保持校准结果的准确性。

[0037] 尽管已阐述了特定电路系统,但是本领域技术人员应当领会,并非所有所公开的电路系统都是实践所公开的配置所必需的。此外,某些众所周知的电路未被描述,以便保持专注于本公开。

[0038] 图6是解说用于半导体组件(诸如以上公开的校准电路系统)的电路、布局以及逻辑设计的设计工作站的框图。设计工作站600包括硬盘601,该硬盘601包含操作系统软件、支持文件以及设计软件,诸如Cadence或OrCAD。设计工作站600还包括促成对电路610或半导体组件612(诸如校准电路系统)的设计的显示器602。提供存储介质604以用于有形地存储电路设计610或半导体组件612。电路设计610或半导体组件612可以文件格式(诸如GDSII或GERBER)存储在存储介质604上。存储介质604可以是CD-ROM、DVD、硬盘、闪存、或其他合适的设备。此外,设计工作站600包括用于从存储介质604接受输入或将输出写入存储介质604的驱动装置603。

[0039] 存储介质604上记录的数据可指定逻辑电路配置、用于光刻掩模的图案数据、或者用于串写工具(诸如电子束光刻)的掩模图案数据。该数据可进一步包括与逻辑仿真相关联的逻辑验证数据,诸如时序图或网电路。在存储介质604上提供数据通过减少了用于设计半导体晶片的工艺数目来促成对电路设计610或半导体组件612的设计。

[0040] 对于固件和/或软件实现,这些方法体系可以用执行本文所描述功能的模块(例

如,规程、函数等等)来实现。有形地体现指令的机器可读介质可被用来实现本文所述的方法体系。例如,软件代码可存储于存储器中并由处理器单元执行。存储器可以实现在处理器单元内或在处理器单元外部。如本文所用的,术语“存储器”是指长期、短期、易失性、非易失性类型存储器、或其他存储器,而并不限于特定类型的存储器或存储器数目、或记忆存储在其上的介质的类型。

[0041] 如果以固件和/或软件实现,则各功能可作为一条或多条指令或代码存储在计算机可读介质上。示例包括以数据结构编码的计算机可读介质和以计算机程序编码的计算机可读介质。计算机可读介质包括物理计算机存储介质。存储介质可以是能被计算机访问的可用介质。作为示例而非限定,此类计算机可读介质可包括RAM、ROM、EEPROM、CD-ROM或其他光盘存储、磁盘存储或其他磁存储设备、或能被用来存储指令或数据结构形式的合意程序代码且能被计算机访问的任何其他介质;如本文中所使用的盘(disk)和碟(disc)包括压缩碟(CD)、激光碟、光碟、数字多用碟(DVD)、软盘和蓝光碟,其中盘常常磁性地再现数据,而碟用激光光学地再现数据。上述组合应当也被包括在计算机可读介质的范围内。

[0042] 除了存储在计算机可读介质上,指令和/或数据还可作为包括在通信装置中的传输介质上的信号来提供。例如,通信装置可包括具有指示指令和数据的信号的收发机。这些指令和数据被配置成使一个或多个处理器实现权利要求中叙述的功能。

[0043] 尽管已详细描述了本公开及其优点,但是应当理解,可在本文中作出各种改变、替代和变更而不会脱离如由所附权利要求所定义的本公开的精神和范围。而且,本申请的范围并非旨在被限定于说明书中所描述的过程、机器、制造、物质组成、装置、方法和步骤的特定配置。如本领域的普通技术人员将容易从本公开的公开内容领会到的,可以利用根据本公开的现存或今后开发的与本文所描述的相应配置执行基本相同的功能或实现基本相同结果的过程、机器、制造、物质组成、装置、方法或步骤。因此,所附权利要求旨在将这样的过程、机器、制造、物质组成、装置、方法或步骤包括在其范围内。

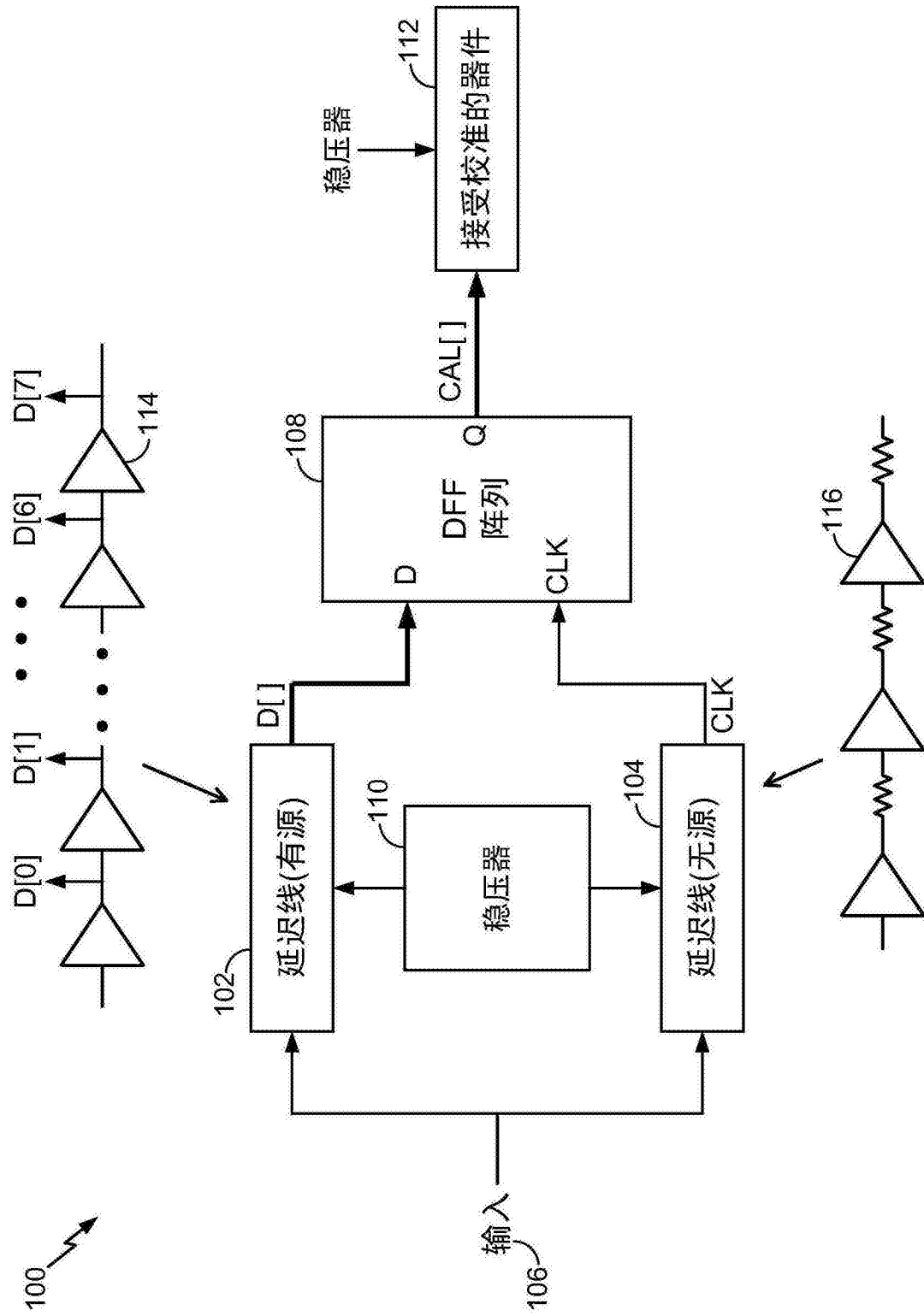


图1

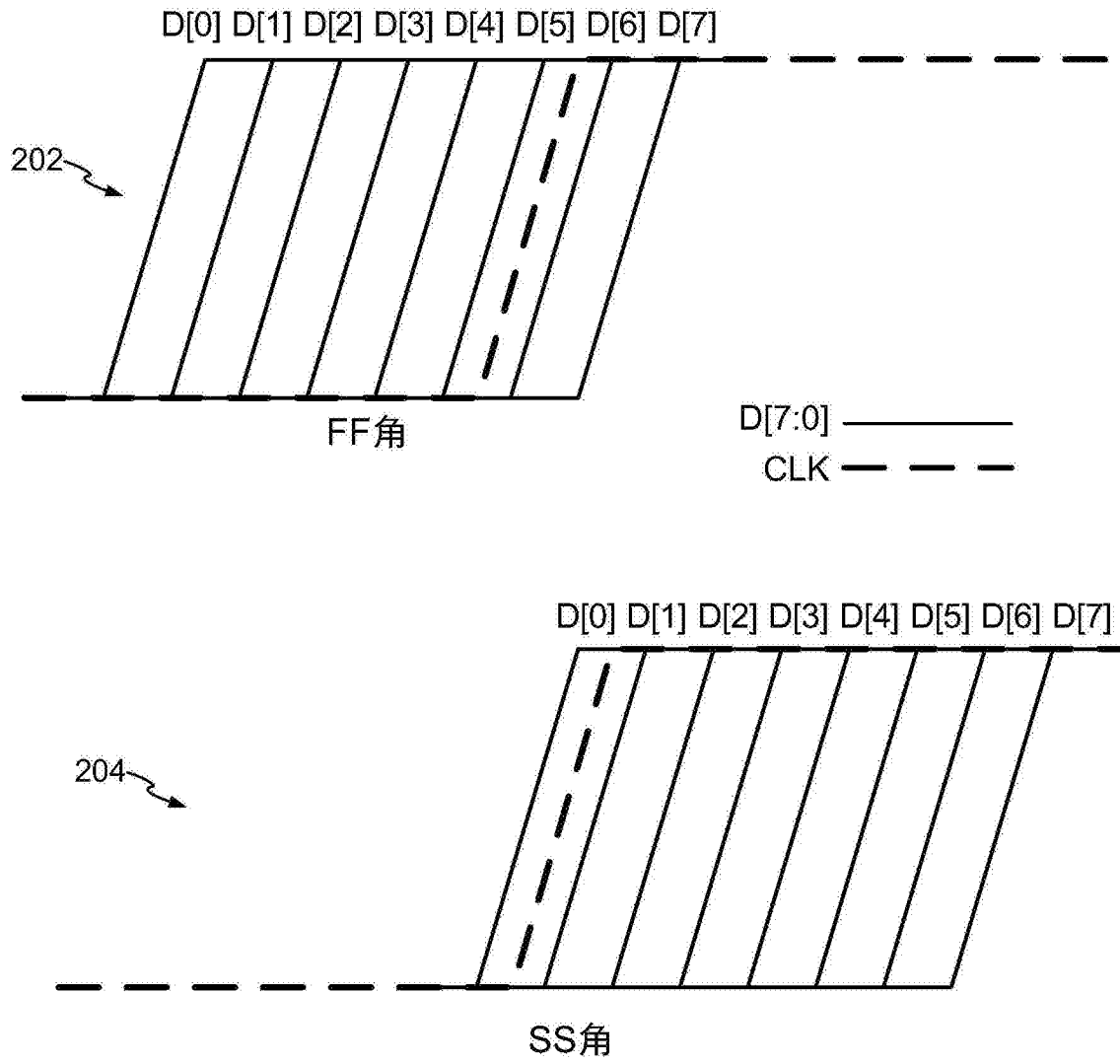


图2

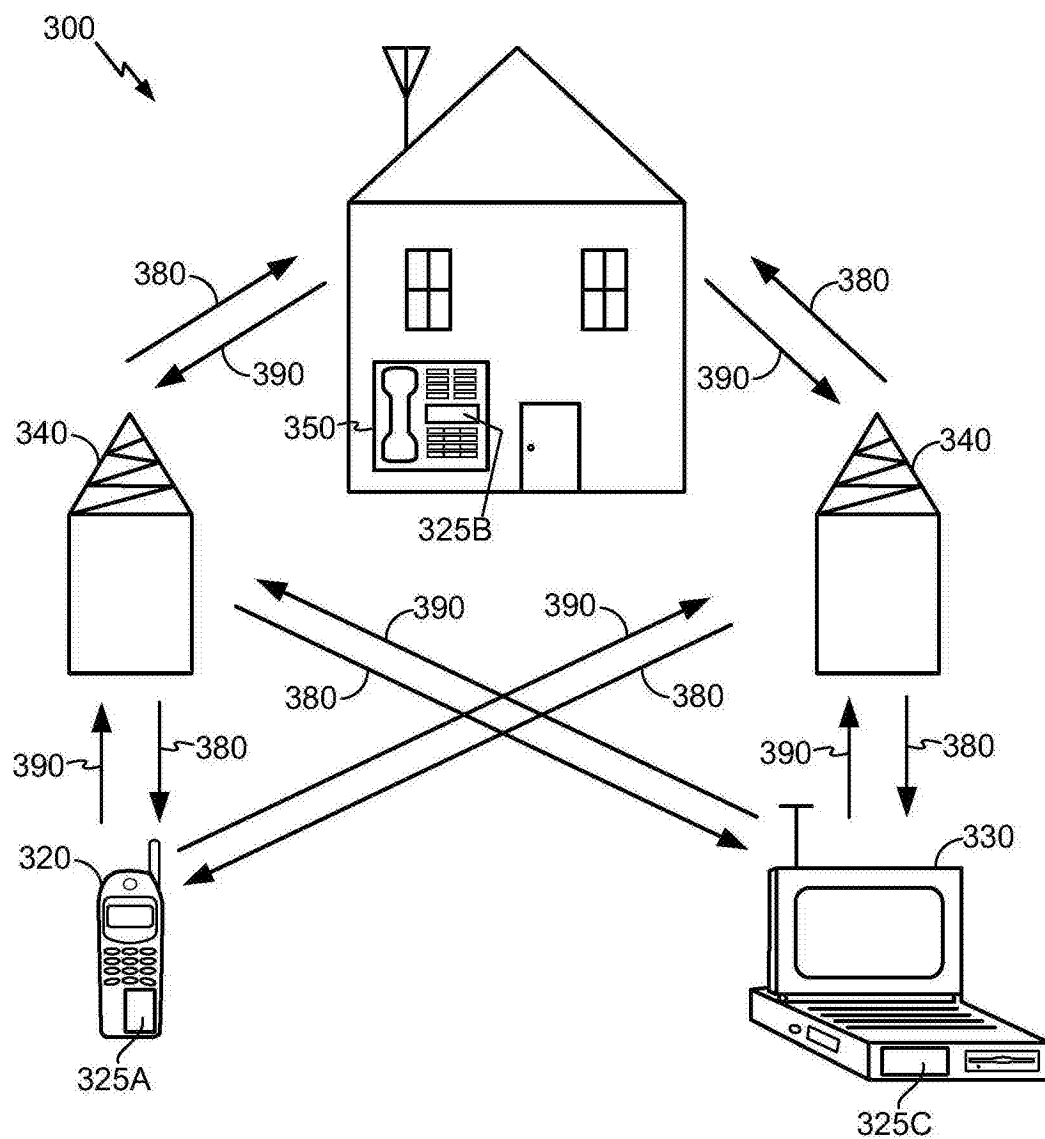


图3

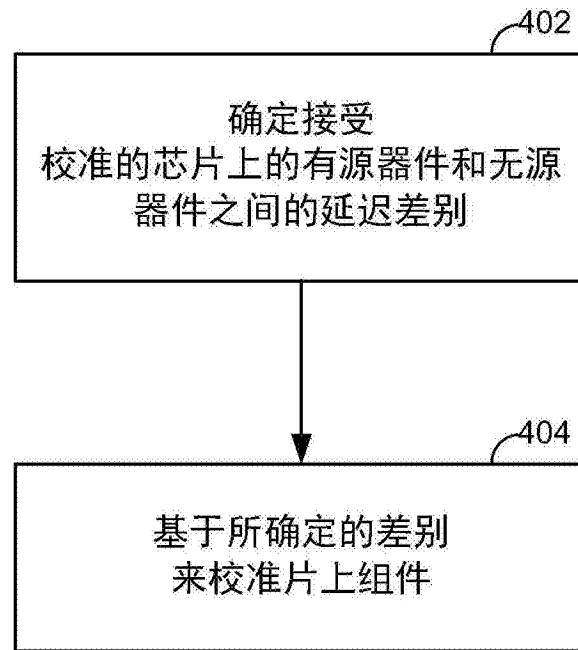


图4

500

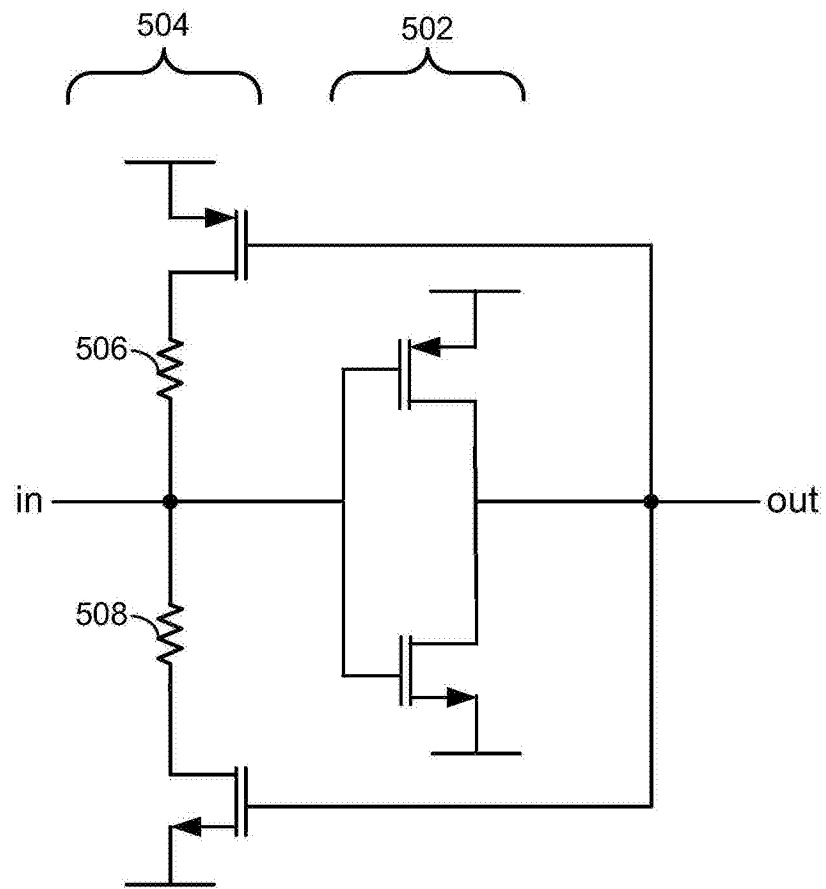


图5

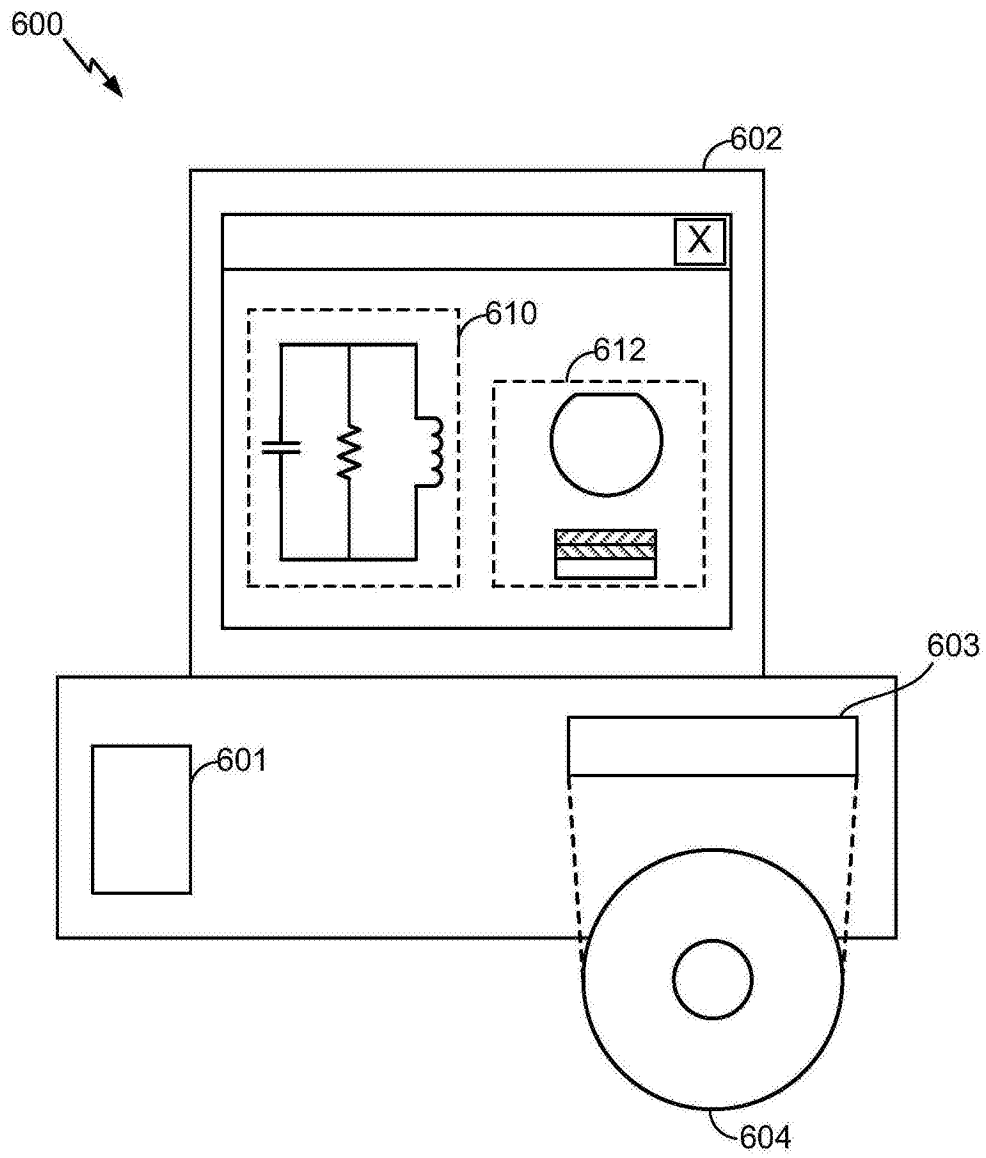


图6