

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 1 区分

【発行日】平成24年4月5日 (2012.4.5)

【公開番号】特開2011-58847(P2011-58847A)

【公開日】平成23年3月24日 (2011.3.24)

【年通号数】公開・登録公報2011-012

【出願番号】特願2009-206124(P2009-206124)

【国際特許分類】

G 0 1 R 31/28 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/10 (2006.01)

【F I】

G 0 1 R 31/28 G

H 0 1 L 27/04 T

H 0 1 L 27/10 3 7 1

H 0 1 L 27/10 4 8 1

【手続補正書】

【提出日】平成24年2月17日 (2012.2.17)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

メモリマクロを備える半導体集積回路装置であって、

メモリセル部と、

スキャンモード制御信号に応じて、入力データ信号の値とスキャンテスト値とのいずれかを、動作クロックに従って保持する複数の入力データ保持部と、

テストモード制御信号に応じて、前記複数の入力データ保持部の一つが保持する値と前記メモリセル部が記憶するデータ値とのいずれかを、前記複数の入力データ保持部が動作する位相とは異なる位相に従って保持する複数の出力データ保持部と、を備え、

前記複数の入力データ保持部と、前記複数の出力データ保持部とは、前記複数の入力データ保持部の一つを先端として交互に直列に接続され、

前記複数の出力データ保持部の一つが保持する値は、前記スキャンテスト値として後段の前記入力データ保持部へ伝送される半導体集積回路装置。