



[12] 发明专利申请公开说明书

[21] 申请号 03818223.8

[43] 公开日 2005 年 9 月 21 日

[11] 公开号 CN 1672188A

[22] 申请日 2003.7.10 [21] 申请号 03818223.8

[30] 优先权

[32] 2002.7.29 [33] EP [31] 02078097.9

[86] 国际申请 PCT/IB2003/003148 2003.7.10

[87] 国际公布 WO2004/013835 英 2004.2.12

[85] 进入国家阶段日期 2005.1.28

[71] 申请人 皇家飞利浦电子股份有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 G·帕斯奎里尼 L·阿巴尼

[74] 专利代理机构 中国专利代理(香港)有限公司

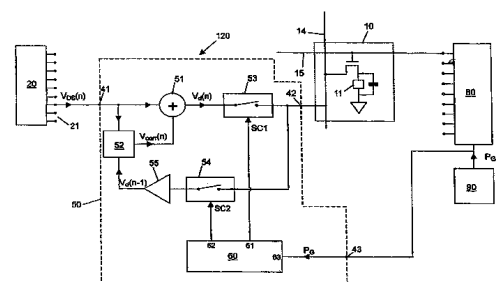
代理人 傅康 张志醒

权利要求书 3 页 说明书 8 页 附图 3 页

[54] 发明名称 用于驱动 LCD 显示器的方法和电路

[57] 摘要

在新型的液晶晶元过驱动方法中,对液晶晶元(11)上的其是由先前帧驱动操作所造成的实际电压进行测量,并且根据该实际上所测量的电压来对过驱动电压量进行估计。该方法无需使用帧存储器即可实现过驱动方法,因为它使用了其作为存储单元的液晶晶元(11)的本征电容(CLC)。此外,该方法还允许更准确的过驱动量,因为其估计是基于从先前帧所产生的存在于液晶晶元(11)上的实际电压。



- 1、 一种用于对液晶晶元进行驱动的方法包括步骤：
接收来自一数据源的数据源信号；
5 对先前帧的保持在该晶元中的剩余电压电平进行测量；
计算一驱动信号以作为所述数据源信号和所述剩余电压电平的函数；以及
将该驱动信号施加到所述晶元上。
- 2、 一种液晶显示器驱动电路，包括：
10 检测装置，该检测装置对液晶晶元的晶元电压进行检测并且提供其表示所述晶元电压的检测装置输出信号；
驱动电压产生装置，该驱动电压产生装置在一方面根据数据源信号，并且在另一方面根据所述检测装置输出信号而产生数据驱动信号；
15 驱动信号施加装置，该驱动信号施加装置将所产生的数据驱动信号施加到液晶晶元上；以及
控制装置，该控制装置对检测装置以及驱动信号施加装置的定时进行控制。
- 3、 根据权利要求2的液晶显示器驱动电路，包括：
20 一数据信号输入，该数据信号输入与数据源的输出相耦合；
一选通信号输入，该选通信号输入与选通脉冲源相耦合；
一电路输出，该电路输出与液晶显示器的一数据线相耦合；
驱动电压产生装置，其具有其与数据信号输入相耦合的第一输入；
25 所述驱动信号施加装置耦合在驱动电压产生装置的一输出与所述电路输出之间；
所述检测装置耦合在所述驱动电压产生装置的第二输入与所述电路输出之间。
- 4、 根据权利要求3的液晶显示器驱动电路，其中所述检测装置
30 包括一锁存器，该锁存器具有其与所述驱动电压产生装置的所述第二输入相耦合的一输出。
- 5、 根据权利要求3的液晶显示器驱动电路，其中所述驱动信号

施加装置包括第一可控开关，该第一可控开关具有其与开关控制器的第一输出相耦合的一控制输入；

其中所述检测装置包括第二可控开关，该第二可控开关具有其与所述控制器的第二输出相耦合的一控制输入；

5 其中所述开关控制器具有其与选通信号输入相耦合的一输入。

6、根据权利要求5的液晶显示器驱动电路，其中当在其输入接收一选通脉冲时，所述开关控制器在其第二输出产生了一检测脉冲以作为第二可控开关的第二控制信号，以便在所述检测脉冲期间将第二可控开关切换到传导状态，其中检测脉冲具有其比选通脉冲的持续时间要短的一预定持续时间；并且

10 在所述检测脉冲之后，所述开关控制器产生了一驱动脉冲以作为第一可控开关的第一控制信号，以便在所述驱动脉冲期间将第一可控开关切换到传导状态，其中所述驱动脉冲的持续时间基本上相当于选通脉冲的持续时间减去预定持续时间。

15 7、根据要求6的液晶显示器驱动电路，其中所述开关控制器包括：

一单脉冲产生器，通过选通脉冲的上升沿来触发该单脉冲产生器以在其第一输出产生其具有预定持续时间的输出脉冲，所述第一输出与所述开关控制器的所述第二输出相耦合；

20 一“与”门，该“与”门具有其与所述开关控制器的所述输入相耦合的一个输入，并且具有相耦合的用于接收来自单脉冲产生器的反相输出脉冲的另一输入，“与”门的输出与所述开关控制器的所述第一输出相耦合。

25 8、根据权利要求2的液晶显示器驱动电路，其中驱动电压产生装置包括：

一函数计算单元，该函数计算单元接收数据源信号以及检测装置输出信号；

一加法器，该加法器将数据源信号与校正信号相加在一起以作为函数计算单元的一输出；以及

30 该加法器的一输出，该输出是驱动电压产生装置的输出。

9、一种液晶显示器，包括排列成行和列的像素的一矩阵，每个像素包括一液晶晶元，该液晶晶元具有其与驱动晶体管的漏极相连的

一个接线端，该驱动晶体管的源极与列数据线相连，并且该驱动晶体管的栅极与一行栅极线相连；

每个行栅极线与一选通驱动器的相应输出相耦合；

- 5 每个列数据线根据权利要求 2 的液晶显示器驱动电路有关，每个列数据线与相关驱动电路的输出相耦合，该相关驱动电路的数据输入与数据驱动器的相应输出相耦合。

10、一种集成数据源，包括：

一数据源，该数据源具有用于提供数据源信号的一输出；以及根据权利要求 2 的液晶显示器驱动电路。

用于驱动 LCD 显示器的方法和电路

技术领域

- 5 本发明通常涉及一种用于对液晶显示器中的液晶像素进行驱动的方法。

背景技术

- 液晶显示板通常为大众所熟知。参考图 1，他们包括液晶显示器单元或者像素 10 的一矩阵，图 1 中示出了所述单元或像素之一。每个像素 10 包括一液晶晶元 11，该液晶晶元 11 的一个终端与为液晶显示板的多个像素（通常是所有的）所共用的一共用背面电极 12 相连，并且该液晶晶元 11 的另一终端与像素驱动晶体管 13 的漏极端子相连。

- 根据水平行和垂直列的一矩阵来对像素进行排列。一个列中的驱动晶体管 13 的所有源极与一共用列电极或数据线 14 相连。所有的数据线与数据驱动器或列驱动器 20 的相应输出 21 相耦合。

- 一个行中的所有驱动晶体管 13 的所有栅极与一个共用行电极或栅极线 15 相连。所有的栅极线与栅极驱动器或行驱动器 80 的相应输出 81 相连。行驱动器 80 接收来自选通脉冲源 90 的选通脉冲 P_G ，并且以预定的顺序而连续的将这些选通脉冲提供给栅极线。

- 在操作的过程中，通过每次将适当的选通脉冲施加到仅仅一个栅极线上来连续的驱动显示板的行。这有效地构成了对矩阵行之一进行选择。只要选择了该行（在选通脉冲期间），数据驱动器 20 所提供的数据线 14 上的电压可确定特定行中的相应像素单元 10 所输出的光数量。

- 在施加到栅极线 15 上的上述选通脉冲的长度所确定的预定行时间期间保持（驱动）该行。随后，选择下一行等等，直到已选择了该矩阵中的所有行，在此之后自该矩阵中的第一行起连续的继续。所有的行一起定义了一个图像帧；帧周期表示要对所有连续的行进行驱动以显示一个完整帧所需的时间。

液晶显示板受到诸如运动模糊和反冲这样的问题。“运动模糊”是当物体在屏幕上移动时所显示的物体在某程度上变得模糊这样的现

象。该现象是由若干原因造成，该原因包括固有的低 LC 响应时间以及像素电容取决于施加到晶元上的电压这样的事实。“反冲”是当除去选通脉冲时在该晶元上出现了所不希望的压降这样的现象。这现象实质上是由于存在于液晶晶元中的寄生元件所造成的，并且其大小（就压降而言）不是恒定的，但是取决于其与依次施加到晶元本身上的电压有关的晶元容量。

这些问题本身已为大家所熟知，并且已提出了校正方法以克服或至少减小这些问题。所有这些方法是基于这样的原理，即通过对该晶元进行“过驱动”可减小上面所描述的现象。在公知的“过驱动”校正方法中，不直接将数据源 20 所提供的的数据源信号 V_{DS} 施加到数据线 14 上，但是增加校正值 V_{corr} ，以便将施加到数据线 14 上的数据驱动电压 V_d 写成：

$$V_d = V_{DS} + V_{corr}$$

在一方面，校正值 V_{corr} 取决于数据源 20 当前所提供的当前数据源信号 V_{DS} ，并且在另一方面，取决于与先前帧中的相同像素有关的相关数据线上的数据源 20 所提供的的数据源信号 V_{DS} 。因此，对于每个像素 10 而言，根据下述公式而将第 n 帧内的校正值 $V_{corr}(n)$ 写为 $V_{DS}(n)$ 和 $V_{DS}(n-1)$ 的函数：

$$V_{corr}(n) = f(V_{DS}(n); V_{DS}(n-1))$$

由下列公式来表示在当前第 n 帧期间施加到像素 10 上的数据驱动信号 $V_d(n)$ ：

$$\begin{aligned} V_d(n) &= V_{DS}(n) + V_{corr}(n) \\ &= V_{DS}(n) + f(V_{DS}(n); V_{DS}(n-1)) \end{aligned}$$

在上述公式中，函数 f 是两个变量 $V_{DS}(n)$ 和 $V_{DS}(n-1)$ 的预定函数。函数 f 可被表示为解析函数、或者被表示为一表格、或者以其他任何合适方式来表示。对于本领域普通技术人员来说显而易见的是，函数 f 取决于单个液晶显示器的特定特征。在任何情况下，使用这种校正函数 f 的思想本身已为大家所熟知，并且因而这并不是本发明的主题。因此，这里省略对该函数进行更加详细的说明。

在现有技术中，为了确定校正值 V_{corr} ，使用帧存储器 30 来存储如图 1 用函数式所示的先前帧的像素源信号 $V_{DS}(n-1)$ 。帧存储器需要其与液晶显示器中的像素数目相对应的存储容量，并且该帧存储器

相对很贵。

此外，在现有技术中，根据列驱动器信号 $V_{DS}(n-1)$ 来执行校正过程，该校正过程是仅对先前帧时实际上存在于液晶晶元 11 上的数据驱动电压进行估计。

- 5 应该注意的是图 1 给出了在列驱动器之后所执行的校正过程；对于本领域普通技术人员来说显而易见的是，实际上直接在数字域中对提供给列驱动器的数据执行校正过程。

发明内容

- 10 本发明的一个目的就是提供了一种用于对液晶像素进行驱动的方法及驱动电路，其中无需使用帧存储器即可实现与现有技术相同的功能（即过驱动方法）。本发明更进一步的目的就是提供一种用于对液晶像素进行驱动的方法及驱动电路，其中根据对先前帧时实际上存在于液晶晶元 11 上的数据驱动电压进行测定而不是对其进行估计（如现有技术）来执行过驱动方法。这可对校正值 $V_{corr}(n)$ 进行更加准确的估计。独立权利要求定义了本发明。从属权利要求的定义了有利的实施例。

- 20 为了实现上述目的，本发明使用其作为像素存储器的每个液晶晶元 11 的本征电容 C_{LC} 。按照这种方法，不再需要其他的帧存储器，同时此外对先前帧之后的其保持在所述本征电容 C_{LC} 中的剩余电压进行测量以计算校正值 $V_{corr}(n)$ 。

独立权利要求定义了本发明。从属权利要求定义了有利的实施例。

- 25 因此，根据本发明的一重要方面，用于驱动液晶晶元的方法包括步骤：首先对保持在晶元中的电压电平进行测量，并且其次在一方面根据来自数据源的数据源信号 $V_{DS}(n)$ ，并且在另一方面根据所测定的晶元电压 $V_d(n-1)$ ，利用已校正的驱动信号来驱动晶元。

- 30 此外，根据本发明的液晶显示器驱动电路包括：检测装置，该检测装置用于对晶元电压 $V_d(n-1)$ 进行检测；驱动电压产生装置，该驱动电压产生装置用于在一方面根据数据源所提供的当前数据源信号 $V_{DS}(n)$ ，并且在另一方面根据所测量的晶元电压 $V_d(n-1)$ ，产生数据驱动信号 $V_d(n)$ ；驱动信号施加装置，该驱动信号施加装置用于将所产生的数据驱动信号 $V_d(n)$ 施加到液晶晶元上；以及控制装

置, 该控制装置对检测装置以及驱动信号施加装置的定时进行控制。

附图说明

参考附图, 从下面对根据本发明的液晶显示器的显示驱动器的一优选实施例进行描述可显而易见的得知本发明的这些及其他方面、特征、以及优点, 在附图中相同的参考数字表示相同或相似的部件, 并且5 且在附图中:

图 1 示意性的给出了现有技术的驱动电路;

图 2 示意性的给出了根据本发明的液晶显示器驱动电路;

图 3 给出了根据本发明的液晶显示器驱动电路的一实施例中的驱动脉冲的时序图; 以及10

图 4 示意性的给出了开关控制器的一实施例。

具体实施方式

图 2 示意性的给出了用于实现本发明的一个数据线 14 即一行中的一个像素 10 的一电路 50。然而, 应该理解的是, 在显示设备中,15 可为提供多个图 2 中所示的电路 50, 每一个用于每个数据线。

电路 50 具有一数据信号输入 41、一选通信号输入 43、以及一输出 42。数据信号输入 41 与数据源 20 的输出 21 相耦合以提供当前数据源信号 $V_{DS}(n)$ 。输出 42 与数据线 14 相耦合。

在图 2 所实现的电路中, 数据信号输入 41 与加法器 51 的第一输入相耦合并且与函数计算器单元 52 的第一输入相耦合。函数计算器20 单元 52 的输出与所述加法器 51 的另一输入相耦合, 该加法器 51 的输出与第一可控开关 53 的第一开关接线端相耦合。所述第一可控开关 53 的第二开关接线端与数据线 14 相耦合。第一可控开关 53 具有两个可操作的状态: 在第一可操作的状态中, 开关 53 在两个接线端25 之间传导, 反之在第二可操作的状态中, 开关 53 在两个接线端之间是非传导的。最好是, 如所示的, 开关 53 是由 MOSFET 来实现的。第一可操作状态在下文中被示为“闭合”并且第二可操作状态被示为“打开”。在控制终端所接收到的第一开关控制信号 SC1 的控制之下对所述两个可操作状态之一进行选择或者对其进行切换。

其最好是一 MOSFET 的第二可控开关 54 的一个接线端还与所述数据线 14 相连, 并且另一个开关接线端与锁存器 55 的输入相连, 该锁存器 55 的输出与所述函数计算器单元 52 的第二输入相连。与第一可30

控开关 53 相类似, 第二可控开关 54 具有第一可操作状态“闭合”和第二可操作状态“打开”以在控制终端所接收到的第二开关控制信号 SC2 的控制之下对其进行切换。

5 开关控制器 60 具有两个输出 61, 62 以将各个开关控制信号 SC1, SC2 提供给所述两个可控开关 53, 54。开关控制器 60 具有其与选通信号输入 43 相耦合的一输入 63 以接收来自选通脉冲源 90 的选通脉冲 P_G 。还将选通脉冲提供给选通驱动器 80。选通驱动器 80 的输出与相应栅极线相连。

10 开关控制器 60 根据在其输入 63 所接收到的选通信号而产生开关控制信号 SC1, SC2, 如下所述。当接收到选通脉冲 P_G 时, 开关控制器 60 首先在其第二输出 62 产生一检测脉冲 P_S 以作为第二控制信号 SC2, 该第二控制信号 SC2 具有小于选通脉冲 P_G 的持续时间。此后, 在检测脉冲 p_s 结束之后, 开关控制器 60 在其第一输出 61 产生了一驱动脉冲 P_D 以作为第一控制信号 SC1, 驱动脉冲 P_D 基本上在检测脉冲 P_S 结束时开始并且基本上在选通脉冲 P_G 结束时结束。最好是, 在检测脉冲 P_S 结束与驱动脉冲 P_D 开始之间存在很短的时段以便避免所述两个脉冲之间的重叠。图 3 中给出了所述三个信号的定时, 其分别示出了选通脉冲 P_G 、第二控制信号 SC2、以及第一控制信号 SC1 以作为时间 t 的函数。

20 图 4 给出了一示例中可能实现的开关控制器 60, 在该示例中存在一脉冲与逻辑“高”相对应并且不存在一脉冲与逻辑“低”相对应。单脉冲产生器 70 产生了这样一个脉冲, 该脉冲的预定持续时间小于预先已知的选通脉冲 P_G 的预定持续时间。脉冲发生器 70 具有其通常为“低”的第一输出 72 并且提供一“高”脉冲。脉冲发生器 70 进一步具有其通常为“高”的第二输出 73 并且提供其与与门 74 的第一输入相耦合一“低”脉冲。因此, 脉冲发生器 70 的第二输出 73 上的第二输出信号与其第一输出 72 上的第一输出信号相反。因此可选地, 脉冲发生器 70 的第一输出 72 通过一反相器而与所述“与”门 74 的所述第一输入相耦合。

30 当脉冲发生器 70 的触发输入 71 接收到正边缘时, 脉冲发生器 70 产生其脉冲。该触发输入 71 与开关控制器 60 的所述输入 63 相耦合以便接收选通信号 P_G 。此外, 所述“与”门 94 的第二输入与开关控

制器 60 的所述输入 63 相耦合以便接收选通信号 P_c 。脉冲发生器 70 的第一输出 72 与开关控制器 60 的所述第二输出 62 相耦合并且“与”门 74 的输出与开关控制器 60 的第一输出 61 相耦合。

在操作的过程中，“与”门 74 的输出最初为“低”，因为选通信号 P_c 最初为“低”。当接收到选通脉冲 P_c 时，更具体地说当接收到选通脉冲 P_c 的上升沿时，脉冲发生器 70 将在其第一输出 72 产生一“高”脉冲，该“高”脉冲将作为开关控制器 60 第二输出 62 的检测脉冲 P_s 。在检测脉冲 P_s 期间，“与”门 74 的输出保持为“低”。此后，当脉冲发生器 70 所产生的脉冲结束时，“与”门 74 的输出在选通脉冲 P_c 的剩余持续时间期间是“高”，并且其将作为开关控制器 60 第一输出 61 的输出脉冲，即作为驱动脉冲 P_d 。

因此，开关控制器 60 将选通脉冲 P_c 的长度所确定的定址阶段分成两个部分，这两个部分在下文中将被表示为“检测阶段”以及“驱动阶段”。通过脉冲发生器 70 所产生的脉冲的长度来确定检测阶段的长度，但是由开关控制器 60 第一输出 61 上的输出脉冲的长度，即由选通脉冲 P_c 与检测脉冲 P_s 的长度差值来确定驱动阶段的长度。典型的，检测阶段的持续时间小于驱动阶段的持续时间。

在检测阶段的过程中，在检测脉冲 P_s 的控制下第一可控开关 53 “打开”并且第二可控开关 54 “闭合”。因此，保持在液晶晶元 11 中的电压与锁存器 55 的输入相耦合。函数计算单元 52 此刻在其第一输入接收当前帧的当前数据源信号 $V_{DS}(n)$ ，并且在其第二输入接收在检测阶段的过程中所测量的剩余晶元电压 $V_d(n-1)$ 。根据这两个输入信号，函数计算单元 52 以其本身为大家所熟知的方式来确定添加到当前数据源信号 $V_{DS}(n)$ 上的当前校正信号 $V_{corr}(n)$ 以提供当前晶元驱动信号 $V_d(n)$ 。然而，在检测阶段的过程中不将该当前晶元驱动信号 $V_d(n)$ 施加到单元 11 上，因为在检测阶段的过程中第一可控开关 53 “打开”。

在检测阶段之后，在驱动阶段的过程中，在驱动脉冲 P_d 的控制下第二可控开关 54 “打开”并且第一可控开关 “闭合”，以便将当前晶元驱动信号 $V_d(n)$ 施加到数据线 14 上，并且因此将其施加到选通脉冲 P_c “所选择的”液晶晶元 11 上而不受存在检测电路的干扰，因为第二可控开关 54 此刻 “打开”。在驱动阶段的过程中，借助于锁存器 55

可“记住”所测量的剩余晶元电压 $V_d(n-1)$ 。

5 应该注意的是函数计算单元 52 的准确操作对本发明并不是不可缺少的。在这点上，可以回想到在现有的设备中下述函数计算单元为大家所熟知，该函数计算单元在其第二输入接收其表示先前帧的先前晶元驱动信号 $V_{DS}(n-1)$ 的一信号以作为对当前剩余晶元电压的估计，该信号是由帧存储器所提供的。在实施本发明的过程中，从现有设备开始，帧存储器的存储功能可由其赋予更准确值的晶元电容的存储功能替代。函数计算单元可以是诸如下述合适的可编程硬件计算设备这样的任何类型的计算单元，所述可编程的硬件计算设备以模拟和/或
10 数字方式实现以将其编程为可根据两个输入值来计算输出函数值。

所属技术领域的专业人员显而易见的是本发明不局限于上述实施例，并且在随后权利要求所定义的本发明的保护范围内可其做出各种变化及修改。

例如，虽然将液晶显示器驱动电路 50 描述为与数据源或列驱动器 20 相分离的一单元，但是液晶显示器驱动电路 50 还可以与数据源或列驱动器 20 是不可分割的部分。数据源 20 和液晶显示器驱动电路 50 的组合在下文中还被示为“集成数据源 120”。在这种情况下，选通信号输入 43 可以是集成数据源 120 的一输入；输出 21 和数据信号输入 41 可以是该集成数据源 120 的一内部节点，并且输出 42 可以是该
20 集成数据源 120 的一输出。

此外，上面对这样一个实施例进行了描述，即在该实施例中检测装置提供了其与所测量的剩余晶元电压基本上相等的一检测装置输出信号。然而，虽然这是优选的，但并非是必需的。可选地，例如检测装置通过一预定因数而可提供其与实际晶元电压不同的一检测装置输出信号，同时将计算装置设计成当计算校正值时要考虑该因数。这可
25 由其表示剩余晶元电压的一检测装置输出信号来表示。

此外还可在其使用可选函数 f 的可选计算器单元中对计算器单元 52 及加法器 51 进行组合以根据 $V_{DS}(n)$ 和 $V_d(n-1)$ 来直接计算 $V_d(n)$ 。

30 应该注意的是上述实施例并非是对本发明进行限制，本领域技术人员在不脱离随后权利要求范围的情况下可设计出替换实施例。在权利要求中，位于括号内的任何附图标记并非是对权利要求进行限制。

- 使用动词“包括”以及其变化形式不排除存在有除权利要求中所陈述之外的元件或步骤。在元件之前所使用动词“一”或“一个”不排除存在有多个这种元件。通过其包括有若干不同元件和通过合适的可编程计算机来实现本发明。在其列举了几个装置的设备权利要求中，若干个这种装置可以具体体现为硬件的同一个项。在相互不同的从属权利要求中所描述的事实不表示这些测量的组合不是有益的。
- 5

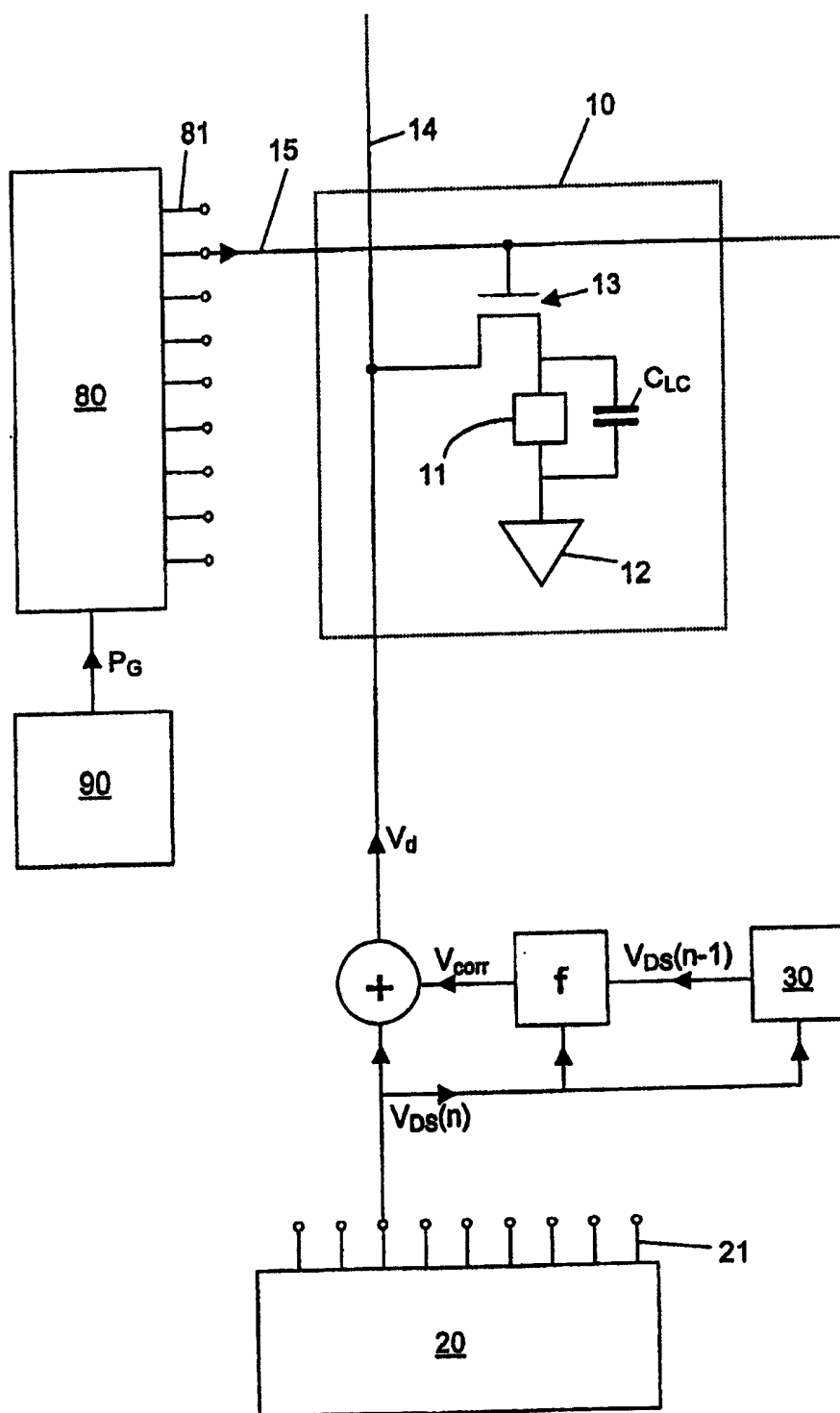


图 1

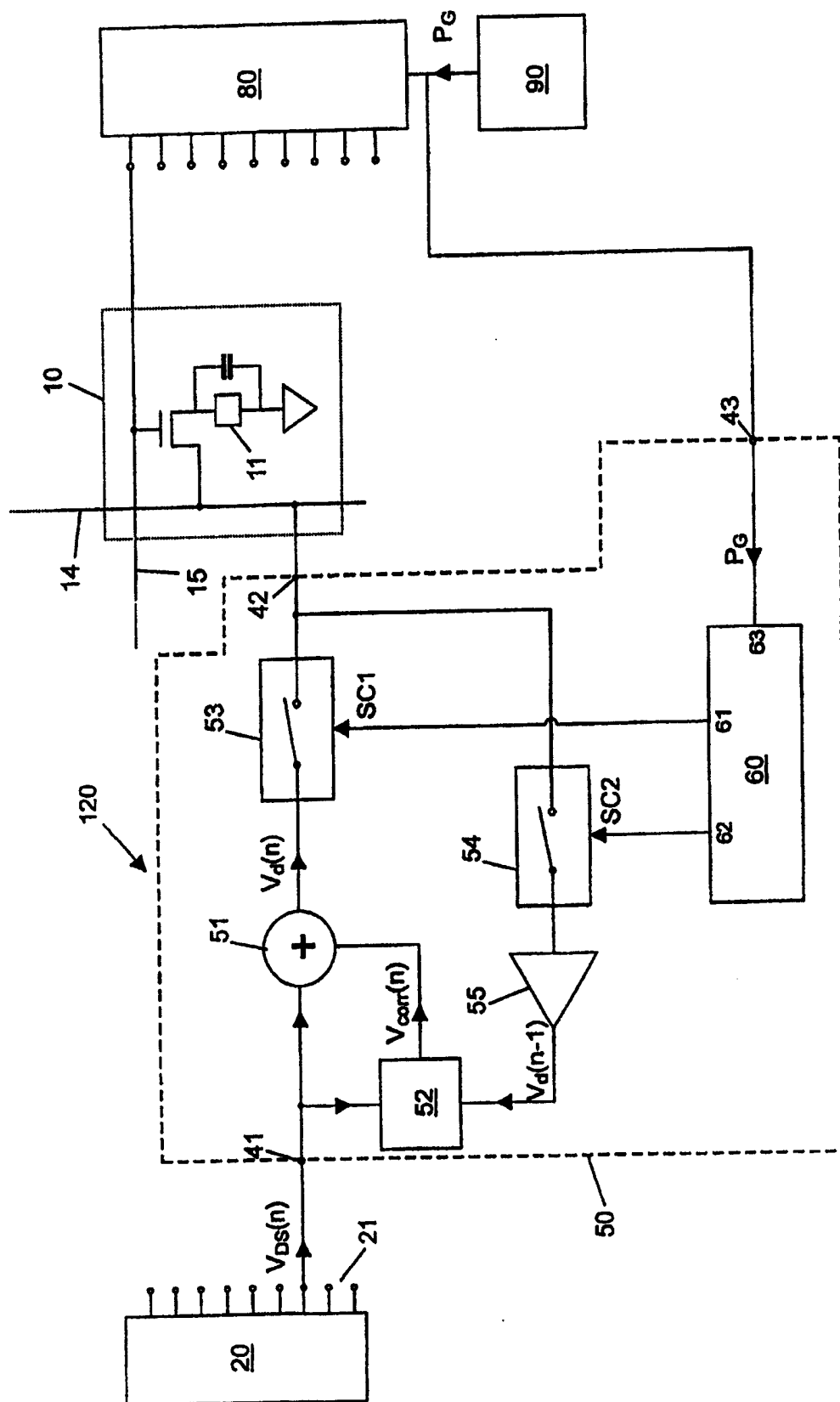


图 2

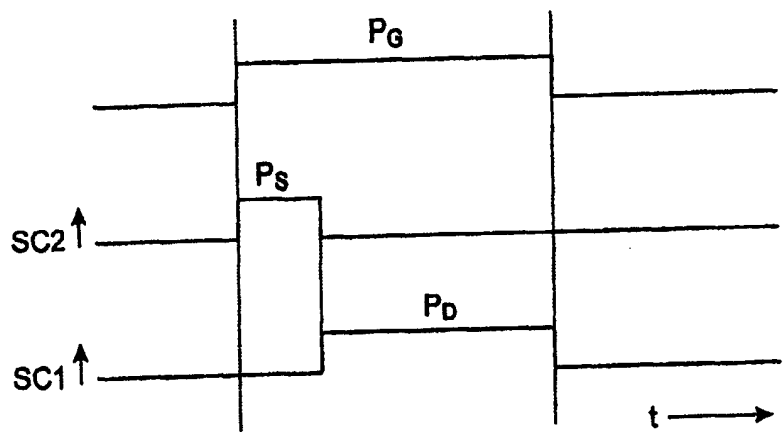


图 3

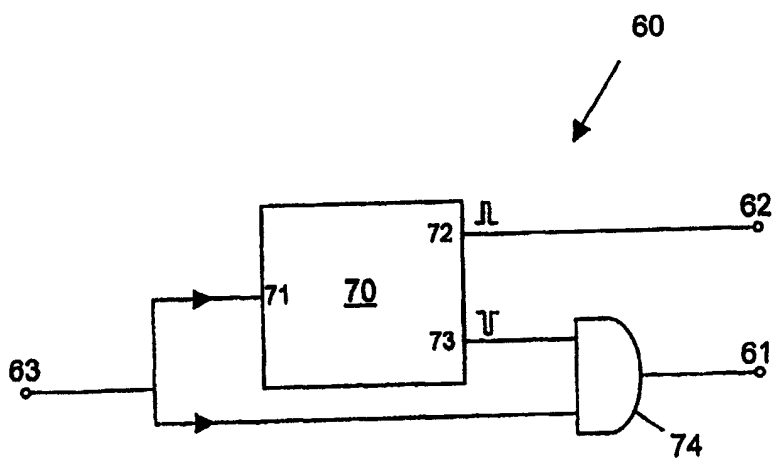


图 4