

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(43) 国际公布日
2019 年 1 月 24 日 (24.01.2019)

WIPO | PCT

(10) 国际公布号
WO 2019/015055 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01) H01L 21/77 (2017.01)
H01L 27/32 (2006.01) H01L 21/336 (2006.01)
- (21) 国际申请号: PCT/CN2017/101164
- (22) 国际申请日: 2017 年 9 月 11 日 (11.09.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201710586435.2 2017年7月18日 (18.07.2017) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号黎曼莉, Guangdong 518132 (CN)。
- (72) 发明人: 姜春生(JIANG, Chunsheng); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号黎曼莉, Guangdong 518132 (CN)。

- (74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙)(ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道6021号喜年中心A座1709-1711, Guangdong 518040 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) Title: MANUFACTURING METHOD FOR AMOLED DEVICE ARRAY SUBSTRATE

(54) 发明名称: AMOLED 器件的阵列基板的制作方法



(57) Abstract: A manufacturing method for an AMOLED device array substrate. The manufacturing method comprises: providing a substrate (11) and depositing an amorphous silicon layer (13) on the substrate; patterning the amorphous silicon layer; depositing a photoresist on the substrate and patterning the photoresist; carrying out an ion implantation process on a thin film transistor; depositing a gate insulation layer (14) and a gate metal layer on the substrate; depositing an interlayer dielectric layer (16) on the substrate; depositing an electrode metal layer (17) on the substrate; depositing an inorganic protective layer (18) on the substrate; and sequentially depositing an electron injection layer (19) and an electron transport layer (1A) on the substrate.

(57) 摘要: 一种 AMOLED 器件的阵列基板的制作方法, 其包括: 提供一基板 (11), 并在基板上沉积非晶硅层 (13); 对非晶硅层进行图形化处理; 在基板上沉积光阻, 并对光阻进行图形化处理; 对薄膜晶体管进行离子注入操作; 在基板上沉积栅极绝缘层 (14) 以及栅极金属层; 在基板上沉积层间介质层 (16); 在基板上沉积电极金属层 (17); 在基板上沉积无机保护层 (18); 以及在基板上依次沉积电子注入层 (19) 以及电子传输层 (1A)。

图 1

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

- 包括国际检索报告(条约第21条(3))。

AMOLED 器件的阵列基板的制作方法

技术领域

- [1] 本发明涉及AMOLED技术领域，特别是涉及一种AMOLED器件的阵列基板的制作方法。

背景技术

- [2] AMOLED即有源矩阵有机发光二极管(Active matrix Organic Light-Emitting Diode)。因为其具备轻薄、省电、固态显示、高频、主动发光、对比度高等特性，使得AMOLED显示屏具备了许多液晶显示屏无可比拟的优势。
- [3] AMOLED显示屏为主动发光显示器件，其与液晶显示屏的显示原理有很大区别。除了具备上述特点之外，AMOLED显示屏与液晶显示屏相比还具有无视角问题、重量轻、厚度小、高亮度、高发光效率、发光材料丰富、易实现彩色显示、响应速度快、动态画面质量高、使用温度范围广以及可实现柔软显示等优势。
- [4] 但是现有的AMOLED器件的制作流程中薄膜晶体管的制作需要通过多次光刻操作才能完成，因此现有的AMOLED器件的制造工艺较为复杂且制作成本较高。
- [5] 故，有必要提供一种AMOLED器件的阵列基板的制作方法，以解决现有技术所存在的问题。

对发明的公开

技术问题

- [6] 本发明的目的在于提供一种工艺流程较为简单且制作成本较低的AMOLED器件的阵列基板的制作方法；以解决现有的AMOLED器件的阵列基板的制作方法的制作流程较为复杂且制作成本较高的技术问题。

问题的解决方案

技术解决方案

- [7] 本发明实施例提供一种AMOLED器件的阵列基板的制作方法，其包括：

- [8] 提供一基板，在所述基板上沉积缓冲层，随后在所述基板上沉积非晶硅层；
- [9] 对所述非晶硅层进行图形化处理，以形成AMOLED器件的薄膜晶体管区域；
- [10] 在所述基板上沉积光阻，并基于所述AMOLED器件的薄膜晶体管的源极位置以及漏极位置，对所述光阻进行图像化处理；
- [11] 对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作，以形成所述薄膜晶体管的源极以及漏极；
- [12] 在所述基板上沉积栅极绝缘层以及栅极金属层，并对所述栅极金属层进行图像化处理，以形成所述薄膜晶体管的栅极；
- [13] 在所述基板上沉积层间介质层，并对所述层间介质层进行图形化处理，以形成所述薄膜晶体管的源极接触通孔、漏极接触通孔以及栅极接触通孔；
- [14] 在所述基板上沉积电极金属层，并基于所述源极接触通孔、所述漏极接触通孔以及所述栅极接触通孔，对所述电极金属层进行图形化处理，以在所述基板上制作数据线、扫描线以及像素电极；
- [15] 在所述基板上沉积无机保护层，并对所述无机保护层进行图形化处理，以露出所述像素电极；以及
- [16] 在所述基板上依次沉积电子注入层以及电子传输层，其中所述电子注入层与所述像素电极接触；
- [17] 其中所述电子注入层和所述电子传输层覆盖整个所述基板，以形成所述基板的保护材料。
- [18] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述缓冲层为氧化硅薄膜。
- [19] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述栅极金属层由钨、铝、铬以及铜中至少一种金属制成。
- [20] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述电极金属层为透明金属层。
- [21] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述层间介质层为氧化硅层或氮化硅层。
- [22] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述基板由玻璃、

塑胶、石英以及硅晶中至少一种材料制成。

[23] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作的步骤具体为：

[24] 通过半导体离子注入，对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作。

[25] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述基于所述源极接触通孔、所述漏极接触通孔以及所述栅极接触通孔，对所述电极金属层进行图形化处理，以在所述基板上制作数据线、扫描线以及像素电极的步骤具体为：

[26] 通过所述源极接触通孔制作所述数据线，通过所述漏极接触通孔制作所述像素电极以及通过所述栅极接触通孔制作所述扫描线。

[27] 本发明实施例还提供一种AMOLED器件的阵列基板的制作方法，其包括：

[28] 提供一基板，并在所述基板上沉积非晶硅层；

[29] 对所述非晶硅层进行图形化处理，以形成AMOLED器件的薄膜晶体管区域；

[30] 在所述基板上沉积光阻，并基于所述AMOLED器件的薄膜晶体管的源极位置以及漏极位置，对所述光阻进行图像化处理；

[31] 对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作，以形成所述薄膜晶体管的源极以及漏极；

[32] 在所述基板上沉积栅极绝缘层以及栅极金属层，并对所述栅极金属层进行图像化处理，以形成所述薄膜晶体管的栅极；

[33] 在所述基板上沉积层间介质层，并对所述层间介质层进行图形化处理，以形成所述薄膜晶体管的源极接触通孔、漏极接触通孔以及栅极接触通孔；

[34] 在所述基板上沉积电极金属层，并基于所述源极接触通孔、所述漏极接触通孔以及所述栅极接触通孔，对所述电极金属层进行图形化处理，以在所述基板上制作数据线、扫描线以及像素电极；

[35] 在所述基板上沉积无机保护层，并对所述无机保护层进行图形化处理，以露出所述像素电极；以及

[36] 在所述基板上依次沉积电子注入层以及电子传输层，其中所述电子注入层与所

述像素电极接触。

- [37] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述电子注入层和所述电子传输层覆盖整个所述基板，以形成所述基板的保护材料。
- [38] 在本发明所述的AMOLED器件的阵列基板的制作方法中，在所述基板上沉积非晶硅层之前还包括步骤：在所述基板上沉积缓冲层。
- [39] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述缓冲层为氧化硅薄膜。
- [40] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述栅极金属层由钨、铝、铬以及铜中至少一种金属制成。
- [41] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述电极金属层为透明金属层。
- [42] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述层间介质层为氧化硅层或氮化硅层。
- [43] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述基板由玻璃、塑胶、石英以及硅晶中至少一种材料制成。
- [44] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作的步骤具体为：
- [45] 通过半导体离子注入，对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作。
- [46] 在本发明所述的AMOLED器件的阵列基板的制作方法中，所述基于所述源极接触通孔、所述漏极接触通孔以及所述栅极接触通孔，对所述电极金属层进行图形化处理，以在所述基板上制作数据线、扫描线以及像素电极的步骤具体为：
- [47] 通过所述源极接触通孔制作所述数据线，通过所述漏极接触通孔制作所述像素电极以及通过所述栅极接触通孔制作所述扫描线。

发明的有益效果

有益效果

- [48] 本发明的AMOLED器件的阵列基板的制作方法通过离子注入的方式形成薄膜

晶体管的源极以及漏极，从而可以有效的减少制作薄膜晶体管的光刻操作数量，从而简化了AMOLED器件的制作工艺的制作流程，降低了了AMOLED器件的制作成本；解决了现有的AMOLED器件的阵列基板的制作流程较为复杂且制作成本较高的技术问题。

对附图的简要说明

附图说明

[49] 为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。其中：

[50] 图1为本发明的AMOLED器件的阵列基板的制作方法的优选实施例的流程图；

[51] 图2A-图2H为本发明AMOLED器件的阵列基板的制作方法的优选实施例的制作流程示意图。

实施该发明的最佳实施例

本发明的最佳实施方式

[52] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性的劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[53] 请参照图 1，图1为本发明的AMOLED器件的阵列基板的制作方法的优选实施例的流程图。本优选实施例的AMOLED器件的阵列基板的制作方法包括：

[54] 步骤S101，提供一基板，并在基板上沉积缓冲层和非晶硅层；

[55] 步骤S102，对非晶硅层进行图形化处理，以形成AMOLED器件的薄膜晶体管区域；

[56] 步骤S103，在基板上沉积光阻，并基于AMOLED器件的薄膜晶体管的源极位置以及漏极位置，对光阻进行图像化处理；

[57] 步骤S104，通过半导体离子注入，对薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作，以形成薄膜晶体管的源极以及漏极；

- [58] 步骤S105, 在基板上沉积栅极绝缘层以及栅极金属层, 并对栅极金属层进行图像化处理, 以形成薄膜晶体管的栅极;
- [59] 步骤S106, 在基板上沉积层间介质层, 并对层间介质层进行图形化处理, 以形成薄膜晶体管的源极接触通孔、漏极接触通孔以及栅极接触通孔;
- [60] 步骤S107, 在基板上沉积电极金属层, 并基于源极接触通孔、漏极接触通孔以及栅极接触通孔, 对电极金属层进行图形化处理, 以在基板上制作数据线、扫描线以及像素电极;
- [61] 步骤S108, 在基板上沉积无机保护层, 并对无机保护层进行图形化处理, 以露出像素电极;
- [62] 步骤S109, 在基板上依次沉积电子注入层以及电子传输层, 其中电子注入层与所述像素电极接触。
- [63] 下面详细说明本优选实施例的AMOLED器件的阵列基板的制作方法的各步骤的具体流程。
- [64] 在步骤S101中, 提供一基板11, 并在该基板11上沉积缓冲层12和非晶硅层13; 其中基板11由玻璃、塑胶、石英以及硅晶中至少一种材料制成, 缓冲层12为氧化硅薄膜。随后转到步骤S102。
- [65] 在步骤S102中, 使用光罩, 对步骤S101沉积的非晶硅层13进行图形化处理, 以形成AMOLED器件的薄膜晶体管区域, 即在AMOLED器件的薄膜晶体管区域保留上述非晶硅层13。如图2A所示。随后转到步骤S103。
- [66] 在步骤S103中, 在基板11上沉积光阻, 并基于AMOLED器件的薄膜晶体管的源极位置以及漏极位置, 使用光罩, 对光阻进行图像化处理。即保留源极位置和漏极位置之间的光阻, 具体如图2B所示。随后转到步骤S104。
- [67] 在步骤S104中, 通过半导体离子注入, 对薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作。由于源极位置和漏极位置之间设置有阻挡的光阻, 因此可分别准确的对源极位置以及漏极位置的非晶硅层13进行离子注入操作, 从而形成薄膜晶体管的源极131以及漏极132。随后将光阻去除, 具体如图2C所示。随后转到步骤S105。
- [68] 在步骤S105中, 在基板11上沉积栅极绝缘层14以及栅极金属层, 随后使用光罩

并对栅极金属层进行图像化处理，以形成薄膜晶体管的栅极15；具体如图2D所示。其中栅极金属层由钽、铝、铬以及铜中至少一种金属制成。随后转到步骤S106。

[69] 在步骤S106中，在基板11上沉积层间介质层16，并使用光罩对层间介质层16进行图形化处理，以形成薄膜晶体管的源极接触通孔161、漏极接触通孔162以及栅极接触通孔163，具体如图2E所示。其中层间介质层16为氧化硅层或氮化硅层。随后转到步骤S107。

[70] 在步骤S107中，在基板11上沉积电极金属层17，该电极金属层17优选为透明金属层。随后基于源极接触通孔161、漏极接触通孔162以及栅极接触通孔163，使用光罩对电极金属层17进行图形化处理，以在基板上制作数据线171、扫描线172以及像素电极173。具体的，通过源极接触通孔161制作数据线171，通过漏极接触通孔162制作像素电极173以及通过栅极接触通孔163制作扫描线172。具体如图2F所示。随后转到步骤S108。

[71] 在步骤S108中，在基板11上沉积无机保护层18，并使用光罩对无机保护层18进行图形化处理，以露出像素电极173；具体如图2G所示。随后转到步骤S109。

[72] 在步骤S109中，在基板11上依次沉积电子注入层19以及电子传输层1A，其中电子注入层19与像素电极173接触。电子注入层19和电子传输层1A均覆盖整个基板11，具体如图2H所示。这样电子注入层19和电子传输层1A可作为基板11的保护材料，不需要另外设置其他的保护层。

[73] 这样即完成了本优选实施例的MOLED器件的阵列基板的制作方法的阵列基板的制作流程。

[74] 本发明的AMOLED器件的阵列基板的制作方法通过离子注入的方式形成薄膜晶体管的源极以及漏极，从而可以有效的减少制作薄膜晶体管的光刻操作数量，从而简化了AMOLED器件的制作工艺的制作流程，降低了了AMOLED器件的制作成本；解决了现有的AMOLED器件的阵列基板的制作方法的制作流程较为复杂且制作成本较高的技术问题。

[75] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可

作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1]

一种AMOLED器件的阵列基板的制作方法，其包括：

提供一基板，在所述基板上沉积缓冲层，随后在所述基板上沉积非晶硅层；

对所述非晶硅层进行图形化处理，以形成AMOLED器件的薄膜晶体管区域；

在所述基板上沉积光阻，并基于所述AMOLED器件的薄膜晶体管的源极位置以及漏极位置，对所述光阻进行图像化处理；

对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作，以形成所述薄膜晶体管的源极以及漏极；

在所述基板上沉积栅极绝缘层以及栅极金属层，并对所述栅极金属层进行图像化处理，以形成所述薄膜晶体管的栅极；

在所述基板上沉积层间介质层，并对所述层间介质层进行图形化处理，以形成所述薄膜晶体管的源极接触通孔、漏极接触通孔以及栅极接触通孔；

在所述基板上沉积电极金属层，并基于所述源极接触通孔、所述漏极接触通孔以及所述栅极接触通孔，对所述电极金属层进行图形化处理，以在所述基板上制作数据线、扫描线以及像素电极；

在所述基板上沉积无机保护层，并对所述无机保护层进行图形化处理，以露出所述像素电极；以及

在所述基板上依次沉积电子注入层以及电子传输层，其中所述电子注入层与所述像素电极接触；

其中所述电子注入层和所述电子传输层覆盖整个所述基板，以形成所述基板的保护材料。

[权利要求 2]

根据权利要求1所述的AMOLED器件的阵列基板的制作方法，其中所述缓冲层为氧化硅薄膜。

[权利要求 3]

根据权利要求1所述的AMOLED器件的阵列基板的制作方法，其中所述栅极金属层由钨、铝、铬以及铜中至少一种金属制成。

- [权利要求 4] 根据权利要求1所述的AMOLED器件的阵列基板的制作方法，其中所述电极金属层为透明金属层。
- [权利要求 5] 根据权利要求1所述的AMOLED器件的阵列基板的制作方法，其中所述层间介质层为氧化硅层或氮化硅层。
- [权利要求 6] 根据权利要求1所述的AMOLED器件的阵列基板的制作方法，其中所述基板由玻璃、塑胶、石英以及硅晶中至少一种材料制成。
- [权利要求 7] 根据权利要求1所述的AMOLED器件的阵列基板的制作方法，其中所述对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作的步骤具体为：
通过半导体离子注入，对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作。
- [权利要求 8] 根据权利要求1所述的AMOLED器件的阵列基板的制作方法，其中所述基于所述源极接触通孔、所述漏极接触通孔以及所述栅极接触通孔，对所述电极金属层进行图形化处理，以在所述基板上制作数据线、扫描线以及像素电极的步骤具体为：
通过所述源极接触通孔制作所述数据线，通过所述漏极接触通孔制作所述像素电极以及通过所述栅极接触通孔制作所述扫描线。
- [权利要求 9] 一种AMOLED器件的阵列基板的制作方法，其包括：
提供一基板，并在所述基板上沉积非晶硅层；
对所述非晶硅层进行图形化处理，以形成AMOLED器件的薄膜晶体管区域；
在所述基板上沉积光阻，并基于所述AMOLED器件的薄膜晶体管的源极位置以及漏极位置，对所述光阻进行图像化处理；
对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作，以形成所述薄膜晶体管的源极以及漏极；
在所述基板上沉积栅极绝缘层以及栅极金属层，并对所述栅极金属层进行图像化处理，以形成所述薄膜晶体管的栅极；
在所述基板上沉积层间介质层，并对所述层间介质层进行图形化

处理，以形成所述薄膜晶体管的源极接触通孔、漏极接触通孔以及栅极接触通孔；

在所述基板上沉积电极金属层，并基于所述源极接触通孔、所述漏极接触通孔以及所述栅极接触通孔，对所述电极金属层进行图形化处理，以在所述基板上制作数据线、扫描线以及像素电极；

在所述基板上沉积无机保护层，并对所述无机保护层进行图形化处理，以露出所述像素电极；以及

在所述基板上依次沉积电子注入层以及电子传输层，其中所述电子注入层与所述像素电极接触。

[权利要求 10] 根据权利要求9所述的AMOLED器件的阵列基板的制作方法，其中所述电子注入层和所述电子传输层覆盖整个所述基板，以形成所述基板的保护材料。

[权利要求 11] 根据权利要求9所述的AMOLED器件的阵列基板的制作方法，其中在所述基板上沉积非晶硅层之前还包括步骤：
在所述基板上沉积缓冲层。

[权利要求 12] 根据权利要求11所述的AMOLED器件的阵列基板的制作方法，其中所述缓冲层为氧化硅薄膜。

[权利要求 13] 根据权利要求9所述的AMOLED器件的阵列基板的制作方法，其中所述栅极金属层由钼、铝、铬以及铜中至少一种金属制成。

[权利要求 14] 根据权利要求9所述的AMOLED器件的阵列基板的制作方法，其中所述电极金属层为透明金属层。

[权利要求 15] 根据权利要求9所述的AMOLED器件的阵列基板的制作方法，其中所述层间介质层为氧化硅层或氮化硅层。

[权利要求 16] 根据权利要求9所述的AMOLED器件的阵列基板的制作方法，其中所述基板由玻璃、塑胶、石英以及硅晶中至少一种材料制成。

[权利要求 17] 根据权利要求9所述的AMOLED器件的阵列基板的制作方法，其中所述对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作的步骤具体为：

通过半导体离子注入，对所述薄膜晶体管的源极位置以及漏极位置的非晶硅层进行离子注入操作。

[权利要求 18]

根据权利要求9所述的AMOLED器件的阵列基板的制作方法，其中所述基于所述源极接触通孔、所述漏极接触通孔以及所述栅极接触通孔，对所述电极金属层进行图形化处理，以在所述基板上制作数据线、扫描线以及像素电极的步骤具体为：

通过所述源极接触通孔制作所述数据线，通过所述漏极接触通孔制作所述像素电极以及通过所述栅极接触通孔制作所述扫描线。

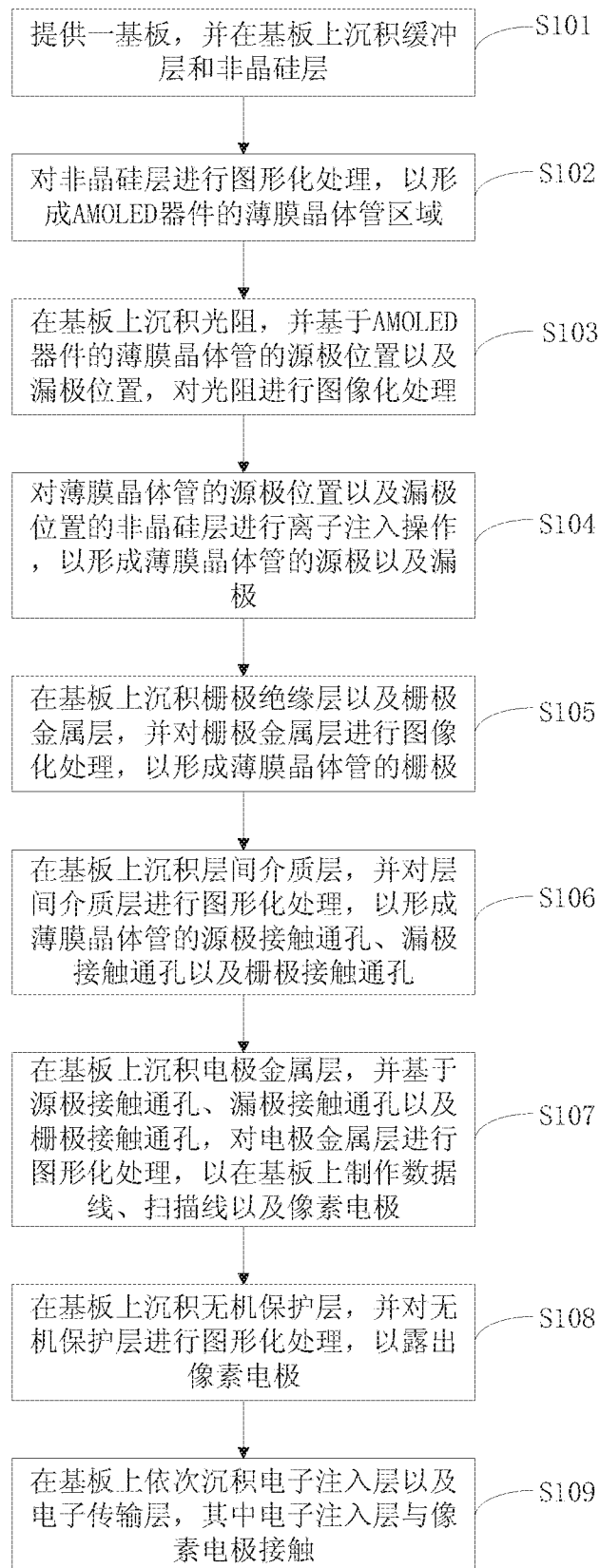


图 1

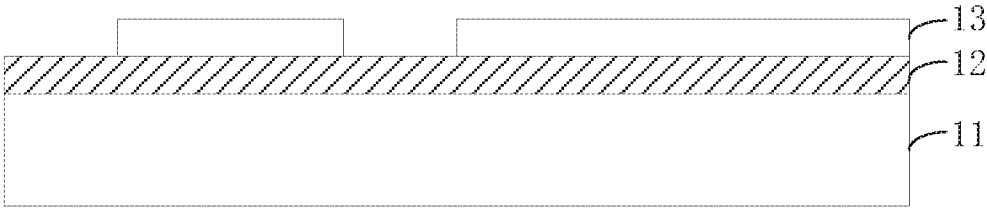


图 2A

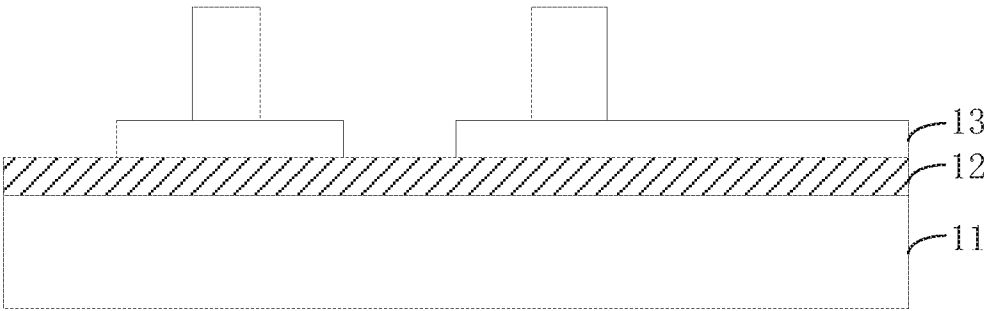


图 2B

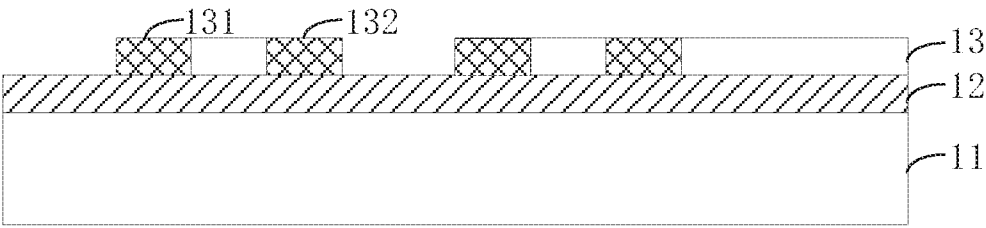


图 2C

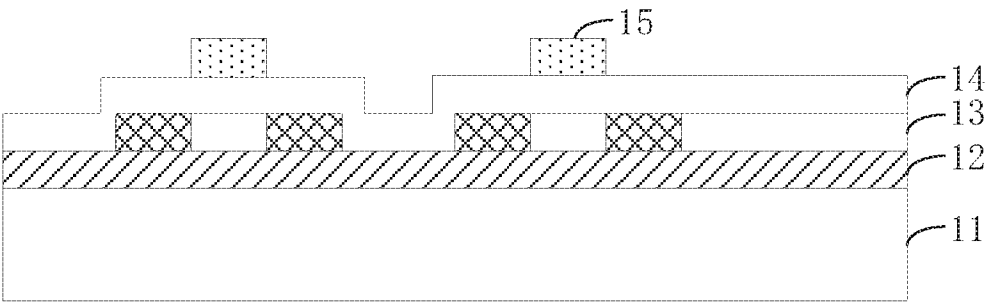


图 2D

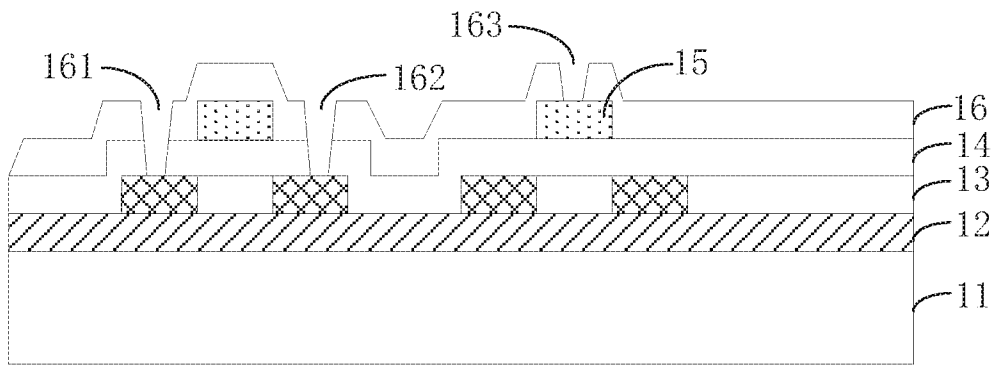


图 2E

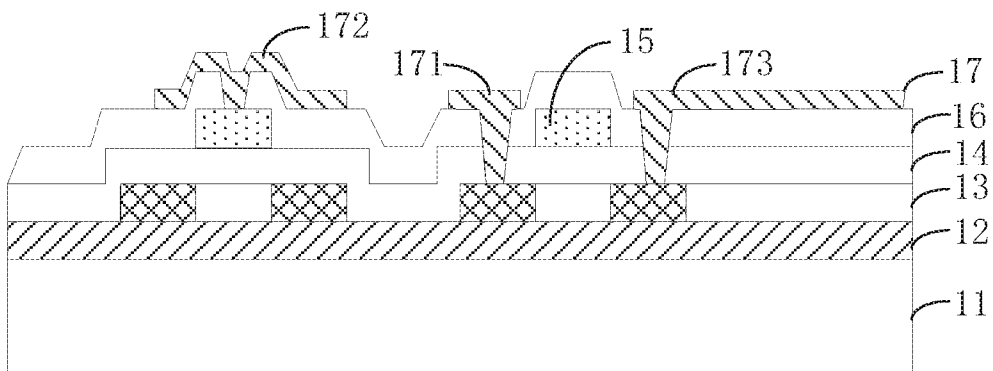


图 2F

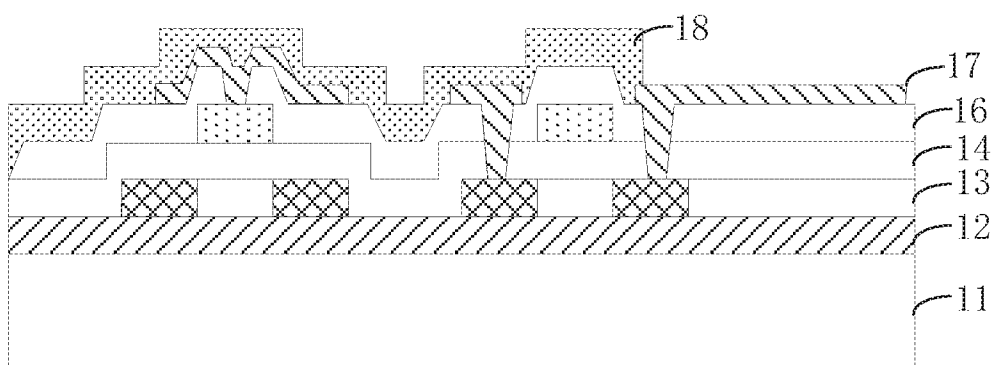


图 2G

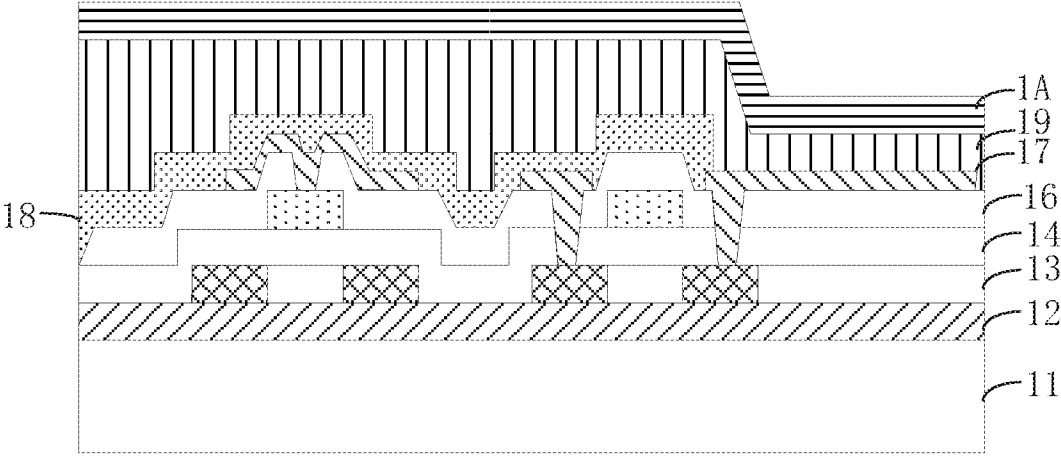


图 2H

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/101164

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i; H01L 27/32 (2006.01) i; H01L 21/77 (2017.01) i; H01L 21/336 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; DWPI; SIPOABS; IEEE; CNKI: 有源, 主动, 矩阵, 有机, 发光, 二极管, 阵列, 基板, 非晶, 硅, 离子, 注入, 源, 漏, AMOLED, active, matrix, organic, light, emit+, diode, array, substrate, amorphous, silicon, ion, implant, source, drain

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103390592 A (BOE TECHNOLOGY GROUP CO., LTD.), 13 November 2013 (13.11.2013), description, paragraphs [0047]-[0086] and [0096]-[0098], and figures 1-2F	1-18
Y	CN 104022141 A (SICHUAN CCO DISPLAY TECHNOLOGY CO., LTD.), 03 September 2014 (03.09.2014), description, paragraphs [0029]-[0046], and figures 2A-3F	1-18
A	CN 104465788 A (BOE TECHNOLOGY GROUP CO., LTD.), 25 March 2015 (25.03.2015), entire document	1-18
A	CN 103839826 A (BOE TECHNOLOGY GROUP CO., LTD.), 04 June 2014 (04.06.2014), entire document	1-18
A	US 2005062053 A1 (CHEN), 24 March 2005 (24.03.2005), entire document	1-18

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 03 April 2018	Date of mailing of the international search report 13 April 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer YANG, Lili Telephone No. (86-10) 62089268

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/101164

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103390592 A	13 November 2013	US 2015340389 A1 WO 2015007053 A1 CN 103390592 B US 9520420 B2	26 November 2015 22 January 2015 24 February 2016 13 December 2016
CN 104022141 A	03 September 2014	None	
CN 104465788 A	25 March 2015	None	
CN 103839826 A	04 June 2014	WO 2015123913 A1 US 2015294869 A1 CN 103839826 B	27 August 2015 15 October 2015 18 January 2017
US 2005062053 A1	24 March 2005	US 2005250230 A1 TW I248682 B US 6946689 B2 TW 200512939 A US 7202096 B2	10 November 2005 01 February 2006 20 September 2005 01 April 2005 10 April 2007

国际检索报告

国际申请号

PCT/CN2017/101164

A. 主题的分类

H01L 27/12(2006.01)i; H01L 27/32(2006.01)i; H01L 21/77(2017.01)i; H01L 21/336(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;DWPI;SIPOABS;IEEE;CNKI: 有源, 主动, 矩阵, 有机, 发光, 二极管, 阵列, 基板, 非晶, 硅, 离子, 注入, 源, 漏, AMOLED, active, matrix, organic, light, emit+, diode, array, substrate, amorphous, silicon, ion, implant, source, drain

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 103390592 A (京东方科技集团股份有限公司) 2013年 11月 13日 (2013 - 11 - 13) 说明书第[0047]-[0086]、[0096]-[0098]段, 图1-2F	1-18
Y	CN 104022141 A (四川虹视显示技术有限公司) 2014年 9月 3日 (2014 - 09 - 03) 说明书第[0029]-[0046]段, 图2A-3F	1-18
A	CN 104465788 A (京东方科技集团股份有限公司) 2015年 3月 25日 (2015 - 03 - 25) 全文	1-18
A	CN 103839826 A (京东方科技集团股份有限公司) 2014年 6月 4日 (2014 - 06 - 04) 全文	1-18
A	US 2005062053 A1 (CHEN) 2005年 3月 24日 (2005 - 03 - 24) 全文	1-18

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 4月 3日

国际检索报告邮寄日期

2018年 4月 13日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

杨丽丽

电话号码 (86-10)62089268

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/101164

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103390592	A	2013年 11月 13日	US	2015340389	A1	2015年 11月 26日
				WO	2015007053	A1	2015年 1月 22日
				CN	103390592	B	2016年 2月 24日
				US	9520420	B2	2016年 12月 13日
CN	104022141	A	2014年 9月 3日	无			
CN	104465788	A	2015年 3月 25日	无			
CN	103839826	A	2014年 6月 4日	WO	2015123913	A1	2015年 8月 27日
				US	2015294869	A1	2015年 10月 15日
				CN	103839826	B	2017年 1月 18日
US	2005062053	A1	2005年 3月 24日	US	2005250230	A1	2005年 11月 10日
				TW	I248682	B	2006年 2月 1日
				US	6946689	B2	2005年 9月 20日
				TW	200512939	A	2005年 4月 1日
				US	7202096	B2	2007年 4月 10日

表 PCT/ISA/210 (同族专利附件) (2009年7月)