



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I727532 B

(45)公告日：中華民國 110 (2021) 年 05 月 11 日

(21)申請案號：108144079 (22)申請日：中華民國 108 (2019) 年 12 月 03 日

(51)Int. Cl. : H01L27/02 (2006.01) H01L49/02 (2006.01)

(30)優先權：2018/12/04 美國 16/209,768

(71)申請人：美商美國亞德諾半導體公司(美國) ANALOG DEVICES, INC. (US)  
美國(72)發明人：陳寶箴 CHEN, BAOZHEN (CN)；費南多 拉林達 D FERNANDO, LALINDA D.  
(LK)；歐哈洛蘭 米卡 葛雷塔 O'HALLORAN, MICAH GALLETTA (US)；蕭 安  
德魯 韋恩 SHAW, ANDREW WAYNE (US)

(74)代理人：洪澄文

(56)參考文獻：

TW	201044504A	TW	201836160A
CN	1293629C	US	9041155B2
US	9472612B2		

審查人員：陳融詳

申請專利範圍項數：24 項 圖式數：7 共 34 頁

(54)名稱

用於積體電路之自選路徑電容器、於積體電路內形成自選路徑電容器之方法、形成於積體電路內之電容

(57)摘要

本發明揭露用於積體電路之自選路徑電容器，其具有：具有第一基礎區域及第一指狀物之第一電極，第一指狀物係沿第一方向自第一基礎區域之牆體延伸；具有第二基礎區域及第二指狀物之第二電極，第二指狀物係沿實質平行且相反於第一方向之第二方向自第二基礎區域之牆體延伸，第二指狀物經耦合至第一指狀物；具有第三基礎區域及第三指狀物之第三電極，第三指狀物係沿第二方向自第三基礎區域之第一牆體延伸；及具有第四指狀物之第四電極，第四指狀物沿第一方向自第三基礎區域之第二牆體延伸。電容器係透過電極之基礎區域耦合至其他金屬層。

A self-routing capacitor for an integrated circuit having: a first electrode comprising a first base region and a first finger, the first finger extending from a wall of the first base region in a first direction; a second electrode comprising a second base region and a second finger, the second finger extending from a wall of the second base region in a second direction substantially parallel to and opposing the first direction, the second finger coupled to the first finger; a third electrode comprising a third base region and a third finger, the third finger extending from a first wall of the third base in the second direction; and a fourth electrode comprising a fourth finger, the fourth finger extending from a second wall of the third base region in the first direction. The capacitor being coupled to other metal layers through a base region of an electrode.

指定代表圖：

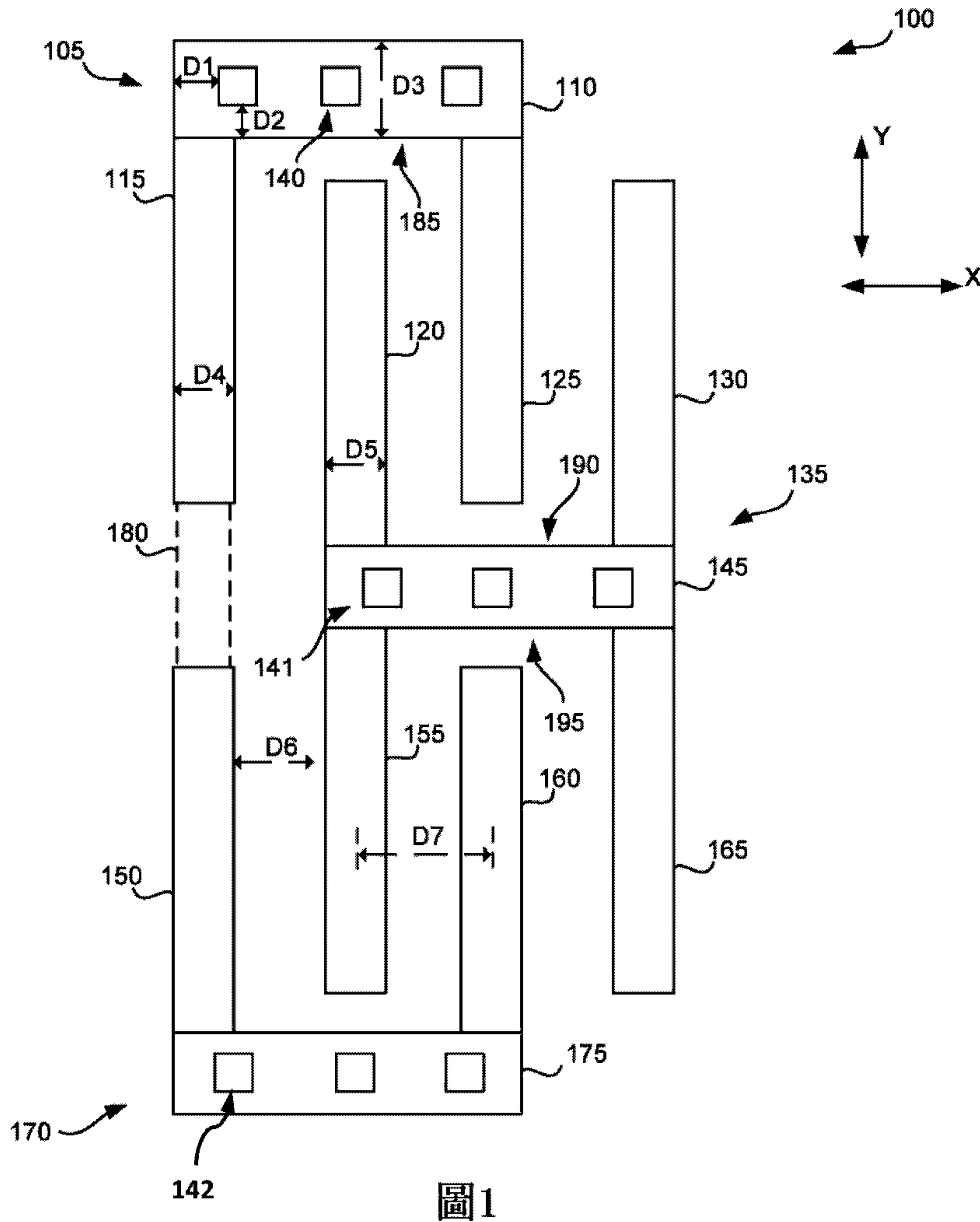


圖1

符號簡單說明：

- 100:自選路徑電容器
- 105:第一電極
- 110:第一基礎區域
- 115:指狀物
- 120:指狀物
- 125:指狀物
- 130:指狀物
- 135:第二電極
- 140:通孔
- 141:通孔
- 142:通孔
- 145:第二基礎區域
- 150:指狀物
- 155:指狀物
- 160:指狀物
- 165:指狀物
- 170:第三電極
- 175:第三基礎區域
- 180:導體
- 185:牆體
- 190:第一牆體
- 195:第二牆體



I727532

## 【發明摘要】

【中文發明名稱】用於積體電路之自選路徑電容器、於積體電路內形成自選路徑電容器之方法、形成於積體電路內之電容

【英文發明名稱】SELF-ROUTING CAPACITOR FOR INTEGRATED CIRCUIT, METHOD FOR FORMING SELF-ROUTING CAPACITOR IN INTEGRATED CIRCUIT, AND CAPACITOR FORMED IN INTEGRATED CIRCUIT

## 【中文】

本發明揭露用於積體電路之自選路徑電容器，其具有：具有第一基礎區域及第一指狀物之第一電極，第一指狀物係沿第一方向自第一基礎區域之牆體延伸；具有第二基礎區域及第二指狀物之第二電極，第二指狀物係沿實質平行且相反於第一方向之第二方向自第二基礎區域之牆體延伸，第二指狀物經耦合至第一指狀物；具有第三基礎區域及第三指狀物之第三電極，第三指狀物係沿第二方向自第三基礎區域之第一牆體延伸；及具有第四指狀物之第四電極，第四指狀物沿第一方向自第三基礎區域之第二牆體延伸。電容器係透過電極之基礎區域耦合至其他金屬層。

## 【英文】

A self-routing capacitor for an integrated circuit having: a first electrode comprising a first base region and a first finger, the first finger extending from a wall of the first base region in a first direction; a second electrode comprising a second base region and a second finger, the second finger extending from a wall of the second base region in a

第 108144079 號摘要修正本

second direction substantially parallel to and opposing the first direction, the second finger coupled to the first finger; a third electrode comprising a third base region and a third finger, the third finger extending from a first wall of the third base in the second direction; and a fourth electrode comprising a fourth finger, the fourth finger extending from a second wall of the third base region in the first direction. The capacitor being coupled to other metal layers through a base region of an electrode.

【指定代表圖】 圖1

【代表圖之符號簡單說明】

100:自選路徑電容器

105:第一電極

110:第一基礎區域

115:指狀物

120:指狀物

125:指狀物

130:指狀物

135:第二電極

140:通孔

141:通孔

142:通孔

145:第二基礎區域

150:指狀物

155:指狀物

第 108144079 號摘要修正本

160:指狀物

165:指狀物

170:第三電極

175:第三基礎區域

180:導體

185:牆體

190:第一牆體

195:第二牆體

## 【發明說明書】

【中文發明名稱】用於積體電路之自選路徑電容器、於積體電路內形成自選路徑電容器之方法、形成於積體電路內之電容

【英文發明名稱】SELF-ROUTING CAPACITOR FOR INTEGRATED CIRCUIT, METHOD FOR FORMING SELF-ROUTING CAPACITOR IN INTEGRATED CIRCUIT, AND CAPACITOR FORMED IN INTEGRATED CIRCUIT

### 【技術領域】

【0001】 本文通常係有關但不限於半導體裝置，更具體而言，係關於建構用於積體電路中自選路徑（self-routing）電容器之技術。

### 【先前技術】

【0002】 電容器通常經使用於積體電路內，其功能係建構可截取、處理及儲存電子訊號之裝置。金屬-氧化物-金屬（MOM）電容器係一種於積體電路設計中普遍使用之電容器結構之其一例示。MOM電容器之電容量或電荷儲存能力通常取決放置於積體電路層體平面內金屬指狀物之側壁電容量。MOM電容器之結構於積體電路設計中增添彈性，例如，有助於在電容器板層間選定路徑，及於積體電路至少二層體間堆疊電容器。

【0003】 積體電路設計者之要務係持續地降低該等電路之尺寸，例如藉由縮小構成組件之尺寸，或藉由將該等組件更緊密地封裝在一起。可透過減少裝置中指狀物之寬度或降低該等指狀物間之間隔，以降低MOM電容器使用之積體電路區域。MOM電容器中指狀物之寬度或該等指狀物間之間隔，其減少程度係

第 108144079 號專利說明書修正本

由置於該等結構中之通孔所限制，通孔係用於將一MOM電容器之一電極或板層耦合至其他電路組件。舉例而言，通孔可限制指狀物牆體與通孔邊緣之間之最小距離。違反此限制可導致電路設計不符合設計規範，而該設計規範係用以確保製造積體電路製程之品質。

### 【發明內容】

【0004】 本發明揭露用於一積體電路之自選路徑電容器，該自選路徑電容器包括一第一結構。第一結構包括一第一電極、一第二電極、一第三電極、以及一第四組至少二個指狀物。該第一電極具有一第一基礎區域及一第一組至少二個指狀物。該第二電極具有一第二基礎區域及一第二組至少二個指狀物，且該第二組至少二個指狀物與該第一組至少二個指狀物呈交叉指狀。該第三電極具有一第三基礎區域及一第三組至少二個指狀物，且該第一組至少二個指狀物中之一指狀物係經耦合至該第三組至少二個指狀物中之一指狀物。該第四組至少二個指狀物經耦合至該第二基礎區域之一第二牆體，且與該第三組至少二個指狀物呈交叉指狀。

【0005】 本發明揭露於一積體電路之一金屬層內形成一自選路徑電容器之方法。該方法包括：形成一基礎電容器結構，該基礎電容器結構具有一底板及一頂板，其中，該底板具有一第一基礎區域及一第一組至少二個指狀物，以及該頂板具有一第二基礎區域及一第二組至少二個指狀物，該第二組至少二個指狀物係與該第一組至少二個指狀物呈交叉指狀。該方法還包括：形成一第一單元電容器結構，該第一單元電容器結構具有該基礎電容器結構及一鏡像電容器結構，其中，該鏡像電容器結構係為該基礎電容器結構經鏡像之一例示，該

第 108144079 號專利說明書修正本

第二基礎區域係經耦合至該鏡像電容器結構中一相應頂板之一基礎區域，以及該第一組至少二個指狀物之一指狀物係經耦合至該鏡像電容器結構中一底板之一相應指狀物。

**【0006】** 本發明揭露形成於一積體電路之一金屬層內之電容器。該電容器包括一第一電極、一第二電極、一第三電極、以及一第四電極。該第一電極包括一第一基礎區域及一第一指狀物，且該第一指狀物係沿一第一方向自該第一基礎區延伸。該第二電極包括一第二基礎區域及一第二指狀物，該第二指狀物係沿一第二方向自該第二基礎區域之一牆體延伸，且該第二指狀物經耦合至該第一指狀物。該第三電極包括一第三基礎區域及一第三指狀物，且該第三指狀物係沿該第二方向自該第三基礎之一第一牆體延伸。該第四電極包括有一第四指狀物，且該第四指狀物沿該第一方向自該第三基礎區域之一第二牆體延伸。該第一電極係沿一軸至少部分重疊該第三電極，該軸係實質平行於該第一方向，且該第二電極係沿該軸重疊於該第四電極。該電容器僅透過該電容器中一電極之一基礎區域經耦合至其他金屬層體。

### **【圖式簡單說明】**

**【0007】** 圖式未必以實際比例繪製，相同標號可描述不同圖式中相似元件。具有不同字尾之相同標號可表示相似元件之不同例示。圖式通常係以舉例方式而非限定方式描繪本發明中所述各種實施例。

**【0008】** 圖1描繪根據本發明主題之不同例示，自選路徑電容器之其一例示。

第 108144079 號專利說明書修正本

【0009】 圖2描繪根據本發明主題之例示，自選路徑電容器之對齊元件之一例示。

【0010】 圖3描繪根據本發明主題之例示，經擴充自選路徑電容器之其一例示。

【0011】 圖4描繪根據本發明主題之例示，經擴充自選路徑電容器之其一例示。

【0012】 圖5描繪根據本發明主題之例示，自選路徑電容器之其一例示。

【0013】 圖6描繪根據本發明主題之例示，經擴充自選路徑電容器之其一例示。

【0014】 圖7描繪根據本發明主題之例示，用以製造自選路徑電容器之其一例示製程。

### 【實施方式】

【0015】 本發明主要係論述自選路徑 (self-routing) 金屬-氧化物金屬 (MOM) 電容器 (本文以下稱「自選路徑」電容器)，其用於積體電路內。此電容器之構造可降低給定電容器於積體電路內使用之區域，例如啟用經使用至電容器各板層之連結，且不需要外加通孔至電容器之指狀物，藉此使給定指狀物之寬度可經降低至積體電路之技術節點或製程技術。因此，此自選路徑電容器可降低積體電路之尺寸或成本，或使該等電路可經整合入更多功能性。

【0016】 於本文使用之術語「寬度」係指稱圖示中裝置、電路結構或電路元件之最小非零尺度。術語「長度」係指稱圖示中裝置、電路結構或電路元件之最大非零尺度。

第 108144079 號專利說明書修正本

【0017】 雖然術語「頂板」及「底板」於本文係指稱本發明自選路徑電容器之特定電極，此參考論述僅用於例示性用途，並不意欲用以限制該等電容器電極之任意特定組態。因此，於不脫離本發明之新穎性、結構或使用性，術語「頂板」及「底板」係可經互換使用。

【0018】 圖1描繪根據本發明主題之不同例示，自選路徑電容器100之其一例示。自選路徑電容器100可包括第一電極105、第二電極135及第三電極170。自選路徑電容器100係可為MOM電容器之其一例示，其具有對應於第一電極105及第三電極170之底板，及對應於第二電極135之頂板。自選路徑電容器100之各電極係可經形成於積體電路之特定金屬層內。取決於積體電路之不同製造技術，具有特定介電係數之介電材料（圖中未示）可經設置於該等電極之間，且合適的遮罩層或絕緣層（圖中未示）可經設置於該等電極之上或之下。

【0019】 第一電極105可包括第一基礎區域110及第一組（例如，至少二組）指狀物115及125。第一基礎區域110可包括至少一通孔140，藉此用於將自選路徑電容器100耦合至積體電路之至少一層體或組件。該層體或組件可包括其他電容器或其他主動或被動電子組件。通孔140可限制第一基礎區域110之最小可達尺寸，例如，透過將第一基礎區域110限制為至少所需之大小，以確保符合或通過由通孔140至第一基礎區域110牆體之最小距離D1或D2之設計規範。於某些例示，第一基礎區域110之寬度D3係可取決於距離D2及通孔140之尺寸。寬度D3係可大於最小可達寬度，最小可達寬度係於指定製程節點內用於不具通孔之電極。

【0020】 第一組指狀物115及125可經耦合或物理性連接至第一基礎區域110之牆體185，且可自第一基礎區域110沿實質平行於Y軸方向延伸。於某些例示，第一組指狀物115及125中之各指狀物係可於第一基礎區域110之相反端或側

第 108144079 號專利說明書修正本

邊經耦合至第一基礎區域110之牆體185。於其他例示，第一組指狀物115及125中至少一者可於與第一基礎區域110之一端相距指定距離處經耦合至第一基礎區域110之牆體185。第一組指狀物115及125之側壁（圖中未示）可提供自選路徑電容器100之底板區域。

【0021】 第二電極135可包括第二基礎區域145及第二組指狀物120及130。於某些例示，第二基礎區域145係可於尺寸、形狀及構成材料成分實質近似於第一基礎區域110。第二基礎區域145可包括至少一通孔141，藉此用於將自選路徑電容器100耦合至積體電路之至少一層體或組件。第二組指狀物120及130可經耦合至第二基礎區域145之第一牆體190，藉此形成自選路徑電容器100之頂板指狀物。第二組指狀物120及130可自第一牆體沿實質平行於Y軸方向往電極105延伸。第二組指狀物120及130可與第一組指狀物115及125呈交叉指狀。近似於第一組指狀物115及125，第二組指狀物120及130之側壁（圖中未示）可提供自選路徑電容器100之頂板區域。

【0022】 第三電極170可包括第三基礎區域175及第三組指狀物150及160。第三電極170係可為第一電極105沿X軸鏡像對稱或翻轉之例示或實質相同之例示。第三電極170係可實質對齊第一電極105。於某些例示，於實質平行於X軸之尺度，此實質對齊係可包括第三組指狀物之一指狀物至少部分重疊於第一組指狀物之一相應指狀物。第一電極105可經耦合至第三電極170，藉此使第三電極進一步提供自選路徑電容器100之底板區域。此耦合可包括將第一電極105之指狀物115連接至第三電極170之指狀物150，例如透過導體180之使用。於一些例示，導體180可形成於與形成電容器100之該等電極之金屬層相異之一金屬層。此導體180可透過於基礎區域110及175之至少一通孔，經耦合至第一電極105

第 108144079 號專利說明書修正本

及第三電極170。於某些例示，導體180可形成於形成電容器100該等電極之相同金屬層內。於此等例示，導體180可於該金屬層內經耦合至第一電極105至第三電極170，例如，透過將導體180耦合至第一電極105之至少一指狀物及第三電極170之至少一指狀物，例如，將導體180耦合至指狀物115及指狀物150。於某些例示，透過共同或共用之電極或電路元件將第一基礎區域110連接至第三基礎區域175，第一電極105可經耦合至第三電極170。

**【0023】** 於某些例示，自選路徑電容器100可包括第四組指狀物155及165。此第四組指狀物係可為具有一基礎區域之第四電極(圖中未示)之一部分，而該基礎區域係實質重疊於第二基礎區域145或係為第二基礎區域145之一部分。於某些例示，第四基礎區域可鄰接於第二基礎區域145。於某些例示，導體180係實質平行於電極105之一指狀物或電極170之一指狀物，且可於X軸重疊於該等指狀物。第四組指狀物155及165之各指狀物係可經耦合至第二基礎區域145之第二牆體195，藉此形成自選路徑電容器100之頂板之其他指狀物。該等指狀物係可與第二組指狀物150及160呈交叉指狀。

**【0024】** 於某些例示，自選路徑電容器100之至少一指狀物可不具通孔，藉此於製造自選路徑電容器100之製程節點中，使此指狀物之寬度D4實質等同於用於不具通孔之指狀物之最小容許寬度。於某些例示，自選路徑電容器100之至少二相鄰指狀物可不具通孔，藉此於製程節點中，使該兩指狀物之間之節距D7(例如，相鄰兩指狀物中心之間之距離)實質等同於用於不具通孔之相鄰兩指狀物之最小容許節距。

**【0025】** 如圖1所示，第一電極105、第二電極135及第三電極170之該等基礎區域可分別包括通孔140、141及142。該等通孔可經使用於將自選路徑電容器

第 108144079 號專利說明書修正本

100之各板層耦合至積體電路之至少一層體或組件，且無需使用自選路徑電容器  
100之指狀物之通孔。

【0026】 圖2描繪根據本發明主題之例示，自選路徑電容器200中對齊元件之其一例示。此對齊元件可應用至本發明論述之任一自選路徑電容器。近似於自選路徑電容器100，自選路徑電容器200可包括具有基礎區域210及一組指狀物215及225之第一電極205、具有基礎區域245及一組指狀物220及230之第二電極235，及具有基礎區域275及一組指狀物250及260之第三組電極270。自選路徑電容器200亦可包括第四電極285，其具有基礎區域280及一組指狀物255及265。

【0027】 於本發明之某些例示，自選路徑電容器200之一電極之至少一指狀物可經形成於該電極之基礎區域之一側邊。於其他例示，一電極之至少一指狀物可經形成於與基礎區域一側邊相距一有限距離處。舉例而言，指狀物225可經形成於與基礎區域210之一側邊相距距離D8處，其中D8可包括由零奈米（nm）至基礎區域210長度之指定分量或百分比之距離。

【0028】 於本發明之某些例示，自選路徑電容器200之一電極之至少一指狀物可實質對齊另一電極之一相對指狀物。此實質對齊可包括其一電極之一指狀物與另一電極之一指狀物沿一軸，如軸Y，之實質重疊。舉例而言，電極235之指狀物220係實質對齊電極285之指狀物255。此實質對齊亦可包括該等兩實質對齊指狀物之間不重疊之一有限距離或範圍。作為其一例示，電極205之指狀物215係實質對齊電極270之指狀物250，但此對齊包括不重疊之距離D11，其中，D11可包括由零至基礎區域210之長度之指定分量或百分比，或零至基礎區域275之長度之指定分量或百分比之任一距離。

第 108144079 號專利說明書修正本

【0029】 於本發明之某些例示，自選路徑電容器200之至少一電極可實質對齊自選路徑電容器之另一電極。此實質對齊可包括兩電極基礎區域之間沿一軸，如X軸或Y軸，之實質重疊。因電極205及電極270於X軸重疊，因此其等係實質對齊。此實質重疊可包括該等兩實質對齊電極之基礎區域之間不重疊的有限距離或範圍。電極285及235係實質對齊，但此對齊包括該等基礎區域245及280之間沿X軸不重疊之距離或範圍D9，及該等基礎區域245及280之間沿Y軸不重疊之距離或範圍D10。距離D9可包括由零至基礎區域245之長度之指定分量或百分比，或零至基礎區域280之長度之指定分量或百分比之任一距離。距離D10可包括由零至基礎區域245之寬度之指定分量或百分比，或零至基礎區域280之寬度之指定分量或百分比之任一距離。

【0030】 圖3描繪根據本發明主題之例示，經擴充自選路徑電容器300之其一例示。經擴充自選路徑電容器300可包括第一自選路徑電容器305及第二自選電路電容器340。如圖3所示，自選路徑電容器305及自選電路電容器340可共享一共同基礎區域315，例如，可在自選路徑電容器305及自選電路電容器340係經形成於相同金屬層內時，藉此形成經擴充自選路徑電容器300之單一板層（例如，底板）。於某些例示，當自選路徑電容器305及自選電路電容器340係經形成於相異金屬層內實，基礎區域315可對應於在相異金屬層體內之自選路徑電容器305及自選電路電容器340之重疊基礎區域。於自選路徑電容器305及自選電路電容器340係經形成於相同金屬層內之某些例示中，可透過如導體320，於相同金屬層內將自選路徑電容器305之指狀物310耦合至自選電路電容器340之指狀物335。導體320係可為指狀物310之延伸，或指狀物335之延伸。

第 108144079 號專利說明書修正本

【0031】 於某些例示，可透過如圖2之論述，實質對齊自選路徑電容器305及自選電路電容器340，形成經擴充自選路徑電容器300。此對齊可包括配置自選路徑電容器305及自選電路電容器340，以將自選路徑電容器305底板之基礎區域鄰接於自選路徑電容器340底板之基礎區域。

【0032】 圖4描繪根據本發明主題之例示，經擴充自選路徑電容器400之其一例示。經擴充自選路徑電容器400可包括第一自選路徑電容器405及第二自選電路電容器430，其各自可形成於相同或相異金屬層體內。如圖4所示，自選路徑電容器405及自選電路電容器430可透過如導體410於基礎區域435及440彼此耦合。導體410係可為基礎區域435之延伸或基礎區域440之延伸。於某些例示，導體410可以是位於一金屬層體之導體，其中，該導體異於自選路徑電容器405形成於其內或自選電路電容器430形成於其內之金屬層體。如本文所述，自選路徑電容器405及自選電路電容器430可實質對齊。此外，自選路徑電容器405及自選電路電容器430之其他基礎區域係可耦合。

【0033】 圖5描繪根據本發明主題之例示，自選路徑電容器500之其一例示。自選路徑電容器500包括第一電極505、第二電極560、第三電極530及第四電極565。第一電極505可包括基礎區域515及自基礎區域505沿第一方向延伸之指狀物520。第二電極560可包括基礎區域555及自基礎區域555沿第二方向延伸之指狀物545。第三電極530可包括第三基礎區域540及自第三基礎區域540沿第二方向延伸之第三指狀物525。第四電極565可包括第四基礎區域（圖中未示）及經耦合至第四基礎區域且自第四基礎區域沿第一方向延伸之第四指狀物550。於某些例示，第四指狀物550經耦合至第三基礎區域540，作為第三電極530之一部分。

第 108144079 號專利說明書修正本

【0034】 於某些例示，第三基礎區域540可，例如沿X軸或Y軸，實質重疊於第四基礎區域。

【0035】 於某些例示，第一電極505（例如，指狀物520）可於實質沿平行於第一方向之Y軸實質重疊而不接觸於第三電極530（例如，指狀物525），然而第二電極560（例如，指狀物545）可於相同軸實質重疊而不接觸於第四電極565（例如，指狀物550）。

【0036】 如自選路徑電容器100（圖1所示），自選電路徑電容器100之指狀物可不具通孔，並可具有用於不具通孔之金屬層體指狀物的最小寬度D12。如本文所述，自選路徑電容器500可透過電容器電極之基礎區域內之通孔，經電性耦合至積體電路之層體或組件。自選路徑電容器500可透過金屬層連接經電性耦合至積體電路之層體或組件，該金屬層連接係位於形成電容器之金屬層內。

【0037】 於某些例示，指狀物520可經耦合至例如於形成自選路徑電容器500之相同金屬層內之指狀物545。

【0038】 圖6描繪根據本發明主題之例示，經擴充自選路徑電容器600之其一例示。經擴充自選路徑電容器600可包括第一自選路徑電容器605及第二自選電路電容器620。於某些例示，自選路徑電容器605之底板可透過導體610或630經耦合至自選路徑電容器620之相應底板。同樣地，自選路徑電容器605及自選電路電容器620之相應頂板可透過導體625經耦合。此等導體可形成於自選路徑電容器605或自選電路電容器620形成所在之相同金屬層體內，或於相異之金屬層體內。

【0039】 雖然圖6所示係為自選路徑電容器605沿X軸側向耦合至自選電路電容器620以形成經擴充自選路徑電容器600，經擴充自選路徑電容器600亦可

第 108144079 號專利說明書修正本

透過該等自選電路電容器之其他組態形成。於某些例示，可沿Y軸或X軸實質對齊至少二自選路徑電容器605或自選電路電容器620之該等例示，形成經擴充自選路徑電容器600，如本文所述。

**【0040】** 圖7描繪根據本發明主題之例示，製造自選路徑電容器之其一例示製程700。該自選路徑電容器係可為本文於圖1至圖6論述之自選路徑電容器之至少一例示。於步驟705形成基礎電容器之結構。基礎電容器結構可具有包括第一基礎區域及第一組至少二個指狀物之底板。基礎電容器結構亦可具有包括第二基礎區域及第二組至少二個指狀物之頂板。第二組至少二個指狀物可與第一組至少二個指狀物呈交叉指狀。於步驟710可透過基礎電容器結構及鏡像電容器結構形成單元電容器結構。鏡像電容器結構可包括基礎電容器結構沿實質平行於第一基礎區域長度之一軸，實質鏡射或翻轉之例示或拷貝。基礎電容器結構可經耦合至單元電容器結構，例如，將鏡像電容器結構中相應頂板之基礎區域耦合至第二基礎區域。

**【0041】** 於該等例示，形成基礎電容器結構包括形成第一組至少二個指狀物或第二組至少二個指狀物之一指狀物，以具有容許於金屬層內不接觸指狀物之最小寬度。

**【0042】** 於該等例示，形成基礎電容器結構包括形成底板及頂板中交差指狀之指狀物，以具有容許於金屬層內不接觸電極之最小節距。

**【0043】** 於該等例示，將鏡像電容器結構中頂板之相應基礎區域耦合至第二基礎區域係包括，將鏡像電容器結構設置於鄰近基礎電容器結構，以使第二基礎區域鄰接於鏡像電容器結構中頂板之相應基礎區域。

第 108144079 號專利說明書修正本

【0044】 於該等例示，於步驟715中，可將單元電容器結構透過各結構之相應基礎區域耦合至其他單元電容器結構。例如，製程700可包括將一第二單元電容器結構耦合至先前形成之單元電容器結構以擴充電容器之尺寸，其係透過將第一基礎區域重疊於第二單元電容器結構中底板之一相應基礎區域。

【0045】 於該等例示，製程700可包括將第二單元電容器結構耦合至先前形成之單元電容器結構以擴充電容器之尺寸，其係透過將第二單元電容器結構設置於鄰近第一單元電容器結構，以使第一基礎區域鄰接於第二單元電容器結構中底板之相應基礎區域。

【0046】 於該等例示，製程700可包括將電容器耦合至積體電路之其他組件，其係透過於單元電容器結構之至少一基礎區域內之接觸，或於鏡像電容器結構之至少一基礎區域內之接觸。

### 各種註記

【0047】 以上詳細說明包括附圖之參考，附圖形成詳細說明之一部分。透過描繪之方式圖式顯示出可實施本發明之具體實施例。該等實施例於此亦稱為「例示」。該等例示可包括除已顯示或所述元件外之元件。然而，本發明人亦考量僅顯示或所述該等元件之例示。此外，本發明人亦考量利用所示或所述該等元件之任何組合或排列（或其至少一層面），關於特定例示（或其至少一層面）或關於本文所示或所述之其他例示（或其至少一層面）。

【0048】 如果本發明與透過引用方式併入本文之任何文獻之間用法上有一致之情形，則以本發明之用法為準。

【0049】 於本文件中，專利文件中常見之用語「一」或「一個」係包括一個或多於一個，係獨立於「至少一」或「一或多個」之任何其他例示或用途。於

第 108144079 號專利說明書修正本

本文件中，該用語「或」係用以指一非排他性用語，除非另有說明，否則如「A或B」包括「A但非B」，「B但非A」以及「A與B」。於本文件中，用語「包括」與「於其中」係分別作該用語「包含」與「其中」簡明英文之同義詞。此外，於以下申請專利範圍中，該等用語「包括」與「包含」係開放式，即一系統、裝置、物件、組合、配方或過程包括已列出之元件外之元件，亦落入本發明之申請專利範圍內。再者，於以下申請專利範圍中，該等語「第一」、「第二」與「第三」等僅作為標示之用，並不用以對該等標的施加數字意義上之要求。

**【0050】** 於此所述之方法例示可至少部分為機器或電腦所實施。某些例示可包括一電腦可讀取媒介或機器可讀取媒介，其等係編碼具有可操作以設置一電子裝置以執行上述例示中所述之方法之指令。該方法之實施可包括編碼如微代碼、彙編語言代碼、更高級語言代碼等。該代碼可包括用以執行各種方法之電腦可讀取指令。該代碼可形成電腦軟體產品之一部分。此外，於一例示中，該代碼如於執行期間或其他時點可有形儲存於至少一依電性（volatile）、非暫態或非依電性之有形電腦可讀取媒介上。該些有形之電腦可讀取媒介之例示可包括但不限於，硬碟、可移動磁碟、可移動式光碟（如，光碟與數位光碟）、磁帶、記憶卡或棒、隨機存取記憶體（RAMs）、唯讀記憶體（ROMs）等。

**【0051】** 上述說明係為說明性而非限制性。例如，上述例示（或其等至少一方面）可彼此相互組合使用。如該技術領域通常知識者於閱讀上述說明後可使用其他實施例。所提供之摘要係符合37 C.F.R. §1.72 (b) 以使讀者能快速理解本發明技術內容之本質。應理解為，其非用以解釋或限制申請專利範圍之範圍或含義。此外，於上述詳細說明中，各種特徵可經分群以簡化本發明所揭露之內容。此不應解釋為未見於申請專利範圍中之技術特徵對於任何本發明之申請專利範圍係相當重要的。相反地，本發明之目標主體可能比一特定揭露之實施例之所有特徵要來的少。因此，以下申請專利範圍係併入至該詳細說明中作為

第 108144079 號專利說明書修正本

例示或實施例，其中各該申請專利範圍係各自作為一單獨實施例，且可預期這些實施例可以各種組合方式或排列方式彼此相互組合使用。本發明之範圍應由申請專利範圍中所載之內容以及落入該等申請專利範圍之均等物所決定。

**【符號說明】**

**【0052】**

100:自選路徑電容器

105:第一電極

110:第一基礎區域

115:指狀物

120:指狀物

125:指狀物

130:指狀物

135:第二電極

140:通孔

141:通孔

142:通孔

145:第二基礎區域

150:指狀物

155:指狀物

160:指狀物

165:指狀物

第 108144079 號專利說明書修正本

170:第三電極

175:第三基礎區域

180:導體

185:牆體

190:第一牆體

195:第二牆體

200:自選路徑電容器

205:第一電極

210:基礎區域

215:指狀物

220:指狀物

225:指狀物

230:指狀物

235:第二電極

245:基礎區域

250:指狀物

255:指狀物

260:指狀物

265:指狀物

270:第三電極

275:基礎區域

280:基礎區域

8088-P00170-TW/f2

第 16 頁，共 18 頁(發明說明書)

第 108144079 號專利說明書修正本

285:第四電極

300:經擴充自選路徑電容器

305:第一自選路徑電容器

310:指狀物

315:基礎區域

320:導體

335:指狀物

340:第二自選電路電容器

400:經擴充自選路徑電容器

405:第一自選路徑電容器

410:導體

430:第二自選電路電容器

435:基礎區域

440:基礎區域

500:自選路徑電容器

505:第一電極

515:基礎區域

520:指狀物

525:指狀物

530:第三電極

540:基礎區域

545:指狀物

8088-P00170-TW/f2

第 17 頁，共 18 頁(發明說明書)

第 108144079 號專利說明書修正本

550:指狀物

555:基礎區域

560:第二電極

565:第四電極

600:經擴充自選路徑電容器

605:第一自選路徑電容器

610:導體

620:第二自選電路電容器

625:導體

630:導體

**【發明申請專利範圍】**

**【請求項1】** 一種用於一積體電路之自選路徑電容器，該自選路徑電容器包括：

一第一結構，包括：

一第一電極，其具有一第一基礎區域及一第一組至少二個指狀物；

一第二電極，其具有一第二基礎區域及一第二組至少二個指狀物，該第二組至少二個指狀物與該第一組至少二個指狀物呈交叉指狀；

一第三電極，其具有一第三基礎區域及一第三組至少二個指狀物，該第一組至少二個指狀物中之一指狀物係經耦合至該第三組至少二個指狀物中之一指狀物；以及

一第四組至少二個指狀物，其經耦合至該第二基礎區域之一第一牆體，且與該第三組至少二個指狀物呈交叉指狀；

其中，該第一組至少二個指狀物形成在一第一金屬層，以及該第一組至少二個指狀物中之該指狀物係透過一第二金屬層經耦合至該第三組至少二個指狀物中之該指狀物。

**【請求項2】** 如請求項1之用於一積體電路之自選路徑電容器，其中，該第一組至少二個指狀物中之該指狀物係更透過該第一基礎區域以及該第三基礎區域經耦合至該第三組至少二個指狀物中之該指狀物。

**【請求項3】** 如請求項1之用於一積體電路之自選路徑電容器，其中，該自選路徑電容器透過該第一基礎區域、該第二基礎區域以及該第三基礎區域中之至少一者，經耦合至該積體電路之其他層體。

第 108144079 號申請專利範圍修正本

**【請求項4】** 如請求項1之用於一積體電路之自選路徑電容器，其中，該第一組至少二個指狀物經形成於該第一金屬層內，該第一組至少二個指狀物中之至少一指狀物具有一尺寸，其係實質等同於在該第一金屬層內不具一通孔之一指狀物之一最小尺寸。

**【請求項5】** 如請求項1之用於一積體電路之自選路徑電容器，其中，該自選路徑電容器進一步包括：

一第二結構，包括該第一結構之一例示，其中，該第一結構之該第二電極係經耦合至該第二結構之一電極。

**【請求項6】** 如請求項5之用於一積體電路之自選路徑電容器，其中，該第一結構之該第二電極經形成於該第一金屬層內，且該第一結構之該第二電極係於該第一金屬層內經耦合至該第二結構。

**【請求項7】** 如請求項1之用於一積體電路之自選路徑電容器，其中，該第一基礎區域、該第二電極、該第三電極以及該第四組至少二個指狀物經形成於該第一金屬層內。

**【請求項8】** 如請求項1之用於一積體電路之自選路徑電容器，其中：  
該第二組至少二個指狀物經形成於該第二基礎區域之一第二牆體上；以及  
該第二基礎區域之該第二牆體係相反於該第二基礎區域之該第一牆體。

**【請求項9】** 如請求項8之用於一積體電路之自選路徑電容器，其中，該第二組至少二個指狀物中之各指狀物係形成於與該第二基礎區域之該第一牆體實質相對之一端。

**【請求項10】** 一種於一積體電路內形成一自選路徑電容器之方法，該方法包括：

第 108144079 號申請專利範圍修正本

形成一基礎電容器結構，該基礎電容器結構具有一底板及一頂板，其中：

該底板具有一第一基礎區域及一第一組至少二個指狀物，且該第一組至少兩個指狀物形成在一第一金屬層；以及

該頂板具有一第二基礎區域及一第二組至少二個指狀物，該第二組至少二個指狀物係與該第一組至少二個指狀物呈交叉指狀；

在該第一金屬層形成一第一單元電容器結構，該第一單元電容器結構具有該基礎電容器結構及一鏡像電容器結構，其中：

該鏡像電容器結構係為該基礎電容器結構經鏡像之一例示；

該第二基礎區域係經耦合至對應該基礎電容器結構之該頂板的該鏡像電容器結構中一頂板之一相應基礎區域；以及

該第一組至少二個指狀物之一指狀物係經耦合至該鏡像電容器結構中一底板之一相應指狀物；以及

透過一第二金屬層將該第一組至少二個指狀物中之該指狀物耦合至該鏡像電容器結構中該底板之該相應指狀物。

**【請求項11】** 如請求項10之於一積體電路內形成一自選路徑電容器方法，其中，形成該基礎電容器結構係包括形成該第一組至少二個指狀物之一指狀物或該第二組至少二指個狀物之一指狀物，以具有於該金屬層內一不接觸指狀物容許之一最小寬度。

**【請求項12】** 如請求項10之於一積體電路內形成一自選路徑電容器方法，其中，形成該基礎電容器結構係包括形成該基礎電容器結構之該底板及該基礎電容器結構之該頂板中呈交叉指狀之指狀物，以具有於該金屬層內複數不接觸電極容許之一最小節距。

第 108144079 號申請專利範圍修正本

**【請求項13】** 如請求項10之於一積體電路內形成一自選路徑電容器方法，其中：

該第一組至少二個指狀物之該指狀物更透過該第一基礎區域及該鏡像電容器結構之該底板之一相應基礎區域耦合至該鏡像電容器結構之該底板之該相應指狀物。

**【請求項14】** 如請求項10之於一積體電路內形成一自選路徑電容器方法，其中，將該第二基礎區域耦合至該鏡像電容器結構中該頂板之該相應基礎區域係包括至少部分重疊該第二基礎區域及該鏡像電容器結構中該頂板之該相應基礎區域。

**【請求項15】** 如請求項10之於一積體電路內形成一自選路徑電容器方法，其中，將該第二基礎區域耦合至該鏡像電容器結構中該頂板之該相應基礎區域係包括：

將該鏡像電容器結構放置於鄰近該基礎電容器結構，使該第二基礎區域係鄰接於該鏡像電容器中該頂板之該相應基礎區域。

**【請求項16】** 如請求項10之於一積體電路內形成一自選路徑電容器方法，其進一步包括：

將一第二單元電容器結構耦合至該第一單元電容器結構以擴充該自選路徑電容器之尺寸，其係透過將該第一基礎區域重疊於該第二單元電容器結構中一底板之一相應基礎區域。

**【請求項17】** 如請求項10之於一積體電路內形成一自選路徑電容器方法，其進一步包括：

第 108144079 號申請專利範圍修正本

將一第二單元電容器結構耦合至該第一單元電容器結構以擴充該自選路徑電容器之尺寸，其係透過將該第二單元電容器結構設置於鄰近該第一單元電容器結構，以使該第一基礎區域鄰接於該第二單元電容器結構中一底板之一相應基礎區域。

**【請求項18】** 如請求項10之於一積體電路內形成一自選路徑電容器之方法，其中，該基礎電容器結構經鏡像之該例示係沿一軸經鏡像，該軸係實質平行於該第一基礎區域之一長度。

**【請求項19】** 一種形成於一積體電路內之電容器，該電容器包括：

一第一電極，其包括一第一基礎區域及一第一指狀物，該第一指狀物係沿一第一方向自該第一基礎區域延伸；

一第二電極，其包括一第二基礎區域及一第二指狀物，該第二指狀物係沿一第二方向自該第二基礎區域之一牆體延伸；

一第三電極，其包括一第三基礎區域及一第三指狀物，該第三指狀物係沿該第二方向自該第三基礎區域之一第一牆體延伸；以及

一第四電極，其包括一第四基礎區域以及一第四指狀物，其中，

該第四指狀物沿該第一方向自該第四基礎區域之一第二牆體延伸；

其中：

該第一電極係沿一軸至少部分重疊該第三電極，該軸係實質平行於該第一方向，且該第二電極係沿該軸重疊於該第四電極；

該電容器僅透過該電容器中一電極之一基礎區域經耦合至其他金屬層體；以及

第 108144079 號申請專利範圍修正本

該第一指狀物形成在一第一金屬層，以及該第一指狀物係透過一第二金屬層經耦合至該第二指狀物。

【請求項20】 如請求項19之形成於一積體電路內之電容器，其中，該第二電極經形成於該第一金屬層內。

【請求項21】 如請求項19之形成於一積體電路內之電容器，其中，該電容器之該等指狀物不包括通孔。

【請求項22】 如請求項20之形成於一積體電路內之電容器，其中，該第三基礎區域沿實質平行於該第一方向之該軸重疊於該第四基礎區域。

【請求項23】 如請求項20之形成於一積體電路內之電容器，其中，該第三基礎區域沿實質垂直於該第一方向之一軸重疊於該第四基礎區域。

【請求項24】 如請求項19之形成於一積體電路內之電容器，其中，該第二方向係實質平行且相反於該第一方向。

【發明圖式】

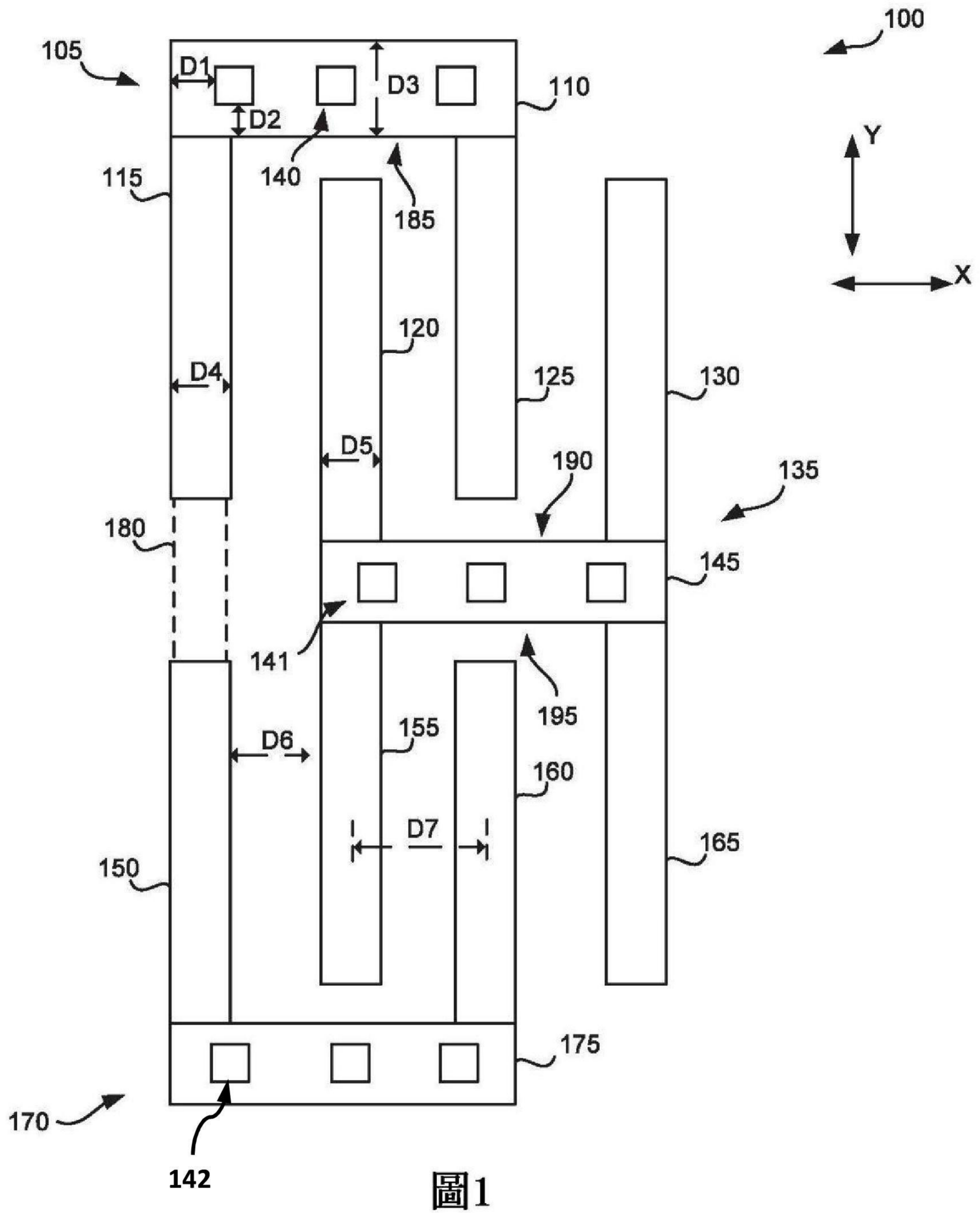


圖1

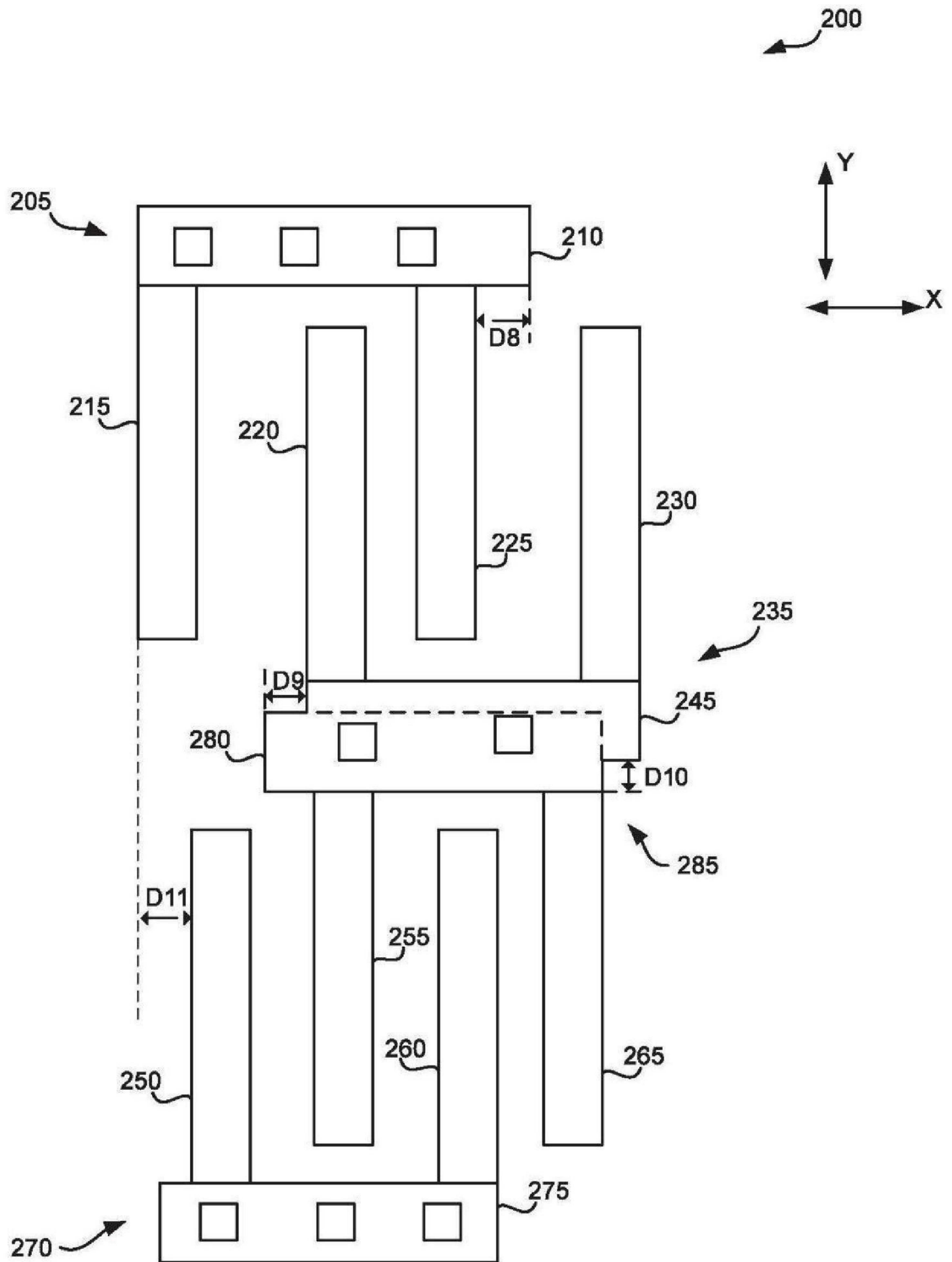


圖2

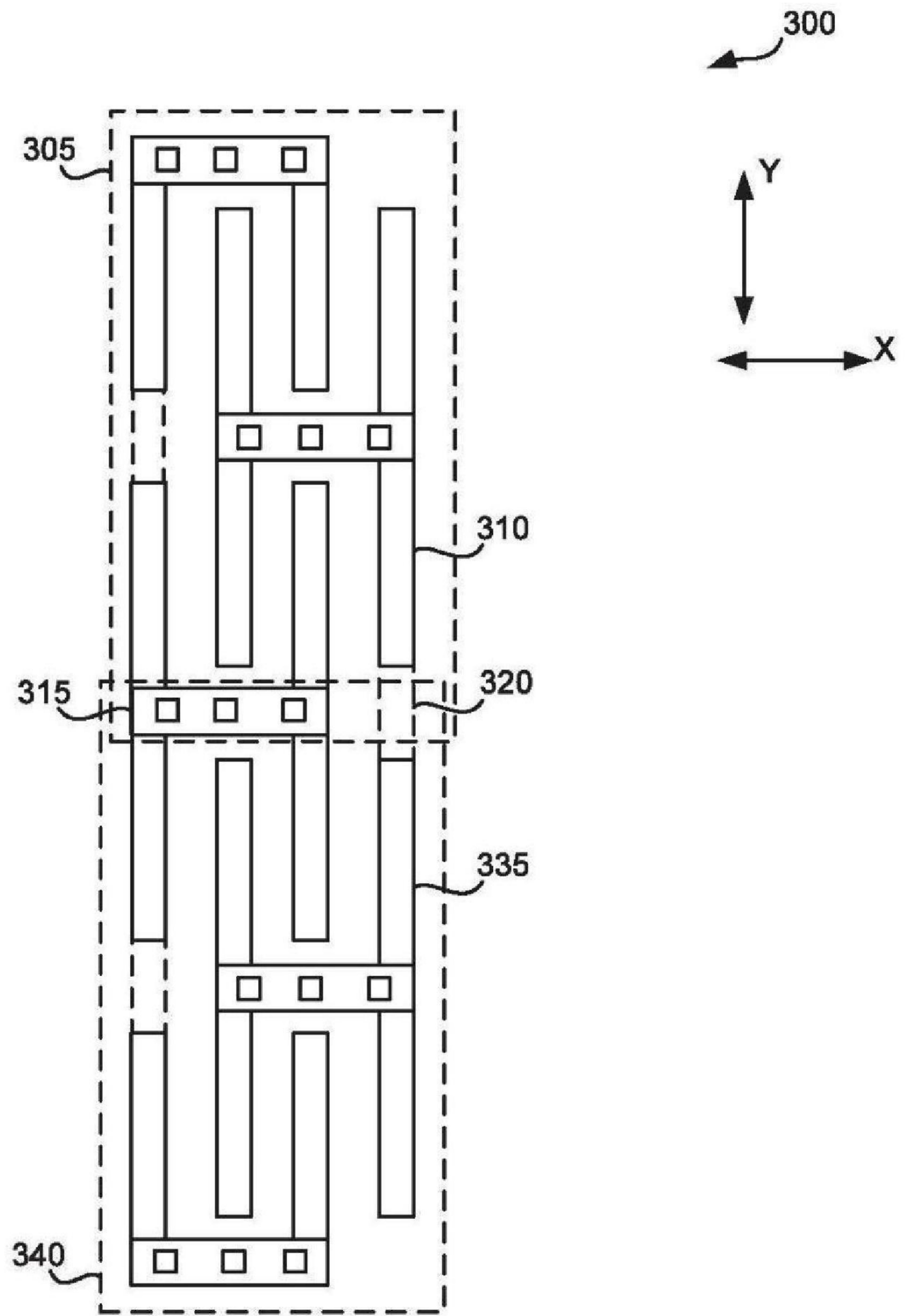


圖3

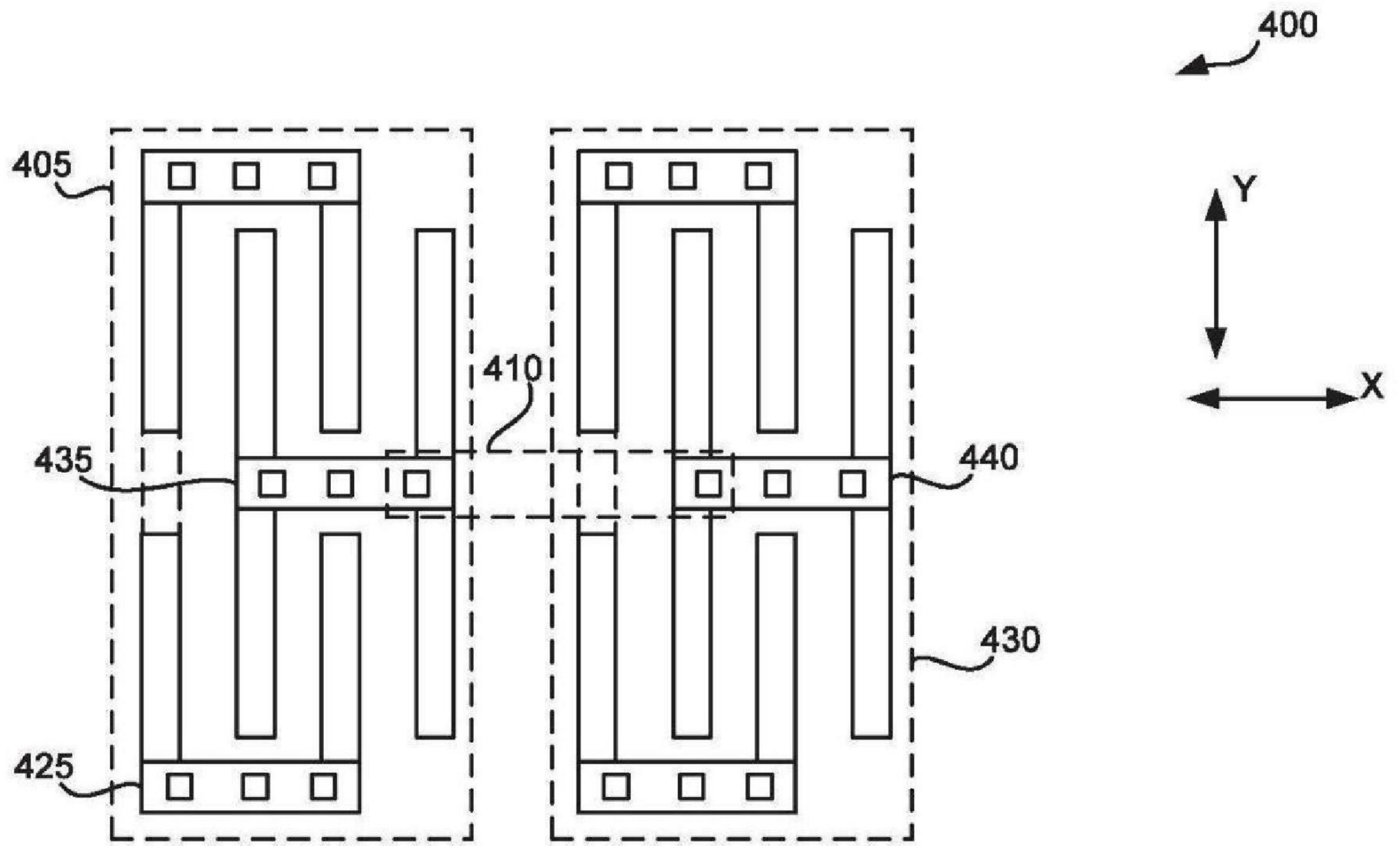


圖4

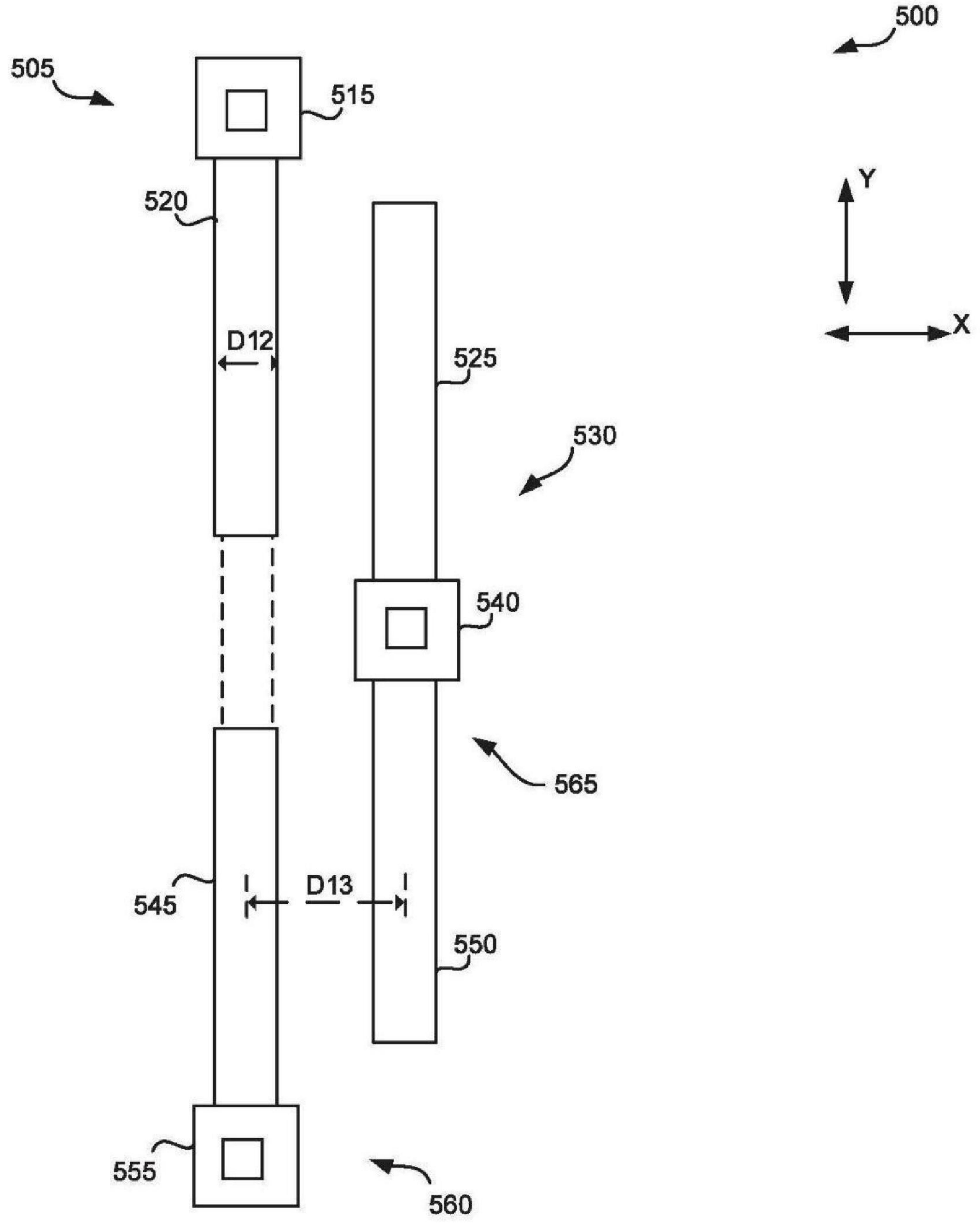


圖5

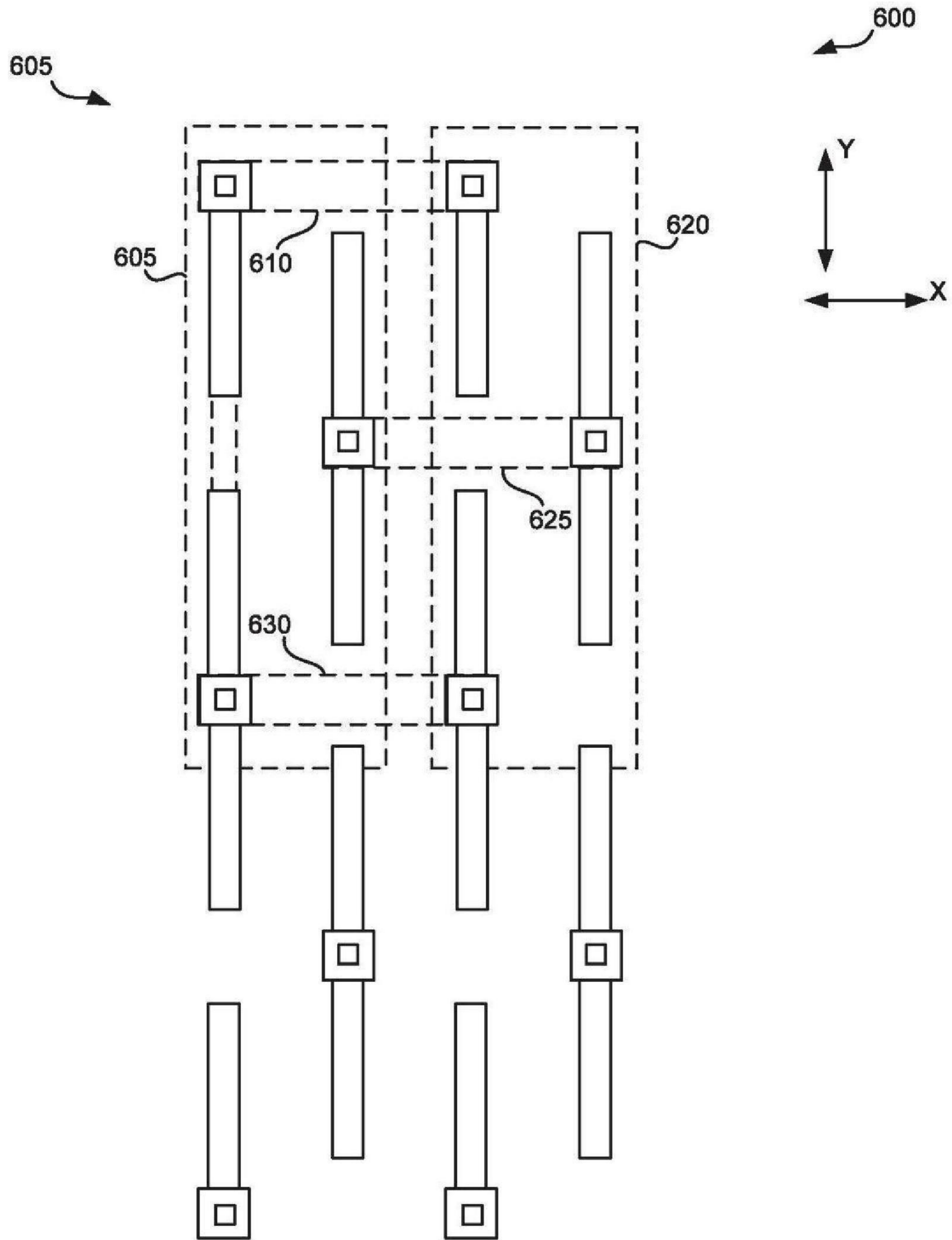


圖6

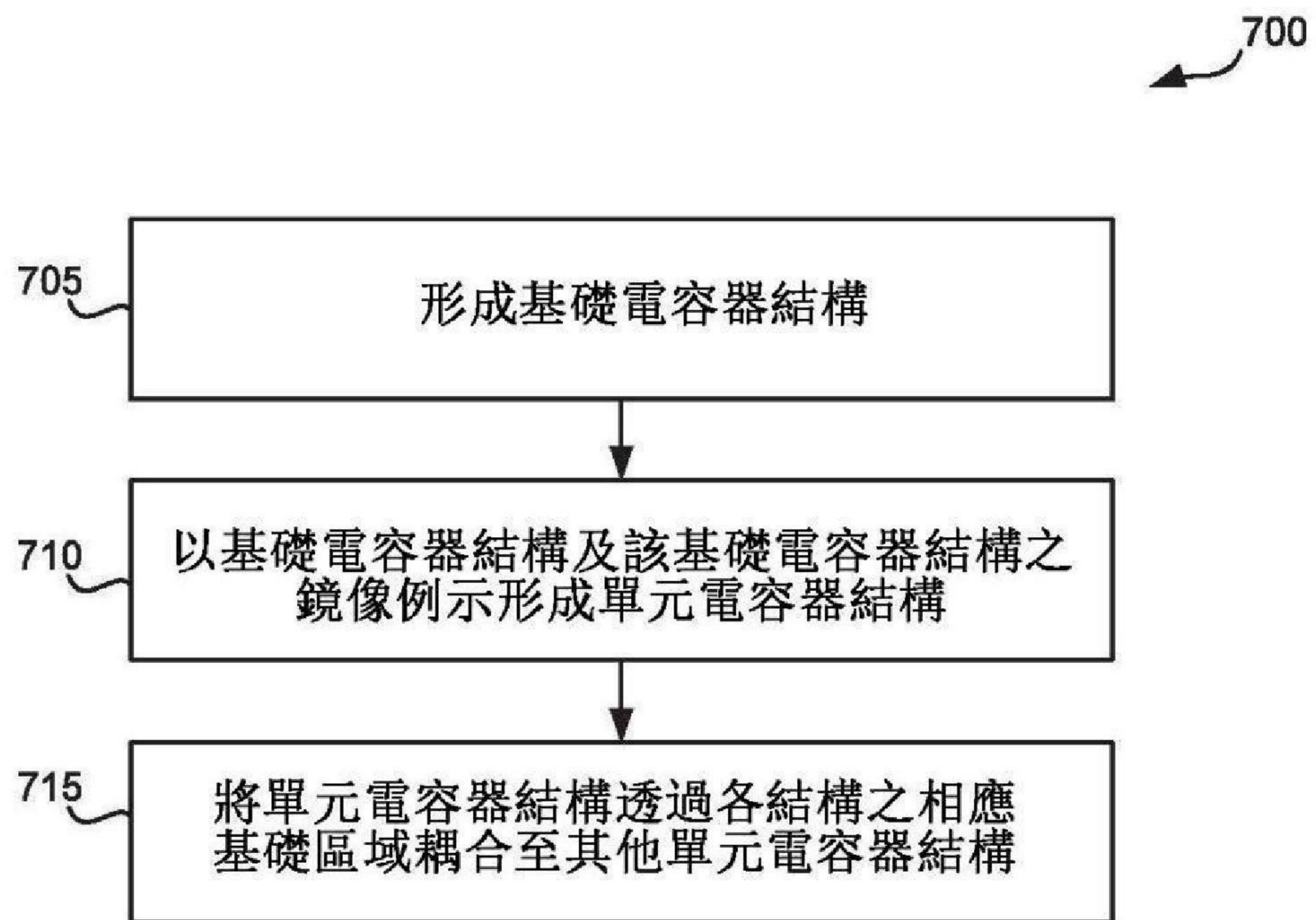


圖7