

diody pierwszej i źródłem zasilania drugiego a równocześnie kolektor tranzystora wzmacniającego przez rezystor ósmy łączy się z bazą tranzystora sterującego, która jest połączona z masą przez rezystor dziewiąty, a równolegle do rezystora ósmego jest włączony zespół przyspieszający złożony z połączonych szeregowo rezystora siódmego i kondensatora przyspieszającego. Kolektor tranzystora sterującego jest połączony z masą, a jego emiter z emiterem tranzystora wyjściowego, a poza tym emiter tych tranzystorów przez rezystor dziesiąty są połączone ze źródłem zasilającym pierwszym, gdy baza tranzystora wyjściowego jest połączona z zaciskiem wejściowym drugim, do którego jest doprowadzony ujemny impuls wyzwalający o określonej szerokości, zaś jego kolektor jest połączony z zaciskiem wyjściowym oraz przez rezystor jedenasty z masą.

Układ według wynalazku umożliwia uformowanie impulsu rozjaśniającego, którego tylnie zbocze jest związane z momentem czasowym, w którym napięcie piłokształtne osiągnie określoną z góry wartość. Układ działa w zakresie podstaw czasu od sekund do nanosekund i pozwala na formowanie impulsów rozjaśniających złożonych z dwóch impulsów przy pracy w układach podwójnej podstawy czasu.

Przedmiot wynalazku jest bliżej przedstawiony w przykładzie wykonania układu przedstawionego w postaci schematu ideowego na rysunku.

Układ formowania impulsu rozjaśniającego, w którym zacisk wejściowy pierwszy WE_1 , do którego podane jest napięcie piłokształtne z układu podstawy czasu jest połączony przez rezystor pierwszy R_1 do bazy tranzystora odwracającego T_1 . Równolegle do tego rezystora R_1 jest włączony kondensator blokujący C_1 . Stałoprądowy punkt pracy bazy tranzystora odwracającego T_1 jest ustalony przez rezystor drugi R_2 połączony jednym końcem do źródła zasilającego pierwszego $+E_1$, a drugim końcem do bazy tranzystora odwracającego T_1 oraz przez rezystor trzeci R_3 połączony jednym końcem do masy, a drugim końcem do bazy tranzystora odwracającego T_1 .

Kolektor tego tranzystora łączy się z bazą tranzystora wzmacniającego T_2 i z masą przez rezystor piąty R_5 , a emiter tranzystora odwracającego T_1 łączy się z anodą diody pierwszej D_1 , a przez rezystor czwarty R_4 ze źródłem zasilającym pierwszym E_1 . Kolektor tranzystora wzmacniającego T_2 przez rezystor szósty R_6 jest połączony ze źródłem zasilania pierwszym $+E_1$ oraz z anodą diody drugiej D_2 , której katoda łączy się z katodą diody pierwszej D_1 i źródłem zasilania drugiego $+E_2$, a równocześnie kolektor tranzystora wzmacniającego T_2 przez rezystor ósmy R_8 łączy się z bazą tranzystora sterującego T_3 , która jest połączona z masą przez rezystor dziewiąty R_9 . Równolegle do rezystora ósmego R_8 jest włączony zespół przyspieszający złożony z połączonych szeregowo rezystora siódmego R_7 i kondensatora przyspieszającego C_2 . Kolektor tranzystora sterującego T_3 jest połączony z masą, a jego emiter z emiterem tranzystora wyjściowego T_4 . Emitery obu tych tranzystorów przez rezystor dziesiąty R_{10} są połączone ze

źródłem zasilającym pierwszym $+E_1$. Baza tranzystora wyjściowego T_4 jest połączona z zaciskiem wyjściowym drugim WE_2 , do którego jest doprowadzony ujemny impuls wyzwalający o określonej szerokości Ti_2 , zaś jego kolektor jest połączony z zaciskiem wyjściowym WY oraz rezystor jedenasty R_{11} z masą.

Działanie układu jest następujące. W stanie spoczynku dzielnik złożony z rezystora drugiego R_2 i rezystora trzeciego R_3 ustala takie napięcie na bazie tranzystora odwracającego T_1 , że jest on zablokowany, a prąd przez rezystor piąty R_5 nie płynie i tranzystor wzmacniający T_2 też jest zablokowany. Na kolektorze tranzystora wzmacniającego T_2 utrzymuje się napięcie o 0,6 V większe od napięcia źródła zasilającego $+E_2$ na skutek przewodzenia diody drugiej D_2 . Dzielnik złożony z rezystora ósmego R_8 i rezystora dziewiątego R_9 jest tak dobrany, aby tranzystor sterujący T_3 przewodził, a tranzystor wyjściowy T_4 był zablokowany.

Na emiterze zablokowanego tranzystora odwracającego T_1 utrzymuje się napięcie o 0,6 V wyższe niż napięcie źródła zasilającego drugiego $+E_2$ na skutek przewodzenia diody pierwszej D_1 . Z chwilą pojawienia się malejącego napięcia piłokształtnego o szerokości odcinka liniowego Ti_1 na zacisku wyjściowym pierwszym WE_1 , zacznie maleć napięcie na bazie tranzystora odwracającego T_1 . W chwili gdy napięcie na bazie tego tranzystora osiągnie wartość około wartości napięcia źródła zasilającego drugiego $+E_2$ tranzystor odwracający T_1 odblokowuje się, a wobec małej rezystancji w obwodzie emitera, którą stanowi przewodząca dioda pierwsza D_1 , na rezystorze piątym R_5 narasta szybko napięcie, odblokowujące tranzystor wzmacniający T_2 , a napięcie na kolektorze tego tranzystora maleje i przez dzielnik złożony z rezystora ósmego R_8 i rezystora dziewiątego R_9 steruje bazą tranzystora sterującego T_3 powodując jego otwarcie. W czasie przed tym momentem tranzystor wyjściowy T_4 przewodził na skutek podania na jego zacisk wejściowy drugi WE_2 ujemnego impulsu wyzwalającego, którego początek był zgodny z początkiem napięcia piłokształtnego. W chwili odblokowania tranzystora sterującego T_3 tranzystor wyjściowy T_4 zostaje zablokowany mimo, że jeszcze na jego bazie występuje ujemny impuls wyzwalający. Tak więc prąd kolektora tranzystora wyjściowego T_4 przestaje płynąć w chwili, gdy wejściowe napięcie piłokształtne z zacisku wejściowego pierwszego WE_1 osiągnie na bazie tranzystora odwracającego T_1 wartość napięcia równą napięciu źródła zasilającego drugiego $+E_2$.

Tył impulsu wyjściowego na zacisku wyjściowym WY jest zatem zgodny w czasie z końcem odcinka liniowego napięcia piłokształtnego na zacisku wejściowym pierwszym WE_1 . Szerokość impulsu wyjściowego Ti_2 jest równa szerokości odcinka liniowego Ti_1 napięcia piłokształtnego i jest mniejsza od szerokości impulsu wyzwalającego Ti_1 .

Zastrzeżenie patentowe

Układ formowania impulsu rozjaśniającego z ze-

5

spółem podstawy czasu, z którego napięcie piłokształtne jest podane do zacisku wejściowego, **znamiennie** tym, że zacisk wejściowy pierwszy (WE_1), do którego podane jest napięcie piłokształtne z układu podstawy czasu, połączony jest przez rezystor pierwszy (R_1) z bazą tranzystora odwracającego (T_1), a równolegle do tego rezystora (R_1) jest włączony kondensator blokujący (C_1), którego stałoprądowy punkt pracy tranzystora odwracającego (T_1) jest ustalony przez rezystor drugi (R_2) połączony jednym końcem do źródła zasilającego pierwszego ($+E_1$), a drugim końcem do bazy tranzystora odwracającego (T_1) oraz przez rezystor trzeci (R_3) jest połączony jednym końcem do masy a drugim końcem do bazy tranzystora odwracającego (T_1), przy czym kolektor tego tranzystora łączy się z bazą tranzystora wzmacniającego (T_2) i z masą przez rezystor piąty (R_5) zaś emiter tranzystora odwracającego (T_1) łączy się z anodą diody pierwszej (D_1), a przez rezystor czwarty (R_4) ze źródłem zasilającym pierwszym ($+E_1$), natomiast kolektor tranzystora wzmacniającego (T_2) przez rezystor szósty (R_6) jest połączony ze źródłem zasil-

6

lania pierwszym ($+E_1$) oraz z anodą diody drugiej (D_2), której katoda łączy się z katodą diody pierwszej (D_1) i źródłem zasilania drugiego ($+E_2$), a równocześnie kolektor tranzystora wzmacniającego (T_2) przez rezystor ósmy (R_8) łączy się z bazą tranzystora sterującego (T_3), która jest połączona z masą przez rezystor dziewiąty (R_9), a równolegle do rezystora ósmego (R_8) jest włączony zespół przyspieszający złożony z połączonych szeregowo rezystora siódmego (R_7) i kondensatora przyspieszającego (C_2), przy czym kolektor tranzystora sterującego (T_3) jest połączony z masą, a jego emiter z emiterem tranzystora wyjściowego (T_4), a poza tym emitory obu tych tranzystorów przez rezystor dziesiąty (R_{10}) są połączone ze źródłem zasilającym pierwszym ($+E_1$) gdy baza tranzystora wyjściowego (T_4) jest połączona z zaciskiem wejściowym drugim (WE_2), do którego jest doprowadzony ujemny impuls wyzwalaający o określonej szerokości (Ti_2), zaś jego kolektor jest połączony z zaciskiem wyjściowym (WY) oraz rezystor jedenasty (R_{11}) z masą.

