

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6784607号
(P6784607)

(45) 発行日 令和2年11月11日 (2020. 11. 11)

(24) 登録日 令和2年10月27日 (2020. 10. 27)

(51) Int. Cl.	F I
HO 2M 1/08 (2006. 01)	HO 2M 1/08 C
HO 2M 3/155 (2006. 01)	HO 2M 3/155 X
HO 2M 7/48 (2007. 01)	HO 2M 3/155 E
	HO 2M 7/48 M

請求項の数 14 (全 25 頁)

(21) 出願番号	特願2017-19865 (P2017-19865)	(73) 特許権者	000001292
(22) 出願日	平成29年2月6日 (2017. 2. 6)		株式会社京三製作所
(65) 公開番号	特開2018-129891 (P2018-129891A)		神奈川県横浜市鶴見区平安町2丁目29番地の1
(43) 公開日	平成30年8月16日 (2018. 8. 16)	(74) 代理人	110001151
審査請求日	令和1年8月13日 (2019. 8. 13)		あいわ特許業務法人
前置審査		(72) 発明者	譲原 逸男
			神奈川県横浜市鶴見区平安町2丁目29番地の1 株式会社京三製作所内
		(72) 発明者	大間 亮介
			神奈川県横浜市鶴見区平安町2丁目29番地の1 株式会社京三製作所内
		(72) 発明者	國玉 博史
			神奈川県横浜市鶴見区平安町2丁目29番地の1 株式会社京三製作所内
			最終頁に続く

(54) 【発明の名称】 絶縁電源、及び電力変換装置

(57) 【特許請求の範囲】

【請求項 1】

ハイサイドスイッチング素子のスイッチング動作を制御するハイサイド駆動回路に駆動電圧を絶縁トランスを介して供給するハイサイド絶縁電源と、ローサイドスイッチング素子のスイッチング動作を制御するローサイド駆動回路に駆動電圧を絶縁トランスを介して供給するローサイド絶縁電源とを備える絶縁電源において、

前記ハイサイド絶縁電源の低電圧側に接続したバイアス電源を備え、

前記バイアス電源のバイアス電圧は、前記ハイサイド駆動回路により駆動される出力回路の出力電圧であり、

前記ハイサイド絶縁電源は、前記絶縁トランスと前記ハイサイド駆動回路との間に共通モードリアクトルを備え、

前記共通モードリアクトルは、前記絶縁トランスと前記ハイサイド駆動回路のハイサイドバイパスコンデンサとの間を接続する高電圧側配線及び低電圧側配線の両配線に設けられ、前記両配線に同方向に流れる共通モード電流を低減し、前記絶縁トランスの寄生容量に流れる漏れ電流を抑制することを特徴とする、絶縁電源。

【請求項 2】

前記ハイサイド絶縁電源は、ハイサイド直流電源と、当該ハイサイド直流電源の直流電圧を直流 - 交流変換するハイサイドインバータと、当該ハイサイドインバータの交流出力を電圧変換するハイサイド絶縁トランスと、当該ハイサイド絶縁トランスの交流出力を直流に変換するハイサイド整流器とを直列接続して備え、

10

20

前記ハイサイド駆動回路は、前記ハイサイドスイッチング素子のオン／オフ動作を制御するハイサイドゲートドライバと、当該ハイサイドゲートドライバの駆動制御を行うハイサイドフォトスイッチとを直列接続し、当該ハイサイドフォトスイッチに入力するノイズを除去するハイサイドバイパスコンデンサを前記ハイサイドゲートドライバの高電圧端と低電圧端との間に並列接続して備え、

前記ローサイド絶縁電源は、ローサイド直流電源と、当該ローサイド直流電源の直流電圧を直流 - 交流変換するローサイドインバータと、当該ローサイドインバータの交流力を電圧変換するローサイド絶縁トランスと、当該ローサイド絶縁トランスの交流出力を直流に変換するローサイド整流器とを直列接続して備え、

前記ローサイド駆動回路は、前記ローサイドスイッチング素子のオン／オフ動作を制御するローサイドゲートドライバと、当該ローサイドゲートドライバの駆動制御を行うローサイドフォトスイッチとを直列接続し、当該ローサイドフォトスイッチに入力するノイズを除去するローサイドバイパスコンデンサを前記ハイサイドゲートドライバの高電圧端と低電圧端との間に並列接続して備えることを特徴とする、請求項 1 に記載の絶縁電源。

【請求項 3】

前記コモンモードリアクトルは、共通コアに対して、前記ハイサイド絶縁電源の高電圧側配線及び低電圧側配線を同方向に巻回したことを特徴とする請求項 1 又は 2 に記載の絶縁電源。

【請求項 4】

前記コモンモードリアクトルに直列接続したダンピング抵抗を備えることを特徴とする請求項 3 に記載の絶縁電源。

【請求項 5】

前記コモンモードリアクトルの共通コアと、前記ハイサイド駆動回路及びローサイド駆動回路による駆動制御される回路が備えるコイルのコアとは互いに分離し独立していることを特徴とする、請求項 3 又は 4 に記載の絶縁電源。

【請求項 6】

前記バイアス電源のバイアス電圧は、前記ハイサイド駆動回路により駆動される出力回路の出力電圧であることを特徴とする請求項 1 に記載の絶縁電源。

【請求項 7】

直流電源に対して、ハイサイドスイッチング素子とローサイドスイッチング素子との直並列接続回路と、インダクタンスとを直列接続してなる降圧チョッパ回路と、

前記請求項 1 又は 6 に記載の絶縁電源を備え、

D C D C コンバータを構成する電力変換装置であって、

前記絶縁電源は、

前記ハイサイドスイッチング素子及びローサイドスイッチング素子を駆動するハイサイド駆動回路及びローサイド駆動回路を駆動する電源であることを特徴とする電力変換装置

。

【請求項 8】

前記バイアス電源のバイアス電圧は当該降圧チョッパ回路の出力電圧であることを特徴とする請求項 7 に記載の電力変換装置。

【請求項 9】

直流電源に対して、インダクタンスと、ハイサイドスイッチング素子とローサイドスイッチング素子との直並列接続回路とを直列接続してなる昇圧チョッパ回路と、

前記請求項 1 又は 6 に記載の絶縁電源を備え、

D C D C コンバータを構成する電力変換装置であって、

前記絶縁電源は、

前記ハイサイドスイッチング素子及びローサイドスイッチング素子を駆動するハイサイド駆動回路及びローサイド駆動回路を駆動する電源であることを特徴とする電力変換装置

。

【請求項 10】

10

20

30

40

50

前記バイアス電源のバイアス電圧は当該昇圧チョッパ回路の入力電圧であることを特徴とする請求項 9 に記載の電力変換装置。

【請求項 11】

ハイサイド側及びローサイド側は、それぞれ共通する 1 つの絶縁電源に対してインターリーブにより多相構成を備え、

ハイサイド側の多相構成は並列接続された複数のハイサイドスイッチング素子を備え、当該複数のハイサイドスイッチング素子に印加される電圧は、前記ハイサイド側の共通の 1 つの絶縁電源から前記コモンモードリアクトルを介して供給される同一電圧であることを特徴とする請求項 7 から 10 の何れか一つに記載の電力変換装置。

【請求項 12】

直流電源に対して、ハイサイドスイッチング素子とローサイドスイッチング素子のブリッジ回路から成る D C A C インバータを構成する電力変換装置において、

請求項 1 から 6 の何れか一つに記載の絶縁電源を備え、

前記絶縁電源のハイサイド駆動回路及びローサイド駆動回路は、前記ハイサイドスイッチング素子及びローサイドスイッチング素子を駆動することを特徴とする電力変換装置。

【請求項 13】

前記絶縁電源は前記ハイサイド絶縁電源の低電圧側に接続したバイアス電源を備え、当該バイアス電源のバイアス電圧は前記 D C A C インバータの入力電圧の $1/2$ であることを特徴とする請求項 12 に記載の電力変換装置。

【請求項 14】

前記ブリッジ回路は、ハイサイド側及びローサイド側において、それぞれ共通する 1 つの絶縁電源に対して複数の並列接続されたスイッチング素子を備え、

当該複数のハイサイドスイッチング素子に印加される電圧は、前記ハイサイド側の共通の 1 つの絶縁電源から前記コモンモードリアクトルを介して供給される同一電圧であることを特徴とする請求項 12 又は 13 に記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本願発明は、絶縁電源、及びその絶縁電源を備えた、D C D C コンバータ及び D C A C インバータ等の電力変換装置に関する。

【背景技術】

【0002】

チョッパ回路を用いた降圧チョッパ形 D C D C コンバータ、昇圧チョッパ形 D C D C コンバータ、D C A C インバータ等の電力変換装置では、スイッチング素子のオン/オフの切り替え動作によって主電源である直流電源からの直流電圧を直流電圧あるいは交流電圧に変換している。スイッチング素子のオン/オフ動作は駆動回路によって行われる。

【0003】

チョッパ回路を用いた電力変換装置では、高電圧側（ハイサイド）のスイッチング素子と低電圧側（ローサイド）のスイッチング素子を、それぞれのスイッチング素子に設けた基準電圧を異にする駆動回路によって駆動して電力変換を行っている。また、各駆動回路は、それぞれに電圧を印加する電源を備える。各スイッチング素子のスイッチング動作において、ハイサイド側の駆動回路であるゲートドライバは、ハイサイドスイッチング素子のソース電圧よりも高い電圧をゲートに印加する必要がある、また、基準電圧が異なるハイサイド側の駆動回路とローサイド側の駆動回路との間の短絡を防ぐ必要がある。そのため、ハイサイド側の駆動回路に電圧を印加する電源は、ハイサイド側とローサイド側とを電氣的に絶縁するために絶縁電源（フローティング電源）が設けられている。

【0004】

特許文献 1 には、ハイサイド側の絶縁電源としてパワードライブ変圧器を用いた構成が示されている。

【先行技術文献】

10

20

30

40

50

【特許文献】

【0005】

【特許文献1】特開2006-187138（[0004]、図5参照）

【発明の概要】

【発明が解決しようとする課題】

【0006】

図13は、電力変換装置の一例として降圧チョッパ回路によるDCDCコンバータ110を示し、ハイサイド側のハイサイドスイッチング素子S1を駆動するハイサイド絶縁電源120Hとして絶縁トランスT-Hを用いた構成例を示している。

【0007】

DCDCコンバータ110は、直流電源100に対して、ハイサイドスイッチング素子S1とローサイドスイッチング素子S2の直並列接続回路と、インダクタンスLとを直列接続してなる降圧チョッパ回路を備え、並列接続したキャパシタCの両端を出力端として出力電圧Voutを負荷Rに出力する。

【0008】

ハイサイド側は、ハイサイド絶縁電源120H、及びハイサイド絶縁電源120Hの出力電圧に基づいてゲート信号を出力するゲートドライバ130Hを備える。ハイサイド絶縁電源120Hは、ハイサイドインバータINV-Hと、絶縁トランスT-Hと、ハイサイド整流器RECT-Hと、平滑コンデンサCs-Houtとを備え、直流電圧Vdrv-H1を変換してグラウンドから絶縁した直流電圧Vdrv-H2を出力する。ゲートドライバ130Hは、ゲート信号Gat eHで駆動するハイサイドフォトスイッチPC-Hと、ハイサイドゲートドライバDRV-Hを備える。ハイサイドゲートドライバDRV-Hは、ハイサイドフォトスイッチPC-Hの出力信号に基づいて、ハイサイド絶縁電源120Hの出力電圧Vdrv-H2を駆動電圧として、駆動抵抗Rg-Hを介してハイサイドスイッチング素子S1のゲートに出力する。

【0009】

一方、ローサイド側は、ローサイド絶縁電源120L、及びローサイド絶縁電源120Lの出力に基づいてゲート信号を出力するゲートドライバ130Lを備える。ローサイド絶縁電源120Lは、ローサイドインバータINV-Lと、ローサイド絶縁トランスT-Lと、ローサイド整流器RECT-Lと、平滑コンデンサCs-Loutとを備え、直流電圧Vdrv-L1を変換してグラウンドから絶縁した直流電圧Vdrv-L2を出力する。ゲートドライバ130Lは、ゲート信号Gat eLで駆動するローサイドフォトスイッチPC-Lと、ローサイドゲートドライバDRV-Lを備える。ローサイドゲートドライバDRV-Lは、ローサイドフォトスイッチPC-Lの出力信号に基づいて、ローサイド絶縁電源120Lの直流電圧Vdrv-L2を駆動電圧として、駆動抵抗Rg-Lを介してローサイドスイッチング素子S2のゲートに出力する。

【0010】

電力変換装置の応答を高速化するために、ハイサイドスイッチング素子S1、ローサイドスイッチング素子S2を例えば数百kHzの高周波で駆動することが行われる。この高周波化により、スイッチング素子には高周波の変位電圧Vs1-sが発生する。

【0011】

この高周波の変位電圧Vs1-sは、ハイサイド絶縁電源120Hの絶縁トランスT-Hに対して、ハイサイドスイッチング素子のソース側対地電圧の変位電圧として印加される。絶縁トランスT-Hの寄生容量Ct-Hには、高周波の変位電圧Vs1-sによって漏れ電流が流れる。

【0012】

図14(a)、(b)は、ハイサイド絶縁電源120Hの絶縁トランスT-Hにおける印加電圧、及び高周波の変位電圧Vs1-sによる漏れ電流を示している。ハイサイド側において、絶縁トランスT-Hに印加される高周波の変位電圧Vs1-sは、ローサイド側の電圧VNを基準電圧として、振幅がVinの変位電圧が加算されているため（図14(a））、絶縁

10

20

30

40

50

トランス T-H の寄生容量 C_{t-H} には高周波の変位電圧 V_{s1-s} の変化に伴う微分電流が漏れ電流として流れる (図 14 (b))。

【0013】

一方、図 14 (c), (d) は、ローサイド絶縁電源 120L のローサイド絶縁トランス T-L における印加電圧 V_N と、その印加電圧 V_N による漏れ電流を示している。ローサイド側において、ローサイド絶縁トランス T-L に印加される高周波の変位電圧は存在せず、ローサイド側の電圧 V_N がそのまま加算される (図 14 (c))。したがって、基準電圧 V_P 及び V_N を、多相電源の Y 字結線による中性点を接地した電圧を全波整流して得られる高電圧及び低電圧としたとき、ローサイド絶縁トランス T-L の寄生容量 C_{t-L} には高周波の変位電圧が印加されないため、漏れ電流はほとんど流れない (図 14 (d))。ローサイド絶縁トランス T-L に印加される電圧の周波数成分は、例えば入力電源が中性点接地された 3 相商用電源 (50 Hz) である場合には、基準電圧 V_N の周波数は 150 Hz であり、数 ~ 数十 pF 程度の寄生容量 C_{t-L} の漏れ電流はほぼ無視することができる。

10

【0014】

したがって、ハイサイド絶縁電源 120H の絶縁トランス T-H の寄生容量 C_{t-H} の漏れ電流は、ハイサイド側のハイサイドスイッチング素子 S1 を誤動作させる要因となる。

【0015】

本発明は前記した従来の問題点を解決し、スイッチング素子の高周波動作で発生する高周波の変位電圧によって生じるハイサイド絶縁電源の寄生容量に流れる漏れ電流を抑制することを目的とする。

20

【0016】

また、絶縁トランス T-H への変位電圧の印加を防ぐことを目的とする。

【0017】

また、電力変換装置のハイサイド側のスイッチング素子の誤動作を抑制することを目的とする。

【課題を解決するための手段】

【0018】

本発明は、ハイサイドスイッチング素子のオン/オフ動作で生じる高周波信号によってハイサイド絶縁電源の絶縁トランスの寄生容量に流れる漏れ電流は、ハイサイド絶縁電源とハイサイド駆動回路とを結ぶ高電圧配線と低電圧配線において同方向に流れるコモンモード電流であることに着目し、このコモンモード電流をコモンモードリアクトルによって低減する。

30

【0019】

コモンモードリアクトルは、ハイサイド側に発生する変位電圧を負担する回路構成と見なすことができ、これによって、絶縁トランス T-H への変位電圧の印加を防ぎ、絶縁トランスの寄生容量に流れる漏れ電流を抑制する。

【0020】

本発明は、絶縁電源の形態の他、この絶縁電源を備えた電力変換装置の形態を含み、何れの形態においても、ハイサイド側において、ハイサイド絶縁電源とハイサイド駆動回路との間の高電圧配線及び低電圧配線にコモンモードリアクトルを設けることによって、両配線を同方向に流れるコモンモード電流を低減し、これによって、ハイサイド絶縁電源の絶縁トランスの寄生容量に流れる漏れ電流を抑制し、さらに、絶縁トランスの寄生容量に流れる漏れ電流によって発生するハイサイド側のスイッチング素子の誤動作を低減する。

40

【0021】

[絶縁電源]

本発明の絶縁電源は、ハイサイドスイッチング素子のスイッチング動作を制御するハイサイド駆動回路に印加する駆動電圧を、絶縁トランスを介して供給するハイサイド絶縁電源と、ローサイドスイッチング素子のスイッチング動作を制御するローサイド駆動回路に印加する駆動電圧を、絶縁トランスを介して供給するローサイド絶縁電源とを備える絶縁電源において、ハイサイド絶縁電源とハイサイド駆動回路との間にコモンモードリアクトル

50

ルを備える。このコモンモードリアクトルは、スイッチング素子の高周波動作で発生する高周波の変位電圧を全て負担する。

【 0 0 2 2 】

本発明の絶縁電源が備える各構成において、ハイサイド絶縁電源は、ハイサイド直流電源と、このハイサイド直流電源の直流電圧を直流 - 交流変換するハイサイドインバータと、このハイサイドインバータの交流出力を電圧変換するハイサイド絶縁トランスと、このハイサイド絶縁トランスの交流出力を直流に変換するハイサイド整流器とを直列接続して備える。ハイサイド駆動回路は、ハイサイドスイッチング素子のオン / オフ動作を制御するハイサイドゲートドライバと、このハイサイドゲートドライバの駆動制御を行うハイサイドフォトスイッチと、このハイサイドフォトスイッチに入力するノイズを除去するハイ

10

【 0 0 2 3 】

一方、ローサイド絶縁電源は、ローサイド直流電源と、このローサイド直流電源の直流電圧を直流 - 交流変換するローサイドインバータと、このローサイドインバータの交流出力を電圧変換するローサイド絶縁トランスと、このローサイド絶縁トランスの交流出力を直流に変換するローサイド整流器とを直列接続して備える。ローサイド駆動回路は、ローサイドスイッチング素子のオン / オフ動作を制御するローサイドゲートドライバと、このローサイドゲートドライバの駆動制御を行うローサイドフォトスイッチと、このローサイドフォトスイッチに入力するノイズを除去するローサイドバイパスコンデンサとを直列接続して備える。

20

【 0 0 2 4 】

コモンモードリアクトルは、ハイサイド絶縁電源とハイサイド駆動回路のハイサイドバイパスコンデンサとの間を接続する高電圧側配線及び低電圧側配線の両配線に設ける。

【 0 0 2 5 】

(コモンモードリアクトルの形態)

コモンモードリアクトルの一形態は、ハイサイド絶縁電源の高電圧側配線及び低電圧側配線を、共通コアに対して同方向に巻回した構成である。コモンモードリアクトルは、一つのコアに 2 本の導線を同じ方向に巻回したチョークコイルによって構成することができる。2 本の導線の巻き線構造として、2 本の導線をコアに対してそれぞれ分離して巻回する分割巻きの構成、あるいは 2 本の導線をコアに対して並列させて巻回するパラファイラ

30

【 0 0 2 6 】

コモンモード電流は、ハイサイド絶縁電源の高電圧側配線及び低電圧側配線に対して同方向に流れるため、コモンモードリアクトルのコアに発生する磁束は合成されて強め合う自己誘導作用によってインダクタンスが増加する。このインダクタンスの増加によって高周波のコモンモード電流に対する電気抵抗が高まり、コモンモード電流の通過を阻止する作用が生じる。このコモンモード電流の通過阻止作用により、絶縁トランスの寄生容量に流れる漏れ電流は抑制される。

【 0 0 2 7 】

コモンモードリアクトルは、チョッパ回路等の主回路が備えるインダクタンスとは独立したコアで構成する。コモンモードリアクトルのコアと主回路のインダクタンスのコアとを共有させず独立した構成とすることによって、主回路の主電流によってコモンモードリアクトルのコアが磁気飽和することを避けることができる。これによって、コモンモードリアクトルのコアを小型化させることができる。

40

【 0 0 2 8 】

さらに、コモンモードリアクトルのコアは主回路が備えるコアと独立した構成であるため、コモンモードリアクトルのコアのインダクタンス値を主回路のコアに依存することなく任意に定め、変位電圧の全てをコモンモードリアクトルが負担するように設定することができる。

【 0 0 2 9 】

50

また、コモンモードリアクトルのコアに巻回する巻線の線径を細くし、巻線数を増やすことによって、電圧時間積（ Bm ）によるコアの磁気飽和を抑制することができる。

【0030】

コモンモードリアクトルの形態は、ハイサイド絶縁電源の高電圧側配線及び低電圧側配線の両配線に対してダンピング抵抗を直列接続する構成を含む。コモンモードリアクトルを構成する2つのコイルの結合度が1未満である場合には漏れインダクタンスが生じる。この漏れインダクタンスは、絶縁電源側や駆動回路（ゲートドライバ）が備えるコンデンサと共に共振回路を構成する。ダンピング抵抗は、コモンモードリアクトルを構成する2つのコイルの漏れインダクタンスとコンデンサとの共振現象により生じる共振電流を減衰させて共振を抑制する。

10

【0031】

（バイアス電源）

絶縁電源は、コモンモードリアクトルのコアを磁気リセットするバイアス電源をハイサイド絶縁電源の低電圧側に接続する構成を含む。このバイアス電源はコモンモードリアクトルのコアの磁気飽和を抑制する。

【0032】

ハイサイド絶縁電源によってオン/オフ動作されるスイッチング素子は、そのオン/オフ動作によって高周波の変位電圧 V_{s1-s} を発生する。この高周波の変位電圧 V_{s1-s} は、コモンモード電流を低減するために設けたコモンモードリアクトルに印加される。一方、ハイサイド絶縁電源が備える絶縁トランスの寄生容量 C_{t-H} には低周波電圧のみが印加される。

20

【0033】

ハイサイド絶縁電源の基準電位は、ローサイド絶縁電源と絶縁するために浮遊状態にある。そのため、コモンモードリアクトルに印加される高周波の変位電圧 V_{s1-s} は浮遊状態の基準電位上に重畳されることになり、変位電圧 V_{s1-s} によって変動するコモンモードリアクトルのコアの磁化状態は基準電位に左右される。

【0034】

本発明のバイアス電源は、ハイサイド絶縁電源の基準電位に対する高周波の変位電圧 V_{s1-s} の電位を調整することによって、コモンモードリアクトルのコアの正方向及び負方向の電圧時間積を平衡させて磁気リセットを行い、コアの磁気飽和を抑制する。

30

【0035】

バイアス電源のバイアス電圧は、絶縁電源により駆動されるチョッパ回路等の出力回路の出力電圧とし、これによって、コモンモードリアクトルに印加される高周波の変位電圧 V_{s1-s} の基準電圧を出力電圧の電圧分に基づいて調整する。バイアス電源によって、変位電圧 V_{s1-s} の基準電圧を調整することによって、コモンモードリアクトルには極性が逆で大きさが同じ電圧時間積が印加され、磁気リセットが行われる。

【0036】

バイアス電圧は上記した出力回路の出力電圧を用いる形態の他、出力回路の出力電圧に対応する電圧を用いる他の形態とすることができる。

【0037】

40

バイアス電源は、出力回路自体をバイアス電源として用いる形態に代えて、出力回路の出力電圧と同電圧を出力する別電源を用いた形態としても良い。この別電源は、出力回路の出力電圧と同電圧を、スイッチング素子を駆動する制御信号のデューティ比に基づいて生成する構成である。

【0038】

〔電力変換装置〕

本発明の絶縁電源を備える電力変換装置は、DCDCコンバータの形態、DCACインバータの形態を含む。さらに、DCDCコンバータは、DCDC変換を行うチョッパ回路として降圧チョッパ回路又は昇圧チョッパ回路を用いた構成とすることができる。

【0039】

50

(D C D C 降圧チョッパコンバータの形態)

降圧チョッパ回路を備えた D C D C コンバータは、直流電源に対して、ハイサイドスイッチング素子とローサイドスイッチング素子との直並列接続回路と、インダクタンスとを直列接続してなる降圧チョッパ回路とによって主回路を構成し、ハイサイドスイッチング素子を駆動するハイサイド駆動回路、及びローサイドスイッチング素子を駆動するローサイド駆動回路に直流電圧を供給する絶縁電源を備える。

【 0 0 4 0 】

絶縁電源は、ハイサイドスイッチング素子及びローサイドスイッチング素子を駆動するハイサイド駆動回路及びローサイド駆動回路を駆動する電源であり、ハイサイド側において、ハイサイド絶縁電源とハイサイド駆動回路との間にコモンモードリアクトルを備える。バイアス電源のバイアス電圧として降圧チョッパ回路の出力電圧を用いることができる。

10

【 0 0 4 1 】

(D C D C 昇圧チョッパコンバータの形態)

昇圧チョッパ回路を備えた D C D C コンバータは、直流電源に対して、インダクタンスと、ハイサイドスイッチング素子とローサイドスイッチング素子との直並列接続回路とを直列接続してなる昇圧チョッパ回路とによって主回路を構成し、ハイサイドスイッチング素子を駆動するハイサイド駆動回路、ローサイドスイッチング素子を駆動するローサイド駆動回路に直流電圧を供給する絶縁電源とを備える。

【 0 0 4 2 】

20

絶縁電源は、ハイサイドスイッチング素子及びローサイドスイッチング素子を駆動するハイサイド駆動回路及びローサイド駆動回路を駆動する電源であり、ハイサイド側において、ハイサイド絶縁電源とハイサイド駆動回路との間にコモンモードリアクトルを備える。バイアス電源のバイアス電圧として昇圧チョッパ回路の入力電圧を用いることができる。

【 0 0 4 3 】

D C D C 降圧チョッパコンバータの形態、及び D C D C 昇圧チョッパコンバータの形態において、コンバータのハイサイド側及びローサイド側はそれぞれ共通する 1 つの絶縁電源に対してインターリーブによって多相構成とすることができる。

【 0 0 4 4 】

30

この多相構成において、ハイサイド側の多相構成は並列接続された複数のハイサイドスイッチング素子を備える。これら複数のハイサイドスイッチング素子には、ハイサイド側の共通の 1 つの絶縁電源からコモンモードリアクトルを介して同一電圧が印加される。各ハイサイドスイッチング素子に印加する電圧を同一電圧とすることによって、各ハイサイドスイッチング素子のオン抵抗を均一化し、各相の出力を等しくすることができる。

【 0 0 4 5 】

(D C A C インバータの形態)

D C A C インバータは、直流電源に対して、ハイサイドスイッチング素子とローサイドスイッチング素子のブリッジ回路から成るインバータ回路によって主回路を構成し、ハイサイドスイッチング素子を駆動するハイサイド駆動回路、ローサイドスイッチング素子を駆動するローサイド駆動回路に直流電圧を供給する絶縁電源とを備える。

40

【 0 0 4 6 】

絶縁電源は、ハイサイドスイッチング素子及びローサイドスイッチング素子を駆動するハイサイド駆動回路及びローサイド駆動回路を駆動する電源であり、ハイサイド側において、ハイサイド絶縁電源とハイサイド駆動回路との間にコモンモードリアクトルを備える。バイアス電源のバイアス電圧としてインバータ回路の主回路の入力電圧の $1/2$ を用いることができる。

【 0 0 4 7 】

D C A C インバータの形態において、ブリッジ回路は、ハイサイド側及びローサイド側において、それぞれ共通する 1 つの絶縁電源に対して複数の並列接続されたスイッチング

50

素子を備える。これらの複数のハイサイドスイッチング素子には、ハイサイド側の共通の1つの絶縁電源からコモンモードリアクトルを介して同一電圧が供給される。各ハイサイドスイッチング素子に印加する電圧を同一電圧とすることによって、各ハイサイドスイッチング素子のオン抵抗を均一化し、出力電圧の変動を抑制することができる。

【0048】

また、本発明によれば、主回路が複数のハイサイドスイッチング素子を備える電力変換装置において、ハイサイド側の回路にコモンモードリアクトルとバイアス電源を用いることによって、絶縁電源を共通化させることができる。

【図面の簡単な説明】

【0049】

10

【図1】本発明の絶縁電源、及び電力変換装置の概略構成を説明するための図である。

【図2】電力変換装置の各部位の電圧状態を説明するための図である。

【図3】電力変換装置の各部位の電圧状態を説明するための図である。

【図4】バイアス電源による高周波の変位電圧 V_{s1-s} の電圧調節を説明するための概略図である。

【図5】本発明の第1の構成例を説明するための概略ブロック図である。

【図6】本発明の第1の構成例の降圧チョッパ回路を主回路とするDCDCコンバータを説明するための回路例である。

【図7】本発明の第2の構成例を説明するための概略ブロック図である。

【図8】本発明の第2の構成例の降圧チョッパ回路を主回路とするDCDCコンバータを説明するための回路例である。

20

【図9】本発明の第3の構成例を説明するための概略ブロック図である。

【図10】本発明の第4の構成例の昇圧チョッパ回路を主回路とするDCDCコンバータを説明するための回路例である。

【図11】本発明の第5の構成例のDCDCコンバータのインターリーブ構成を説明するための回路例である。

【図12】本発明の第6の構成例のDCACインバータの構成を説明するための回路例である。

【図13】従来の電力変換装置の一例を説明するための図である。

【図14】絶縁電源の絶縁トランスにおける印加電圧、及び高周波の変位電圧による漏れ電流を説明するための図である。

30

【発明を実施するための形態】

【0050】

本発明の絶縁電源、及び電力変換装置について図1～図12を用いて説明する。以下、図1～4を用いて本発明の絶縁電源及び電力変換装置の概略構成、各部位の電圧状態、及び磁気リセットを説明し、図5～図10を用いてDCDCコンバータの電力変換装置の構成例について説明する。なお、図5～図9、図11は降圧チョッパ回路を主回路とするDCDCコンバータの構成例を示し、図10は昇圧チョッパ回路を主回路とするDCDCコンバータの構成例を示す。図11は降圧チョッパ回路の主回路をインターリーブにより多相としたDCDCコンバータの構成例を示し、図12はDCACインバータの電力変換装置の構成例を示している。

40

【0051】

(本発明の絶縁電源、及び電力変換装置の概略構成)

はじめに、本発明の絶縁電源、及び電力変換装置の概略構成について図1を用いて説明する。なお、図1に示す電力変換装置は、降圧チョッパ回路を主回路とするDCDCコンバータの構成例を示している。

【0052】

DCDCコンバータ10は、降圧チョッパ回路12を主回路として直流電源6からの入力電圧 V_{in} を電圧変換して出力電圧 V_{out} を出力する。降圧チョッパ回路12はハイサイドスイッチング素子 S_1 とローサイドスイッチング素子 S_2 の直並列回路と、インダクタ

50

ンスLと平滑コンデンサCの直並列回路とを備え、平滑コンデンサCの両端の出力電圧 V_{out} を負荷抵抗Rに供給する。

【0053】

ハイサイド側では、ハイサイドスイッチング素子S1のスイッチング動作を制御する構成として、ハイサイド絶縁電源2-Hとハイサイド駆動回路(ゲートドライバ)3-Hとを備える。一方、ローサイド側では、ローサイドスイッチング素子S2のスイッチング動作を制御する構成として、ローサイド絶縁電源2-Lとローサイド駆動回路(ゲートドライバ)3-Lとを備える。ハイサイド絶縁電源2-Hの基準電圧とローサイド絶縁電源2-Lの基準電圧は異なり互いに絶縁状態にある。

【0054】

ローサイド側において、ローサイド駆動回路(ゲートドライバ)3-Lはローサイド絶縁電源2-Lから駆動電圧 V_{drv-L2} の供給を受け、ゲート信号Gate2に基づいてローサイドスイッチング素子S2のゲート端子に駆動電圧 V_{drv-L2} を印加して、ローサイドスイッチング素子S2を駆動する。

【0055】

一方、ハイサイド側において、ハイサイド駆動回路(ゲートドライバ)3-Hはハイサイド絶縁電源2-Hから駆動電圧 V_{drv-H2} の供給を受け、ゲート信号Gate1に基づいてハイサイドスイッチング素子S1のゲート端子に駆動電圧 V_{drv-H2} を印加して、ハイサイドスイッチング素子S1を駆動する。ハイサイド側では、ハイサイド絶縁電源2-Hとハイサイド駆動回路(ゲートドライバ)3-Hとの間にコモンモードリアクトル4を備える。

【0056】

ハイサイドスイッチング素子S1を高周波でオン/オフ動作させると、高周波の変位電圧 V_{s1-s} が発生する。この高周波の変位電圧 V_{s1-s} は、ハイサイド絶縁電源2-Hが備える絶縁トランスT-H(図1には示していない)において、ハイサイドスイッチング素子S1のソース側対地電圧の変位電圧として、電圧VNに重畳されて印加される。この高周波の変位電圧 V_{s1-s} によって、絶縁トランスT-Hの寄生容量 C_{T-H} に微少の漏れ電流が流れる。この絶縁トランスT-Hの寄生容量 C_{t-H} の漏れ電流は、ハイサイドスイッチング素子S1を誤動作させる要因となる。

【0057】

ハイサイド側に備えるコモンモードリアクトル4は、ハイサイドスイッチング素子S1を高周波でオン/オフ動作させることによって発生する高周波の変位電圧 V_{s1-s} を負担し、これによってハイサイド絶縁電源2-Hの絶縁トランスT-Hの寄生容量 C_{t-H} に変位電圧 V_{s1-s} が印加されることを防止することによって漏れ電流を低減し、ハイサイドスイッチング素子S1の誤動作を抑制する。

【0058】

ハイサイドスイッチング素子のオン/オフ動作で生じる高周波の変位電圧によってハイサイド絶縁電源の絶縁トランスの寄生容量に流れる漏れ電流は、ハイサイド絶縁電源とハイサイド駆動回路とを結ぶ高電圧配線と低電圧配線において同方向に流れるコモンモード電流である。コモンモードリアクトル4は、コモンモード電流を低減する。

【0059】

コモンモードリアクトル4は、複数の形態を含む。図1(b)、(c)、(d)はコモンモードリアクトルの構成例を示している。

【0060】

(コモンモードリアクトル)

コモンモードリアクトルは、共通コアとこの共通コアに対して同方向に巻回した2つの巻線とにより構成される。図1(b)、(c)、(d)に示すコモンモードリアクトル4A、4B、4Cは、共通コア(図示していない)に対してハイサイド絶縁電源の高電圧側配線及び低電圧側配線を同方向に巻回することで構成される。2本の導線の巻線構造として、例えば、2本の導線をコアに対してそれぞれ分離して巻回する分割巻きの構成、あるいは2本の導線をコアに対して並列させて巻回するパラファイラ巻きの構成とすることが

10

20

30

40

50

できる。

【 0 0 6 1 】

コモンモード電流は、ハイサイド絶縁電源の高電圧側配線及び低電圧側配線に対して同方向に流れるため、コアに発生する磁束は合成されて強め合う自己誘導作用によってインダクタンスが増加する。このインダクタンスの増加によって高周波のコモンモード電流に対する電気抵抗が高まり、コモンモード電流の通過を阻止する作用が生じる。このコモンモード電流の通過を阻止する作用と、コモンモードリアクトルによる変位電圧 V_{s1-s} の負担によって、絶縁トランスの寄生容量に変位電圧が印加されることを防止し、絶縁トランスの寄生容量に流れる漏れ電流は抑制される。

【 0 0 6 2 】

コモンモードリアクトル 4 A , 4 B , 4 C は、チョッパ回路等の主回路が備えるインダクタンス L とは独立したコアで構成する。コモンモードリアクトル 4 A , 4 B , 4 C のコア (図示していない) とチョッパ回路の主回路のインダクタンス L のコア (図示していない) とを共有させず独立した構成とすることによって、チョッパ回路の主回路の主電流によるコモンモードリアクトル 4 A , 4 B , 4 C のコアの磁気飽和を避けることができる。これによって、コモンモードリアクトル 4 A , 4 B , 4 C のコアを小型化させることができる。

【 0 0 6 3 】

また、コモンモードリアクトルのコアとチョッパ回路の主回路のインダクタンス L のコアとを独立した構成とすることで、各コアのインダクタンスをそれぞれ分離して定めることができ、コモンモードリアクトル 4 A , 4 B のコアに巻回する巻線の線径を細くし、巻線数を増やすことによって、インダクタンスを任意に設定することができる。また、電圧時間積 (Bm) も任意に設定することができるため、コアの磁気飽和を抑制することもできる。

【 0 0 6 4 】

コモンモードリアクトル 4 A は、共通コア (図示していない) に 1 次巻線 4 a , 4 b を同方向に巻回して構成される。コモンモードリアクトル 4 B は、コモンモードリアクトル 4 A と同様に共通コアに巻回された 1 次巻線 4 a , 4 b に加えて、抵抗 4 d で短絡した 2 次巻線 4 c を備える。2 次巻線 4 c は 1 次巻線 4 a , 4 b のコモンモード電流を誘起して、抵抗 4 d で消費させる。

【 0 0 6 5 】

コモンモードリアクトル 4 C は、コモンモードリアクトル 4 A と同様に共通コアに巻回された 1 次巻線 4 a , 4 b に加えて、各 1 次巻線 4 a , 4 b を抵抗 4 e 、 4 f によって短絡させる。抵抗 4 e 、 4 f は 1 次巻線 4 a , 4 b のコモンモード電流を消費して低減させる。

【 0 0 6 6 】

一方、ローサイド絶縁電源 2 -L のローサイド絶縁トランス T -L (図 1 には示していない) に印加される高周波の変位電圧は、ローサイド側の電圧 V_N のみ印加される。電圧 V_P 及び V_N を、多相電源の Y 字結線による中性点を接地して得られる高電圧及び低電圧としたとき、ローサイド絶縁トランス T -L の寄生容量 C_{t-L} には低周波の V_N だけが印加されるので漏れ電流はわずかである。ローサイド絶縁トランス T -L に印加される電圧の周波数成分は、例えば入力電源が中性点接地された 3 相商用電源 (5 0 H z) である場合には、基準電圧 V_N の周波数は 1 5 0 H z であり、数 ~ 数十 pF 程度の寄生容量 C_{t-L} の漏れ電流はほぼ無視することができる。

【 0 0 6 7 】

(バイアス電源)

ローサイド絶縁電源 2 -L は電圧 V_N を基準電圧として有するのに対して、ハイサイド側のハイサイド絶縁電源 2 -H はローサイド絶縁電源 2 -L と絶縁された浮遊状態にある。ハイサイド絶縁電源 2 -H の基準電圧は、ハイサイドスイッチング素子 S_1 のソース端の電圧に基づいて定まる。

10

20

30

40

50

【 0 0 6 8 】

本発明の電力変換装置 1 である D C D C コンバータ 1 0 において、ハイサイド絶縁電源 2 -H は、低電圧側に接続されたバイアス電源 5 を備える。バイアス電源 5 は、コモンモードリアクトルに印加する高周波の変位電圧 V_{s1-s} のバイアス電圧を調整する。このバイアス電源 5 によるバイアス電圧の調整によって、コモンモードリアクトルのコアを磁気リセットし、コアの磁気飽和を抑制する。バイアス電源によるコアの磁気リセットについては後の項で説明する。

【 0 0 6 9 】

(電力変換装置に各部位の電圧状態)

次に、電力変換装置の各部位の電圧状態を図 2、図 3 を用いて説明する。

10

図 2 は、直流電源として、中性点接地した 3 相商用電源 (5 0 H z) と、3 相商用電源の交流電圧を整流して直流電圧を出力する整流器及び平滑回路を備えたものを用い、直流電源で得られる直流電圧を電力変換装置の入力電圧 V_{in} とする場合を示している。図 2 (a) は電力変換装置の各部位の電圧として、直流電源の正電圧端の電圧 V_P 、負電圧端の電圧 V_N 、及び出力端の電圧 ($V_N + V_{out}$) の各電圧の変動を示し、図 2 (b) は高周波の変位電圧 V_{s1-s} の変動を示している。図 2 (c) は、図 2 (b) において任意の一時点における、各電圧 V_P 、 $V_N + V_{out}$ 、 V_N 、及び V_{s1-s} の電圧状態を示している。

【 0 0 7 0 】

直流電源の出力端の電圧の内、負電圧端の電圧 V_N は電力変換装置のローサイド側の基準電圧となり、正電圧端の電圧 V_P は基準電圧 V_N に入力電圧 V_{in} を加算した電圧 ($V_N + V_{in}$) となる。

20

【 0 0 7 1 】

電力変換装置の出力端の電圧は、基準電圧 V_N に出力電圧 V_{out} を加算した ($V_N + V_{out}$) であり、電力変換装置の主回路が降圧チョップパ回路で構成される場合には、 $V_P (= V_N + V_{in}) > (V_N + V_{out})$ の関係がある。

【 0 0 7 2 】

3 相商用電源の交流電圧を整流して直流電圧を出力する直流電源の出力電圧は、各商用電源の周波数が 5 0 H z の場合には 1 5 0 H z の周波数となり、電圧 V_N 及び電圧 V_P の周波数は 1 5 0 H z となる。なお、S 相接地の場合には、電圧 V_N 及び電圧 V_P の周波数は 5 0 H z となる。

30

【 0 0 7 3 】

ハイサイドスイッチング素子 S_1 及びローサイドスイッチング素子 S_2 を高周波駆動した際に発生する高周波の変位電圧 V_{s1-s} は、入力電圧 V_{in} と同じ振幅値を有し、基準電圧 V_N をベースとして加算された電圧状態で表される。

【 0 0 7 4 】

図 3 は、負電圧端の電圧 V_N を基準電圧とした、正電圧端の電圧 $V_P (= V_N + V_{in})$ 、出力端の出力電圧 ($V_N + V_{out}$)、及びハイサイドスイッチング素子 S_1 のゲートを駆動するゲートドライバ信号の電圧 ($V_{drv-H} + V_{s1-s}$) の各電圧状態を示している。このゲートドライバ信号の電圧は、ハイサイドスイッチング素子 S_1 の出力側 (ソース側) の電圧よりも高い電圧である必要があるため、ハイサイド絶縁電源 2 -H の基準電圧を V_{s1-s} に設定し、この基準電圧 V_{s1-s} に電圧 V_{drv-H} を加算した電圧 ($V_{drv-H} + V_{s1-s}$) をピーク電圧とする電圧 ($V_{drv-H} + V_N + V_{in}$) をゲートドライバ信号 V_{gate-H} とする。なお、図 3 に示す電圧の振幅は説明の上から模式的に表したものであって、実際の電圧の振幅を示すものではない。

40

【 0 0 7 5 】

(磁気リセット)

コモンモードリアクトルの各形態において、バイアス電源 5 はコモンモードリアクトルのコアを磁気リセットして、コモンモードリアクトルのコアの磁気飽和を抑制する。

【 0 0 7 6 】

ハイサイド絶縁電源 2 -H によってオン / オフ動作されるハイサイドスイッチング素子 S

50

1 は、そのオン / オフ動作によって高周波の変位電圧 V_{s1-s} を発生する。この高周波の変位電圧 V_{s1-s} はコモンモードリアクトルに印加される。一方、ハイサイド絶縁電源 2 -H が備える絶縁トランスの寄生容量 C_{t-H} には低周波電圧のみが印加される。

【 0 0 7 7 】

ハイサイド絶縁電源 2 -H の基準電位は、ローサイド絶縁電源 2 -L と絶縁するために浮遊状態にある。そのため、コモンモードリアクトルに印加される高周波の変位電圧 V_{s1-s} は浮遊状態の基準電位に重畳されることになり、変位電圧 V_{s1-s} によって変動するコモンモードリアクトルのコアの磁化状態は基準電位に左右される。

【 0 0 7 8 】

バイアス電源 5 は、ハイサイド絶縁電源 2 -H の基準電位に対する高周波の変位電圧 V_{s1-s} の電位を調整することによって、コモンモードリアクトルのコアの正方向及び負方向の電圧時間積を平衡させて磁気リセットを行い、コアの磁気飽和を抑制する。

【 0 0 7 9 】

バイアス電源 5 のバイアス電圧は、絶縁電源により駆動されるチョッパ回路等の出力回路の出力電圧とし、これによって、コモンモードリアクトルに印加される高周波の変位電圧 V_{s1-s} の基準の電位を出力電圧に基づいて調整する。バイアス電源によって、変位電圧 V_{s1-s} の基準の電位を調整することによって、コモンモードリアクトルには極性が逆で大きさが同じ電圧時間積を印加される。

【 0 0 8 0 】

図 4 はバイアス電源 5 による高周波の変位電圧 V_{s1-s} の電位調節を説明するための概略図である。なお、図 4 に示す電圧振幅及び各部位の電圧は説明の上から模式的に表したものであって、実際の電圧振幅又は電圧状態を示すものではない。

【 0 0 8 1 】

図 4 (a) はコモンモードリアクトルに印加される高周波の変位電圧 V_{s1-s} の電位状態を示している。図 4 (a) に示す電位状態では、例としてバイアス電圧を入力電圧 V_{in} の $1/2$ としているため、変位電圧 V_{s1-s} の変動がコモンモードリアクトルに対して正方向の電圧時間積が多く印加されるため、コアの磁気リセットは行われない。

【 0 0 8 2 】

図 4 (b) は、コモンモードリアクトルに印加される高周波の変位電圧 V_{s1-s} を、バイアス電源によって基準電圧 V_N に基づいて電位変更した状態を示している。この電位変更によって、コモンモードリアクトルの基準の電位は $(V_N + V_{out})$ となる。図 4 (b) では $(V_N + V_{out})$ を太い破線で示している。

【 0 0 8 3 】

これによって、コモンモードリアクトルのコアには、基準の電位 $(V_N + V_{out})$ に対して正方向と負方向の両方向に同じ面積の電圧時間積の変位電圧 V_{s1-s} が印加される。

【 0 0 8 4 】

電力変換装置の主回路が降圧チョッパ回路である場合には、降圧チョッパ回路の出力電圧 V_{out} は、 $V_{out} = V_{in} \times \text{Duty}$ で表される。なお、Duty はハイサイドスイッチング素子 S_1 のデューティ比であり、一周期に対してハイサイドスイッチング素子 S_1 をオン状態とする時間比を表している。

【 0 0 8 5 】

この Duty でハイサイドスイッチング素子 S_1 の駆動を制御した場合には、コモンモードリアクトルには、ハイサイドスイッチング素子 S_1 がオン状態の間では $(V_{in} - V_{out})$ の電圧が Duty の期間だけ印加され、ハイサイドスイッチング素子 S_1 がオフ状態の間では V_{out} の電圧の極性が逆向きで $(1 - \text{Duty})$ の期間だけ印加される。

【 0 0 8 6 】

この電圧印加の状態を電圧時間積 B_m で表すと、ハイサイドスイッチング素子 S_1 がオン状態の間では、

$$\begin{aligned} B_{m-on} &= (V_{in} - V_{out}) \times \text{Duty} \\ &= (V_{in} - V_{in} \times \text{Duty}) \times \text{Duty} \end{aligned}$$

10

20

30

40

50

$$= V_{in} \times (1 - \text{Duty}) \times \text{Duty} \quad \dots (1)$$

となる。

【0087】

一方、ハイサイドスイッチング素子 S1 がオフ状態の期間では、

$$\begin{aligned} B_{m-off} &= (-V_{out} \times (1 - \text{Duty})) \\ &= -V_{in} \times (1 - \text{Duty}) \times \text{Duty} \quad \dots (2) \end{aligned}$$

となる。

【0088】

変位電圧 V_{s1-s} は全てコモンモードリアクトルに印加され、ハイサイド絶縁電源 2-H の絶縁トランス T-H の寄生容量 C_{t-H} には $(V_N + V_{out})$ の低周波数電圧のみが印加される

10

。

【0089】

コモンモードリアクトルに印加される変位電圧 V_{s1-s} について、上記式 (1)、(2) に示す様に、ハイサイドスイッチング素子 S1 がオン状態でコアに印加される電圧時間積 B_{m-on} と、ハイサイドスイッチング素子 S1 がオフ状態でコアに印加される電圧時間積 B_{m-off} は極性が逆方向で大きさが同じであるため、コモンモードリアクトルのコアは磁気リセットされる。

【0090】

一方、絶縁トランス T-H の寄生容量 C_{t-H} に印加される $(V_N + V_{out})$ の低周波数の電圧による漏れ電流については、寄生容量 C_{t-H} が例えば数～数十 pF 程度の小容量であるため、ほぼ無視することができる。

20

【0091】

(ハイサイド絶縁電源の共振現象の抑制)

次に、ハイサイド絶縁電源に生じる共振現象を抑制する構成について説明する。コモンモードリアクトル 4A, 4B を構成する 2 つの巻線 4a, 4b の結合度が 1 未満である場合には漏れインダクタンス L_s (図 1 には示していない) が生じる。この漏れインダクタンス L_s は、ハイサイド絶縁電源 2-H 及び駆動回路 (ゲートドライバ) 3-H が備えるコンデンサと共に共振回路を構成する。

【0092】

共振回路を構成するコンデンサとして、コモンモードリアクトル 4A, 4B に接続されるハイサイド絶縁電源 2-H が備える平滑コンデンサや、駆動回路 (ゲートドライバ) 3-H が備えるバイパスコンデンサがある。バイパスコンデンサは、交流成分をバイパスして駆動回路 (ゲートドライバ) 3-H へのノイズ分に侵入を阻止するフィルタリングの作用を奏する。

30

【0093】

なお、これらのコンデンサにおいて、通常、ハイサイド絶縁電源の整流後に設ける平滑コンデンサとして、電界コンデンサ等の容量の大きなコンデンサを使用するため、共振回路を構成するコンデンサとしては無視することができる。一方、駆動回路 (ゲートドライバ) において絶縁のためにフォトカプラを用いる場合に設けるバイパスコンデンサは、セラミックコンデンサ等の容量の小さなコンデンサを用いるため、共振回路を構成するコンデンサとして無視できない。

40

【0094】

コモンモードリアクトル 4A, 4B は、ハイサイド絶縁電源 2-H の高電圧側配線及び低電圧側配線の両配線にダンピング抵抗 7 (図 1 には示していない) を直列接続する構成とすることができる。ダンピング抵抗 7 は、コモンモードリアクトル 4A, 4B を構成する 2 つの巻線 4a, 4b の漏れインダクタンス L_s とコンデンサとの共振現象により生じる共振電流を減衰させて共振を抑制する。

【0095】

漏れインダクタンス L_s 、コンデンサ C、及びダンピング抵抗 R_{damp} の直列回路において、Q 値及び減衰比 はそれぞれ以下の式 (3), (4) で表される。

50

$$Q = (1 / R_{\text{damp}}) \times (L_s / C)^{1/2} \quad \dots (3)$$

$$= 1 / 2 Q = (R_{\text{damp}} / 2) \times (C / L_s)^{1/2} \quad \dots (4)$$

ここで、ダンピング抵抗 R_{damp} は、例えば減衰比 が予め定めた所定値を超えるような値を求めることで選定することができる。

【0096】

ここで、平滑コンデンサは共振に寄与しないとし、共振回路を構成するコンデンサとして駆動回路（ゲートドライバ）のフォトカプラをバイパスするバイパスコンデンサ C_{s-in} のみであるとした場合には、減衰比 は以下の式（5）で表される。

$$= 1 / 2 Q = (R_{\text{damp}} / 2) \times (C_{s-in} / L_s)^{1/2} \quad \dots (5)$$

【0097】

減衰値 の所定値として k を定めた場合には、ダンピング抵抗 R_{damp} は以下の式（6）で表すことができる。

$$R_{\text{damp}} > 2 k \times (L_s / C_{s-in})^{1/2} \quad \dots (6)$$

【0098】

以下、本発明の絶縁電源及び電力変換装置の構成例（第1の構成例～第6の構成例）について、図5～図12を用いて説明する。図5～図9に示す第1～第3の構成例はバイアス電源の形態例であり、降圧チョッパ回路を主回路とするDCDCコンバータの例について示している。図10に示す第4の構成例は昇圧チョッパ回路を主回路とするDCDCコンバータの例であり、図11に示す第5の構成例はDCDCコンバータをインターリーブ構成とする例であり、図12に示す第6の構成例はDCACインバータの構成例である。

【0099】

（第1の構成例）

第1の構成例は、ハイサイド絶縁電源に対する電圧の印加を第1の形態のバイアス電源5Aによって行う。図5は概略ブロックを示し、図6は一構成例を示している。

【0100】

第1の構成例のDCDCコンバータ10Aは、図1で示した構成のバイアス電源として第1の形態のバイアス電源5Aを備える。バイアス電源5Aは、降圧チョッパ回路12の高出力端をハイサイド絶縁電源2-Hの低電圧側に接続する構成であり、この構成によって、ハイサイド絶縁電源2-Hの低電圧側に降圧チョッパ回路12の高電圧側の出力端の電圧（ $V_N + V_{out}$ ）を印加し、これによってハイサイド絶縁電源2-Hの基準電位を設定する。

【0101】

なお、降圧チョッパ回路12の高電圧側の出力端の電圧（ $V_N + V_{out}$ ）は、降圧チョッパ回路12の負電圧端の電圧 V_N に負荷抵抗 R に印加される出力電圧 V_{out} を重畳した電圧である。

【0102】

図6は、図5に示される概略ブロックの一回路構成を示している。

直流電源6は、中性点接地した3相電源と、3相交流を直流に変換する3相整流器と、コイル L_{in} とコンデンサ C_{in} の直並列回路からなる平滑回路とから構成される。3相電源は、例えば50Hzの3相商用電源を用いることができる。50Hzの3相商用電源を用いた場合には、直流電源6による得られる基準電圧 V_N の周波数は150Hzとなる。

【0103】

ハイサイド絶縁電源2-Hは、ハイサイド直流電源と、このハイサイド直流電源の直流電圧 V_{drv-H1} を直流 - 交流変換するハイサイドインバータ I_{NV-H} と、このハイサイドインバータ I_{NV-H} の交流出力を電圧変換するハイサイド絶縁トランス $T-H$ と、このハイサイド絶縁トランス $T-H$ の交流出力を直流に変換するハイサイド整流器 $RECT-H$ とを直列接続し、更に平滑コンデンサ C_{s-Hout} を並列接続して構成される。

【0104】

ハイサイド駆動回路3-Hは、ハイサイドスイッチング素子 S_1 のオン/オフ動作を制御するハイサイドゲートドライバ $DRV-H$ と、このハイサイドゲートドライバ $DRV-H$ の駆動制御を行うハイサイドフォトスイッチ $PC-H$ と、このハイサイドフォトスイッチ $PC-H$

10

20

30

40

50

に入力するノイズを除去するハイサイドバイパスコンデンサ C_{s-Hin} とを直列接続して備える。ハイサイドゲートドライバ $DRV-H$ の出力は抵抗 R_{g-H} を介してハイサイドスイッチング素子 S_1 のゲートに入力される。

【0105】

ローサイド絶縁電源 2-L は、ローサイド直流電源と、このローサイド直流電源の直流電圧 V_{drv-L1} を直流 - 交流変換するローサイドインバータ $INV-L$ と、このローサイドインバータ $INV-L$ の交流出力を電圧変換するローサイド絶縁トランス $T-L$ と、このローサイド絶縁トランス $T-L$ の交流出力を直流に変換するローサイド整流器 $RECT-L$ とを直列接続し、更に、平滑コンデンサ C_{s-Lout} を並列接続して構成される。

【0106】

ローサイド駆動回路 3-L は、ローサイドスイッチング素子 S_2 のオン/オフ動作を制御するローサイドゲートドライバ $DRV-L$ と、このローサイドゲートドライバ $DRV-L$ の駆動制御を行うローサイドフォトスイッチ $PC-L$ と、このローサイドフォトスイッチ $PC-L$ に入力するノイズを除去するローサイドバイパスコンデンサ C_{s-Lin} とを直列接続して備える。ローサイドゲートドライバ $DRV-L$ の出力は抵抗 R_{g-L} を介してローサイドスイッチング素子 S_2 のゲートに入力される。

【0107】

ハイサイド絶縁電源 2-H とハイサイド駆動回路 3-H との間の配線には、コモンモードリアクトル 4 A が設けられる。コモンモードリアクトル 4 A は、ハイサイド絶縁電源 2-H 側の平滑コンデンサ C_{s-Hout} とハイサイド駆動回路 3-H 側のハイサイドバイパスコンデンサ C_{s-Hin} との間を接続する高電圧側配線及び低電圧側配線の両配線に接続されるコイル L_{com} により構成される。

【0108】

なお、図 6 中のインダクタンス L_s はコモンモードリアクトル 4 A の漏れインダクタンスを示し、 R_{damp} は漏れインダクタンス L_s により発生する共振を抑制するダンピング抵抗である。

【0109】

(第2の構成例)

第2の構成例は、ハイサイド絶縁電源に対する電圧の印加を第2の形態のバイアス電源によって行う。図7は概略ブロックを示し、図8は一構成例を示している。

【0110】

第2の構成例のDCDCコンバータ10Bは、図1で示した構成のバイアス電源として第2の形態のバイアス電源5Bを備える。バイアス電源5Bは、ハイサイド絶縁電源2-Hへの低電圧に印加を別電源により行う構成であり、別電源の電圧源 V_c は降圧チョッパ回路の負電圧端の電圧 V_N に出力電圧 V_{out} を加算した電圧 ($V_N + V_{out}$) と同電圧に設定する。この構成によって、ハイサイド絶縁電源2-Hの低電圧側の電位として降圧チョッパ回路12の高出力端の電圧 ($V_N + V_{out}$) と同じ電圧が設定される。

【0111】

図8は、図7に示される概略ブロックの一回路構成を示している。図8に示す回路構成は、図6に示した回路構成のバイアス電源5Aをバイアス電源5Bに変更する以外は共通の構成である。以下では、図6に示した第1の構成例と共通する部分の説明は省略し、バイアス電源5Bのみを説明する。

【0112】

バイアス電源5Bは、ハイサイド絶縁電源2-Hの低電圧側に電圧源 V_c を接続して構成される。電圧源 V_c は、主回路の出力電圧 V_{out} と同電圧に設定する。これによって、ハイサイド絶縁電源2-Hの低電圧側には ($V_N + V_{out}$) の電圧が設定される。主回路である降圧チョッパ回路12の入力電圧を V_{in} とし、ハイサイドスイッチング素子 S_1 のデューティ比を $Duty$ としたときには、電圧源 V_c の電圧は ($V_{in} \times Duty$) に設定する。したがって、バイアス電源5Bの電圧源 V_c の電圧の設定は、既知の入力電圧 V_{in} 及び $Duty$ に基づいて行うことができる。

10

20

30

40

50

【 0 1 1 3 】

(第 3 の 構 成 例)

第 3 の 構 成 例 は、ハイスайд絶縁電源に対する電圧の印加を第 3 の形態のバイアス電源によって行う。図 9 は概略ブロックを示している。

【 0 1 1 4 】

第 3 の 構 成 例 の D C D C コンバータ 1 0 C は、図 1 で示した構成のバイアス電源として第 3 の形態のバイアス電源 5 C を備える。バイアス電源 5 C は、第 2 の形態のバイアス電源 5 B と同様に、ハイスайд絶縁電源 2 -H の低電圧側の電位の設定を別電源によって行う構成であり、別電源の電圧源 V_c は、ゲート信号 Gate1 及び Gate2 に基づいて出力電圧 V_{out} と同電圧を生成する。この構成によって、ハイスайд絶縁電源 2 -H の低電圧側の電位として降圧チョッパ回路 1 2 の高出力端の電圧 ($V_N + V_{out}$) を設定する。

10

【 0 1 1 5 】

バイアス電源 5 C は、降圧チョッパ回路の主回路の低電圧側とハイスайд絶縁電源 2 -H の低電圧側との間にバイアス電源 5 C を接続して構成される。バイアス電源 5 C は、バイアス電源回路 5 C 1 と制御部 5 C 2 を備える。制御部 5 C 2 は、ハイスайд駆動回路 3 -H のオン / オフを制御するゲート信号 Gate1 とローサイド駆動回路 3 -L のオン / オフを制御するゲート信号 Gate2、及び入力電圧 V_{in} を入力し、ゲート信号 Gate1 とゲート信号 Gate2 からデューティ比 Duty を算出し、得られた Duty と入力電圧 V_{in} に基づいて ($V_{in} \times \text{Duty}$) の演算によって出力電圧 V_{out} と同電圧を生成する。これによって、バイアス電源 5 C は、主回路の出力電圧 V_{out} と同電圧を出力する電圧源 V_c を構成することができ、ハイスайд絶縁電源 2 -H の低電圧側の電位には ($V_N + V_{out}$) の電圧が設定される。

20

【 0 1 1 6 】

バイアス電源 5 C の構成によれば、ゲート信号 Gate1 及び Gate2、並びに入力電圧 V_{in} の変動に同期した電圧をハイスайд絶縁電源 2 -H に設定することができる。

【 0 1 1 7 】

(第 4 の 構 成 例)

第 4 の 構 成 例 は、電力変換装置の主回路として降圧チョッパ回路に代えて昇圧チョッパ回路を用いて D C D C コンバータを構成する例である。図 1 0 (a) は概略ブロック図を示し、図 1 0 (b) は各部位の電圧関係を示している。

【 0 1 1 8 】

第 4 の 構 成 例 の D C D C コンバータ 1 0 D は電力変換装置の主回路として昇圧チョッパ回路 1 3 を備える。D C D C コンバータ 1 0 D は、昇圧チョッパ回路 1 3 を主回路として直流電源 6 からの入力電圧 V_{in} を変換し昇圧した出力電圧 V_{out} を出力する。昇圧チョッパ回路 1 3 は、直並列回路を構成するインダクタンス L と平滑コンデンサ C との間にハイスайдスイッチング素子 S_1 とローサイドスイッチング素子 S_2 の直並列回路を備え、出力電圧 V_{out} を負荷抵抗 R に供給する。

30

【 0 1 1 9 】

第 4 の 構 成 例 において、ハイスайд絶縁電源 2 -H、ハイスайд駆動回路 3 -H、及びコモンモードリアクトル 4 からなるハイスайд側の構成、及びローサイド絶縁電源 2 -L、及びローサイド駆動回路 3 -L からなるローサイド側の構成は、降圧チョッパ回路を備えた第 1 の構成例 ~ 第 3 の構成例と共通であるため、これらの構成についての説明は省略する。

40

【 0 1 2 0 】

第 4 の 構 成 例 の D C D C コンバータ 1 0 D は、第 4 の形態のバイアス電源 5 D を備える。バイアス電源 5 D は、昇圧チョッパ回路 1 3 の低電圧側である入力端をハイスайд絶縁電源 2 -H の低電圧側に接続する構成である。この構成によって、ハイスайд絶縁電源 2 -H の低電圧側の電位として昇圧チョッパ回路 1 3 の低入力端の電圧 ($V_N + V_{in}$) が設定される。

【 0 1 2 1 】

図 1 0 (b) は、主回路の負電圧端の電圧 V_N を基準電圧とし、主回路の入力端の正電圧 $V_P (= V_N + V_{in})$ 、主回路の出力端の出力電圧 ($V_N + V_{out}$)、及びハイスайдスイ

50

ツチング素子 S_1 のゲートを駆動するゲートドライバ信号の電圧 ($V_{drv-H} + V_N + V_{out}$) の各電圧状態を示している。

【0122】

このゲートドライバ信号の電圧は、ハイサイドスイッチング素子 S_1 の入力側 (ソース側) の電圧よりも高い電圧である必要があるため、ハイサイド絶縁電源 2-H の基準電圧を V_{s1-s} に設定し、この基準電圧 V_{s1-s} に電圧 V_{drv-H} を加算した電圧 ($V_{drv-H} + V_{s1-s}$) をピーク電圧とする電圧 ($V_{drv-H} + V_N + V_{out}$) をゲートドライバ信号 V_{gate-H} とする。なお、図 10 (b) に示す電圧の振幅は説明の上から模式的に表したものであって、実際の電圧の振幅を示すものではない。

【0123】

10

(第5の構成例)

第5の構成例は、電力変換装置の主回路をインターリーブにより多相構成とする例である。なお、ここでは、主回路として降圧チョップパ回路を用い、2相のインターリーブの構成としたDCDCコンバータを構成する例を示している。図11は第5の構成例の回路例を示している。

【0124】

第5の構成例のDCDCコンバータ10Eは電力変換装置のインターリーブにより2相に主回路を構成している。

【0125】

この多相構成では、インターリーブの相数分と同数のコモンモードリアクトルを各相のハイサイド側に設ける。ハイサイド絶縁電源 2-H 及びローサイド絶縁電源 2-L は、各相に共通の1個の絶縁電源とすることができる。

20

【0126】

図11に示す構成例は、ハイサイド側において、1個のハイサイド絶縁電源 2-H に対して2個のコモンモードリアクトル 4A-A 及び 4A-B と、2個のハイサイド駆動回路 3-HA 及び 3-HB とを備え、コモンモードリアクトル 4A-A とハイサイド駆動回路 3-HA で一方の相を構成し、コモンモードリアクトル 4A-B とハイサイド駆動回路 3-HB で他方の相を構成している。

【0127】

一方、ローサイド側においては、1個のローサイド絶縁電源 2-L に対して2個のローサイド駆動回路 3-LA 及び 3-LB を備え、ローサイド駆動回路 3-LA で一方の相を構成し、ローサイド駆動回路 3-LB で他方の相を構成している。

30

【0128】

このインターリーブ構成の電力変換装置において、第1の構成例で示した単相の電力変換装置で設定したコモンモードリアクトルのコイル L_{com} 及びダンピング抵抗 R_{damp} と同じ値を選定した場合には、ハイサイド駆動回路 3-HA のフォトカブラのハイサイドバイパスコンデンサ $C_{s-Hin-A}$ に印加される電圧 $V_{drv-H2-A}$ と、ハイサイド駆動回路 3-HB のフォトカブラのハイサイドバイパスコンデンサ $C_{s-Hin-B}$ に印加される電圧 $V_{drv-H2-B}$ は同電圧となる。この電圧は、ハイサイドスイッチング素子 S_1-A 、 S_1-B のゲートに印加されるゲート電圧となり、スイッチング素子のオン抵抗に影響するが、本構成によれば両スイッチング素子のゲートに印加されるゲート電圧は同電圧であるため、多相インターリーブの主回路に流れる各相の電流を同じ電流値とすることができ、電流の不均衡を防止することができる。

40

【0129】

ここでは、多相インターリーブとして2相のインターリーブの例を示しているが、インターリーブの相数は2相に限定されるものではなく、3相以上の多相インターリーブについても適用することができる。

【0130】

第5の構成例のDCDCコンバータ10Eでは、主回路としてDCDC降圧チョップパコンバータの例を示しているが、主回路をDCDC昇圧チョップパコンバータとするコンバー

50

タについても適用することができる。

【0131】

これらの多相インターリーブにおいて、コンバータのハイサイド側及びローサイド側はそれぞれ共通する1つの絶縁電源に対して多相構成とすることができ、この多相構成において、ハイサイド側の多相構成は並列接続された複数のハイサイドスイッチング素子を備える。これら複数のハイサイドスイッチング素子には、ハイサイド側の共通の1つの絶縁電源からコモンモードリアクトルを介して同一電圧が印加される。各ハイサイドスイッチング素子に印加する電圧を同一電圧とすることによって、各ハイサイドスイッチング素子のオン抵抗を均一化し、各相の出力を等しくすることができる。

【0132】

(第6の構成例)

第6の構成例は、電力変換装置をDCACインバータとして構成する例であり、直流の入力電圧 V_{in} を電力変換して出力インピーダンス R_L に交流の出力電圧 V_{out} を出力する。図12に示すDCACインバータ11の構成例は、ハイサイド側の2個のハイサイド駆動回路3-HA及びハイサイド駆動回路3-HBと、ローサイド側の2個のローサイド駆動回路3-LA及びローサイド駆動回路3-LBとによってブリッジ回路を構成する。2個のハイサイド駆動回路3-HA及び3-HBには、共通する1個のハイサイド絶縁電源2-Hから電圧を供給する。一方、2個のローサイド駆動回路3-LA及び3-LBには、共通する1個のローサイド絶縁電源2-Lから電圧を供給する。

【0133】

また、ハイサイド側では、ハイサイド絶縁電源2-Hとハイサイド駆動回路3-HAとの間にコモンモードリアクトル4Aを接続し、ハイサイド絶縁電源2-Hとハイサイド駆動回路3-HBとの間にコモンモードリアクトル4Bを接続する。

【0134】

ハイサイド絶縁電源2-Hの低電圧側と主回路の低電圧側との間にはバイアス電源 V_c を接続して、ハイサイド絶縁電源2-Hの低電圧側の電圧を $(V_N + V_c)$ に設定する。一方、ローサイド絶縁電源2-Lの低電圧側と主回路の低電圧側とを接続して、ローサイド絶縁電源2-Lの基準電圧を V_N に設定する。

【0135】

ここで、バイアス電源 V_c の電圧を $(V_{in}/2)$ に選定する。ブリッジ回路を構成するハイサイド駆動回路3-HA及びハイサイド駆動回路3-HBには、各サイクルにおいて入力電圧 V_{in} の $1/2$ の電圧が印加されるため、バイアス電源 V_c を $(V_{in}/2)$ に選定することによって、コモンモードリアクトル4A、4Bを適切に磁気リセットすることができる。

【0136】

なお、コモンモードリアクトル4A、4Bのインダクタンス L_{com-A} 及びインダクタンス L_{com-B} の値を、DCACインバータ11の出力インピーダンス R_L に対して十分に大きな値に選定することによって、高周波帯域においては、DCACインバータ11から見たときのハイサイド絶縁電源2-Hのインピーダンスは、DCACインバータ11の出力インピーダンスより十分に大きく設定することができる。これにより、DCACインバータ11から見た出力インピーダンスに対してハイサイド絶縁電源2-Hが及ぼす影響を低減することができる。この効果は、コモンモードリアクトルのコアを主回路のコアと分離し独立して、コモンモードリアクトルのインダクタンスを任意に設定自在する構成に因るものである。

【0137】

第6構成例に示すDCACインバータの形態において、ブリッジ回路は、ハイサイド側及びローサイド側において、それぞれ共通する1つの絶縁電源に対して複数の並列接続されたスイッチング素子 S_{1-A} 、 S_{1-B} 、 S_{2-A} 、 S_{2-B} を備える。これらの複数のハイサイドスイッチング素子 S_{1-A} 、 S_{1-B} には、ハイサイド側の共通の1つの絶縁電源2-Hからコモンモードリアクトル4A、4Bを介して同一電圧が供給される。各ハイサイドスイ

10

20

30

40

50

ツチング素子 S 1 -A , S 1 -B に印加する電圧を同一電圧とすることによって、各ハイサイドスイッチング素子 S 1 -A , S 1 -B のオン抵抗を均一化し、D C A C インバータの出力電圧の変動を抑制することができる。

【 0 1 3 8 】

なお、上記実施の形態及び変形例における記述は、本発明に係る電源装置の一例であり、本発明は各実施の形態に限定されるものではなく、本発明の趣旨に基づいて種々変形することが可能であり、これらを本発明の範囲から排除するものではない。

【産業上の利用可能性】

【 0 1 3 9 】

本発明の電力変換装置は、半導体や液晶パネル等の製造装置、真空蒸着装置、加熱・溶融装置等の高周波を使用する装置に対する高周波電力の供給に適用することができる。

【符号の説明】

【 0 1 4 0 】

1	電力変換装置	
2 -H	ハイサイド絶縁電源	
2 -L	ローサイド絶縁電源	
3 -H , 3 -HA , 3 -HB	ハイサイド駆動回路	
3 -L , 3 -LA , 3 -LB	ローサイド駆動回路	
4 , 4 A , 4 B , 4 C , 4 A -A , 4 A -B	コモンモードリアクトル	
4 a , 4 b , 4 c	巻線	20
4 d	抵抗	
4 f , 4 h	コンデンサ	
5 , 5 A , 5 B , 5 C , 5 D	バイアス電源	
5 C 1	バイアス電源回路	
5 C 2	制御部	
6	直流電源	
7	ダンピング抵抗	
1 0 , 1 0 A , 1 0 B , 1 0 C , 1 0 D , 1 0 E	D C D C コンバータ	
1 1	D C A C インバータ	
1 2	降圧チョッパ回路	30
1 3	昇圧チョッパ回路	
1 0 0	直流電源	
1 1 0	D C D C コンバータ電源	
1 2 0 H	ハイサイド絶縁電源	
1 2 0 L	ローサイド絶縁電源	
1 3 0 H , 1 3 0 L	ゲートドライバ	
C	平滑コンデンサ	
C in	コンデンサ	
C s -in	バイパスコンデンサ	
C s -Hin , C s -Hin -A , C s -Hin -B	ハイサイドバイパスコンデンサ	40
C s -Hout , C s -Lout	平滑コンデンサ	
C s -Lin	ローサイドバイパスコンデンサ	
C t -H , C t -L	寄生容量	
D R V -H	ハイサイドゲートドライバ	
D R V -L	ローサイドゲートドライバ	
G a t e H , G a t e L , G a t e 1 , G a t e 2	ゲート信号	
I N V -H	ハイサイドインバータ	
I N V -L	ローサイドインバータ	
L , L com -A , L com -B , L s	インダクタンス	
L com , L in	コイル	50

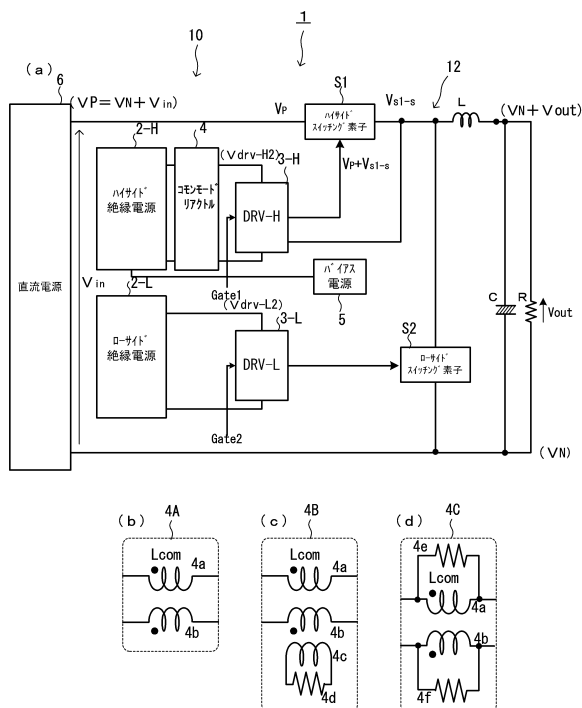
P C フォトスイッチ
 P C -H ハイサイドフォトスイッチ
 P C -L ローサイドフォトスイッチ
 R 負荷抵抗
 R G-H 駆動抵抗
 R G-L 駆動抵抗
 R damp ダンピング抵抗
 R g-H, R g-L 抵抗
 R E C T -H ハイサイド整流器
 R E C T -L ローサイド整流器
 R L 出力インピーダンス
 S 1, S 1-A, S 1-B ハイサイドスイッチング素子
 S 2 ローサイドスイッチング素子
 T-H ハイサイド絶縁トランス
 T-L ローサイド絶縁トランス
 Vdrv-H1, Vdrv-L1 直流電圧
 Vdrv-H2, Vdrv-L2 直流電圧 (駆動電圧)
 Vgate-H ゲートドライバ信号
 V N 基準電圧
 V P 基準電圧
 V c 電圧源、バイアス電源
 V in 入力電圧
 V out 出力電圧
 V s1-s 変位電圧

10

20

【図 1】

図1



【図 2】

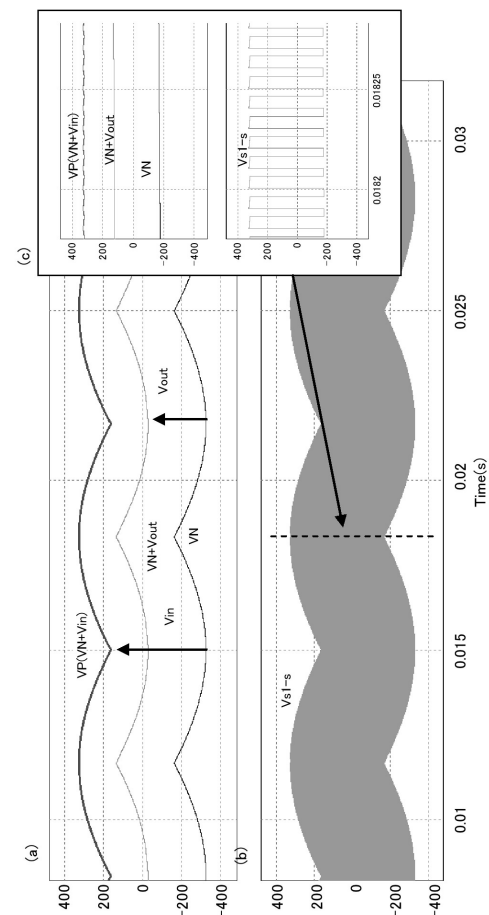


図2 各部位の対地電圧

【図3】

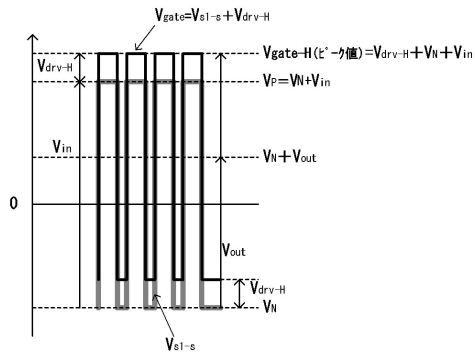


図3

【図4】

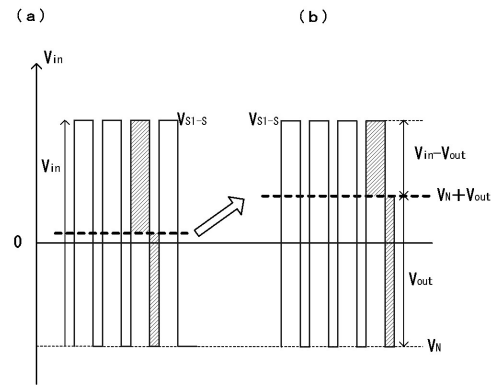


図4

【図5】

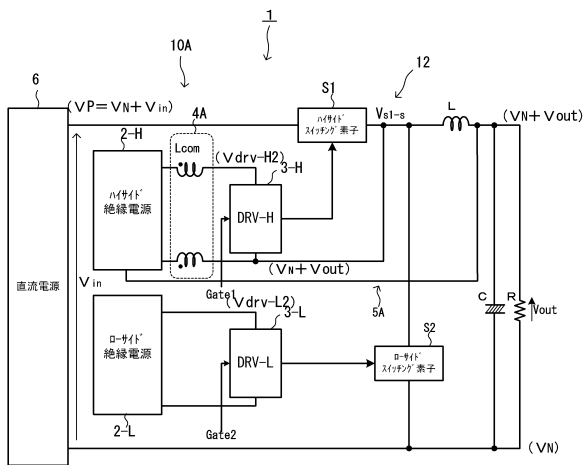


図5

【図6】

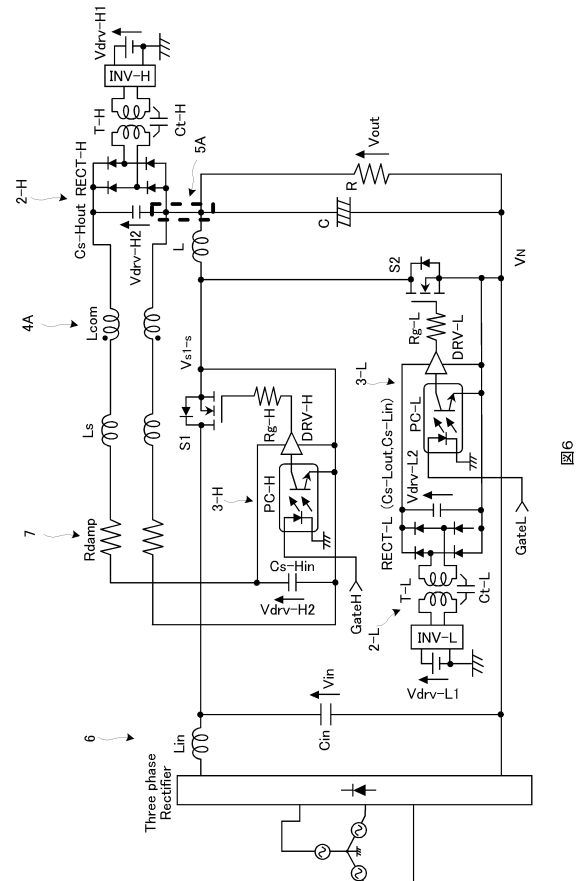


図6

【図 7】

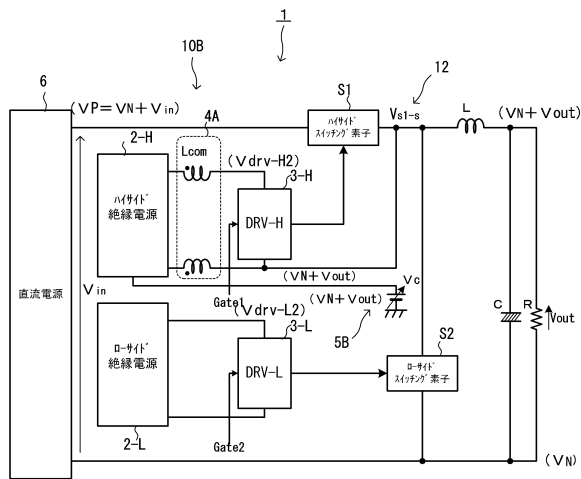


図 7

【図 8】

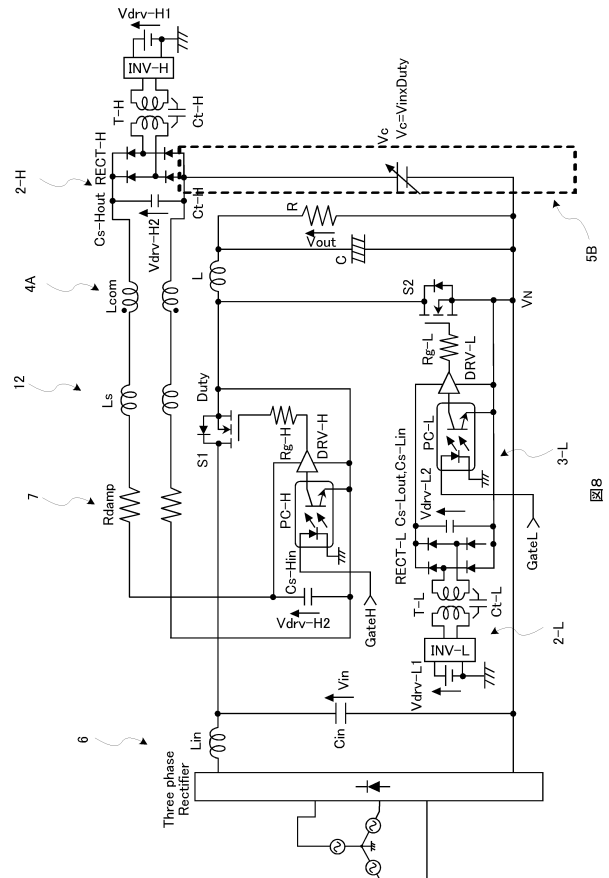


図 8

【図 9】

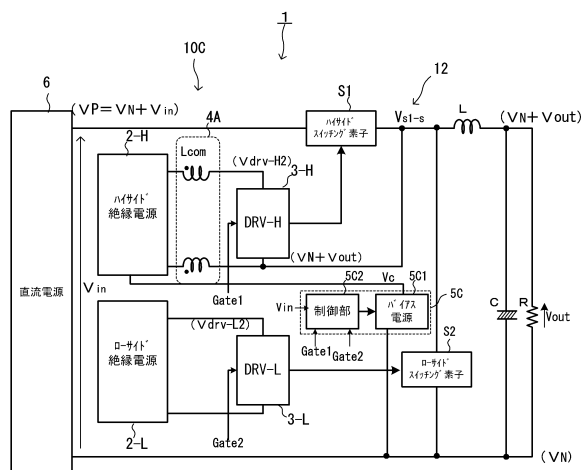
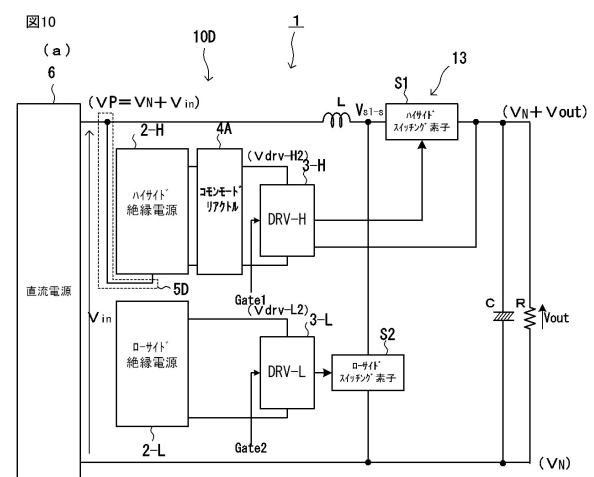
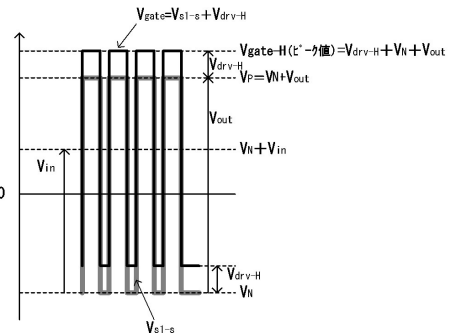


図 9

【図 10】



(b)



【図 1 1】

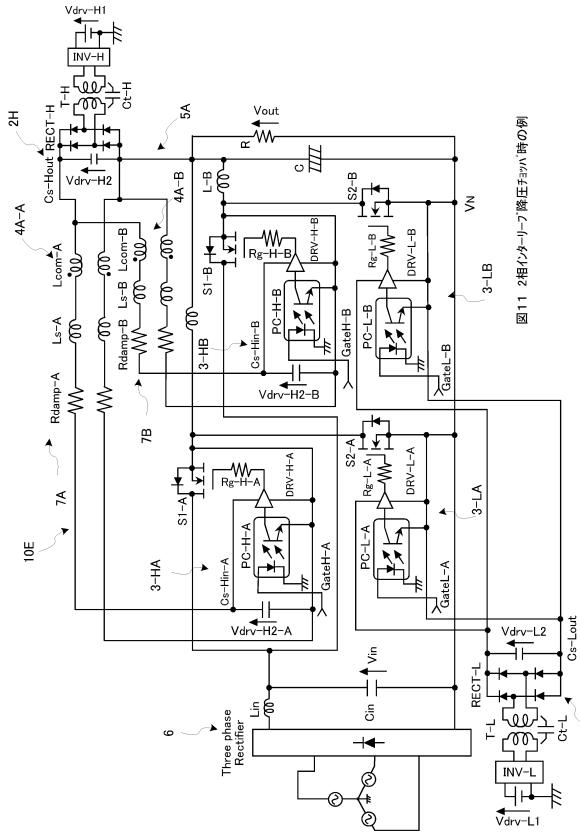


図11 2相キャリア波電圧削減の例

【図 1 2】

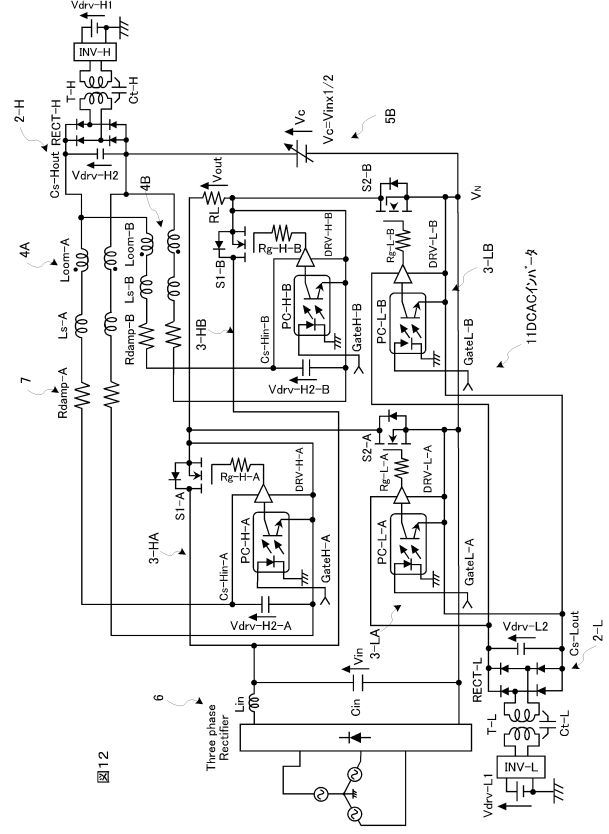


図12

【図 1 3】

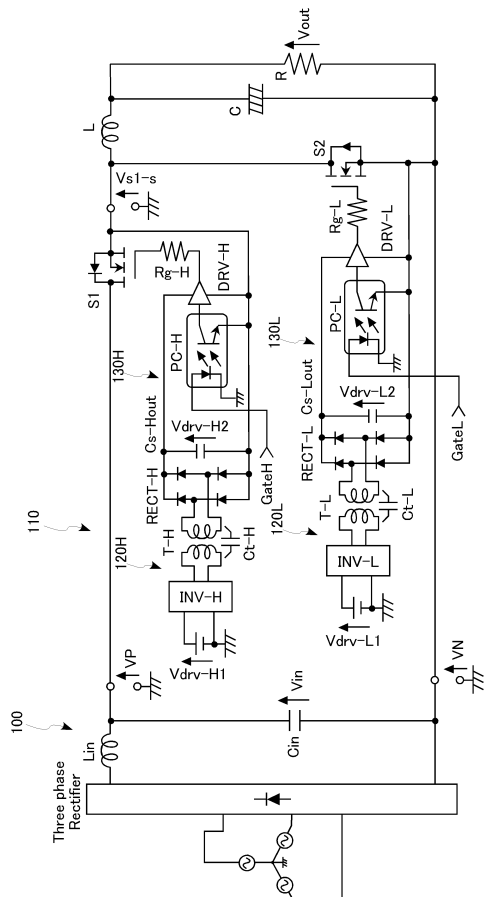
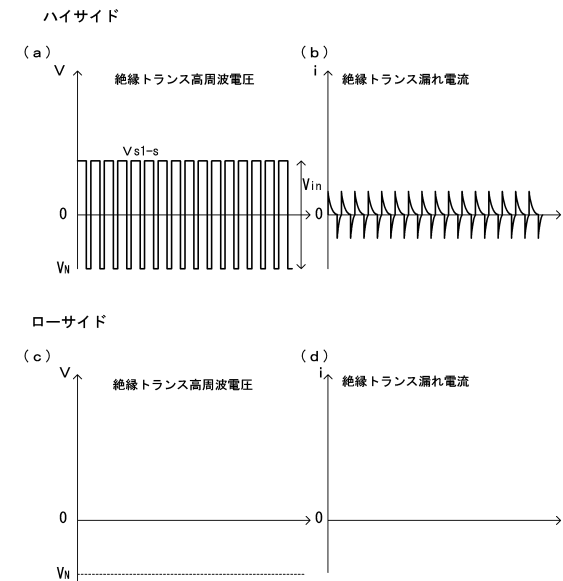


図13 降圧チョッパ回路と絶縁電源

【図 1 4】

図14



フロントページの続き

(72)発明者 細山田 悠

神奈川県横浜市鶴見区平安町2丁目29番地の1 株式会社京三製作所内

審査官 宮本 秀一

(56)参考文献 米国特許出願公開第2010/0164601(US, A1)

特開平08-033315(JP, A)

特開2010-284027(JP, A)

特開2010-119177(JP, A)

特表2010-525772(JP, A)

(58)調査した分野(Int.Cl., DB名)

H02M1/00-3/44

H02M7/42-7/98