



URZĄD
PATENTOWY
PRL

Patent tymczasowy dodatkowy
do patentu nr _____

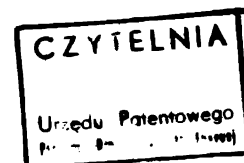
Int. Cl.⁴ H03M 1/12
G01R 19/252

Zgłoszono: 86 07 01 (P. 260432)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 87 07 13

Opis patentowy opublikowano: 89 03 31



Twórca wynalazku: Janusz Janiczek

Uprawniony z patentu tymczasowego: Politechnika Wrocławska
Wrocław (Polska)

Przetwornik analogowo-cyfrowy

Przedmiotem wynalazku jest przetwornik analogowo - cyfrowy, z podwójnym całkowaniem przeznaczony do stosowania w cyfrowych urządzeniach pomiarowych, w których mierzony sygnał jest poddawany detekcji synchronicznej.

Znany jest ze stosowania układ przetwornika analogowo - cyfrowego zawierającego przełącznik połączony przez integrator i komparator z układem sterowania, którego wyjście jest połączone ze sterującym wyjściem przełącznika. W powszechnie stosowanych cyfrowych przyrządach pomiarowych, zawierających fazoczuły detektor np. konduktometrach cyfrowych przetwornik analogowo-cyfrowy i detektor fazoczuły stanowią osobne bloki połączone szeregowo. Taki układ ma tę wadę, że błędy obu bloków związane ze zmianą charakterystyki i przesunięcia zera sumują się.

Istota przetwornika analogowo-cyfrowego według wynalazku polega na tym, że pomiędzy wyjściem przełącznika a wejściem integratora ma włączony fazoczuły detektor, który składa się z drugiego przełącznika i różnicowego wzmacniacza.

Korzystnym skutkiem stosowania przetwornika według wynalazku jest układ z detekcją synchroniczną, w którym wyeliminowano wpływ zmian nachylenia charakterystyki detektora fazoczułego na wypadkową dokładność układu pomiarowego.

Przedmiot wynalazku jest objaśniony na rysunku, na którym fig. 1 przedstawia schemat blokowy przetwornika, a fig. 2 przebiegi zależności sygnałów w funkcji czasu, mierzone w pięciu punktach układu.

Przetwornik analogowo-cyfrowy według wynalazku ma na wyjściu przełącznik 1, sterowany układem sterowania 2 i połączony z wejściem detektora DS. Detektor DS zawiera na wejściu przełącznik 3, którego wyjście jest połączone jest z wejściami różnicowego wzmacniacza 4. Drugi przełącznik 3 jest także sterowany układem, sterowania 2. Wyjście wzmacniacza 4 jest połączone przez integrator 5 i komparator 6 z układem sterowania 2.

Działanie przetwornika przedstawione wykresami na fig 2 przebiega następująco.

Przełącznik 1 sterowany sygnałem e z układu 2 sterowanie łączy wejście 4e przetwornika 1 z wejściem przełącznika 3 fazoczułego detektora DS na okres czasu T_0 . Równocześnie, sterowany z układu 2 sterowania przełącznik 3 przelacza przetwarzany sygnał a na wejście odwracające i nieodwracające wzmacniacza 4 zgodnie z sygnałem odniesienia d detekcji. Po detekcji sygnał b

jest całkowany w integratorze 5. Po czasie T_0 przełącznik 1 łączy wejście przełącznika 3 ze źródłem napięcia odniesienia U , a przełącznik 3, w zależności od biegunowości napięcia w integratorze 5 — doprowadza napięcie odniesienia U do wejścia odwracającego lub nieodwracającego wzmacniacza 4. Doprowadzone do wejścia integratora 5 napięcie U powoduje, że napięcie, którego przebieg przedstawia wykres c, na wyjściu integratora wraca do stanu wyjściowego, co powoduje zadziałanie komparatora 6. Impuls wyjściowy z komparatora 6 kończy cykl przetwarzania przetwornika.

Zastrzeżenia patentowe

1. Przetwornik analogiczno -cyfrowy, zawierający przełącznik połączony przez integrator i komparator z układem sterowania, którego wyjście jest połączone ze sterującym wejściem przełącznika, **znamienny tym**, że pomiędzy wyjściem przełącznika (1) a wejściem integratora (5) jest włączony fazoczuły detektor (DS).

2. Przetwornik według zastrz. 1, **znamienny tym**, że fazoczuły detektor (DS) składa się z drugiego przełącznika (3) i różnicowego wzmacniacza (4).

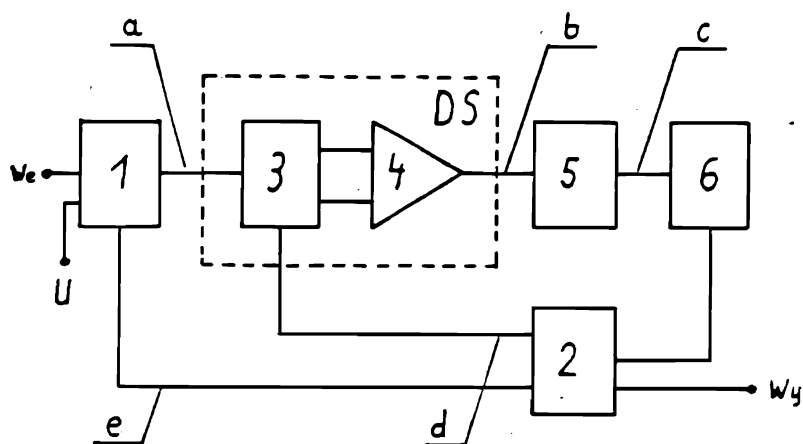


Fig. 1

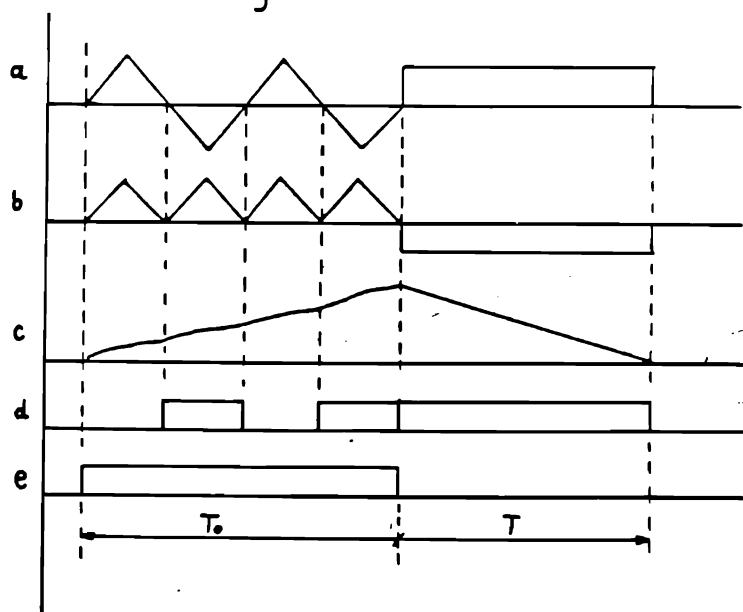


Fig. 2