

①9 RÉPUBLIQUE FRANÇAISE
 INSTITUT NATIONAL
 DE LA PROPRIÉTÉ INDUSTRIELLE
 PARIS

①1 N° de publication : **2 636 794**
 (à n'utiliser que pour les
 commandes de reproduction)

②1 N° d'enregistrement national : **88 12384**

⑤1 Int Cl⁵ : H 03 M 1/54.

①2 **DEMANDE DE BREVET D'INVENTION**

A1

②2 Date de dépôt : 22 septembre 1988.

③0 Priorité :

④3 Date de la mise à disposition du public de la
 demande : BOPI « Brevets » n° 12 du 23 mars 1990.

⑥0 Références à d'autres documents nationaux appa-
 rentés :

⑦1 Demandeur(s) : *Guy Paul Charles DUPUY.* — FR.

⑦2 Inventeur(s) : *Guy Paul Charles Dupuy.*

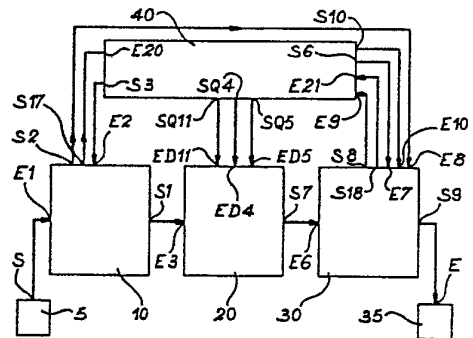
⑦3 Titulaire(s) :

⑦4 Mandataire(s) :

⑤4 Système numérisé d'acquisition d'un signal analogique de grande dynamique par analyse de différences.

⑤7 Système numérisé d'acquisition d'un signal analogique de grande dynamique par analyse de différences. Le système comprend des moyens 10 d'amplification reliés à des moyens 20 pour mesurer des différences d'amplitude, différences effectuées pendant une pluralité d'intervalles de temps et le signal à convertir étant analysé suivant autant de gammes de fréquences qu'il y a d'intervalles de temps. Le système comprend en outre un amplificateur-codeur 30 délivrant les valeurs numériques des différences d'amplitude sur un registre de sortie 170, et un séquenceur 40 engendrant différents signaux de commande nécessaires aux éléments du système.

Application à la conversion analogique-numérique d'un signal issu d'un capteur sismique.



FR 2 636 794 - A1

D

SYSTEME NUMERISE D'ACQUISITION D'UN SIGNAL ANALOGIQUE DE GRANDE
DYNAMIQUE PAR ANALYSE DE DIFFERENCES

DESCRIPTION

La présente invention a pour objet un système numérisé d'acquisition d'un signal analogique de grande dynamique par analyse de différences. Elle s'applique notamment à l'acquisition et à la conversion analogique-numérique d'un signal issu d'un capteur sismique.

Certains systèmes connus d'acquisition de signal et conversion analogique-numérique permettent la numérisation directe de signaux à grande dynamique ($10 \mu\text{V}$ - 10V). Ces systèmes ayant des résolutions équivalentes à 20 bits, peuvent travailler avec des fréquences d'échantillonnage de 320 kHz et effectuer des conversions en moins de $3 \mu\text{s}$. C'est le cas du convertisseur MN 5420 conçu par la Société Micro-Networks. Ce type de système présente l'inconvénient de nécessiter des moyens informatiques puissants, tel un ordinateur Micro-VACS fabriqué par la société Digital Equipment Corporation, pour traiter le flot des données numériques qui est alors très important (1 M octets par seconde).

D'autres systèmes connus ne convertissent pas un signal analogique reçu sur une entrée, mais convertissent une différence d'amplitude de ce signal. Ces systèmes sont en fait des détecteurs de franchissement de seuil : chaque fois que le signal analogique à l'entrée du système présente une variation d'amplitude dépassant une certaine valeur (seuil), le système délivre sur une sortie une impulsion de tension. Si la variation d'amplitude se fait dans le sens d'un accroissement, l'impulsion est positive, sinon elle est négative.

Ce type de système présente l'inconvénient de ne pas pouvoir différencier un signal de période longue (100 ms) d'un bruit de faible période ($100 \mu\text{s}$) : si les variations d'amplitude du bruit sont supérieures à la valeur du seuil, le système délivre des impulsions qui ne reflètent que le bruit, donc un

signal parasite ; le problème de la reconstitution du signal se pose alors.

Un système selon l'invention, tout en permettant la numérisation de signaux à grande dynamique (10^6), sur une large gamme de fréquences (continu-10 kHz), permet l'utilisation, pour le traitement des données, de moyens simples comme une table traçante ou encore un micro-ordinateur.

Plutôt que de numériser directement le signal analogique délivré par un capteur, opération effectuée par les convertisseurs selon l'art antérieur ou de ne numériser que des franchissements de seuil, l'invention préconise un traitement (élimination des bruits de fond, de composante continue, de la dérive en température) avant numérisation. On décompose le signal en plusieurs gammes de fréquences, puis on code et on transmet à des moyens de traitement non pas l'amplitude du signal mais des valeurs correspondant à des différences d'amplitude durant des intervalles de temps connus.

Ce type de système permet l'utilisation de codeurs de moyenne définition (8 à 12 bits) au lieu de codeurs 20 bits dans les systèmes relatifs à l'art antérieur.

Le système selon l'invention permet de transférer le signal codé sur une seule voie de liaison, tout en gardant une très large dynamique en amplitude (10^6) et en fréquence (10^4).

De manière plus précise, la présente invention a pour objet un système d'acquisition de signal et de conversion analogique-numérique relié par une entrée E1 à une sortie S d'un détecteur, ledit détecteur délivrant un signal analogique sur la sortie S.

Le système d'acquisition de signal et de conversion analogique-numérique comporte :

- des moyens d'amplification reliés par l'entrée E1 à la sortie S du détecteur et délivrant sur une sortie S1 un signal correspondant au signal délivré par la sortie S amplifiée, lesdits moyens d'amplification délivrant en outre un signal d'indication de saturation sur une sortie S17, et un signal

correspondant à un coefficient d'amplification sur une sortie S2,

- des moyens pour mesurer des différences d'amplitude du signal délivré par la sortie S1 des moyens d'amplification, ces mesures de différences étant effectuées pendant une pluralité d'intervalles de temps, ces moyens pour mesurer des différences d'amplitude étant reliés par une entrée E3 à la sortie S1 et délivrant un signal sur une sortie S7,

- un amplificateur codeur relié par une entrée E6 à la sortie S7 des moyens pour mesurer des différences d'amplitude et délivrant sur une sortie S9 un signal codé, numérique, correspondant à la valeur d'une différence d'amplitude du signal délivré par le détecteur, cet amplificateur codeur étant relié en outre par une entrée E8, à la sortie S2 des moyens d'amplification et délivrant des signaux sur des sorties S8 et S18,

- un séquenceur comportant un circuit réalisant une fonction horloge, ce séquenceur étant relié par une entrée E20 à la sortie S17 des moyens d'amplification et étant aussi relié par une entrée E9 à la sortie S8 de l'amplificateur codeur, et relié par une entrée E21 à la sortie S18 de l'amplificateur codeur, ce séquenceur fournissant un signal de commande sur une sortie S3 reliée à une entrée E2 des moyens d'amplification, délivrant aussi des signaux de commande sur des sorties SQ4 et SQ5 reliées respectivement à des entrées ED4 et ED5 des moyens pour mesurer des différences d'amplitude, délivrant des signaux de référence sur une sortie SQ11 reliée à une entrée ED11 des moyens pour mesurer des différences d'amplitude, les sorties SQ4, SQ5, SQ11 du séquenceur regroupant chacune une pluralité de sorties et les entrées ED4, ED5, ED11 des moyens pour mesurer des différences d'amplitude regroupant chacun une pluralité d'entrées, ce séquenceur délivrant un signal de déclenchement sur une sortie S6 reliée à une entrée E7 de l'amplificateur codeur et délivrant un signal sur une sortie S10 reliée à une entrée E10 de l'amplificateur codeur.

Selon un mode de réalisation préféré, les moyens pour

mesurer des différences d'amplitude comportent une pluralité de cellules C_i , i étant un entier allant de 1 à m , m désignant le nombre de cellules, chaque cellule C_i effectuant des mesures de différences d'amplitude pendant un intervalle de temps fixé ; l'entrée ED11 des moyens pour mesurer des différences d'amplitude comprenant les entrées ED11 i , i allant de 1 à m , m désignant le nombre de cellules, la sortie SQ11 du séquenceur comprenant les sorties SQ11 i , i allant de 1 à m , les entrées ED111, ... ED11 m étant reliées respectivement aux sorties SQ111, ... SQ11 m , l'entrée ED4 des moyens pour mesurer des différences d'amplitude comprenant les entrées ED4 i , i allant de 1 à m , m désignant le nombre de cellules, la sortie SQ4 du séquenceur comprenant les sorties SQ4 i , i allant de 1 à m , les entrées ED41, ..., ED4 m étant reliées respectivement aux sorties SQ41, ... SQ4 m , l'entrée ED5 des moyens pour mesurer des différences d'amplitude comprenant les entrées ED5 i , i allant de 1 à m , et ED5d, la sortie SQ5 du séquenceur comprenant les sorties SQ5 i , i allant de 1 à m et SQ5d, les entrées ED51, ..., ED5 m , ED5d étant reliées respectivement aux sorties SQ51, ..., SQ5 m , SQ5d ; chaque cellule comprenant :

- un filtre passe-bas relié par des entrées E12 i et E13 i aux entrées E3 et ED11 i , respectivement, des moyens pour mesurer des différences d'amplitude, ce filtre passe-bas ayant une fréquence de coupure dépendant des signaux reçus par l'entrée E13 i et délivrant sur une sortie S12 i un signal filtré,

- un analyseur des variations du signal amplifié relié par une entrée E14 i à la sortie S12 i et par des entrées E15 i et E16 i aux entrées ED4 i et ED5 i respectivement des moyens pour mesurer des différences d'amplitude, et délivrant un signal sur une sortie S13 i , ladite sortie S13 i étant reliée à la sortie S7 des moyens pour mesurer des différences d'amplitude, et en ce que les cellules C_i sont câblées en parallèle à une voie d'analyse directe Cd ne comprenant qu'une porte analogique, réalisant un interrupteur, reliée par une entrée E22 à l'entrée ED5d des moyens pour mesurer des différences et commandée par le signal

délivré sur la sortie SQ5d du séquenceur, la porte analogique est reliée par une entrée Ep à l'entrée E3 des moyens pour mesurer des différences d'amplitude et par une sortie Sp à la sortie S7 des moyens pour mesurer des différences d'amplitude ; le signal délivré sur la sortie S7 correspondant séquentiellement aux mesures de différences effectuées pendant chaque intervalle de temps ainsi qu'à la mesure effectuée par la voie d'analyse directe Cd.

Dans ce mode de réalisation, on effectue un découpage spectral du signal analogique, chaque cellule correspondant à une gamme de fréquences. L'analyse et l'amplification du signal analogique se font sur des valeurs de variations d'amplitude et non sur des valeurs instantanées.

Selon un autre mode de réalisation, les moyens pour mesurer des différences d'amplitude comportent une seule cellule effectuant des mesures de différences d'amplitude pendant une séquence fixée d'intervalles différents de temps, la cellule comprenant :

- un filtre passe-bas relié par des entrées E12i et E13i aux entrées E3 et ED11, respectivement, des moyens pour mesurer des différences d'amplitude et délivrant sur une sortie S12i un signal filtré,

- un analyseur des variations du signal amplifié relié par une entrée E14i à la sortie S12i et par des entrées E15i et E16i aux entrées ED4 et ED5 respectivement des moyens pour mesurer des différences d'amplitude, et délivrant un signal sur une sortie S13i, ladite sortie S13i étant reliée à la sortie S7 des moyens pour mesurer des différences d'amplitude, et en ce que la cellule est câblée en parallèle à une voie d'analyse directe ne comprenant qu'une porte analogique, réalisant un interrupteur, reliée par une entrée à l'entrée ED5d des moyens pour mesurer des différences et commandée par le signal délivré sur la sortie SQ5d du séquenceur.

Dans ce mode de réalisation, le découpage spectral ne s'effectue pas à l'aide de plusieurs cellules. Ce sont les

intervalles de temps de mesure des différences d'amplitude qui varient dans le temps. On peut ainsi faire varier ces intervalles de manière logarithmique par exemple. La voie directe permet dans les deux modes de réalisation précédents de reconstituer le signal d'origine et de le recaler sur ses composantes continues.

Selon un mode de réalisation préféré, les filtres passe-bas utilisés dans les cellules sont à capacités commutées.

Selon un mode de réalisation préféré, l'analyseur des variations du signal amplifié comporte :

- un échantillonneur-bloqueur inverseur relié par une entrée E17 à l'entrée E14i de l'analyseur 60i des variations du signal amplifié et relié d'autre part par l'entrée E15i à l'entrée ED4i des moyens pour mesurer des différences d'amplitude, cet échantillonneur-bloqueur inverseur délivrant sur une sortie S14 un signal,

- un circuit réalisant une sommation relié, d'une part, par une entrée E182 à la sortie S14 de l'échantillonneur-bloqueur inverseur et, d'autre part, par une entrée E181 à une sortie d'un potentiomètre P1 dont l'entrée est reliée à l'entrée E14i de l'analyseur 60i, le circuit réalisant une sommation délivrant un signal sur une sortie S15,

- une porte analogique, réalisant un interrupteur, reliée par une entrée E19 à la sortie S15 du circuit réalisant une sommation, cette porte analogique délivrant un signal sur une sortie S16 reliée à la sortie S13i de l'analyseur des variations du signal amplifié, et étant reliée par l'entrée E16i à l'entrée ED5i des moyens pour mesurer des différences d'amplitude.

Selon un mode de réalisation préféré, l'amplificateur codeur comporte :

- un circuit de commande relié par une entrée E7 à la sortie S6 du séquenceur et délivrant sur des sorties S18 et S8 des signaux de commande sur les entrées E21 et E9 du séquenceur, respectivement, ledit circuit de commande délivrant sur une sortie S20 un signal de commande et délivrant sur une sortie S19 un signal de début de conversion,

- un circuit échantillonneur-bloqueur inverseur relié par l'entrée E6 aux moyens pour mesurer des différences d'amplitude, et relié à la sortie S20 du circuit de commande par une entrée E30, ledit circuit échantillonneur-bloqueur inverseur délivrant un signal sur une sortie S21,

- une pluralité de voies d'amplification V_j , j étant un entier allant de 1 à n , n étant le nombre de voies, chaque voie V_j étant reliée par une entrée E23j à une sortie S23j-1 de la voie V_{j-1} précédente, la voie V_1 étant reliée par une entrée E231 à la sortie S21 du circuit échantillonneur-bloqueur inverseur, chaque voie V_j d'amplification comprenant :

- un circuit amplificateur relié par l'entrée E23j à la sortie S23j-1 de la voie d'amplification précédente, délivrant un signal sur une sortie S28,

- un détecteur de saturation de la voie d'amplification relié par une entrée E35 à la sortie S28 du circuit amplificateur, ledit détecteur de saturation délivrant un signal sur une sortie S29 reliée à la sortie S22j de la voie d'amplification V_j ,

- une porte analogique, réalisant un interrupteur, commandée par le signal délivré sur la sortie S29 sur une entrée E37, la porte analogique étant reliée par une entrée E36 à la sortie S28 du circuit amplificateur, et délivrant un signal sur la sortie S23j de la voie V_j d'amplification ; ledit amplificateur codeur comportant en outre :

- un transcodeur relié par des entrées ETj, j étant un entier allant de 1 à n , n étant égal au nombre de voies d'amplification, aux sorties S221, ..., S22n des voies d'amplification, et délivrant un signal sur une sortie S24,

- un circuit réalisant une sommation relié par des entrées E241, ..., E24n respectivement aux sorties S231, ..., S23n, des voies V_1 , ..., V_n d'amplification, et par une entrée E23d à la sortie S21 du circuit échantillonneur-bloqueur inverseur et délivrant un signal sur une sortie S25,

- un codeur analogique-numérique relié par une entrée

E25 à la sortie S25 du circuit réalisant une sommation, codeur analogique-numérique déclenché par le signal délivré par la sortie S19 du circuit de commande sur une entrée E29, et délivrant un signal codé sur une sortie S27, et un signal de commande de chargement sur une sortie S26,

- un registre de sortie relié par une entrée E27 à la sortie S27 du codeur analogique-numérique, par une entrée E26 à la sortie S26 du codeur analogique-numérique, par une entrée E28 à la sortie S24 du transcodeur, par l'entrée E8 à la sortie S2 des moyens d'amplification, et par l'entrée E10 à la sortie S10 du séquenceur, registre de sortie délivrant un signal numérique, codé sur la sortie S9, ce signal numérique, codé correspondant séquentiellement à chaque différence d'amplitude mesurée pendant chaque intervalle de temps ainsi qu'à la mesure directe du signal délivré par la sortie S du détecteur, ledit signal numérique codé indiquant aussi la gamme de fréquences analysée et les coefficients d'amplification appliqués d'une part au signal délivré par la sortie S du détecteur et d'autre part aux différences d'amplitude.

D'autres caractéristiques et avantages de l'invention ressortiront mieux de la description qui va suivre, donnée à titre purement illustratif et nullement limitatif, en référence aux figures annexées dans lesquelles :

- la figure 1 représente schématiquement un système selon l'invention, relié à un détecteur et à des moyens de traitement du signal ;

- la figure 2A représente schématiquement des moyens pour mesurer des différences d'amplitude selon l'invention ; la figure 2B représente schématiquement le détail des connexions reliant le séquenceur aux moyens pour mesurer des différences d'amplitude ;

- la figure 3 représente schématiquement un analyseur des variations d'un signal selon l'invention ;

- la figure 4 représente schématiquement un dispositif permettant de réduire les pertes de mémoire analogique d'un

analyseur de variations d'un signal ;

- la figure 5 représente schématiquement un amplificateur codeur selon l'invention ;

- la figure 6 représente schématiquement une voie d'amplification selon l'invention.

La figure 1 représente schématiquement un système selon l'invention relié par une entrée E1 à une sortie S d'un détecteur 5. Le détecteur 5 délivre sur la sortie S un signal analogique qui est à convertir en un signal numérique. Le système comporte des moyens 10 d'amplification reliés par l'entrée E1 à la sortie S du détecteur. Ces moyens 10 d'amplification comportent plusieurs voies d'amplification : une voie de gain égal à 1, une voie de gain égal à 10, une voie de gain égal à 100, par exemple. Exceptée la voie de gain égal à 1, les voies d'amplification comprennent un circuit détecteur de niveaux de saturation (non représenté). Ces détecteurs de niveaux de saturation sont réalisés avantageusement au moyen de résistances et de portes de Schmitt en technologie CMOS; des circuits de type logiques du type CMOS 4093 par exemple fabriqués par la société RCA peuvent être utilisés. Si une saturation est détectée sur une voie d'amplification, cette voie est alors déconnectée par l'ouverture d'un interrupteur (non représenté). Des tests de saturation permettent de déterminer si, après variation du signal d'entrée, la voie est toujours saturée. Dans le cas où la voie n'est plus saturée, un signal de commande délivré sur une entrée E2 des moyens 10 d'amplification permet la fermeture de l'interrupteur. Un signal d'indication de saturation est délivré par les moyens 10 d'amplification sur une sortie S17. Un signal numérique correspondant au coefficient d'amplification (gain) est délivré sur une sortie S2.

La somme des signaux délivrés sur les voies d'amplification est réalisée par un circuit mélangeur (non représenté) réalisant une sommation, circuit mélangeur réalisé à partir d'un circuit de type IH 5010 fabriqué par la société Intersil par exemple.

Un signal amplifié est délivré sur une sortie S1 des

moyens 10 d'amplification.

Le signal amplifié est analysé spectralement et divisé par gamme de fréquences. Des mesures de différences d'amplitude suivant des intervalles de temps particuliers à chaque gamme de fréquences, sont ensuite effectuées de manière analogique.

La sortie S1 des moyens 10 d'amplification est reliée à une entrée E3 de moyens 20 pour mesurer des différences d'amplitude du signal amplifié.

Dans un premier mode de réalisation, les moyens 20 pour mesurer des différences d'amplitude du signal amplifié comportent, comme représenté figure 2A, une pluralité de cellules C_i , i étant un entier allant de 1 à m , m désignant le nombre de cellules. La figure 2B représente le détail des connexions reliant les entrées ED4, ED5, ED11 des moyens 20 pour mesurer des différences d'amplitude aux sorties SQ4, SQ5, SQ11 respectives du séquenceur 40. Les sorties SQ4, SQ5, SQ11 sont constituées d'une pluralité de sorties SQ41, ..., SQ4m, SQ51, ..., SQ5m, SQ111, ..., SQ11m ; ces dernières sont reliées respectivement aux entrées ED41, ..., ED4m, ED51, ..., ED5m, ED111, ..., ED11m formant les entrées ED4, ED5 et ED11. De plus, une sortie SQ5d comprise dans la sortie SQ5 est reliée à une entrée ED5d comprise dans l'entrée ED5. Chaque cellule C_i effectue des mesures de différences d'amplitude pendant un intervalle de temps fixé. Bien que le système permette la conversion de signaux continus et de signaux périodiques allant jusqu'à 10 kHz par exemple, dans un exemple de réalisation, le domaine de fréquences est analysé par trois cellules, par exemple, une pour la gamme 0,1-25 Hz, une pour la gamme 2 mHz-0,1 Hz, une autre pour la gamme 0,1 mHz-10 mHz, par exemple. Chaque cellule C_i effectuant des mesures pendant un intervalle de temps fixé, constitue un filtre passe-haut : en effet, lorsque l'intervalle de temps pendant lequel on effectue une mesure de différence est très inférieur à la période du signal considéré, la mesure de différence tend vers 0, puisque le signal n'évolue pratiquement pas dans cet intervalle de temps. De fait, les signaux de plus longues périodes que celles de la gamme

de la cellule considérée sont atténués de 6db/octave.

Chaque cellule Ci comprend un filtre passe-bas 50i, relié par des entrées E12i et E13i aux entrées E3 et ED11i respectivement, des moyens 20 pour mesurer des différences d'amplitude. Le filtre passe-bas 50i délivre un signal sur une sortie S12i. Les filtres passe-bas 50i sont du type "à capacités commutées", des circuits LTC 1062 fabriqués par Linear Technology par exemple. Ce type de filtre d'un emploi aisé présente l'inconvénient d'engendrer, en superposition du signal de sortie, des signaux de forte amplitude (d'amplitude 500 mV, pseudo-rectangulaires, d'autant plus importante que la fréquence de coupure du filtre est basse).. Dans une utilisation usuelle, il est nécessaire d'intégrer ces signaux pseudo-rectangulaires parasites. Dans un système conforme à l'invention, et comme on le voit avec plus de détails dans la suite de la description, les fréquences de coupures des filtres et toutes celles qui définissent les séquences de mesures sont réalisées de manière synchrone à partir du même circuit réalisant une fonction horloge. Ainsi, les mesures de différences en sortie des filtres passe-bas sont effectuées pour le même angle de phase des signaux parasites, ce qui évite une opération d'intégration. Chaque cellule Ci comprend, en outre, un analyseur 60i des variations du signal amplifié, relié par une entrée E14i à la sortie S12i et par des entrées E15i et E16i aux entrées ED4i et ED5i, respectivement, des moyens 20 pour mesurer des différences d'amplitude, et délivrant un signal sur une sortie S13i, ladite sortie S13i étant reliée à la sortie S7 des moyens 20 pour mesurer des différences d'amplitude.

La figure 3 représente un analyseur 60i des variations d'amplitude selon l'invention.

L'analyseur comprend un échantillonneur-bloqueur inverseur 80 réalisé à partir d'un circuit HA 5320 distribué par Datel, par exemple. Un circuit permettant une réalisation d'un échantillonneur-bloqueur inverseur utilisé dans le dispositif selon l'invention doit être choisi parmi les circuits dont une

erreur de blocage ("sample to hold offset" ou "pedestal error" en terminologie anglo-saxonne) n'est pas proportionnelle au signal analogique délivré à l'entrée du circuit. Si l'erreur de blocage est fixe, elle peut être compensée par un réglage approprié bien connu de l'homme de l'art.

Ledit échantillonneur-bloqueur inverseur 80 est relié par une entrée E17 à l'entrée E14i de l'analyseur 60i et délivre un signal sur une sortie S14. L'échantillonneur-bloqueur inverseur 80 reçoit sur une entrée E15i un signal de commande d'échantillonnage et de blocage. L'entrée E15i est l'entrée de l'analyseur 60i qui est reliée à l'entrée E4 des moyens 20 pour mesurer des différences d'amplitude. Un potentiomètre P1, de 100Ω au maximum, par exemple permet un équilibrage électrique de l'analyseur 60i.

Relié à la sortie S14 de l'échantillonneur-bloqueur inverseur 80 par une entrée E182, un circuit 90 réalisant une sommation délivre un signal sur une sortie S15. Le circuit 90 réalisant une sommation peut être conçu à partir d'un circuit IH 5010 fabriqué par la société Intersil.

Le signal de commande d'échantillonnage et de blocage se divise en deux parties de durées inégales : la première partie commande le début de différences et a une durée T_e égale pour toutes les cellules C_1, \dots, C_m . T_e est le temps mort de la mesure, allant de 2 à 3 microsecondes par exemple, il est négligeable devant les autres durées caractéristiques des mesures effectuées. La seconde partie du signal commande la fin de différences, elle a une durée T_b qui dépend de la cellule C_i considérée. Cette durée T_b correspond à l'intervalle de temps pendant lequel on effectue une mesure de différences.

Dans un exemple où l'on utilise trois cellules, les intervalles de temps pendant lesquels on effectue une mesure de différences peuvent être 20 ms, 1s et 20s.

Une porte analogique 100, circuit du type IH 5010 fabriqué par Intersil par exemple, réalisant un interrupteur est reliée par une entrée E19 à la sortie S15 du circuit 90 réalisant

une sommation. La porte analogique 100 délivre sur une sortie S16 un signal proportionnel à la différence d'amplitude mesurée.

La porte analogique 100 est commandée par un signal de commande d'ouverture et de fermeture de l'interrupteur délivré sur une entrée E16i de la porte analogique 100. L'entrée E16i est l'entrée de l'analyseur 60i des variations du signal amplifié reliée à l'entrée E5 des moyens 20 pour mesurer des différences d'amplitude. Le signal de commande d'ouverture a une durée égale à T_0 . La valeur de T_0 dépend de la cellule C considérée. Dans un exemple où l'on utilise trois cellules, T_0 est égal à 20 ms pour une première cellule, 1s pour une seconde, et 20s pour une troisième. L'interrupteur est fermé pendant une durée égale à T_f , 5 μ s par exemple. L'acquisition se fait pendant cette durée T_f où l'interrupteur est fermé : le signal de commande de fermeture de l'interrupteur correspond à un signal de fin de différences. Une fois l'acquisition effectuée, le signal délivré sur la sortie S15 du circuit 90 réalisant une sommation est remis à zéro par la commande d'échantillonnage délivrée sur l'entrée E15 du circuit 80 échantillonneur-bloqueur inverseur (début de la mesure de différence suivante).

Pour un bon fonctionnement, les signaux de commande d'échantillonnage blocage et d'ouverture-fermeture de l'interrupteur gardent une phase relative constante. Les moyens mis en oeuvre pour garder la phase relative constante sont décrits plus loin.

La sortie S16 de la porte analogique 100 est reliée à la sortie S13i de la cellule Ci.

Pour les cellules dont les intervalles de temps des mesures des différences sont longs (supérieurs ou égaux à 20s) peut se poser un problème de perte de mémoire analogique des échantillonneurs-bloqueurs inverseurs. Cette perte de mémoire analogique perturbe la mesure de différences d'amplitude ; l'écart entre le signal délivré en sortie d'une cellule et une différence d'amplitude réelle est d'autant plus grand que l'intervalle de temps de mesure de la différence est grand.

Pour les cellules dont les intervalles de temps de mesure des différences sont supérieurs ou égaux à 1s, l'écart devient trop important et ne peut être compensé par décalages d'offset, on utilise de façon avantageuse un dispositif décrit dans la demande de brevet n°..., déposée le même jour au nom du même demandeur que la présente demande de brevet.

Ce dispositif remplace l'analyseur de variations du signal, pour les cellules concernées.

On voit sur la figure 4 que ce dispositif comprend un premier échantillonneur-bloqueur inverseur 210 réalisé par un circuit HA 5320 distribué par la société Datel, par exemple. Le premier échantillonneur-bloqueur inverseur 210 est relié par une entrée E40 à la sortie S12i d'un filtre passe-bas 50i d'une cellule Ci concernée par ledit dispositif, c'est-à-dire dont les intervalles de temps de mesure des différences sont supérieurs ou égaux à 1s. Le premier échantillonneur-bloqueur inverseur 210 est commandé par un signal de commande d'échantillonnage et de blocage délivré sur une entrée E41.

Le premier échantillonneur-bloqueur inverseur 210 délivre un signal sur une sortie S35.

Un second échantillonneur-bloqueur inverseur 220 réalisé à partir d'un circuit HA 5320, par exemple, est relié par une entrée E42 à la sortie S35 du premier échantillonneur-bloqueur inverseur 210.

Le second échantillonneur-bloqueur inverseur 220 est commandé par le même signal de commande d'échantillonnage et de blocage que celui commandant le premier échantillonneur-bloqueur inverseur 210. Le signal de commande d'échantillonnage et de blocage est délivré sur une entrée E43 du second échantillonneur-bloqueur inverseur 220. Le second échantillonneur-bloqueur inverseur 220 délivre un signal sur une sortie S36.

Un amplificateur inverseur 230 de gain g est relié par une entrée E44 à la sortie S36 du second échantillonneur-bloqueur inverseur 220. L'amplificateur inverseur 230 délivre un signal sur une sortie S37.

Un circuit 240 réalisant une sommation est relié par une entrée E453 à la sortie S37 de l'amplificateur 230, par une entrée E452 à la sortie S35 du premier échantillonneur-bloqueur inverseur 210. Un potentiomètre P2 relie la sortie S12i à une entrée E451 du circuit 240 réalisant une sommation. Le circuit 240 réalisant une sommation délivre un signal sur une sortie S38 reliée à l'entrée E46 d'une porte analogique 250 réalisant un interrupteur. La porte analogique 250 est commandée par un signal de commande d'ouverture et de fermeture délivré sur une entrée E47.

Ce signal de commande d'ouverture et de fermeture de la porte analogique 250, et le signal d'échantillonnage et de blocage sont identiques à ceux délivrés sur l'analyseur des variations de l'amplitude d'un signal.

La porte analogique 250 délivre un signal sur une sortie S39 reliée à la sortie S7 des moyens 20 de mesure des différences d'amplitude.

Le réglage du potentiomètre P2 permet d'obtenir un équilibrage en dynamique des signaux sommés par le circuit 240 réalisant une sommation.

Les cellules C1, ..., Cm sont câblées en parallèle à une voie d'analyse directe Cd.

La voie d'analyse directe Cd ne comprend qu'une porte analogique 70, réalisée à partir d'un circuit IH 5010 fabriqué par la société Intersil, réalisant un interrupteur, reliée par une entrée E22 à l'entrée E5 des moyens 20 pour mesurer des différences. La porte analogique 70 est commandée par un signal délivré sur l'entrée E22. La porte analogique 70 est reliée par une entrée Ep à l'entrée E3 des moyens 20 pour mesurer des différences d'amplitude et délivre un signal sur une sortie Sp reliée à la sortie S7 des moyens 20 pour mesurer des différences d'amplitude.

La voie d'analyse directe est utilisée pour analyser des signaux compris dans une gamme spectrale allant du continu à 25 Hz, par exemple.

Grâce au découpage spectral existant avant numérisation, il est possible, par exemple de détecter de très faibles signaux (inférieurs à $50 \mu\text{V}$ crête à crête, par exemple) et de période supérieure à 200 s, par exemple, même si ces signaux sont noyés dans de forts signaux de quelques volts crête à crête, par exemple, et de période 0,2 s par exemple.

Dans un autre mode de réalisation, on n'effectue pas de décomposition spectrale par l'intermédiaire d'une pluralité de cellules C1, ..., Cm. On utilise une seule cellule (toujours en parallèle avec une voie d'analyse directe ne comprenant qu'une porte analogique réalisant un interrupteur), cette cellule effectue des mesures de différences d'amplitude pendant une séquence fixée d'intervalles différents de temps. La séquence de temps peut être logarithmique.

On voit sur la figure 1 que la sortie S7 des moyens 20 pour mesurer des différences d'amplitude est reliée à l'entrée E6 d'un amplificateur codeur 30. L'amplificateur codeur 30 délivre un signal codé, numérique sur une sortie S9 reliée à une entrée E de moyens 35 de traitement dudit signal codé et numérique correspondant à la valeur d'une différence d'amplitude du signal délivré par le détecteur 5. Ces moyens 35 de traitement peuvent être une table traçante ou un micro-ordinateur.

L'amplificateur est, en outre, relié par une entrée E8 à la sortie S2 des moyens 10 d'amplification, et d'autre part, par des sorties S8 et S18 et des entrées E7 et E10 aux entrées E9 et E21 et aux sorties S6 et S10 respectivement d'un séquenceur 40. Le séquenceur 40 comprend un circuit réalisant une fonction horloge, circuit comportant un quartz résonnant à 409,6 kHz par exemple, à partir duquel le séquenceur 40 engendre tous les signaux de commande et de déclenchement aux fréquences désirées : les fréquences nécessaires pour définir les fréquences de coupure des filtres passe-bas à capacités commutées, les intervalles de temps des mesures de variations du signal pour chaque cellule, les cycles de prise en compte des mesures de chaque cellule C1, ..., Cm.

Le séquenceur 40 est relié par une entrée E20 à la sortie S17 des moyens 10 d'amplification. Un signal d'indication de saturation est délivré par les moyens 10 d'amplification sur la sortie S17.

Le séquenceur 40 permet la déconnexion des voies d'amplification saturées et un retour temporisé aux grandes valeurs de gain des moyens 10 d'amplification, ceci par un signal délivré par une sortie S3 sur l'entrée E2 des moyens 10 d'amplification.

Le séquenceur 40 délivre des signaux sur une sortie SQ11 reliée à l'entrée ED11 des moyens 20 pour mesurer des différences d'amplitude. Les signaux délivrés sur la sortie SQ11 permettent de définir les fréquences de coupure des différents filtres passe-bas 501, ..., 50m à capacités commutées.

Le séquenceur 40 met en forme les signaux de commande d'échantillonnage commandant l'échantillonneur-bloqueur 80 et d'ouverture et de fermeture de la porte analogique 100. Ces signaux de commande sont issus du même quartz, ainsi leur phase relative peut être gardée constante.

Le séquenceur 40 délivre des signaux de commande d'échantillonnage et de blocage sur une sortie SQ4 reliée à l'entrée ED4 des moyens 20 pour mesurer des différences d'amplitude et des signaux de commande d'ouverture et de fermeture sur une sortie SQ5 reliée à l'entrée ED5 des moyens 20 pour mesurer des différences d'amplitude.

Les cellules C1, ..., Cm, Cd comprises dans les moyens 20 pour mesurer des différences d'amplitude sont utilisées de façon séquentielle. Ainsi, les portes analogiques 100 des cellules C1, ..., Cm et la porte analogique 70 de la cellule Cd, sont fermées les unes après les autres, commandées par les signaux délivrés sur la sortie SQ5 du séquenceur 40. Le signal délivré sur la sortie S7 sur l'entrée E6 de l'amplificateur codeur 30 correspond séquentiellement à une gamme de fréquences données. Le séquenceur 40 validant la cellule Ci, par exemple, délivre sur une sortie S10 reliée à l'entrée E10 de l'analyseur

codeur 30 un signal indiquant le numéro i de la cellule C_i validée.

Dans un exemple non limitatif de système à quatre cellules C_1 , C_2 , C_3 , C_d , C_1 correspondant à une gamme de fréquences 0,1 Hz-16Hz, C_2 à une gamme 2mHz-0,1Hz, C_3 à une gamme 0,1mHz-10mHz, C_d à une voie directe, les cellules C_1 , C_2 , C_3 , C_d sont validées pendant 5 ms chacune successivement. La cellule C_1 est validée toutes les 20 ms, la cellule C_2 toutes les secondes, la cellule C_3 toutes les 20 s, la cellule C_d toutes les 20 ms.

Dès qu'une cellule C_i par exemple est validée par le séquenceur 40, le séquenceur 40 délivre, par une sortie S_6 sur une entrée E_7 de l'amplificateur codeur 30, un signal impulsionnel de déclenchement. Après un déclenchement, commandé par un front de descente du signal impulsionnel, l'amplificateur codeur 30 délivre un signal sur une sortie S_8 reliée à une entrée E_9 du séquenceur 40. Le signal délivré sur l'entrée E_9 est utilisé après traitement pour commander la fermeture de la porte analogique de la cellule C_i validée, les autres portes analogiques des autres cellules étant ouvertes.

On voit sur la figure 6, différents éléments constituant l'amplificateur codeur 30.

L'entrée E_7 reliée à la sortie S_6 du séquenceur 40 est une entrée d'un circuit 120 de commande de la logique de l'amplificateur codeur 30.

Le circuit 120 de commande délivre sur une sortie S_8 reliée à l'entrée E_9 du séquenceur 40 un signal qui est traité par le séquenceur 40. Ce signal a la forme d'un créneau de largeur $5 \mu s$, périodique. Ce signal après traitement par le séquenceur 40 commande séquentiellement la fin de différenciation de chaque cellule C_i . Le signal traité est délivré sur la sortie SQ_5 du séquenceur 40. Le traitement consiste à positionner temporellement un créneau et à le diriger vers la cellule C_i validée par la sortie SQ_{5i} correspondante. Le signal traité est le signal d'ouverture et de fermeture des portes analogiques des cellules C_1 , ..., C_m , C_d . Pendant le créneau, la porte analogique

de la cellule C_i validée est fermée. Le signal délivré sur la sortie S13i de l'analyseur 60i des variations d'amplitude correspond à la différence entre l'amplitude du signal délivré à l'entrée E14i de l'analyseur 60i des variations d'amplitude en début de différenciation et l'amplitude de ce même signal délivré à l'entrée E14i de l'analyseur 60i en fin de différenciation.

Le circuit 120 de commande délivre sur une sortie S18 reliée à l'entrée E21 du séquenceur 40, un signal qui est traité par le séquenceur 40. Ce signal a la forme d'un créneau de largeur $2 \mu s$, par exemple, périodique. Ce signal après traitement par le séquenceur 40 commande séquentiellement le début de différenciation de chaque cellule C_i . Le signal traité est délivré sur la sortie SQ4 du séquenceur 40. Le traitement consiste à positionner temporellement un créneau et à le diriger vers une cellule C_i validée. Le signal traité est le signal de commande d'échantillonnage et de blocage. Pendant les $2 \mu s$ de créneau, l'échantillonneur-bloqueur 80 de la cellule C_i validée fonctionne en échantillonneur : cela correspond au temps mort de la mesure T_e , qui est une remise à zéro du signal délivré en sortie S15 du circuit 90 réalisant une sommation (cf figure 3). Après le passage du créneau, l'échantillonneur-bloqueur 80 fonctionne en bloqueur, pendant la durée T_b , le signal en sortie S15 du circuit 90 réalisant une sommation suit les variations du signal appliqué à l'entrée E14i de l'analyseur 60i des variations d'amplitude.

Le circuit 120 de commande délivre sur une sortie S20 un signal ayant la forme d'un créneau de largeur $2,5 \mu s$, par exemple, périodique. Les créneaux de ce signal sont temporellement contenus dans les créneaux du signal délivré par le circuit 120 de commande sur la sortie S8. Le décalage temporel entre les deux signaux (décalage de $2,5 \mu s$, par exemple) permet d'éviter, comme nous allons le voir, une prise en compte dans la suite du traitement des signaux à analyser, des signaux parasites

délivrés par la commutation des portes analogiques en sortie des cellules C1, ..., Cm, de mesure de différences.

Dans l'exemple de système comportant quatre cellules, chaque cellule est validée pendant 5 ms, par exemple, mais à des périodes différentes (C1, Cd : 20 ms, C2:1s, C3:20s, par exemple). Pendant les 5 ms où une cellule est validée, le circuit 120 de commande inhibe son entrée E7, ainsi tout déclenchement parasite de l'amplificateur codeur 30 est évité.

La sortie S20 du circuit 120 de commande est reliée à une entrée E30 d'un échantillonneur-bloqueur inverseur 110 réalisé par un circuit HA 5320, par exemple. Cet échantillonneur-bloqueur inverseur 110 est commandé par le signal délivré par la sortie S20 du circuit 120 de commande. Pendant les 2,5 μ s du créneau, l'échantillonneur-bloqueur inverseur 110 fonctionne en échantillonneur ; le signal délivré par la sortie S7 des moyens 20 pour mesurer des différences d'amplitude sur une entrée E6 de l'échantillonneur-bloqueur inverseur 110 (entrée E6 qui correspond à l'entrée de l'amplificateur codeur 30) est recopié en sortie S21 de l'échantillonneur-bloqueur inverseur 110. En dehors de ces créneaux, l'échantillonneur-bloqueur inverseur fonctionne en bloqueur.

L'échantillonneur-bloqueur inverseur 110 est relié par sa sortie S21 à l'entrée E231 d'une voie d'amplification V1.

Une voie d'amplification Vj, j allant de 1 à n, est représentée schématiquement figure 6. L'entrée E23j de la voie Vj correspond à une entrée d'un amplificateur 180 de gain Gj. Par exemple, on peut avoir 3 voies d'amplification de gain G1=10, G2=100, G3=1000. L'amplificateur 180, du type OPA27, fabriqué par la Société Analog Device délivre un signal sur une sortie S28 reliée à une entrée E35 d'un détecteur de saturation 190. Ce détecteur de saturation 190 est réalisé avantageusement au moyen de résistances et de portes analogiques du type "trigger de Schmitt" en technologie CMOS ; des circuits de type CMOS 4093 fabriqués par RCA peuvent être utilisés. Si la tension appliquée à une voie d'amplification Vj est supérieure (en valeur absolue)

à 10V, par exemple, la voie d'amplification V_j est saturée et par conséquent déconnectée. Lorsque toutes les voies d'amplification V_1, \dots, V_n sont portées à une tension comprise entre -10V et +10V, par exemple, le gain maximum est autorisé, aucune voie n'est saturée.

Le détecteur de saturation 190 délivre un signal d'indication de saturation sur une sortie S29. La sortie S29 est reliée d'une part à une sortie S22j de la voie d'amplification V_j et d'autre part à une entrée E37 d'une porte analogique 200 réalisant un interrupteur. La porte analogique 200 peut être réalisée grâce à un circuit IH5010, fabriqué par la Société Intersil. Le signal d'indication de saturation délivré par la sortie S29 du détecteur de saturation 190 sur l'entrée E37 de la porte analogique 200 permet la commande de la fermeture de la porte analogique 200 si la voie d'amplification n'est pas saturée.

La sortie S28 de l'amplificateur 180 est aussi reliée à une entrée E36 de la porte analogique 200.

La porte analogique 200 délivre un signal sur une sortie S23j qui est une sortie de la voie d'amplification V_j .

Les voies d'amplification V_1, \dots, V_n ont leurs sorties S221, ..., S22n respectives reliées à des entrées ET1, ..., ETn d'un transcodeur 140. Le transcodeur 140 permet un codage sur deux bits, par exemple, d'une valeur d'un coefficient d'amplification appliqué sur le signal délivré sur la sortie S21 de l'échantillonneur-bloqueur inverseur 110. Le transcodeur 140 est du type 4532 fabriqué par la Société RCA, par exemple.

Chaque voie V_j est reliée par une entrée E23j à une sortie S23j-1 de la voie V_{j-1} précédente. La voie V_1 est reliée par son entrée E231 à la sortie S21 du circuit échantillonneur-bloqueur inverseur 110.

Les voies d'amplification V_1, \dots, V_n sont reliées par leurs sorties respectives S231, ..., S23n aux entrées E241, ..., E24n d'un circuit 150 réalisant une sommation. Le circuit 150 réalisant une sommation est du type IH5010 fabriqué par la

Société Intersil, par exemple.

Une voie directe V_d est reliée à la sortie S21 de l'échantillonneur-bloqueur inverseur 110 et à l'entrée E23d du circuit 150 réalisant une sommation. Le circuit 150 réalisant une sommation délivre un signal sur une sortie S25 reliée à une entrée E25 d'un codeur 160 analogique-numérique. Le codeur 160 est du type AD 573 fabriqué par la Société Analog-Device.

Le signal analogique délivré par la sortie S25 du circuit 150 réalisant une sommation est codé en binaire par le codeur 160 sur 10 bits, par exemple, 9 bits pour la valeur du signal, 1 bit pour le signe.

Pour un codeur de 10 bits, les signaux à coder étant compris entre $-10V$ et $+10V$, par exemple, la définition minimale sur un signal est d'environ ± 10 mV, par exemple.

Le circuit 120 de commande délivre sur une sortie S19 un signal de commande de déclenchement du codeur 160. La sortie S19 est reliée à une entrée E29 du codeur 160. Un monostable compris dans le circuit 120 de commande permet une mise en attente de $30 \mu s$, par exemple, du déclenchement du codeur 160 par rapport au moment où le circuit de commande délivre un signal sur la sortie S18. Le signal délivré sur la sortie S18 marque le début d'une opération de différenciation par une cellule ci. Cette mise en attente permet d'éviter de prendre en compte dans le codage des signaux parasites pouvant exister pendant une période de stabilisation des éléments de l'amplificateur codeur 30. Une fois le codeur 160 déclenché, l'opération de codage dure $20 \mu s$, par exemple. Au bout de cette durée, le codeur 160 délivre sur une sortie S26 un signal de fin de conversion et sur une sortie S27 le signal représentant les différences d'amplitude codées numériquement.

La sortie S27 du codeur 160 est reliée à une entrée E27 d'un registre 170 composé par l'assemblage de deux registres 40174 de 6 bits chacun et d'un registre 4042 de 4 bits, par exemple. Le signal numérique délivré par la sortie S27 est constitué de 10 bits, par exemple, (9 bits pour le signal, 1 pour

Le signe), il est donc recopié sur 10 bits du registre 170. Deux autres bits, par exemple, du registre 170 sont consacrés à la recopie du signal numérique correspondant au coefficient d'amplification par les moyens 10 d'amplification délivrés sur la sortie S2. La sortie S2 est reliée à une entrée E8 du registre 170.

Le transcodeur 140 délivre un signal numérique sur une sortie S24 reliée à une entrée E28 du registre 170. Le signal numérique délivré par la sortie S24 correspond au coefficient de gain de l'amplificateur codeur. Ledit signal est codé sur deux bits, par exemple.

Le séquenceur 40 délivre sur une sortie S10 un signal numérique correspondant au numéro i de la cellule C_i qui est validée (ou au numéro d pour la cellule directe C_d). Ce dernier signal numérique est codé sur deux bits, par exemple, et il est délivré sur une entrée E10 du registre 170. Un chargement du registre 170 par recopie des signaux délivrés sur les entrées E8, E28, E10, E27 est effectué à chaque fois qu'un signal de fin de conversion est délivré sur la sortie S26 du codeur 160. La sortie S26 est reliée à l'entrée E26 du registre 170.

Le registre 170 délivre sur une sortie S9 un signal codé, numérique qui correspond à une différence d'amplitude du signal délivré en sortie S du détecteur 5, différence effectuée pendant un intervalle de temps et une gamme de fréquences donnés. Ce signal correspond à la valeur de ladite différence d'amplitude, aux coefficients d'amplification qui lui ont été attribués, à la gamme de fréquences dans laquelle elle est mesurée (numéro de la cellule C_i ou C_d).

Un signal correspondant à un intervalle de temps de mesure de différence donné est présent sur la sortie S9 pendant une durée minimum de 5 ms, par exemple.

Le signal délivré par la sortie S9 du registre 170 qui correspond à la sortie de l'amplificateur codeur 30, est traité par des moyens 35 de traitement, un micro-ordinateur, par exemple.

La sortie S9 du registre 170 est reliée à l'entrée E des moyens 35 de traitement.

Les moyens mis en oeuvre dans un système selon l'invention permettent de délivrer sur la sortie S9 un signal digitalisé avec un débit n'excédant pas 2021 mots numériques en 20 s, (un mot numérique comprend 16 bits), par exemple. Le signal analysé par mesures de différences est représenté sur 1021 mots numériques, par exemple. A cette représentation par différences peut s'ajouter une représentation classique par voie directe, si l'échantillonnage sur la voie directe s'effectue toutes les 20 ms, par exemple, alors la représentation totale se fait sur 2021 mots numériques de 16 bits.

REVENDEICATIONS

1. Système d'acquisition et de conversion analogique-numérique d'un signal relié par une entrée E1 à une sortie S d'un détecteur (5), ledit détecteur délivrant sur la sortie S un signal analogique, caractérisé en ce qu'il comporte :

- des moyens (10) d'amplification reliés par l'entrée E1 à la sortie S du détecteur (5) et délivrant sur une sortie S1 un signal correspondant au signal délivré par la sortie S amplifiée, lesdits moyens (10) d'amplification délivrant en outre un signal d'indication de saturation sur une sortie S17, et un signal correspondant à un coefficient d'amplification sur une sortie S2,

- des moyens (20) pour mesurer des différences d'amplitude du signal délivré par la sortie S1 des moyens (10) d'amplification, ces mesures de différences étant effectuées pendant une pluralité d'intervalles de temps, ces moyens (20) pour mesurer des différences d'amplitude étant reliés par une entrée E3 à la sortie S1 et délivrant un signal sur une sortie S7,

- un amplificateur codeur (30) relié par une entrée E6 à la sortie S7 des moyens (20) pour mesurer des différences d'amplitude et délivrant sur une sortie S9 un signal codé, numérique, correspondant à la valeur d'une différence d'amplitude du signal délivré par le détecteur (5), cet amplificateur codeur (30) étant relié en outre par une entrée E8, à la sortie S2 des moyens (10) d'amplification et délivrant des signaux sur des sorties S8 et S18,

- un séquenceur (40) comportant un circuit réalisant une fonction horloge, ce séquenceur (40) étant relié par une entrée E20 à la sortie S17 des moyens (10) d'amplification et étant aussi relié par une entrée E9 à la sortie S8 de l'amplificateur codeur (30), et relié par une entrée E21 à la sortie S18 de l'amplificateur codeur (30), ce séquenceur (40) fournissant un signal de commande sur une sortie S3 reliée à une

entrée E2 des moyens (10) d'amplification, délivrant aussi des signaux de commande sur des sorties SQ4 et SQ5 reliées respectivement à des entrées ED4 et ED5 des moyens (20) pour mesurer des différences d'amplitude, délivrant des signaux de référence sur une sortie SQ11 reliée à une entrée ED11 des moyens (20) pour mesurer des différences d'amplitude, les sorties SQ4, SQ5, SQ11 du séquenceur (40) regroupant chacune une pluralité de sorties et les entrées ED4, ED5, ED11 des moyens (20) pour mesurer des différences d'amplitude regroupant chacun une pluralité d'entrées, ce séquenceur (40) délivrant un signal de déclenchement sur une sortie S6 reliée à une entrée E7 de l'amplificateur codeur (30) et délivrant un signal sur une sortie S10 reliée à une entrée E10 de l'amplificateur codeur (30).

2. Système d'acquisition et de conversion analogique numérique d'un signal selon la revendication 1, caractérisé en ce que les moyens (20) pour mesurer des différences d'amplitude comportent une pluralité de cellules C_i , i étant un entier allant de 1 à m , m désignant le nombre de cellules, chaque cellule C_i effectuant des mesures de différences d'amplitude pendant un intervalle de temps fixé ; l'entrée ED11 des moyens (20) pour mesurer des différences d'amplitude comprenant les entrées ED11 i , i allant de 1 à m , m désignant le nombre de cellules, la sortie SQ11 du séquenceur (40) comprenant les sorties SQ11 i , i allant de 1 à m , les entrées ED111, ... ED11 m étant reliées respectivement aux sorties SQ111, ... SQ11 m , l'entrée ED4 des moyens (20) pour mesurer des différences d'amplitude comprenant les entrées ED4 i , i allant de 1 à m , m désignant le nombre de cellules, la sortie SQ4 du séquenceur (40) comprenant les sorties SQ4 i , i allant de 1 à m , les entrées ED41, ..., ED4 m étant reliées respectivement aux sorties SQ41, ... SQ4 m , l'entrée ED5 des moyens (20) pour mesurer des différences d'amplitude comprenant les entrées ED5 i , i allant de 1 à m , et ED5 d , la sortie SQ5 du séquenceur comprenant les sorties SQ5 i , i allant de 1 à m et SQ5 d , les entrées ED51, ..., ED5 m , ED5 d étant reliées respectivement aux sorties SQ51, ..., SQ5 m , SQ5 d ; chaque cellule comprenant :

- un filtre passe-bas (50i) relié par des entrées E12i et E13i aux entrées E3 et ED11i, respectivement, des moyens (20) pour mesurer des différences d'amplitude, et délivrant sur une sortie S12i un signal filtré,

- un analyseur (60i) des variations du signal amplifié relié par une entrée E14i à la sortie S12i et par des entrées E15i et E16i aux entrées ED4i et ED5i respectivement des moyens pour mesurer des différences d'amplitude, et délivrant un signal sur une sortie S13i, ladite sortie S13i étant reliée à la sortie S7 des moyens (20) pour mesurer des différences d'amplitude, et en ce que les cellules Ci sont câblées en parallèle à une voie d'analyse directe Cd ne comprenant qu'une porte analogique (70), réalisant un interrupteur, reliée par une entrée E22 à l'entrée ED5d des moyens (20) pour mesurer des différences et commandée par le signal délivré sur la sortie S05d du séquenceur (40), la porte analogique (70) est reliée par une entrée Ep à l'entrée E3 des moyens (20) pour mesurer des différences d'amplitude et par une sortie Sp à la sortie S7 des moyens (20) pour mesurer des différences d'amplitude ; le signal délivré sur la sortie S7 correspondant séquentiellement aux mesures de différences effectuées pendant chaque intervalle de temps ainsi qu'à la mesure effectuée par la voie d'analyse directe Cd.

3. Système d'acquisition et de conversion analogique-numérique d'un signal selon la revendication 1, caractérisé en ce que les moyens (20) pour mesurer des différences d'amplitude comportent une seule cellule effectuant des mesures de différences d'amplitude pendant une séquence fixée d'intervalle différents de temps, la cellule comprenant :

- un filtre passe-bas (50i) relié par des entrées E12i et E13i aux entrées E3 et ED11, respectivement, des moyens (20) pour mesurer des différences d'amplitude et délivrant sur une sortie S12i un signal filtré,

- un analyseur (60i) des variations du signal amplifié relié par une entrée E14i à la sortie S12i et par des entrées E15i et E16i aux entrées ED4 et ED5 respectivement des moyens

(20) pour mesurer des différences d'amplitude, et délivrant un signal sur une sortie S13i, ladite sortie S13i étant reliée à la sortie S7 des moyens (20) pour mesurer des différences d'amplitude, et en ce que la cellule est câblée en parallèle à une voie d'analyse directe ne comprenant qu'une porte analogique (70), réalisant un interrupteur, reliée par une entrée à l'entrée ED5d des moyens (20) pour mesurer des différences et commandée par le signal délivré sur la sortie SQ5d du séquenceur (40).

4. Système d'acquisition et de conversion analogique-numérique d'un signal selon l'une quelconque des revendications 1 et 2, caractérisé en ce que les filtres passe-bas (50i) utilisés dans les cellules Ci sont à capacités commutées.

5. Système d'acquisition et de conversion analogique-numérique d'un signal selon l'une quelconque des revendications 1, 2 et 4, caractérisé en ce que l'analyseur (60i) des variations du signal amplifié comporte :

- un échantillonneur-bloqueur inverseur (80) relié par une entrée E17 à l'entrée E14i de l'analyseur (60i) des variations du signal amplifié et relié d'autre part par l'entrée E15i à l'entrée ED4i des moyens (20) pour mesurer des différences d'amplitude, cet échantillonneur-bloqueur inverseur (80) délivrant sur une sortie S14 un signal,

- un circuit (90) réalisant une sommation relié, d'une part par une entrée E182 à la sortie S14 de l'échantillonneur-bloqueur inverseur (80) et, d'autre part, par une entrée E181 à une sortie d'un potentiomètre P1 dont l'entrée est reliée à l'entrée E14i de l'analyseur 60i, le circuit (90) réalisant une sommation délivrant un signal sur une sortie S15,

- une porte analogique (100), réalisant un interrupteur, reliée par une entrée E19 à la sortie S15 du circuit (90) réalisant une sommation, cette porte analogique (100) délivrant un signal sur une sortie S16 reliée à la sortie S13i de l'analyseur (60i) des variations du signal amplifié, et étant reliée par l'entrée E16i à l'entrée ED5i des moyens (20) pour mesurer des différences d'amplitude.

6. Système d'acquisition et de conversion analogique-numérique d'un signal selon l'une quelconque des revendications 1 à 5, caractérisé en ce que l'amplificateur-codeur (30) comporte :

- un circuit (120) de commande relié par une entrée E7 à la sortie S6 du séquenceur (40) et délivrant sur des sorties S18 et S8 des signaux de commande sur les entrées E21 et E9 du séquenceur (40), respectivement, ledit circuit (120) de commande délivrant sur une sortie S20 un signal de commande et délivrant sur une sortie S19 un signal de début de conversion,

- un circuit (110) échantillonneur-bloqueur inverseur relié par l'entrée E6 aux moyens (20) pour mesurer des différences d'amplitude, et relié à la sortie S20 du circuit (120) de commande par une entrée E30, ledit circuit (110) échantillonneur-bloqueur inverseur délivrant un signal sur une sortie S21,

- une pluralité de voies d'amplification V_j , j étant un entier allant de 1 à n , n désignant étant le nombre de voies, chaque voie V_j étant reliée par une entrée E23j à une sortie S23j-1 de la voie V_{j-1} précédente ; la voie V_1 étant reliée par une entrée E231 à la sortie S21 du circuit (110) échantillonneur-bloqueur inverseur, chaque voie V_j d'amplification comprenant :

- un circuit (180) amplificateur relié par l'entrée E23j à la sortie S23j-1 de la voie d'amplification précédente, délivrant un signal sur une sortie S28,

- un détecteur (190) de saturation de la voie d'amplification relié par une entrée E35 à la sortie S28 du circuit (180) amplificateur, ledit détecteur (190) de saturation délivrant un signal sur une sortie S29 reliée à la sortie S22j de ladite voie d'amplification,

- une porte analogique (200), réalisant un interrupteur, commandée par le signal délivré sur la sortie S29 du détecteur (190) de saturation sur une entrée E37, la porte analogique (200) étant reliée par une entrée E36 à la sortie S28 du circuit (180) amplificateur, et délivrant un signal sur la sortie S23j de la voie V_j d'amplification ; ledit amplificateur

codeur (30) comportant en outre :

- un transcodeur (140) relié par des entrées ET_j , j étant un entier allant de 1 à n , n étant égal au nombre de voies d'amplification, aux sorties $S22_1, \dots, S22_n$ des voies d'amplification, et délivrant un signal sur une sortie $S24$,

- un circuit (150) réalisant une sommation relié par des entrées $E24_1, \dots, E24_n$ respectivement aux sorties $S23_1, \dots, S23_n$, des voies V_1, \dots, V_n d'amplification, et par une entrée $E23_d$ à la sortie $S21$ du circuit échantillonneur-bloqueur inverseur (110) et délivrant un signal sur une sortie $S25$,

- un codeur analogique-numérique (160) relié par une entrée $E25$ à la sortie $S25$ du circuit (150) réalisant une sommation, codeur analogique-numérique déclenché par le signal délivré par la sortie $S19$ du circuit (120) de commande sur une entrée $E29$, et délivrant un signal codé sur une sortie $S27$, et un signal de commande de chargement sur une sortie $S26$,

- un registre (170) de sortie relié par une entrée $E27$ à la sortie $S27$ du codeur analogique-numérique (160), par une entrée $E26$ à la sortie $S26$ du codeur analogique-numérique (160), par une entrée $E28$ à la sortie $S24$ du transcodeur (140), par l'entrée $E8$ à la sortie $S2$ des moyens (10) d'amplification, et par l'entrée $E10$ à la sortie $S10$ du séquenceur, le registre (170) de sortie délivrant un signal numérique, codé sur la sortie $S9$, ce signal numérique, codé correspondant séquentiellement à chaque différence d'amplitude mesurée pendant chaque intervalle de temps ainsi qu'à la mesure directe du signal délivré par la sortie S du détecteur (5), ledit signal numérique codé indiquant aussi la gamme de fréquences analysée et les coefficients d'amplification appliqués d'une part au signal délivré par la sortie S du détecteur (5) et d'autre part aux différences d'amplitude.

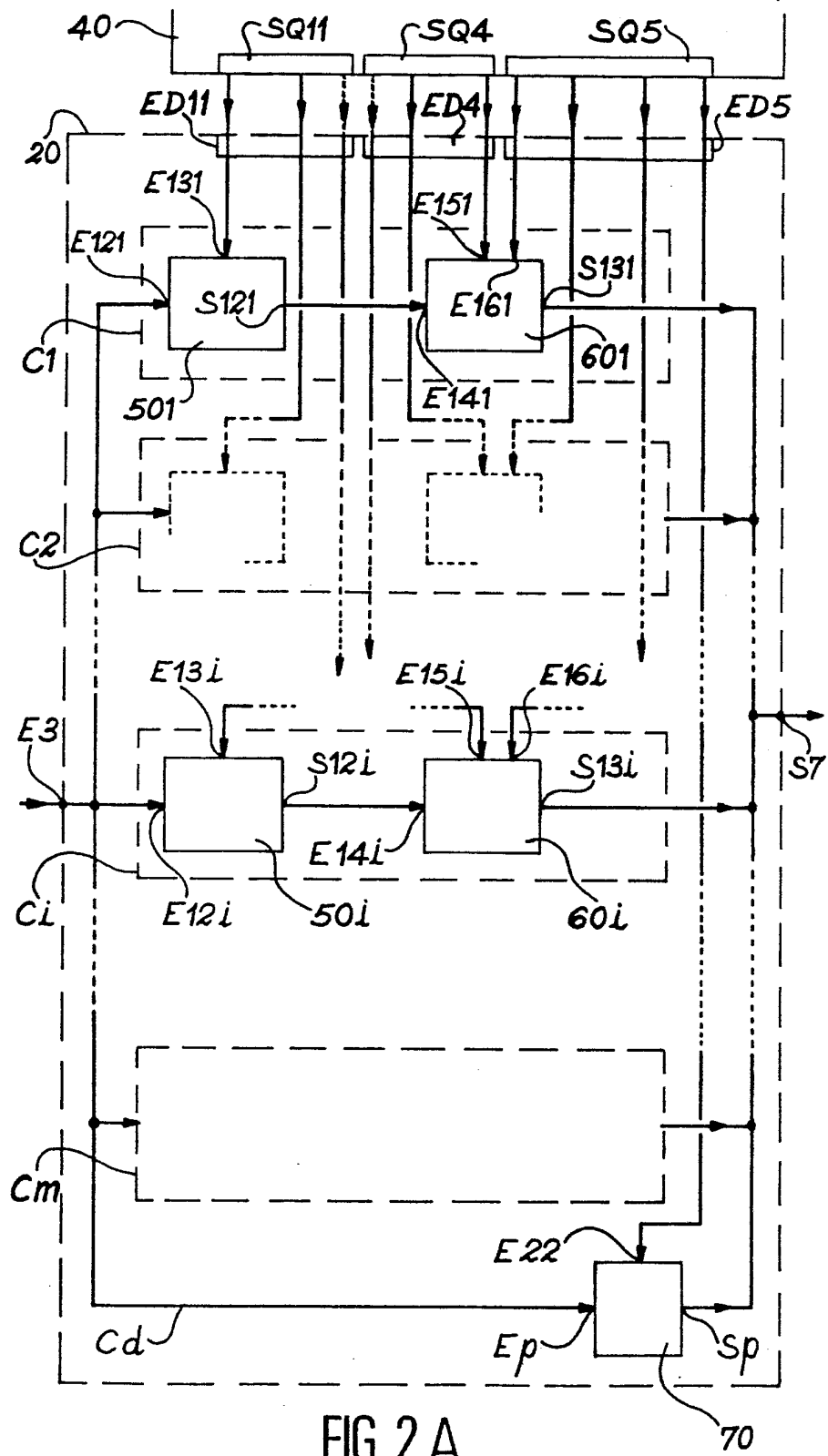


FIG. 2 A

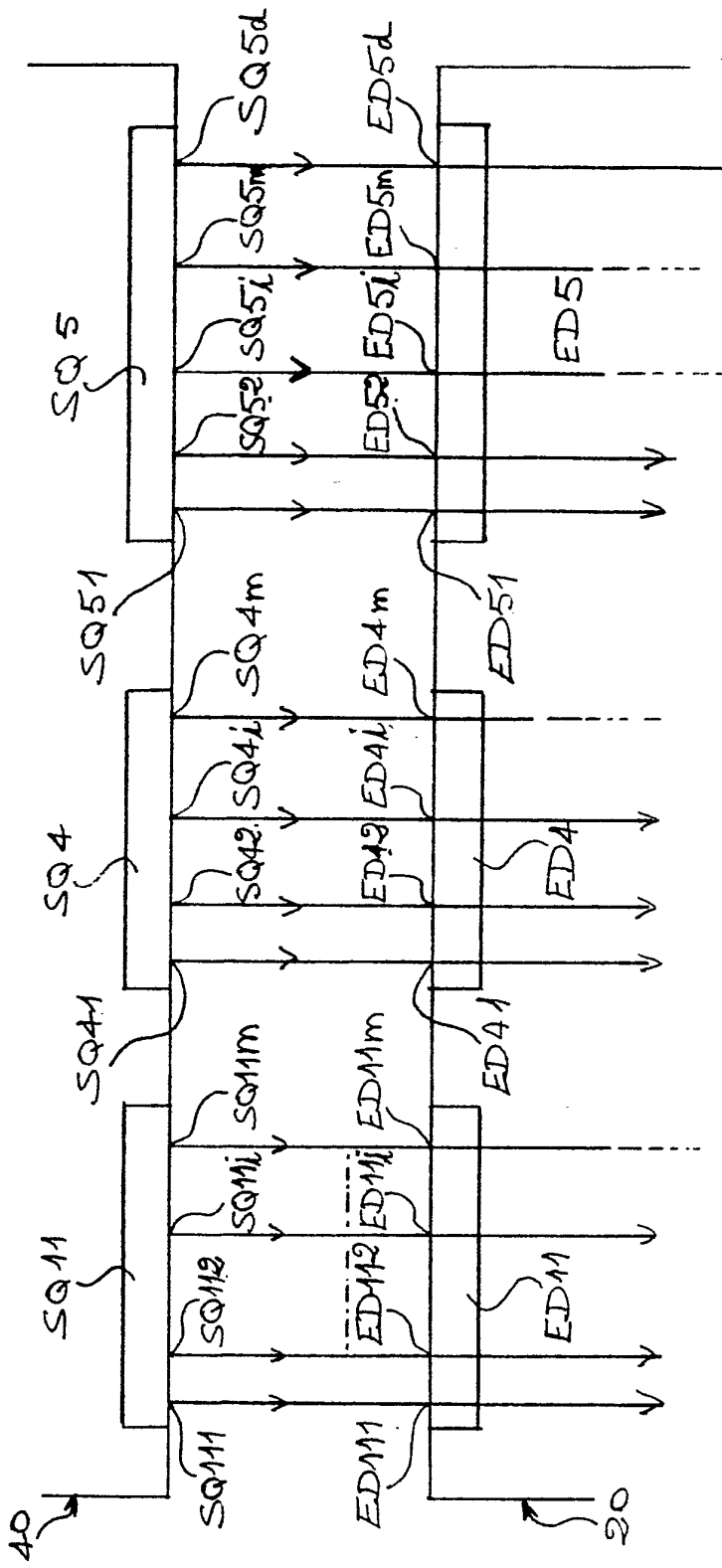


FIG. 2B

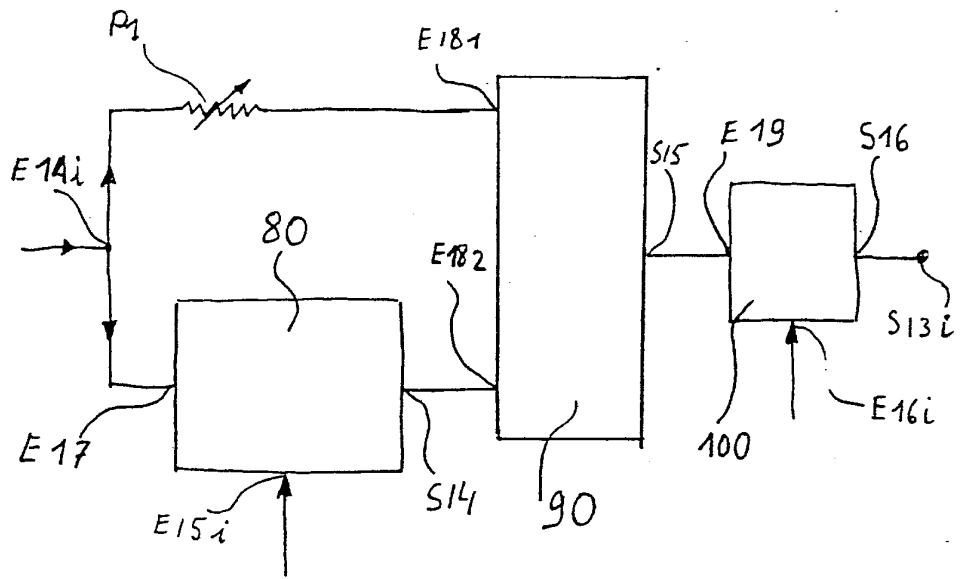


FIG. 3

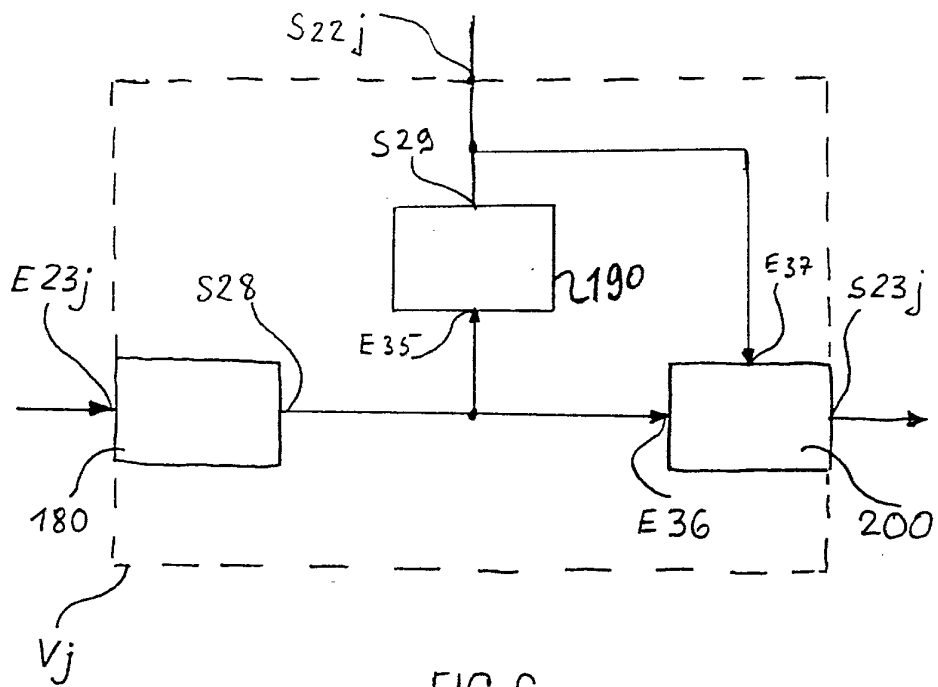


FIG. 6

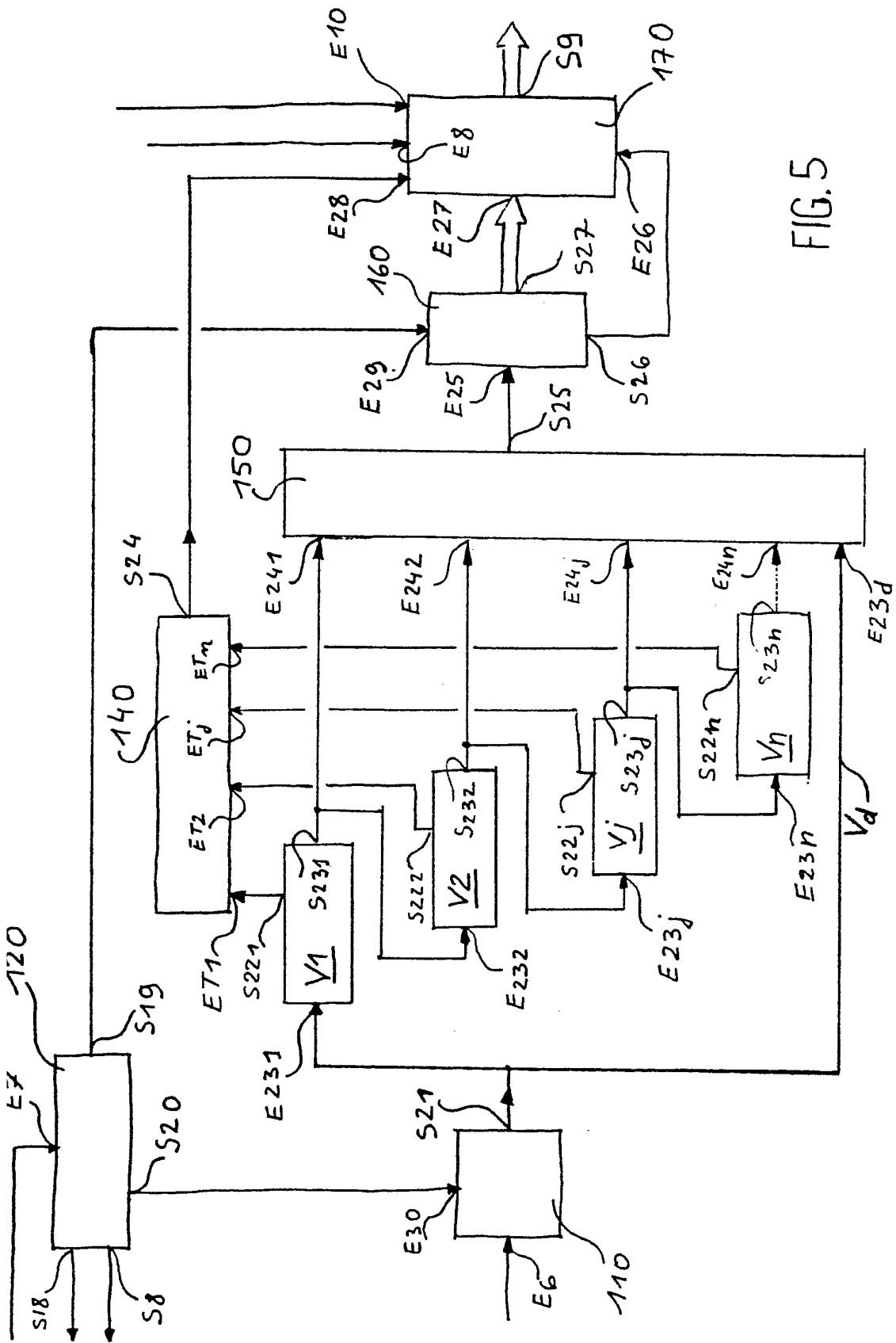


FIG. 5