

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成19年1月25日(2007.1.25)

【公開番号】特開2006-19428(P2006-19428A)

【公開日】平成18年1月19日(2006.1.19)

【年通号数】公開・登録公報2006-003

【出願番号】特願2004-194663(P2004-194663)

【国際特許分類】

H 01 L	23/02	(2006.01)
H 01 L	23/06	(2006.01)
H 01 L	23/12	(2006.01)
H 01 L	21/3205	(2006.01)
H 01 L	23/52	(2006.01)
H 01 L	31/02	(2006.01)

【F I】

H 01 L	23/02	Z
H 01 L	23/06	Z
H 01 L	23/12	5 0 1 T
H 01 L	21/88	J
H 01 L	21/88	T
H 01 L	31/02	B

【手続補正書】

【提出日】平成18年12月6日(2006.12.6)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項4

【補正方法】変更

【補正の内容】

【請求項4】

半導体基材の一面に機能素子、第1の配線及びパッドを設けてなる第1の基板に対して、第2の基板を機能素子が内側になるようにして封止材を用いて接合する工程と、前記半導体基材の他方の面に所定のパターンを有するマスクを形成する工程と、前記半導体基材を前記マスクを介してエッチングして前記パッドに対応する位置に該パッドに達する孔を形成するとともに、前記機能素子、第1の配線及びパッドを取り囲むように前記封止材に達する溝を形成する工程と、該溝の底部にある封止材をエッチング除去して第2の基板を露出させる工程と、前記孔及び溝の内面に絶縁膜を形成する工程と、該孔の底部に形成された絶縁膜をエッチング除去する工程と、該孔内に第1の導電体を充填して貫通電極を形成する工程と、前記第2の基板まで達する溝の内壁に沿って切断する工程とを含むことを特徴とする半導体パッケージの製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明の半導体パッケージの製造方法の一つは、半導体基材の一面に機能素子、第1の配線及びパッドを設けてなる第1の基板に対して、第2の基板を機能素子が内側になるようにして封止材を用いて接合する工程と、前記半導体基材の他方の面に所定のパターンを

有するマスクを形成する工程と、前記半導体基材を前記マスクを介してエッチングして前記パッドに対応する位置に該パッドに達する孔を形成するとともに、前記機能素子、第1の配線及びパッドを取り囲むように前記封止材に達する溝を形成する工程と、該溝の底部にある封止材をエッチング除去して第2の基板を露出させる工程と、前記孔及び溝の内面に絶縁膜を形成する工程と、該孔の底部に形成された絶縁膜をエッチング除去する工程と、該孔内に第1の導電体を充填して貫通電極を形成する工程と、前記第2の基板まで達する溝の内壁に沿って切断する工程とを含む製造方法とした。

このような製造方法とすれば、貫通電極形成工程を利用して絶縁物層も形成できるので工程数の増加は少なく、その上優れた気密性、耐湿性、あるいは耐薬品性を有する半導体パッケージを得ることができる。