

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2024年1月11日(11.01.2024)

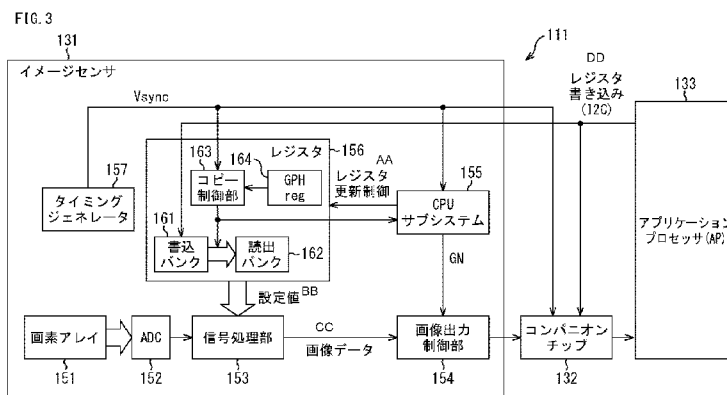


(10) 国際公開番号  
**WO 2024/009750 A1**

- (51) 国際特許分類:  
H04N 23/60 (2023.01) H04N 25/70 (2023.01)  
H04N 23/54 (2023.01)
- (21) 国際出願番号: PCT/JP2023/022699
- (22) 国際出願日: 2023年6月20日(20.06.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2022-108845 2022年7月6日(06.07.2022) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (72) 発明者: 小沢 裕幸 (OZAWA Hiroyuki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1700013 東京都豊島区東池袋3丁目9番10号 池袋F Nビル4階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: IMAGING DEVICE AND OPERATION METHOD OF IMAGING DEVICE

(54) 発明の名称: 撮像装置、および撮像装置の作動方法



- 131 Image sensor
- 132 Companion chip
- 133 Application processor (AP)
- 151 Pixel array
- 153 Signal processing unit
- 154 Image output control unit
- 155 CPU subsystem
- 156 Register
- 157 Timing generator
- 161 Writing bank
- 162 Reading bank
- 163 Copy control unit
- 164 Copy control unit
- AA Register updating control
- BB Setting value
- CC Image data
- DD Register writing (12C)

(57) Abstract: The present disclosure relates to an imaging device and an operation method of the imaging device that enables suppression of the mutual mismatch of setting values in the signal processing executed by an image sensor and by a companion chip. The image sensor stores, into image data, and outputs, to the companion chip, identification information for identifying a setting value used in the signal processing of the image data, while the companion chip reads the identification information stored in the image data and implements a second signal processing of the image data by use of



WO 2024/009750 A1

HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

the setting value corresponding to the identification information. The present disclosure can be applied to imaging devices.

(57) 要約 : 本開示は、イメージセンサとコンパニオンチップとで実行される信号処理における相互の設定値の不整合を抑制できるようにする撮像装置、および撮像装置の作動方法に関する。イメージセンサが、画像データの信号処理に使用した設定値を識別する識別情報を、画像データに格納して、コンパニオンチップに出力し、コンパニオンチップが、画像データに格納された識別情報を読み出し、識別情報と対応する設定値を使用して、画像データに第2の信号処理を施す。撮像装置に適用することができる。

## 明 細 書

**発明の名称：撮像装置、および撮像装置の作動方法**

### 技術分野

[0001] 本開示は、撮像装置、および撮像装置の作動方法に関し、特に、イメージセンサとコンパニオンチップとで実行される信号処理における相互の設定値の不整合を抑制できるようにした撮像装置、および撮像装置の作動方法に関する。

### 背景技術

[0002] イメージセンサや、センシングセンサは内蔵する機能が大きくなり単一チップ内で収まらなくなると後段にコンパニオンチップを置くことで対応する場合がある。

[0003] コンパニオンチップを用いた技術として、AP (Application Processor) から送信される設定値を、イメージセンサとコンパニオンチップとで同期させる技術が提案されている (特許文献1 参照)。

### 先行技術文献

#### 特許文献

[0004] 特許文献1：特開2017-183952号公報

### 発明の概要

#### 発明が解決しようとする課題

[0005] 通常、AP (Application Processor) からはI2C等のインタフェースで制御用のパラメータの設定を行い、各フレーム処理の一連の設定値が垂直同期信号 (Vsync) で分断されないように設定反映抑制信号 (GPH) が使用される。

[0006] しかしながら、イメージセンサとコンパニオンチップへの設定値の送信には時間差があるためGPHの信号自身がイメージセンサとコンパニオンチップとで異なるVsyncで認識されることにより、イメージセンサとコンパニオンチップとの間で信号処理に使用される設定値に不整合が生じることがある。

[0007] 本開示は、このような状況に鑑みてなされたものであり、特に、イメージ

センサとコンパニオンチップとで実行される信号処理における相互の設定値の不整合を抑制するものである。

### 課題を解決するための手段

- [0008] 本開示の一側面の撮像装置は、画像を撮像し、第1の信号処理を施して画像データとして出力するイメージセンサと、前記イメージセンサより出力される前記画像データに第2の信号処理を施して出力するコンパニオンチップと、前記イメージセンサの前記第1の信号処理、および前記コンパニオンチップにおける前記第2の信号処理のそれぞれに対して設定値を供給するアプリケーションプロセッサとを備え、前記イメージセンサは、前記第1の信号処理に使用した前記設定値を識別する識別情報を、前記画像データに格納して、前記コンパニオンチップに出力し、前記コンパニオンチップは、前記画像データに格納された前記識別情報を読み出し、前記識別情報と対応する前記設定値を使用して、前記画像データに前記第2の信号処理を施す撮像装置である。
- [0009] 本開示の一側面の撮像装置の作動方法は、イメージセンサと、コンパニオンチップと、アプリケーションプロセッサとを備える撮像装置の作動方法であって、前記イメージセンサは、画像を撮像し、第1の信号処理を施して画像データとして出力し、前記コンパニオンチップは、前記イメージセンサより出力される前記画像データに第2の信号処理を施して出力し、前記アプリケーションプロセッサは、前記イメージセンサの前記第1の信号処理、および前記コンパニオンチップにおける前記第2の信号処理のそれぞれに対して設定値を供給するステップを含み、前記イメージセンサは、前記第1の信号処理に使用した前記設定値を識別する識別情報を、前記画像データに格納して、前記コンパニオンチップに出力し、前記コンパニオンチップは、前記画像データに格納された前記識別情報を読み出し、前記識別情報と対応する前記設定値を使用して、前記画像データに前記第2の信号処理を施す撮像装置の作動方法である。
- [0010] 本開示の一側面においては、イメージセンサで、画像が撮像され、第1の

信号処理が施されて画像データとして出力され、コンパニオンチップで、前記画像データに第2の信号処理が施されて出力され、前記第1の信号処理、および前記第2の信号処理のそれぞれに対して設定値が供給され、前記イメージセンサにより、前記第1の信号処理に使用した前記設定値を識別する識別情報が、前記画像データに格納されて、前記コンパニオンチップに出力され、前記コンパニオンチップにより、前記画像データに格納された前記識別情報が読み出されて、前記識別情報と対応する前記設定値が使用されて、前記画像データに前記第2の信号処理が施される。

### 図面の簡単な説明

[0011] [図1]本開示の概要を説明する図である。

[図2]イメージセンサとコンパニオンチップとでの設定値の不整合を説明する図である。

[図3]本開示の撮像装置の構成例を説明する図である。

[図4]図3のコンパニオンチップの構成例を説明する図である。

[図5]コンパニオンチップにおける読出バンクが2個の場合の動作例を説明するタイミングチャートである。

[図6]コンパニオンチップにおける読出バンクが4個の場合の動作例を説明するタイミングチャートである。

[図7]グループ番号の情報がMIPIのデータフォーマットにおけるEmbedded Data Line (EBD) に格納される例を説明する図である。

[図8]グループ番号の情報がMIPIのデータフォーマットにおけるマージン画素領域 (Effective Margin Area) 内に格納される例を説明する図である。

[図9]グループ番号の情報がMIPIのデータフォーマットにおけるユーザ定義領域 (User Define (UD) ) 内に格納される例を説明する図である。

[図10]グループ番号の情報がSLVSのデータフォーマットにおけるEmbedded Data Line (EBD) に格納される例を説明する図である。

[図11]グループ番号の情報がSLVSのデータフォーマットにおけるマージン画素領域 (Effective Margin Area) 内に格納される例を説明する図である。

[図12]イメージセンサの処理を説明するフローチャートである。

[図13]コンパニオンチップの処理を説明するフローチャートである。

### 発明を実施するための形態

[0012] 以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

[0013] 以下、本技術を実施するための形態について説明する。説明は以下の順序で行う。

1. 本開示の概要
2. 好適な実施の形態

[0014] <<1. 本開示の概要>>

<イメージセンサとコンパニオンチップとの間で生じる設定値の不整合>

図1は、イメージセンサとコンパニオンチップとを備えた一般的な撮像装置の構成例を示している。

[0015] 図1の撮像装置11は、イメージセンサ31、コンパニオンチップ32、およびAP (Application Processor) 33より構成される。

[0016] イメージセンサ31は、例えば、レンズや撮像素子（いずれも図示せず）を備えており、画像を撮像し、撮像された画像に対応する画像データに対して、AP33より供給される設定値と対応する処理内容の信号処理を施して、コンパニオンチップ32に出力する。

[0017] コンパニオンチップ32は、基本的にイメージセンサ31においてなされる信号処理のうち、イメージセンサ31内において処理しきれない信号処理を実行する構成であり、イメージセンサ31より供給される、イメージセンサ31内における信号処理がなされた画像に対して、AP33から供給される設定値と対応する処理内容の信号処理を施して、AP33に出力する。

[0018] すなわち、イメージセンサ31内において画像データに対して必要とされる全ての信号処理を施すことが可能であるときには、コンパニオンチップ3

2は、不要な構成である。しかしながら、昨今において、イメージセンサ31に求められる機能は増大の一途を辿っており、必要とされる信号処理が増えて、コンパニオンチップ32が必要とされる機会が増えつつある。

[0019] AP33は、イメージセンサ31およびコンパニオンチップ32に対して、例えば、I2C通信により、それぞれが画像データに施すべき、フレーム単位の信号処理の各種の設定値を通知する。

[0020] AP33は、コンパニオンチップ32を介して、イメージセンサ31から送信されてくる画像データを受信し、その画像データに対して、撮像装置11において実行される各種のアプリケーションに応じた処理を施す。

[0021] イメージセンサ31は、画素アレイ51、信号処理部52、レジスタ53、およびTG (Timing Generator) 54を備えている。

[0022] 画素アレイ51は、例えば、(Complementary Metal Oxide Semiconductor) イメージセンサやCCD (Charge Coupled Device) イメージセンサなどの撮像素子がアレイ状に配置された構成からなり、図示せぬレンズを介して入射する入射光の光量に応じたアナログ信号からなる画素信号を生成すると、アナログデジタル変換を施すことで画像データとして信号処理部52に出力する。

[0023] 信号処理部52は、レジスタ53を介してAP33より供給される設定値に基づいて、画像データに対して設定値に対応する処理内容の信号処理を施してコンパニオンチップ32に出力する。

[0024] レジスタ53は、TG (Timing Generator) 54より供給されるVsync (垂直同期信号) に基づいて動作し、AP33より供給される設定値の情報を信号処理部52に供給する。

[0025] より詳細には、レジスタ53は、書込バンク61、読出バンク62、コピー制御部63、およびGPH調整部64を備えている。

[0026] 書込バンク61は、I2C等を介してAP33より供給される設定値を一時的に記憶する。

[0027] 読出バンク62は、Vsyncと設定反映抑制信号 (Group Parameter Hold: GP

H) とに基づいて、書込バンク 6 1 に記憶された設定値がコピーされて記憶されると、信号処理部 5 2 は、この読出バンク 6 2 に記憶されている設定値を読み出して信号処理に使用する。

[0028] コピー制御部 6 3 は、GPH調整部 6 4 で発生される、設定反映抑制信号 (Group Parameter Hold: GPH) と、垂直同期信号Vsyncとに基づいて、垂直同期信号Vsyncが検出されるタイミングであって、設定反映抑制信号GPHがLowであるとき、書込バンク 6 1 の設定値を、読出バンク 6 2 にコピーするように制御する。

[0029] 一方、コピー制御部 6 3 は、垂直同期信号Vsyncが検出されるタイミングであっても、設定反映抑制信号GPHがHighであるときには、書込バンク 6 1 の設定値を、読出バンク 6 2 にはコピーさせないように制御する。

[0030] GPH調整部 6 4 は、各フレーム処理の一連の設定値が垂直同期信号Vsyncで分断されないように調整するための設定反映抑制信号 (Group Parameter Hold: GPH) を発生して、コピー制御部 6 3 に供給する。

[0031] すなわち、GPH調整部 6 4 は、書込バンク 6 1 において、AP 3 3 からの一連の設定値を書き込んでいる期間には、High信号で設定反映抑制信号GPHを出力し、書込バンク 6 1 においてAP 3 3 からの一連の設定値の書き込みが完了後の期間には、Low信号で設定反映抑制信号GPHを出力する。

[0032] すなわち、垂直同期信号Vsyncが供給されるタイミングにおいて、設定反映抑制信号GPHがHighであれば、設定値が、書込バンク 6 1 に書き込み途中で不完全な状態であることが認識され、設定反映抑制信号GPHがLowであれば、設定値が、書込バンク 6 1 に書き込み済みの完全な状態であることが認識される。

[0033] これにより、垂直同期信号Vsyncが供給されるタイミングにおける、設定反映抑制信号GPHがHighであれば、コピー制御部 6 3 は、書込バンク 6 1 の設定値は書き込み途中の不完全なものなので、読出バンク 6 2 へのコピー制御は行わない。

[0034] 一方、垂直同期信号Vsyncが供給されるタイミングにおける、設定反映抑制

信号GPHがLowであれば、コピー制御部63は、書込バンク61の設定値は書き込み済みの完全なものなので、読出バンク62へのコピー制御を行う。

- [0035] 尚、これらの制御については、コンパニオンチップ32のレジスタ72における書込バンク81、読出バンク82、コピー制御部83、およびGPH調整部84においても同様である。
- [0036] TG54は、垂直同期信号Vsync発生して、イメージセンサ31のレジスタ53のコピー制御部63、およびコンパニオンチップ32のレジスタ72のコピー制御部83に供給する。
- [0037] コンパニオンチップ32は、信号処理部71、およびレジスタ72、およびTG (Timing Generator) 54を備えている。
- [0038] 信号処理部71は、レジスタ72を介してAP33より供給される設定値に基づいて、イメージセンサ31より供給される画像データに対して、対応する処理内容の信号処理を施してAP33に出力する。
- [0039] レジスタ72は、TG (Timing Generator) 54より供給される垂直同期信号Vsyncに基づいて動作し、AP33より供給される設定値の情報を信号処理部71に供給する。
- [0040] より詳細には、レジスタ72は、基本的にレジスタ53と同様の構成であり、書込バンク81、読出バンク82、コピー制御部83、およびGPH調整部84を備えている。
- [0041] 書込バンク81は、I2C等を介してAP33より供給される設定値を一時的に記憶する。
- [0042] 読出バンク82は、垂直同期信号Vsyncと設定反映抑制信号GPHとに基づいて、書込バンク81に記憶された設定値がコピーされて記憶されると、信号処理部71は、この読出バンク82に記憶されている設定値を読み出して、設定値に対応する処理内容の信号処理を画像データに施す。
- [0043] コピー制御部83は、GPH調整部84で発生される、設定反映抑制信号GPHと、垂直同期信号Vsyncとに基づいて、垂直同期信号VsyncがHigh信号 (= 1) で検出されるタイミングであって、設定反映抑制信号GPHがLow信号である

とき、書込バンク 8 1 の設定値を、読出バンク 8 2 にコピーするように制御する。

[0044] 一方、コピー制御部 8 3 は、垂直同期信号VsyncがHigh信号 (= 1) 検出されるタイミングであっても、設定反映抑制信号GPHがHighであるときには、書込バンク 8 1 の設定値を、読出バンク 8 2 にはコピーさせないように制御する。

[0045] GPH調整部 8 4 は、各フレーム処理の一連の設定値が垂直同期信号Vsyncで分断されないようにするための設定反映抑制信号GPHを発生して、コピー制御部 8 3 に供給する。

[0046] 以上のような構成により、撮像装置 1 1 は、例えば、図 2 のタイミングチャートで示されるような動作を行う。

[0047] 尚、図 2 においては、上から垂直同期信号Vsync、イメージセンサ 3 1 の設定反映抑制信号GPH、書き込まれている設定値を示す設定値書込、信号処理部 5 2 に反映されている設定値を示す設定値反映、コンパニオンチップ 3 2 の設定反映抑制信号GPH、書き込まれている設定値を示す設定値書込、信号処理部 7 1 に反映されている設定値を示す設定値反映がそれぞれ示されている。

[0048] また、図 2 において、丸印内で描かれている数値は設定値を識別する番号であり、例えば、丸印の中が 0 であれば、AP 3 3 から 0 番目に供給された設定値 (すなわち、初期値となる設定値) であり、例えば、丸印の中が 1 であれば、AP 3 3 から 1 番目に供給された設定値である。

[0049] すなわち、時刻  $t_0$  において、Vsyncが発生するタイミングにおいては、読出バンク 6 2, 8 2 には、0 番目の設定値、すなわち、設定値の初期値が格納されており、信号処理部 5 2, 7 1 において反映された状態となる。

[0050] イメージセンサ 3 1 においては、時刻  $t_{11}$  乃至  $t_{12}$  において、設定反映抑制信号GPHがHighにされて、さらに、時刻  $t_{21}$  乃至  $t_{22}$  において、AP 3 3 から 1 番目の設定値が書込バンク 6 1 に書き込まれる。

[0051] そして、時刻  $t_1$  において、垂直同期信号Vsyncが発生されるとき、コピー制御部 6 3 は、設定反映抑制信号GPHがLow信号であることから、書込バンク

6 1 の 1 番目の設定値を、読出バンク 6 2 にコピーするように制御ことにより、時刻 t 1 以降においては、信号処理部 5 2 において、1 番目の設定値が反映されて信号処理がなされる。

[0052] 続いて、時刻 t 1 3 乃至 1 4 において、イメージセンサ 3 1 の設定反映抑制信号 GPH が High にされると、時刻 t 2 3 乃至 t 2 4 において、AP 3 3 から 2 番目の設定値が書込バンク 6 1 に書き込まれる。

[0053] 時刻 t 2 において、垂直同期信号 Vsync が発生されるとき、設定反映抑制信号 GPH は High であるので、コピー制御部 6 3 は、書込バンク 6 1 の 1 番目の設定値を、読出バンク 6 2 にコピーするように制御しないことにより、時刻 t 2 以降においても、信号処理部 5 2 において、1 番目の設定値が反映される。

[0054] さらに、続いて、時刻 t 1 5 乃至 1 6 において、イメージセンサ 3 1 の設定反映抑制信号 GPH が High にされると、時刻 t 2 5 乃至 t 2 6 において、AP 3 3 から 3 番目の設定値が書込バンク 6 1 に書き込まれる。

[0055] 時刻 t 3 において、垂直同期信号 Vsync が発生されるとき、設定反映抑制信号 GPH は、やはり High であるので、コピー制御部 6 3 は、書込バンク 6 1 の 1 番目の設定値を、読出バンク 6 2 にコピーするように制御しないことにより、時刻 t 3 以降においても、信号処理部 5 2 において、1 番目の設定値が反映される。

[0056] 一方、コンパニオンチップ 3 2 においては、時刻 t 3 1 乃至 3 2 において、設定反映抑制信号 GPH が High にされると、時刻 t 4 1 乃至 t 4 2 において、AP 3 3 から 1 番目の設定値が書込バンク 6 1 に書き込まれる。

[0057] そして、時刻 t 1 において、垂直同期信号 Vsync が発生されるとき、コピー制御部 8 3 は、設定反映抑制信号 GPH が Low 信号であることから、書込バンク 8 1 の 1 番目の設定値を、読出バンク 8 2 にコピーするように制御ことにより、時刻 t 1 以降においては、信号処理部 7 1 において、1 番目の設定値が反映される。

[0058] 続いて、時刻 t 3 3 乃至 3 4 において、コンパニオンチップ 3 2 の設定反

映抑制信号GPHがHighにされると、時刻 t 4 3 乃至 t 4 4 において、AP 3 3 から 2 番目の設定値が書込バンク 8 1 に書き込まれる。

[0059] 時刻 t 2 において、垂直同期信号Vsyncが発生されるとき、設定反映抑制信号GPHはHighであるので、コピー制御部 8 3 は、書込バンク 8 1 の 1 番目の設定値を、読出バンク 8 2 にコピーするように制御しないことにより、時刻 t 2 以降においても、信号処理部 7 1 において、1 番目の設定値が反映される。

[0060] さらに、続いて、時刻 t 3 5 乃至 3 6 において、コンパニオンチップ 3 2 の設定反映抑制信号GPHがHighにされると、時刻 t 4 5 乃至 t 4 6 において、AP 3 3 から 3 番目の設定値が書込バンク 8 1 に書き込まれる。

[0061] 時刻 t 3 において、垂直同期信号Vsyncが発生されるとき、設定反映抑制信号GPHは、Lowであるので、コピー制御部 8 3 は、書込バンク 6 1 の 3 番目の設定値を、読出バンク 6 2 にコピーするように制御することにより、時刻 t 3 以降においては、信号処理部 7 1 において、3 番目の設定値が反映される。

[0062] すなわち、図 2 の設定反映抑制信号GPHにおける時刻 t 3 における丸印で示されるように、時刻 t 3 以降において、イメージセンサ 3 1 の信号処理部 5 2 は、AP 3 3 から 1 番目に供給された設定値が反映された状態であるが、コンパニオンチップ 3 2 の信号処理部 7 1 は、AP 3 3 から 3 番目に供給された設定値が反映された状態となる。

[0063] このように、信号処理部 5 2, 7 1 は、本来同一の画像データに対して、同一の設定値による信号処理を施す必要があるにもかかわらず、設定値の不整合が発生し、異なる設定値が反映された状態となってしまうことがある。

[0064] これは、イメージセンサ 3 1 とコンパニオンチップ 3 2 とにおける設定値を反映するのに必要とされる時間が異なることに起因しており、これにより、イメージセンサ 3 1 とコンパニオンチップ 3 2 とのそれぞれの設定反映抑制信号GPHのHighまたはLowのタイミングにずれが生じることによるものである。

- [0065] そこで、本開示においては、イメージセンサ31において、AP33から何番目に供給された設定値に対応する処理内容で信号処理されているのかを識別するためのグループ番号が画像データに格納されるようにして、コンパニオンチップ32に出力されるようにする。
- [0066] そして、コンパニオンチップ32においては、AP33からの設定値が、送られてくる順番で複数に格納されるようにし、イメージセンサ31より供給される画像データに含まれるグループ番号に対応する設定値を読み出して信号処理に反映させることで、設定値の不整合を抑制する。
- [0067] <<2. 好適な実施の形態>>  
<本開示の撮像装置の構成例>  
図3を参照して、本開示の撮像装置の構成例について説明する。
- [0068] 図3の撮像装置111は、イメージセンサ131、コンパニオンチップ132、およびAP (Application Processor) 133より構成される。
- [0069] 尚、イメージセンサ131、コンパニオンチップ132、およびAP (Application Processor) 133は、基本的には、それぞれ図1のイメージセンサ31、コンパニオンチップ32、およびAP33と対応する構成である。
- [0070] イメージセンサ131は、例えば、レンズや撮像素子（いずれも図示せず）を備えており、画像を撮像し、撮像された画像に対応する画像データに対して、AP133より供給される設定値に対応する処理内容の信号処理を施すと共に、AP133から何番目に送られてきた設定値であるのかを識別するグループ番号GNを格納して、コンパニオンチップ132に出力する。
- [0071] コンパニオンチップ132は、基本的にイメージセンサ131においてなされる信号処理のうち、イメージセンサ131内において処理しきれない信号処理を実行する構成である。
- [0072] コンパニオンチップ132は、イメージセンサ131より供給される、イメージセンサ131内における信号処理がなされた画像データに対して、AP133から供給される設定値に対応する処理内容の信号処理を施してAP133に出力する。

- [0073] より詳細には、コンパニオンチップ132は、AP133より供給される順番に複数の設定値を記憶すると共に、画像データに格納されている、イメージセンサ131においてなされた信号処理に適用された設定値に対応するグループ番号GNを読み出す。そして、コンパニオンチップ132は、記憶されている複数の設定値のうち、グループ番号GNに対応する順番でAP133から送信されてきた設定値を読み出して、対応する処理内容で画像データに対して信号処理を実行する。
- [0074] 尚、コンパニオンチップ132の詳細な構成については、図4を参照して後述する。
- [0075] AP133は、イメージセンサ131およびコンパニオンチップ132に対して、例えば、I2C通信により、それぞれが画像データに施すべき、フレーム単位で施される信号処理の処理内容を設定する設定値を通知する。
- [0076] AP133は、コンパニオンチップ132を介して、イメージセンサ131から送信されてくる画像データを受信し、その画像データに対して、撮像装置111において実行される各種のアプリケーションに応じた処理を施す。
- [0077] イメージセンサ131は、画素アレイ151、ADC152、信号処理部153、画像出力制御部154、CPUサブシステム155、レジスタ156、およびタイミングジェネレータ157を備えている。
- [0078] 画素アレイ151は、例えば、(Complementary Metal Oxide Semiconductor) イメージセンサやCCD (Charge Coupled Device) イメージセンサなどの撮像素子がアレイ状に配置された構成からなり、図示せぬレンズを介して入射する入射光の光量に応じた画素信号からなる画像をアナログデータからなる画像データとして撮像してADC152に出力する。
- [0079] ADC (Analog Digital Converter) 152は、アナログデータからなる画像データをデジタルデータに変換して信号処理部153に出力する。
- [0080] 信号処理部153は、レジスタ156を介してAP133より供給される設定値に対応する処理内容の信号処理を、画像データに対して施して画像出力制御部154に出力する。

- [0081] 画像出力制御部 154 は、信号処理部 153 より供給される画像データを M IPI (Mobile Industry Processor Interface) や SLVS (Scalable Low Voltage Signaling) といったインタフェース規格に対応したプロトコールのデータフォーマットに変換してコンパニオンチップ 132 に出力する。
- [0082] この際、画像出力制御部 154 は、CPUサブシステム 155 より供給される、現在の画像データに施されている信号処理の処理内容に設定する設定値が、AP 133 から何番目に送信されてきたものであるのかを識別するためのグループ番号 GN を取得して、画像データのデータフォーマットに格納する。
- [0083] CPUサブシステム 155 は、タイミングジェネレータ 157 より供給される垂直同期信号 Vsync に基づいて、AP 133 からの設定値の書込バンク 161 への書き込みを制御する。
- [0084] CPUサブシステム 155 は、垂直同期信号 Vsync と、書込バンク 161 から読出バンク 162 に設定値がコピーされる時レジスタ 156 より供給されるコピー制御信号とに基づいて、設定値を識別するグループ番号 GN を設定し、画像出力制御部 154 に出力する。
- [0085] より詳細には、CPUサブシステム 155 は、グループ番号 GN を管理するカウンタ g ( $g = 0, 1, 2, \dots, N$ ) を備えており、タイミングジェネレータ 157 より供給される垂直同期信号 Vsync とき、順次 1 ずつインクリメントし、書込バンク 161 から読出バンク 162 に設定値がコピーされる時レジスタ 156 より供給されるコピー制御信号が供給される時、グループ番号、GN を、カウンタ g の値に設定する。
- [0086] 尚、カウンタ g の最大値 N は、後述するコンパニオンチップ 132 のレジスタ 172 に設けられた読出バンク 182-0 乃至 182-N の数に対応するものである。
- [0087] レジスタ 156 は、タイミングジェネレータ 157 より供給される垂直同期信号 Vsync に基づいて動作し、AP 133 より供給される設定値の情報を信号処理部 153 に供給する。
- [0088] より詳細には、レジスタ 156 は、書込バンク 161、読出バンク 162

- 、コピー制御部163、およびGPH調整部（GPH reg）164を備えている。
- [0089] 書込バンク161は、CPUサブシステム155により制御され、垂直同期信号Vsyncに基づいて、I2C等を介してAP133より供給される設定値を一時的に記憶する。
- [0090] 読出バンク162は、垂直同期信号Vsyncと設定反映抑制信号（Group Parameter Hold: GPH）とに基づいて、コピー制御部163より供給されるコピー制御信号が供給されると、書込バンク161に記憶された設定値がコピーされて記憶する。
- [0091] 信号処理部153は、この読出バンク162に記憶された設定値を読み出して、対応する処理内容の信号処理を画像データに施す。
- [0092] コピー制御部163は、GPH調整部164で発生される、設定反映抑制信号（Group Parameter Hold: GPH）と、垂直同期信号Vsyncとに基づいて、垂直同期信号Vsyncが検出されるタイミングであって、GPHがLowであるとき、書込バンク161の設定値を、読出バンク162にコピーするように制御するコピー制御信号を出力する。
- [0093] 一方、コピー制御部163は、垂直同期信号Vsyncが検出されるタイミングであっても、設定反映抑制信号GPHがHighであるときには、書込バンク161の設定値を、読出バンク162にはコピーさせないように制御する。すなわち、この場合、コピー制御部163は、コピー制御信号を出力しない。
- [0094] GPH調整部164は、各フレーム処理の一連の設定値が垂直同期信号Vsyncで分断されないようにするための設定反映抑制信号GPHを発生して、コピー制御部163に供給する。
- [0095] すなわち、GPH調整部164は、書込バンク161において、AP133からの一連の設定値を書き込んでいる期間には、High信号としての設定反映抑制信号GPHを出力し、書込バンク161においてAP133からの一連の設定値の書き込みが完了後の期間には、Low信号としての設定反映抑制信号GPHを出力する。
- [0096] これにより、コピー制御部163は、垂直同期信号Vsyncが発生していると

きの設定反映抑制信号GPHがHighであれば、書込バンク161において設定値が書き込まれている途中であるので、設定値の読出バンク162へのコピー制御を停止して抑制する。

[0097] 逆に、コピー制御部163は、垂直同期信号Vsyncが発生しているときの設定反映抑制信号GPHがLowであれば、書込バンク161において設定値が完全な状態で書き込み済みであるので、設定値の読出バンク162へのコピー制御を実行する。

[0098] 結果として、書込バンク161から読出バンク162にコピーされる設定値が、垂直同期信号Vsyncにより分断されることが抑制される。

[0099] タイミングジェネレータ157は、垂直同期信号Vsyncを発生して、イメージセンサ131のレジスタ156のコピー制御部163に供給する。

[0100] 尚、本明細書においては、GPH調整部164より出力される設定反映抑制信号GPHについては、上述のように、Highであるときが、書込バンク161において、AP133からの一連の設定値を書き込んでいる期間であり、設定反映抑制信号GPHが有効に発生した状態であることを示すHighアクティブであることを前提として説明を進めるものとする。

[0101] しかしながら、これは一例に過ぎず、例えば、GPH調整部164より出力される設定反映抑制信号GPHは、Lowであるとき、書込バンク161において、AP133からの一連の設定値を書き込んでいる期間であり、設定反映抑制信号GPHが有効に発生した状態であることを示すLowアクティブであってもよい。

[0102] ただし、Lowアクティブの場合、本明細書における設定反映抑制信号GPHのHighとLowとの関係は逆転することになる。

[0103] また、タイミングジェネレータ157により発生される垂直同期信号Vsyncについても、設定反映抑制信号GPHと同様に、Highであるとき、垂直同期信号Vsyncが有効に発生した状態であることを示すHighアクティブ、または、Lowであるとき、垂直同期信号Vsyncが有効に発生した状態であることを示すLowアクティブのいずれであってもよい。

[0104] <コンパニオンチップの構成例>

次に、図4を参照して、コンパニオンチップ132の構成例について説明する。

- [0105] コンパニオンチップ32は、信号処理部171およびレジスタ172を備えている。
- [0106] 信号処理部171は、レジスタ172を介してAP133より供給される設定値に基づいて、対応する処理内容の信号処理を、イメージセンサ131より供給される画像データに対して施してAP133に出力する。
- [0107] レジスタ172は、イメージセンサ131のタイミングジェネレータ157より供給される垂直同期信号Vsyncに基づいて動作し、AP133より供給される設定値の情報を信号処理部153に供給する。
- [0108] より詳細には、レジスタ172は、書込バンク181、読出バンク182-0乃至182-N、コピー制御部183、および選択部184を備えている。
- [0109] 書込バンク181は、I2C等を介してAP133より供給される設定値を一時的に記憶する。
- [0110] 読出バンク182-0乃至182-N（Nは1以上：すなわち、読出バンク182は最低2個以上）は、コピー制御部183により制御され、垂直同期信号Vsyncに基づいて書込バンク181に記憶されている設定値の情報を、順次、コピーして記憶する。
- [0111] 尚、読出バンク182-0乃至182-Nのそれぞれを区別する必要がない場合、単に、読出バンク182と称するものとし、その他の構成についても同様に称する。
- [0112] コピー制御部183は、垂直同期信号Vsyncに基づいて、書込バンク181に格納されている設定値を、読出バンク182-0乃至182-Nに順次コピーするように制御する。
- [0113] より詳細には、コピー制御部183は、書込バンク181に格納されている設定値のコピー先となる読出バンク182-0乃至182-Nを管理するカウンタ $n$ （ $n=0, 1, 2, \dots, N$ ）を備えており、垂直同期信号Vsync

に基づいて、1ずつインクリメントして、対応する読出バンク182-nへと設定値をコピーするようにコピー制御信号を出力する。これに応じて、対応する読出バンク182-nに対して、書込バンク181に格納された設定値がコピーされる。

[0114] 尚、カウンタnの最大値Nは、読出バンク182-0乃至182-Nの数に対応するものである。

[0115] 選択部184は、イメージセンサ131より供給される画像データに格納されたグループ番号GNを読み出して、読出バンク182-0乃至182-Nのうち、対応する読出バンク182に格納されている設定値を読み出して信号処理部171に供給する。

[0116] グループ番号GNは、AP133から何番目に供給された設定値であるのかを識別する番号であり、また、読出バンク182-0乃至182-Nにおいても、AP133からの設定値が順番に格納されている。

[0117] このため、選択部184は、グループ番号GNに対応する読出バンク182-n (n=GN) に格納されている設定値を読み出して信号処理部171に供給することで、現在供給されてきている画像データがイメージセンサ131においてなされた信号処理の処理内容と対応する設定値が信号処理部171に読み出されることになる。

[0118] 結果として、イメージセンサ131の信号処理部153においてなされた信号処理に対応する処理内容を設定する設定値と、コンパニオンチップ32の信号処理部171においてなされる信号処理の処理内容と対応する設定値との整合性を常に図ることが可能となる。

[0119] <読出バンクが2個である場合の動作例>

次に、図3、図4を参照して説明した撮像装置111およびコンパニオンチップ132による動作例として、図5のタイミングチャートを参照して、読出バンク182が2個(N=1)である場合の動作例を説明する。

[0120] 尚、図5においては、上からイメージセンサ131の設定反映抑制信号GPH、書込バンク161、181に書き込まれている設定値を示す設定値、信号

処理部153で使用中の設定値、グループ番号GNの値、信号処理対象となる画像データ(V0, V1, ...)が示されている。

[0121] また、引き続きその下に、コンパニオンチップ132の読出バンク182-0, 182-1のそれぞれに書き込まれている設定値、信号処理部171で使用中の設定値がそれぞれ示されている。

[0122] さらに、図5において、丸印の数値で描かれているのは設定値の順番を識別する番号であり、例えば、丸印の中が0であれば、AP133から0番目に供給された設定値(すなわち、初期値となる設定値)であり、例えば、丸印の中が1であれば、AP133から1番目に供給された設定値である。

[0123] すなわち、時刻t100以前においては、書込バンク161, 181にも、0番目の設定値、すなわち、初期の設定値(初期設定)が格納された状態である。また、CPUサブシステム155のカウンタg、およびコピー制御部183のカウンタnは、いずれも初期値の0であるものとする。

[0124] 時刻t100において、垂直同期信号Vsyncが発生されると(Vsync=Highになると)、イメージセンサ131においては、コピー制御部163が、設定反映抑制信号GPHがLow信号であることから、書込バンク161の0番目の設定値を、読出バンク162にコピーするように制御するコピー制御信号を出力する。

[0125] このとき、時刻t100乃至t111において、CPUサブシステム155は、コピー制御部163からのコピー制御信号に基づいて、グループ番号GNをカウンタgの初期値である0に設定して、画像出力制御部154に出力する。

[0126] これにより、0番目の設定値が書込バンク161から読出バンク162にコピーされ、信号処理部153が、時刻t151乃至t152の画像データV0に対して、0番目の設定値を使用した信号処理を施して、画像出力制御部154に供給する。

[0127] 画像出力制御部154が、画像データV0のデータフォーマットを変換し、CPUサブシステム155より供給されるグループ番号GN=0を格納してコ

ンパニオンチップ132に出力する。

- [0128] これに応じて、コンパニオンチップ132においては、コピー制御部183が、書込バンク181の0番目の設定値を、カウンタnの初期値である0に対応する読出バンク182-0にコピーするように制御するコピー制御信号を出力する。
- [0129] このため、0番目の設定値が、読出バンク182-0にコピーされると共に、画像データV0には、グループ番号GN=0が格納されているので、時刻t111以降においては、グループ番号GN=0に対応する、読出バンク182-0の0番目の設定値が選択部184により読み出されて、信号処理部171が、画像データV0に対して、0番目の設定値を使用した信号処理を施す。
- [0130] ここで、カウンタg, nは、1インクリメントされて、それぞれ1に設定される。
- [0131] 続いて、時刻t121乃至122において、イメージセンサ131の設定反映抑制信号GPHがHighにされると、時刻t141乃至t142において、AP133から1番目の設定値が書込バンク161, 181に書き込まれる。
- [0132] 時刻t101において、垂直同期信号Vsyncが発生されると、イメージセンサ131においては、コピー制御部163が、設定反映抑制信号GPHがLow信号であることから、書込バンク161の1番目の設定値を、読出バンク162にコピーするように制御するコピー制御信号を出力する。
- [0133] このとき、時刻t101乃至t112において、CPUサブシステム155は、コピー制御部163からのコピー制御信号に基づいて、グループ番号GNをカウンタgの値である1に設定して、画像出力制御部154に出力する。
- [0134] これにより、1番目の設定値が書込バンク161から読出バンク162にコピーされ、信号処理部153が、時刻t153乃至t154の画像データV1に対して、1番目の設定値を使用した信号処理を施して、画像出力制御部154に供給する。
- [0135] 画像出力制御部154が、画像データV1のデータフォーマットを変換し

、CPUサブシステム155より供給されるグループ番号 $GN=1$ を画像データに格納してコンパニオンチップ132に出力する。

[0136] これに応じて、コンパニオンチップ132においては、コピー制御部183が、書込バンク181の1番目の設定値を、カウンタ $n$ の値 $=1$ に対応する読出バンク182-1にコピーするように制御するコピー制御信号を出力する。

[0137] このため、1番目の設定値が、読出バンク182-1にコピーされると共に、画像データ $V1$ には、グループ番号 $GN=1$ が格納されているので、時刻 $t112$ 以降においては、グループ番号 $GN=1$ に対応する、読出バンク182-1の1番目の設定値が選択部184により読み出されて、信号処理部171が、画像データ $V1$ に対して、1番目の設定値を使用した信号処理を施す。

[0138] ここで、カウンタ $g$ 、 $n$ は、1インクリメントされるが、いずれも最大値( $N=1$ )であるので、初期化されて0に設定される。

[0139] 続いて、時刻 $t123$ 乃至 $t124$ において、イメージセンサ131の設定反映抑制信号 $GPH$ がHighにされると、時刻 $t143$ 乃至 $t144$ において、AP133から2番目の設定値が書込バンク161、181に書き込まれる。

[0140] 時刻 $t102$ において、垂直同期信号 $Vsync$ が発生されると、イメージセンサ131においては、コピー制御部163が、設定反映抑制信号 $GPH$ がHigh信号であることから、書込バンク161の2番目の設定値を、読出バンク162にコピーしないようにコピー制御信号を出力しない。

[0141] このとき、時刻 $t101$ 乃至 $t112$ において、CPUサブシステム155は、コピー制御部163からのコピー制御信号がないので、グループ番号 $GN$ の値は1のままで、画像出力制御部154に出力する。

[0142] これにより、2番目の設定値が書込バンク161から読出バンク162にはコピーされず、信号処理部153は、時刻 $t155$ 乃至 $t156$ の画像データ $V2$ に対して、前回同様、読出バンク162に記憶されている、1番目の設定値を使用した信号処理を施して、画像出力制御部154に供給する。

- [0143] 画像出力制御部154は、画像データV2のデータフォーマットを変換して、CPUサブシステム155より供給されるグループ番号GN=1を画像データに格納して、コンパニオンチップ132に出力する。
- [0144] これに応じて、コンパニオンチップ132においては、コピー制御部183が、書込バンク181の2番目の設定値を、カウンタnの値=0に対応する読出バンク182-0にコピーするように制御するコピー制御信号を出力する。ただし、2番目の設定値は、垂直同期信号Vsyncにより分断されているので、不完全である。
- [0145] このため、2番目の設定値が、読出バンク182-0にコピーされるが、画像データには、グループ番号GN=1が格納されているので、時刻t113以降においても、グループ番号GN=1に対応する、読出バンク182-1の1番目の設定値が選択部184により読み出されて、信号処理部171が、画像データV2に対して、1番目の設定値を使用した信号処理を施す。
- [0146] ここで、カウンタg, nは、1インクリメントされて、1に設定される。
- [0147] 続いて、時刻t125乃至126において、イメージセンサ131の設定反映抑制信号GPHがHighにされると、時刻t145乃至t146において、AP133から3番目の設定値が書込バンク161, 181に書き込まれる。
- [0148] 時刻t103において、垂直同期信号Vsyncが発生されると、イメージセンサ131においては、コピー制御部163が、設定反映抑制信号GPHがLow信号であることから、書込バンク161の3番目の設定値を、読出バンク162にコピーするように制御するコピー制御信号を出力する。
- [0149] このとき、時刻t103乃至t114において、CPUサブシステム155は、コピー制御部163からのコピー制御信号に基づいて、グループ番号GNをカウンタgの値である1に設定して、画像出力制御部154に出力する。
- [0150] これにより、3番目の設定値が書込バンク161から読出バンク162にコピーされ、信号処理部153が、時刻t157乃至t158の画像データV3に対して、3番目の設定値を使用した信号処理を施して、画像出力制御部154に供給する。

- [0151] 画像出力制御部 154 が、CPUサブシステム 155 より供給されるグループ番号  $GN = 1$  を画像データに格納して、データフォーマットを変換してコンパニオンチップ 132 に出力する。
- [0152] これに応じて、コンパニオンチップ 132 においては、コピー制御部 183 が、書込バンク 181 の 3 番目の設定値を、カウンタ  $n$  の値 = 1 に対応する読出バンク 182-1 にコピーするように制御するコピー制御信号を出力する。
- [0153] このため、3 番目の設定値が、読出バンク 182-1 にコピーされると共に、画像データには、グループ番号  $GN = 1$  が格納されているので、時刻  $t_{114}$  以降においては、グループ番号  $GN = 1$  に対応する、読出バンク 182-1 の 3 番目の設定値が選択部 184 により読み出されて、信号処理部 171 が、画像データ  $V_3$  に対して、3 番目の設定値を使用した信号処理を施す。
- [0154] ここで、カウンタ  $g$ 、 $n$  は、1 インクリメントされるが、いずれも最大値 ( $N = 1$ ) であるので、初期化されて 0 に設定される。
- [0155] 続いて、時刻  $t_{127}$  乃至  $t_{128}$  において、イメージセンサ 131 の設定反映抑制信号  $GPH$  が High にされると、時刻  $t_{147}$  乃至  $t_{148}$  において、AP 133 から 4 番目の設定値が書込バンク 161、181 に書き込まれる。
- [0156] 時刻  $t_{104}$  において、垂直同期信号  $Vsync$  が発生されると、イメージセンサ 131 においては、コピー制御部 163 が、設定反映抑制信号  $GPH$  が Low 信号であることから、書込バンク 161 の 4 番目の設定値を、読出バンク 162 にコピーするように制御するコピー制御信号を出力する。
- [0157] このとき、時刻  $t_{104}$  乃至  $t_{115}$  において、CPUサブシステム 155 は、コピー制御部 163 からのコピー制御信号に基づいて、グループ番号  $GN$  をカウンタ  $g$  の値である 0 に設定して、画像出力制御部 154 に出力する。
- [0158] これにより、4 番目の設定値が書込バンク 161 から読出バンク 162 にコピーされ、信号処理部 153 が、時刻  $t_{159}$  乃至  $t_{160}$  の画像データ  $V_4$  に対して、4 番目の設定値を使用した信号処理を施して、画像出力制御

部 1 5 4 に供給する。

[0159] 画像出力制御部 1 5 4 が、CPUサブシステム 1 5 5 より供給されるグループ番号  $GN = 0$  を画像データに格納して、データフォーマットを変換してコンパニオンチップ 1 3 2 に出力する。

[0160] これに応じて、コンパニオンチップ 1 3 2 においては、コピー制御部 1 8 3 が、書込バンク 1 8 1 の 4 番目の設定値を、カウンタ  $n$  の値  $= 0$  に対応する読出バンク 1 8 2 - 0 にコピーするように制御するコピー制御信号を出力する。

[0161] このため、4 番目の設定値が、読出バンク 1 8 2 - 0 にコピーされると共に、画像データには、グループ番号  $GN = 0$  が格納されているので、時刻  $t$  1 1 5 以降においては、グループ番号  $GN = 0$  に対応する、読出バンク 1 8 2 - 0 の 4 番目の設定値が選択部 1 8 4 により読み出されて、信号処理部 1 7 1 が、画像データ  $V_4$  に対して、4 番目の設定値を使用した信号処理を施す。

[0162] ここで、カウンタ  $g$  ,  $n$  は、1 インクリメントされて、1 に設定される。

[0163] 以降、同様の処理が繰り返される。

[0164] 以上のような処理により、図 5 の矢印で示されるように、時刻  $t$  1 0 2 において、2 番目の設定値が垂直同期信号  $V_{sync}$  により分断されるような状態になっても、イメージセンサ 1 3 1 とコンパニオンチップ 1 3 2 とで、同一の画像データに対して、同一の設定値に対応する処理内容の信号処理を施すことが可能となり、設定値の不整合を抑制することが可能となる。

[0165] <読出バンクが 4 個である場合の動作例>

次に、図 3 , 図 4 を参照して説明した撮像装置 1 1 1 およびコンパニオンチップ 1 3 2 による動作例として、図 6 のタイミングチャートを参照して、読出バンク 1 8 2 が 4 個 ( $N = 3$ ) である場合の動作例を説明する。

[0166] 尚、図 6 においては、上からイメージセンサ 1 3 1 の設定反映抑制信号  $GPH$ 、書込バンク 1 6 1 , 1 8 1 に書き込まれている設定値を示す設定値、信号処理部 1 5 3 で使用中の設定値、グループ番号  $GN$  の値、信号処理対象とな

る画像データ（V0, V1, …）、コンパニオンチップ132の読出バンク182-0乃至182-3のそれぞれに書き込まれている設定値、信号処理部171で使用中の設定値がそれぞれ示されている。

[0167] また、図6において、丸印の数値で描かれているのは設定値を識別する番号であり、例えば、丸印の中が0であれば、AP133から0番目に供給された設定値（すなわち、初期値となる設定値）であり、例えば、丸印の中が1であれば、AP133から1番目に供給された設定値である。

[0168] すなわち、時刻t200以前においては、書込バンク161, 181にも、0番目の設定値、すなわち、設定値の初期値が格納された状態である。また、CPUサブシステム155のカウンタg、およびコピー制御部183のカウンタnは、いずれも初期値の0であるものとする。

[0169] 時刻t200において、垂直同期信号Vsyncが発生されると、イメージセンサ131においては、コピー制御部163が、設定反映抑制信号GPHがLow信号であることから、書込バンク161の0番目の設定値を、読出バンク162にコピーするように制御するコピー制御信号を出力する。

[0170] このとき、時刻t200乃至t211において、CPUサブシステム155は、コピー制御部163からのコピー制御信号に基づいて、グループ番号GNをカウンタgの初期値である0に設定して、画像出力制御部154に出力する。

[0171] これにより、0番目の設定値が書込バンク161から読出バンク162にコピーされ、信号処理部153が、時刻t251乃至t252の画像データV0に対して、0番目の設定値を使用した信号処理を施して、画像出力制御部154に供給する。

[0172] 画像出力制御部154が、画像データV0のデータフォーマットを変換して、CPUサブシステム155より供給されるグループ番号GN=0を格納し、コンパニオンチップ132に出力する。

[0173] これに応じて、コンパニオンチップ132においては、コピー制御部183が、書込バンク181の0番目の設定値を、カウンタnの初期値に対応す

る読出バンク182-0にコピーするように制御するコピー制御信号を出力する。

[0174] このため、0番目の設定値が、読出バンク182-0にコピーされると共に、画像データには、グループ番号GN=0が格納されているので、時刻t211以降においては、グループ番号GN=0に対応する、読出バンク182-0の0番目の設定値が選択部184により読み出されて、信号処理部171が、画像データV0に対して、0番目の設定値を使用した信号処理を施す。

[0175] ここで、カウンタg, nは、1インクリメントされて、それぞれ1に設定される。

[0176] 続いて、時刻t221乃至222において、イメージセンサ131の設定反映抑制信号GPHがHighにされると、時刻t241乃至t242において、AP133から1番目の設定値が書込バンク161, 181に書き込まれる。

[0177] 時刻t201において、垂直同期信号Vsyncが発生されると、イメージセンサ131においては、コピー制御部163が、設定反映抑制信号GPHがLow信号であることから、書込バンク161の1番目の設定値を、読出バンク162にコピーするように制御するコピー制御信号を出力する。

[0178] このとき、時刻t201乃至t212において、CPUサブシステム155は、コピー制御部163からのコピー制御信号に基づいて、グループ番号GNをカウンタgの値である1に設定して、画像出力制御部154に出力する。

[0179] これにより、1番目の設定値が書込バンク161から読出バンク162にコピーされ、信号処理部153が、時刻t153乃至t154の画像データV1に対して、1番目の設定値を使用した信号処理を施して、画像出力制御部154に供給する。

[0180] 画像出力制御部154が、画像データV1のデータフォーマットを変換して、CPUサブシステム155より供給されるグループ番号GN=1を格納し、コンパニオンチップ132に出力する。

[0181] これに応じて、コンパニオンチップ132においては、コピー制御部18

3が、書込バンク181の1番目の設定値を、カウンタnの値=1に対応する読出バンク182-1にコピーするように制御するコピー制御信号を出力する。

[0182] このため、1番目の設定値が、読出バンク182-1にコピーされると共に、画像データには、グループ番号GN=1が格納されているので、時刻t212以降においては、グループ番号GN=1に対応する、読出バンク182-1の1番目の設定値が選択部184により読み出されて、信号処理部171が、画像データV1に対して、1番目の設定値を使用した信号処理を施す。

[0183] ここで、カウンタg, nは、1インクリメントされて、2に設定される。

[0184] 続いて、時刻t223乃至224において、イメージセンサ131の設定反映抑制信号GPHがHighにされると、時刻t243乃至t244において、AP133から2番目の設定値が書込バンク161, 181に書き込まれる。

[0185] 時刻t202において、垂直同期信号Vsyncが発生されると、イメージセンサ131においては、コピー制御部163が、設定反映抑制信号GPHがHigh信号であることから、書込バンク161の2番目の設定値を、読出バンク162にコピーないようにコピー制御信号を出力しない。

[0186] このとき、時刻t202乃至t213において、CPUサブシステム155は、コピー制御部163からのコピー制御信号がないので、グループ番号GNの値を1のままにして、画像出力制御部154に出力する。

[0187] これにより、2番目の設定値が書込バンク161から読出バンク162にはコピーされず、信号処理部153は、時刻t255乃至t256の画像データV2に対して、前回同様1番目の設定値を使用した信号処理を施して、画像出力制御部154に供給する。

[0188] 画像出力制御部154は、画像データV2のデータフォーマットを変換して、CPUサブシステム155より供給されるグループ番号GN=1を画像データに格納し、コンパニオンチップ132に出力する。

[0189] これに応じて、コンパニオンチップ132においては、コピー制御部18

3が、書込バンク181の2番目の設定値を、カウンタnの値=2に対応する読出バンク182-2にコピーするように制御するコピー制御信号を出力する。ただし、2番目の設定値は、垂直同期信号Vsyncにより分断されているので、不完全である。

[0190] このため、2番目の設定値が、読出バンク182-2にコピーされるが、画像データには、グループ番号GN=1が格納されているので、時刻t213以降においても、グループ番号GN=1に対応する、読出バンク182-1の1番目の設定値が選択部184により読み出されて、信号処理部171が、画像データV2に対して、1番目の設定値を使用した信号処理を施す。

[0191] ここで、カウンタg, nは、1インクリメントされて、3に設定される。

[0192] 続いて、時刻t225乃至226において、イメージセンサ131の設定反映抑制信号GPHがHighにされると、時刻t245乃至t246において、AP133から3番目の設定値が書込バンク161, 181に書き込まれる。

[0193] 時刻t203において、垂直同期信号Vsyncが発生されると、イメージセンサ131においては、コピー制御部163が、設定反映抑制信号GPHがLow信号であることから、書込バンク161の3番目の設定値を、読出バンク162にコピーするように制御するコピー制御信号を出力する。

[0194] このとき、時刻t203乃至t214において、CPUサブシステム155は、コピー制御部163からのコピー制御信号に基づいて、グループ番号GNをカウンタgの値である3に設定して、画像出力制御部154に出力する。

[0195] これにより、3番目の設定値が書込バンク161から読出バンク162にコピーされ、信号処理部153が、時刻t257乃至t258の画像データV3に対して、3番目の設定値を使用した信号処理を施して、画像出力制御部154に供給する。

[0196] 画像出力制御部154が、画像データV3のデータフォーマットを変換して、CPUサブシステム155より供給されるグループ番号GN=3を画像データに格納し、コンパニオンチップ132に出力する。

[0197] これに応じて、コンパニオンチップ132においては、コピー制御部18

3が、書込バンク181の3番目の設定値を、カウンタnの値=3に対応する読出バンク182-3にコピーするように制御するコピー制御信号を出力する。

[0198] このため、3番目の設定値が、読出バンク182-3にコピーされると共に、画像データには、グループ番号GN=3が格納されているので、時刻t214以降においては、グループ番号GN=3に対応する、読出バンク182-3の3番目の設定値が選択部184により読み出されて、信号処理部171が、画像データV3に対して、3番目の設定値を使用した信号処理を施す。

[0199] ここで、カウンタg, nは、1インクリメントされるが、いずれも最大値(N=3)であるので、初期化されて0に設定される。

[0200] 続いて、時刻t227乃至228において、イメージセンサ131の設定反映抑制信号GPHがHighにされると、時刻t247乃至t248において、AP133から4番目の設定値が書込バンク161, 181に書き込まれる。

[0201] 時刻t204において、垂直同期信号Vsyncが発生されると、イメージセンサ131においては、コピー制御部163が、設定反映抑制信号GPHがLow信号であることから、書込バンク161の4番目の設定値を、読出バンク162にコピーするように制御するコピー制御信号を出力する。

[0202] このとき、時刻t204乃至t215において、CPUサブシステム155は、コピー制御部163からのコピー制御信号に基づいて、グループ番号GNをカウンタgの値である0に設定して、画像出力制御部154に出力する。

[0203] これにより、4番目の設定値が書込バンク161から読出バンク162にコピーされ、信号処理部153が、時刻t259乃至t260の画像データV4に対して、4番目の設定値を使用した信号処理を施して、画像出力制御部154に供給する。

[0204] 画像出力制御部154が、画像データV4のデータフォーマットを変換して、CPUサブシステム155より供給されるグループ番号GN=0を画像データに格納し、コンパニオンチップ132に出力する。

- [0205] これに応じて、コンパニオンチップ132においては、コピー制御部183が、書込バンク181の4番目の設定値を、カウンタnの値=0に対応する読出バンク182-0にコピーするように制御するコピー制御信号を出力する。
- [0206] このため、4番目の設定値が、読出バンク182-0にコピーされると共に、画像データには、グループ番号GN=0が格納されているので、時刻t215以降においては、グループ番号GN=0に対応する、読出バンク182-0の4番目の設定値が選択部184により読み出されて、信号処理部171が、画像データV4に対して、4番目の設定値を使用した信号処理を施す。
- [0207] ここで、カウンタg, nは、1インクリメントされて、1に設定される。
- [0208] 以降、同様の処理が繰り返される。
- [0209] 以上のような処理により、図6の矢印で示されるように、時刻t202において、2番目の設定値が垂直同期信号Vsyncにより分断されるような状態になっても、イメージセンサ131とコンパニオンチップ132とで、同一の画像データに対して、同一の設定値に対応する処理内容の信号処理を施すことが可能となり、設定値の不整合を抑制することが可能となる。
- [0210] すなわち、以上をまとめると、イメージセンサ131においては、レジスタ156が、AP133からの設定値を書込バンク161に書き込み、垂直同期信号Vsyncが供給されたタイミングであって、設定反映抑制信号GPHがLowであるときに、書込バンク161の設定値を読出バンク162にコピーする。
- [0211] 信号処理部153は、読出バンク162の設定値を読み出して、対応する処理内容の信号処理を画像データに施して画像出力制御部154に出力する。
- [0212] CPUサブシステム155は、垂直同期信号Vsyncに合わせて、カウンタgをコンパニオンチップ132の読出バンク182-Nの数に応じてインクリメントし、書込バンク161の設定値が読出バンク162に書き込まれるとき、その時のカウンタgの値をグループ番号GNに設定して、画像出力制御部

- 154に出力する。
- [0213] 画像出力制御部154は、信号処理部153からの画像データのフォーマットを変換すると共に、グループ番号GNを格納してコンパニオンチップ132に出力する。
- [0214] コンパニオンチップ132においては、垂直同期信号Vsyncが供給されたタイミングにおいて、レジスタ172が、AP133からの設定値を書込バンク181に書き込むと共に、書込バンク181の設定値を、読出バンク182-0乃至182-Nの順番に切り替えてコピーする。
- [0215] 選択部184は、読出バンク182-0乃至読出バンク182-Nのうちの、画像データに格納されたグループ番号GNに対応する読出バンク182から設定値を読み出して信号処理部171に供給する。
- [0216] 信号処理部171は、選択部184より供給された設定値に対応する処理内容の信号処理を画像データに施して出力する。
- [0217] すなわち、イメージセンサ131と、コンパニオンチップ132とにおいて、AP133から設定値が供給される度に、グループ番号GNを設定するためのカウンタgと、コンパニオンチップ132のレジスタ172における読出バンク182-0乃至182-Nを識別するためのカウンタnとが同期してインクリメントされる。
- [0218] また、イメージセンサ131においては、信号処理部153において使用した設定値のAP133から供給された順番に対応するグループ番号GNがカウンタgにより設定されて、画像データに格納される。
- [0219] さらに、コンパニオンチップ132においては、設定値がAP133から供給される順番に対応するカウンタnで特定される読出バンク182-0乃至182-Nに格納される。
- [0220] これによりコンパニオンチップ132においては、イメージセンサ131から供給される画像データに格納されたグループ番号GNに対応する読出バンク182に格納された設定値を読み出して信号処理部171において使用する。

[0221] 換言すれば、イメージセンサ131においては、信号処理部153が信号処理に使用した設定値を識別する情報として、AP133から供給された順番に対応するグループ番号GNが画像データに格納され、コンパニオンチップ132においては、読出バンク182-0乃至182-Nには、図4における符号同様に通し番号が付されて管理されており、AP133から供給された設定値が、カウンタnに合わせて通し番号の順番に格納され、格納されている設定値のうち、グループ番号GNにより識別される、信号処理部153で信号処理に使用された設定値と、AP133から同一の順番で供給された設定値が信号処理部171で使用されるようにする。

[0222] これにより、イメージセンサ131の信号処理部153と、コンパニオンチップ132の信号処理部171とで同一の設定値を用いた処理内容が同一の信号処理を実現することが可能となる。

[0223] 結果として、イメージセンサ131の信号処理部153と、コンパニオンチップ132における信号処理部171とが、同一の設定値に基づいた信号処理を、同一の画像データに対して施すことが可能となり、設定値の不整合を抑制することが可能となる。

[0224] <グループ番号GNの格納例>

<その1>

グループ番号GNは、上述したように、信号処理部153より供給される画像データが、画像出力制御部154によりデータフォーマット変換された後、変換されたデータフォーマットに格納される。

[0225] このため、グループ番号GNは、データフォーマットに応じて、様々な位置に格納させるようにすることができる。

[0226] 例えば、MIPIのデータフォーマットにおいては、図7で示されるように、Embedded Data Line (EBD) にグループ番号GNが格納されるようにしてもよい。

[0227] 尚、図7のMIPIのデータフォーマットにおいては、最上段においてファイルスタート (FS: File Start) が設定され、その下に、パケットヘッダ (PH

)とパケットフッタ (PF) とを備えたEmbedded Data Line (EBD) が設定され、その下に、パケットヘッダ (Packet Header) とパケットフッタ (Packet Footer) とを備えた画素領域 (Pixel Data) が設定され、最後に、ファイルエンド (FE) が設定されている。

[0228] Embedded Data Line (EBD) には、例えば、シャッタースピード、絞り値、ゲインなどの、イメージセンサ131による撮像に関する設定情報等が含まれるが、リザーブ領域が設けられているため、図7で示されるように、グループ番号GNが格納されるようにしてもよい。

[0229] <その2>

以上においては、グループ番号GNが、Embedded Data Line (EBD) に設けられる例について説明してきたが、画素領域 (Pixel Data) 内に格納されるようにしてもよい。

[0230] 図8は、MIPIのデータフォーマットにおける画素領域 (Pixel Data) 内にグループ番号GNが格納される例を示している。

[0231] すなわち、画素領域 (Pixel Data) 内には、図8で示されるように、領域の中央付近に設定される有効画素領域 (Recording Pixel Area) と、マージンとして設定されるマージン画素領域 (Effective Margin Area) とが設けられている。

[0232] 図8で示されるように、画素領域 (Pixel Data) のうちの、マージン画素領域 (Effective Margin Area) 内にグループ番号GNが設定されるようにしてもよい。

[0233] <その3>

MIPIのデータフォーマットには、ユーザ定義領域を付加することができるので、ユーザ定義領域内にグループ番号GNが格納されてもよい。

[0234] 図9は、MIPIのデータフォーマットにおけるユーザ定義領域 (User Define (UD) ) 内にグループ番号GNが格納される例を示している。

[0235] すなわち、図9で示されるように、MIPIのデータフォーマットにおいては、Embedded Data Line (EBD) と画素領域 (Pixel Data) との間に、パケット

ヘッダ (PH) とパケットフッタ (PF) とを備えたユーザ定義領域 (User Define (UD) ) が設定される。

[0236] 図9で示されるように、ユーザ定義領域 (User Define (UD) ) 内にグループ番号GNが格納されるようにしてもよい。

[0237] <その4>

以上においては、MIPIのデータフォーマットにおいて、グループ番号GNが格納される例について説明してきたが、他のデータフォーマットであってもよく、例えば、SLVSのデータフォーマット内にグループ番号GNが格納されるようにしてもよい。

[0238] 図10は、SLVSのデータフォーマット内にグループ番号GNを格納した例を示している。

[0239] SLVSは、図中左からスタートコード (Start Code) 、パケットヘッダ (Packet Header) 、データ領域、エンドコード (End Code) 、パケットフッタ (Packet Header) およびアイドルコード (Idle Code) から構成される。

[0240] また、データ領域は、図中の上からEmbedded Data Line (EBD) 、OB Data、および画素領域が設定されている。

[0241] さらに、画素領域には、有効画素領域 (Recording Pixel Area) と、マージンとして設定されるマージン画素領域 (Effective Margin Area) とが設けられている。

[0242] 図10で示されるように、SLVSのデータフォーマットにおける、Embedded Data Line (EBD) にグループ番号GNが格納されるようにしてもよい。

[0243] <その5>

以上においては、SVLSのデータフォーマットにおいて、Embedded Data Line (EBD) に内にグループ番号GNが格納される例を説明してきたが、画素領域のうちの、マージン画素領域 (Effective Margin Area) 内にグループ番号GNが設定されるようにしてもよい。

[0244] すなわち、図11で示されるように、SVLSのデータフォーマットにおける、画素領域 (Pixel Data) のうちの、マージン画素領域 (Effective Margin

Area) 内にグループ番号GNが設定されるようにしてもよい。

[0245] <イメージセンサの処理>

次に、図12のフローチャートを参照して、イメージセンサ131の処理について説明する。

[0246] ステップS31において、CPUサブシステム155は、グループ番号GNを管理するカウンタgを0に初期化する。

[0247] ステップS32において、CPUサブシステム155は、タイミングジェネレータ157より垂直同期信号Vsyncが供給されたか否かを判定し、供給されるまで同様の処理を繰り返す。

[0248] ステップS32において、タイミングジェネレータ157より垂直同期信号Vsyncが供給された場合、処理は、ステップS33に進む。

[0249] ステップS33において、コピー制御部163は、GPH調整部164より供給される設定反映抑制信号GPHが0 (=Low) であるか否かを判定する。

[0250] 基本的に、AP133より供給される設定値の書込バンク161への書き込みは、AP133の制御タイミングでなされる処理であるが、垂直同期信号Vsyncが供給されるまでに完了することが前提とされる処理である。この前提に応じて、垂直同期信号Vsyncが供給されるときに、設定値の書き込みが完了しているときには、GPH調整部164より供給される設定反映抑制信号GPHが0となる。しかしながら、垂直同期信号Vsyncが供給されるときに、設定値の書込バンク161への書き込みが完了していないことがあり、このようなときには、設定反映抑制信号GPHは1となる。すなわち、垂直同期信号Vsyncが供給されるときに、設定反映抑制信号GPHが0であるか否かが判定されることにより、垂直同期信号Vsyncが供給されるときに、AP133より供給される設定値の書込バンク161への書き込みが完了しているか否かが判定される。

[0251] ステップS33において、GPH調整部164より供給される設定反映抑制信号GPHが0 (=Low) である、すなわち、書き込みが完了していると判定された場合、処理は、ステップS35に進む。

[0252] ステップS34において、コピー制御部163は、コピー制御信号を出力

して、書込バンク161に格納されている設定値をコピーして、読出バンク162に格納させる。

- [0253] ステップS35において、CPUサブシステム155は、カウンタgの値をグループ番号GNに設定する。尚、ステップS33において、設定反映抑制信号GPHが0 (=Low) ではない、すなわち、設定反映抑制信号GPHが1 (=High) と判定され、AP133より供給される設定値のレジスタ156への書き込みが完了していないと判定された場合、ステップS34, S35の処理がスキップされ、設定値のコピーと、グループ番号GNの設定がなされない。
- [0254] ステップS36において、信号処理部153は、読出バンク162に格納されている設定値を読み出す。
- [0255] ステップS37において、信号処理部153は、読み出した設定値に対応する処理内容の信号処理を施して、画像出力制御部154に出力する。
- [0256] ステップS38において、画像出力制御部154は、信号処理された画像データを所定のフォーマットに変換すると共に、グループ番号GNの情報を格納して、コンパニオンチップ132に出力する。
- [0257] ステップS39において、CPUサブシステム155は、カウンタgが最大値（コンパニオンチップ132の読出バンク182の数=N）であるか否かを判定する。
- [0258] ステップS39において、カウンタgが最大値ではない場合、処理は、ステップS40に進む。
- [0259] ステップS40において、CPUサブシステム155は、カウンタgを1インクリメントする。
- [0260] 一方、ステップS30において、カウンタgが最大値である場合、処理は、ステップS41に進む。
- [0261] ステップS41において、CPUサブシステム155は、カウンタgを初期化して0にする。
- [0262] ステップS42において、終了が指示されたか否かが判定されて、終了が指示されない場合、処理は、ステップS31に戻り、それ以降の処理が繰り返

返される。

[0263] そして、ステップS 4 2において、終了が指示されたと判定された場合、処理は、終了する。

[0264] <コンパニオンチップの処理>

次に、図1 3のフローチャートを参照して、コンパニオンチップ1 3 2の処理について説明する。

[0265] ステップS 5 1において、レジスタ1 7 2のコピー制御部1 8 3は、読出バンク1 8 2 - 0乃至1 8 2 - Nを識別するカウンタ n を0に初期化する。

[0266] ステップS 5 2において、コピー制御部1 8 3は、タイミングジェネレータ1 5 7より垂直同期信号Vsyncが供給されたか否かを判定し、供給されるまで同様の処理を繰り返す。

[0267] ステップS 5 2において、タイミングジェネレータ1 5 7より垂直同期信号Vsyncが供給された場合、処理は、ステップS 5 3に進む。

[0268] ステップS 5 3において、コピー制御部1 8 3は、コピー制御信号を出力して、書込バンク1 8 1に書き込まれた設定値を、カウンタ n に対応する読出バンク1 8 2 - n にコピーして格納させる。尚、基本的に、AP 1 3 3より供給される設定値の書込バンク1 8 1への書き込みは、書込バンク1 6 1への書き込みと同様に、AP 1 3 3の制御タイミングでなされる処理であることを前提としている。

[0269] ステップS 5 4において、信号処理部1 7 1および選択部1 8 4は、イメージセンサ1 3 1より供給される画像データを取得する。

[0270] ステップS 5 5において、選択部1 8 4は、画像データに格納されたグループ番号G Nを読み出す。

[0271] ステップS 5 6において、選択部1 8 4は、読み出したグループ番号G Nに対応する読出バンク1 8 2 - n に格納されている設定値を読み出して、信号処理部1 7 1に出力する。

[0272] ステップS 5 7において、信号処理部1 7 1は、選択部1 8 4より供給された設定値に対応する処理内容で、画像データに対して信号処理を施して、

処理結果をAP 1 3 3に出力する。

- [0273] ステップS 5 8において、コピー制御部 1 8 3は、カウンタ nが最大値（コンパニオンチップ 1 3 2の読出バンク 1 8 2の数=N）であるか否かを判定する。
- [0274] ステップS 5 8において、カウンタ nが最大値ではない場合、処理は、ステップS 5 9に進む。
- [0275] ステップS 5 9において、コピー制御部 1 8 3は、カウンタ nを1インクリメントする。
- [0276] 一方、ステップS 5 8において、カウンタ nが最大値である場合、処理は、ステップS 6 0に進む。
- [0277] ステップS 6 0において、コピー制御部 1 8 3は、カウンタ nを初期化して0にする。
- [0278] ステップS 6 1において、終了が指示されたか否かが判定されて、終了が指示されない場合、処理は、ステップS 5 1に戻り、それ以降の処理が繰り返される。
- [0279] そして、ステップS 6 1において、終了が指示されたと判定された場合、処理は、終了する。
- [0280] 以上の一連の処理により、イメージセンサ 1 3 1と、コンパニオンチップ 1 3 2とにおいて、AP 1 3 3から設定値が供給される度に、グループ番号 G Nを設定するためのカウンタ gと、コンパニオンチップ 1 3 2のレジスタ 1 7 2における読出バンク 1 8 2 - 0乃至 1 8 2 - Nを識別するためのカウンタ nとが同期してインクリメントされる。
- [0281] また、イメージセンサ 1 3 1においては、信号処理部 1 5 3において使用した設定値のAP 1 3 3から供給された順番に対応するグループ番号 G Nがカウンタ gにより設定されて、画像データに格納されて、コンパニオンチップ 1 3 2に出力される。
- [0282] さらに、コンパニオンチップ 1 3 2においては、設定値がAP 1 3 3から供給される順番に対応するカウンタ nで特定される読出バンク 1 8 2 - 0乃至

182-Nに格納され、イメージセンサ131から供給される画像データに格納されたグループ番号GNに対応する読出バンク182に格納された設定値が読み出されて信号処理部171において使用される。

[0283] これにより、コンパニオンチップ132の信号処理部171においては、イメージセンサ131の信号処理部153において使用された設定値と同一の設定値信号処理を実現される。

[0284] 結果として、イメージセンサ131の信号処理部153と、コンパニオンチップ132における信号処理部171とが、同一の設定値に基づいた信号処理を、同一の画像データに対して施すことが可能となり、設定値の不整合を抑制することが可能となる。

[0285] 尚、本開示は、以下のような構成も取ることができる。

<1> 画像を撮像し、第1の信号処理を施して画像データとして出力するイメージセンサと、

前記イメージセンサより出力される前記画像データに第2の信号処理を施して出力するコンパニオンチップと、

前記イメージセンサの前記第1の信号処理、および前記コンパニオンチップにおける前記第2の信号処理のそれぞれに対して設定値を供給するアプリケーションプロセッサとを備え、

前記イメージセンサは、前記第1の信号処理に使用した前記設定値を識別する識別情報を、前記画像データに格納して、前記コンパニオンチップに出力し、

前記コンパニオンチップは、前記画像データに格納された前記識別情報を読み出し、前記識別情報と対応する前記設定値を使用して、前記画像データに前記第2の信号処理を施す

撮像装置。

<2> 前記イメージセンサは、前記第1の信号処理に使用した前記設定値を識別する前記識別情報を、前記アプリケーションプロセッサより供給される順番に応じて生成し、前記画像データに格納して、前記コンパニオンチッ

プに出力し、

前記コンパニオンチップは、前記アプリケーションプロセッサより供給された順番が認識できるように複数の前記設定値を格納し、前記画像データに格納された前記識別情報と対応する順番で格納された前記設定値を使用して、前記画像データに前記第2の信号処理を施す

<1>に記載の撮像装置。

<3> 前記イメージセンサは、

前記アプリケーションプロセッサから供給される設定値を格納する第1のレジスタと、

前記第1のレジスタに格納された設定値を読み出して、前記画像データに前記第1の信号処理を施す第1の信号処理部と、

前記アプリケーションプロセッサから供給される設定値の順番に基づいて、前記識別情報を生成する識別情報生成部と、

前記第1の信号処理部において信号処理が施された前記画像データに、前記識別情報生成部により生成された前記識別情報を格納して前記コンパニオンチップに出力する画像出力制御部とを含み、

前記コンパニオンチップは、

前記アプリケーションプロセッサから供給される複数の設定値を順番が識別できるように格納する第2のレジスタと、

前記第2のレジスタに格納された複数の前記設定値のうち、前記イメージセンサより供給される前記画像データに格納された前記識別情報と対応する設定値を使用して、前記画像データに前記第2の信号処理を施す第2の信号処理部とを含む

<2>に記載の撮像装置。

<4> 前記識別情報生成部は、前記アプリケーションプロセッサから供給される設定値の順番をカウントするカウンタを備え、前記カウンタの値に基づいて、前記識別情報を生成する

<3>に記載の撮像装置。

<5> 前記第1のレジスタは、

前記アプリケーションプロセッサから供給される設定値を一時的に格納する第1の書込バンクと、

垂直同期信号と設定反映抑制信号とに基づいて、前記第1の書込バンクに格納されている設定値をコピーして記憶する第1の読出バンクとを含み、

前記第1の信号処理部は、前記第1の読出バンクに記憶されている設定値に基づいて、前記画像データに前記第1の信号処理を施し、

前記識別情報生成部は、前記第1の書込バンクに格納されている設定値がコピーされて前記第1の読出バンクにコピーされて記憶されるときの前記カウンタの値に基づいて識別情報を生成し、

前記第2のレジスタは、

前記アプリケーションプロセッサから供給される設定値を一時的に格納する第2の書込バンクと、

前記第2の書込バンクに格納されている設定値を、前記アプリケーションプロセッサから供給される順番が認識できるようにコピーして記憶する複数の第2の読出バンクと、

前記複数の第2の読出バンクに記憶されている設定値のうち、前記識別情報と対応する順番の設定値を選択する選択部とを含み、

前記第2の信号処理部は、前記選択部により選択された設定値を使用して、前記画像データに前記第2の信号処理を施す

<4>に記載の撮像装置。

<6> 前記垂直同期信号が発生しているときで、かつ、前記設定反映抑制信号が発生していないとき、

前記第1の書込バンクに格納されている設定値が、前記第1の読出バンクにコピーされて記憶され、

前記識別情報生成部は、前記カウンタの値に基づいて、前記識別情報を生成する

<5>に記載の撮像装置。

<7> 前記画像出力制御部は、前記第1の信号処理部において信号処理が施された前記画像データに、インタフェース規格に対応したプロトコルの所定のデータフォーマットに変換して、前記データフォーマット内に前記識別情報を格納して前記コンパニオンチップに出力する

<3>乃至<6>のいずれかに記載の撮像装置。

<8> 前記画像出力制御部は、前記第1の信号処理部において信号処理が施された前記画像データを、インタフェース規格に対応したプロトコルの所定のデータフォーマットに変換して、前記所定のデータフォーマット内の所定の位置に前記識別情報を格納して前記コンパニオンチップに出力する

<3>乃至<6>のいずれかに記載の撮像装置。

<9> 前記所定のデータフォーマットは、MIPI (Mobile Industry Processor Interface) およびSLVS (Scalable Low Voltage Signaling) を含む

<8>に記載の撮像装置。

<10> 前記画像出力制御部は、前記第1の信号処理部において信号処理が施された前記画像データを、前記MIPIのデータフォーマットに変換し、前記MIPIのデータフォーマットにおける、Embedded Data Line (EBD)、マージン画素領域 (Effective Margin Area)、またはユーザ定義領域 (User Define (UD)) に前記識別情報を格納して前記コンパニオンチップに出力する

<9>に記載の撮像装置。

<11> 前記画像出力制御部は、前記第1の信号処理部において信号処理が施された前記画像データを、前記SLVSのデータフォーマットに変換し、前記SLVSのデータフォーマットにおける、Embedded Data Line (EBD)、またはマージン画素領域 (Effective Margin Area) に前記識別情報を格納して前記コンパニオンチップに出力する

<9>に記載の撮像装置。

<12> イメージセンサと、

コンパニオンチップと、

アプリケーションプロセッサとを備える撮像装置の作動方法であって、

前記イメージセンサは、画像を撮像し、第1の信号処理を施して画像データとして出力し、

前記コンパニオンチップは、前記イメージセンサより出力される前記画像データに第2の信号処理を施して出力し、

前記アプリケーションプロセッサは、前記イメージセンサの前記第1の信号処理、および前記コンパニオンチップにおける前記第2の信号処理のそれぞれに対して設定値を供給するステップを含み、

前記イメージセンサは、前記第1の信号処理に使用した前記設定値を識別する識別情報を、前記画像データに格納して、前記コンパニオンチップに出力し、

前記コンパニオンチップは、前記画像データに格納された前記識別情報を読み出し、前記識別情報と対応する前記設定値を使用して、前記画像データに前記第2の信号処理を施す

撮像装置の作動方法。

## 符号の説明

- [0286] 111 撮像装置, 131 イメージセンサ, 132 コンパニオンチップ, 133 AP (アプリケーションプロセッサ), 151 画素アレイ, 152 ADC, 153 信号処理部, 154 画像出力制御部, 155 CPUサブシステム, 156 レジスタ, 157 タイミングジェネレータ, 161 書込バンク, 162 読出バンク, 163 コピー制御部, 164 GPH調整部, 171 信号処理部, 172 レジスタ, 181 書込バンク, 182, 182-1乃至182-N 読出バンク, 183 コピー制御部, 184 選択部

## 請求の範囲

- [請求項1] 画像を撮像し、第1の信号処理を施して画像データとして出力するイメージセンサと、
- 前記イメージセンサより出力される前記画像データに第2の信号処理を施して出力するコンパニオンチップと、
- 前記イメージセンサの前記第1の信号処理、および前記コンパニオンチップにおける前記第2の信号処理のそれぞれに対して設定値を供給するアプリケーションプロセッサとを備え、
- 前記イメージセンサは、前記第1の信号処理に使用した前記設定値を識別する識別情報を、前記画像データに格納して、前記コンパニオンチップに出力し、
- 前記コンパニオンチップは、前記画像データに格納された前記識別情報を読み出し、前記識別情報と対応する前記設定値を使用して、前記画像データに前記第2の信号処理を施す撮像装置。
- [請求項2] 前記イメージセンサは、前記第1の信号処理に使用した前記設定値を識別する前記識別情報を、前記アプリケーションプロセッサより供給される順番に応じて生成し、前記画像データに格納して、前記コンパニオンチップに出力し、
- 前記コンパニオンチップは、前記アプリケーションプロセッサより供給された順番が認識できるように複数の前記設定値を格納し、前記画像データに格納された前記識別情報と対応する順番で格納された前記設定値を使用して、前記画像データに前記第2の信号処理を施す請求項1に記載の撮像装置。
- [請求項3] 前記イメージセンサは、
- 前記アプリケーションプロセッサから供給される設定値を格納する第1のレジスタと、
- 前記第1のレジスタに格納された設定値を読み出して、前記画像

データに前記第1の信号処理を施す第1の信号処理部と、

前記アプリケーションプロセッサから供給される設定値の順番に基づいて、前記識別情報を生成する識別情報生成部と、

前記第1の信号処理部において信号処理が施された前記画像データに、前記識別情報生成部により生成された前記識別情報を格納して前記コンパニオンチップに出力する画像出力制御部とを含み、

前記コンパニオンチップは、

前記アプリケーションプロセッサから供給される複数の設定値を順番が識別できるように格納する第2のレジスタと、

前記第2のレジスタに格納された複数の前記設定値のうち、前記イメージセンサより供給される前記画像データに格納された前記識別情報と対応する設定値を使用して、前記画像データに前記第2の信号処理を施す第2の信号処理部とを含む

請求項2に記載の撮像装置。

[請求項4]

前記識別情報生成部は、前記アプリケーションプロセッサから供給される設定値の順番をカウントするカウンタを備え、前記カウンタの値に基づいて、前記識別情報を生成する

請求項3に記載の撮像装置。

[請求項5]

前記第1のレジスタは、

前記アプリケーションプロセッサから供給される設定値を一時的に格納する第1の書込バンクと、

垂直同期信号と設定反映抑制信号とに基づいて、前記第1の書込バンクに格納されている設定値をコピーして記憶する第1の読出バンクとを含み、

前記第1の信号処理部は、前記第1の読出バンクに記憶されている設定値に基づいて、前記画像データに前記第1の信号処理を施し、

前記識別情報生成部は、前記第1の書込バンクに格納されている設定値がコピーされて前記第1の読出バンクにコピーされて記憶される

ときの前記カウンタの値に基づいて識別情報を生成し、

前記第2のレジスタは、

前記アプリケーションプロセッサから供給される設定値を一時的に格納する第2の書込バンクと、

前記第2の書込バンクに格納されている設定値を、前記アプリケーションプロセッサから供給される順番が認識できるようにコピーして記憶する複数の第2の読出バンクと、

前記複数の第2の読出バンクに記憶されている設定値のうち、前記識別情報と対応する順番の設定値を選択する選択部とを含み、

前記第2の信号処理部は、前記選択部により選択された設定値を使用して、前記画像データに前記第2の信号処理を施す

請求項4に記載の撮像装置。

[請求項6]

前記垂直同期信号が発生しているときで、かつ、前記設定反映抑制信号が発生していないとき、

前記第1の書込バンクに格納されている設定値が、前記第1の読出バンクにコピーされて記憶され、

前記識別情報生成部は、前記カウンタの値に基づいて、前記識別情報を生成する

請求項5に記載の撮像装置。

[請求項7]

前記画像出力制御部は、前記第1の信号処理部において信号処理が施された前記画像データに、インタフェース規格に対応したプロトコールの所定のデータフォーマットに変換して、前記データフォーマット内に前記識別情報を格納して前記コンパニオンチップに出力する

請求項3に記載の撮像装置。

[請求項8]

前記画像出力制御部は、前記第1の信号処理部において信号処理が施された前記画像データを、インタフェース規格に対応したプロトコールの所定のデータフォーマットに変換して、前記所定のデータフォーマット内の所定の位置に前記識別情報を格納して前記コンパニオン

チップに出力する

請求項3に記載の撮像装置。

[請求項9] 前記所定のデータフォーマットは、MIPI (Mobile Industry Processor Interface) およびSLVS (Scalable Low Voltage Signaling) を含む

請求項8に記載の撮像装置。

[請求項10] 前記画像出力制御部は、前記第1の信号処理部において信号処理が施された前記画像データを、前記MIPIのデータフォーマットに変換し、前記MIPIのデータフォーマットにおける、Embedded Data Line (ED)、マージン画素領域 (Effective Margin Area)、またはユーザ定義領域 (User Define (UD)) に前記識別情報を格納して前記コンパニオンチップに出力する

請求項9に記載の撮像装置。

[請求項11] 前記画像出力制御部は、前記第1の信号処理部において信号処理が施された前記画像データを、前記SLVSのデータフォーマットに変換し、前記SLVSのデータフォーマットにおける、Embedded Data Line (ED)、またはマージン画素領域 (Effective Margin Area) に前記識別情報を格納して前記コンパニオンチップに出力する

請求項9に記載の撮像装置。

[請求項12] イメージセンサと、  
コンパニオンチップと、  
アプリケーションプロセッサとを備える撮像装置の作動方法であって、

前記イメージセンサは、画像を撮像し、第1の信号処理を施して画像データとして出力し、

前記コンパニオンチップは、前記イメージセンサより出力される前記画像データに第2の信号処理を施して出力し、

前記アプリケーションプロセッサは、前記イメージセンサの前記第

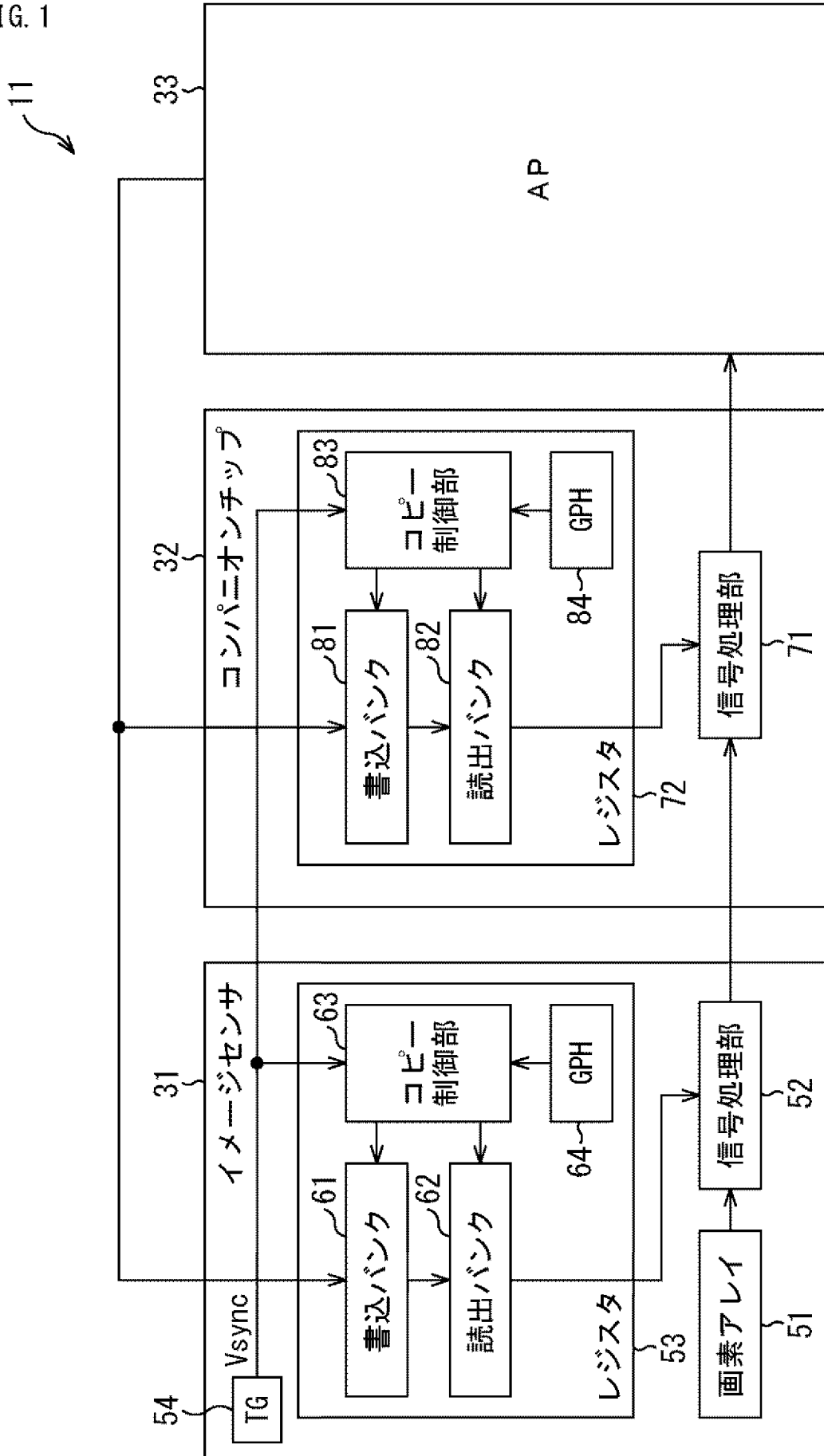
1の信号処理、および前記コンパニオンチップにおける前記第2の信号処理のそれぞれに対して設定値を供給するステップを含み、

前記イメージセンサは、前記第1の信号処理に使用した前記設定値を識別する識別情報を、前記画像データに格納して、前記コンパニオンチップに出力し、

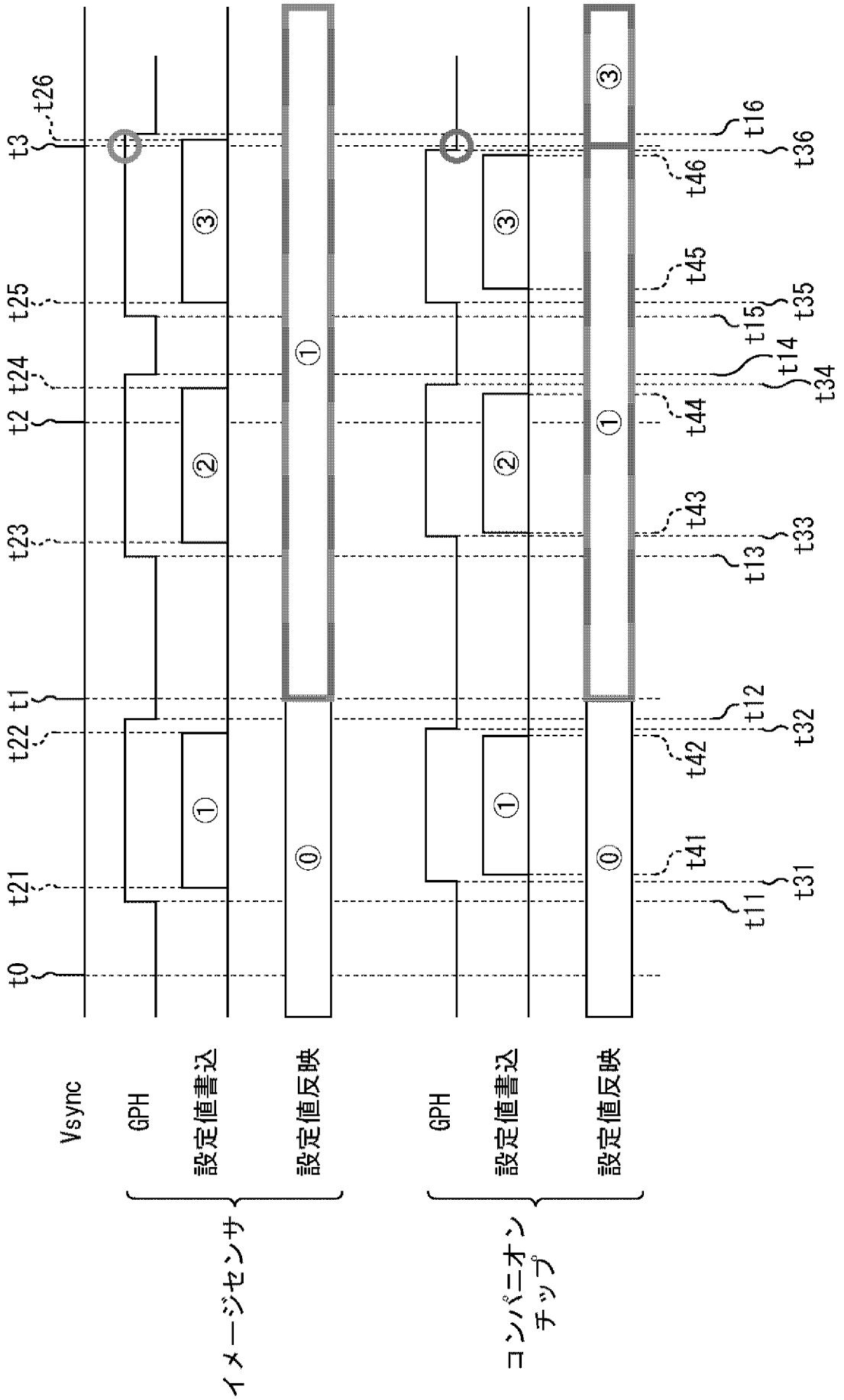
前記コンパニオンチップは、前記画像データに格納された前記識別情報を読み出し、前記識別情報と対応する前記設定値を使用して、前記画像データに前記第2の信号処理を施す

撮像装置の作動方法。

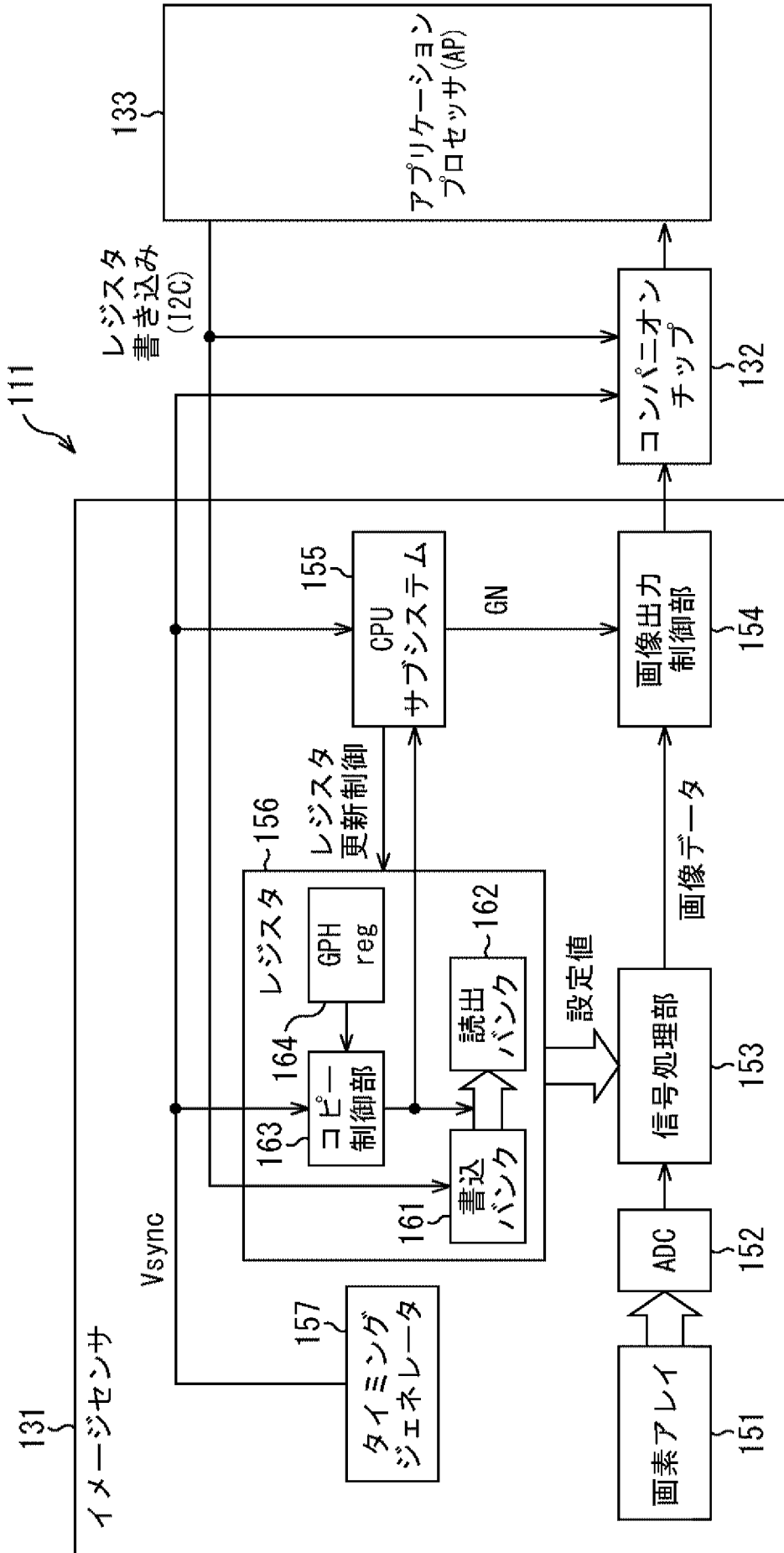
[図1]  
FIG. 1



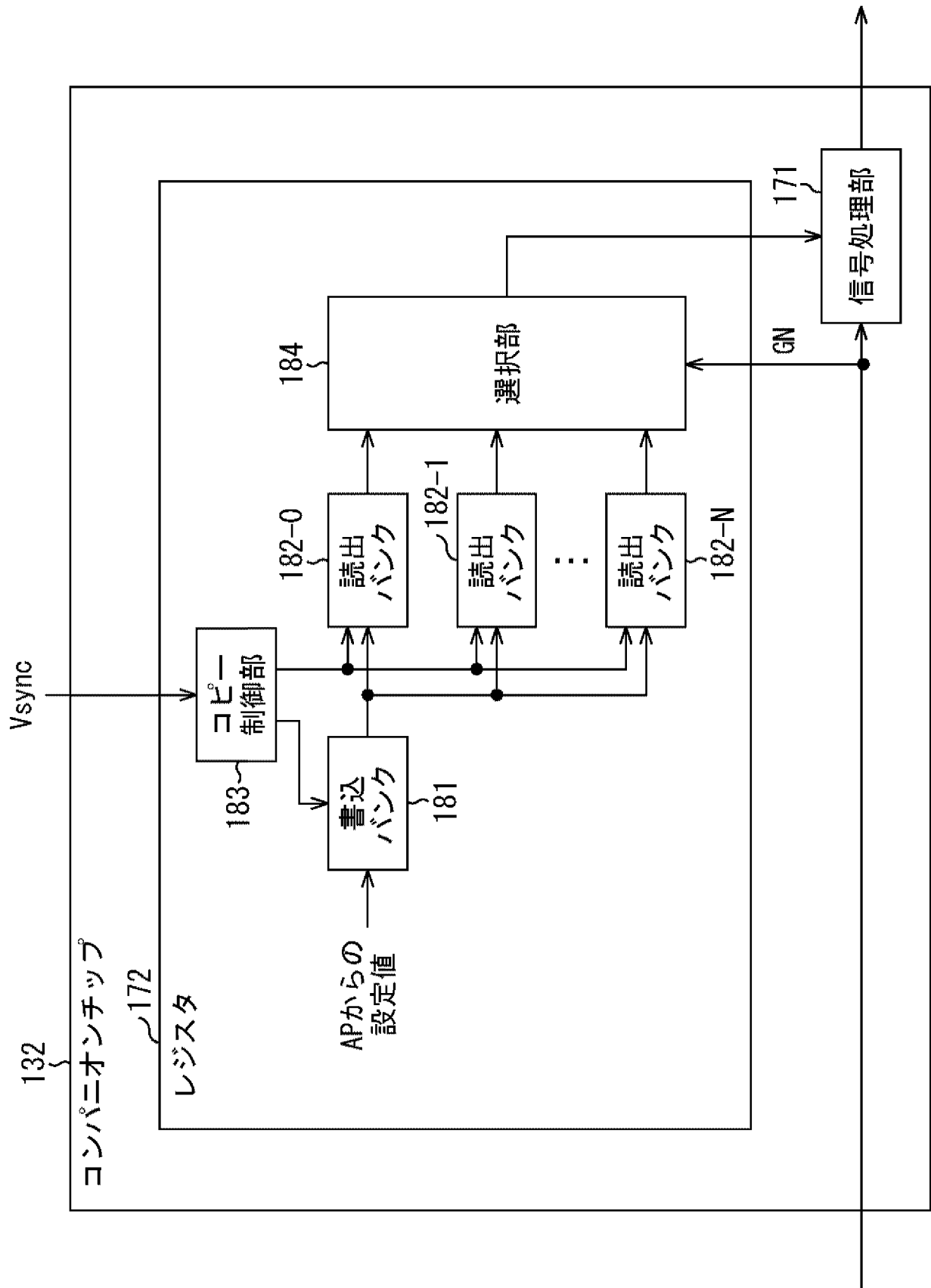
[図2]  
FIG. 2



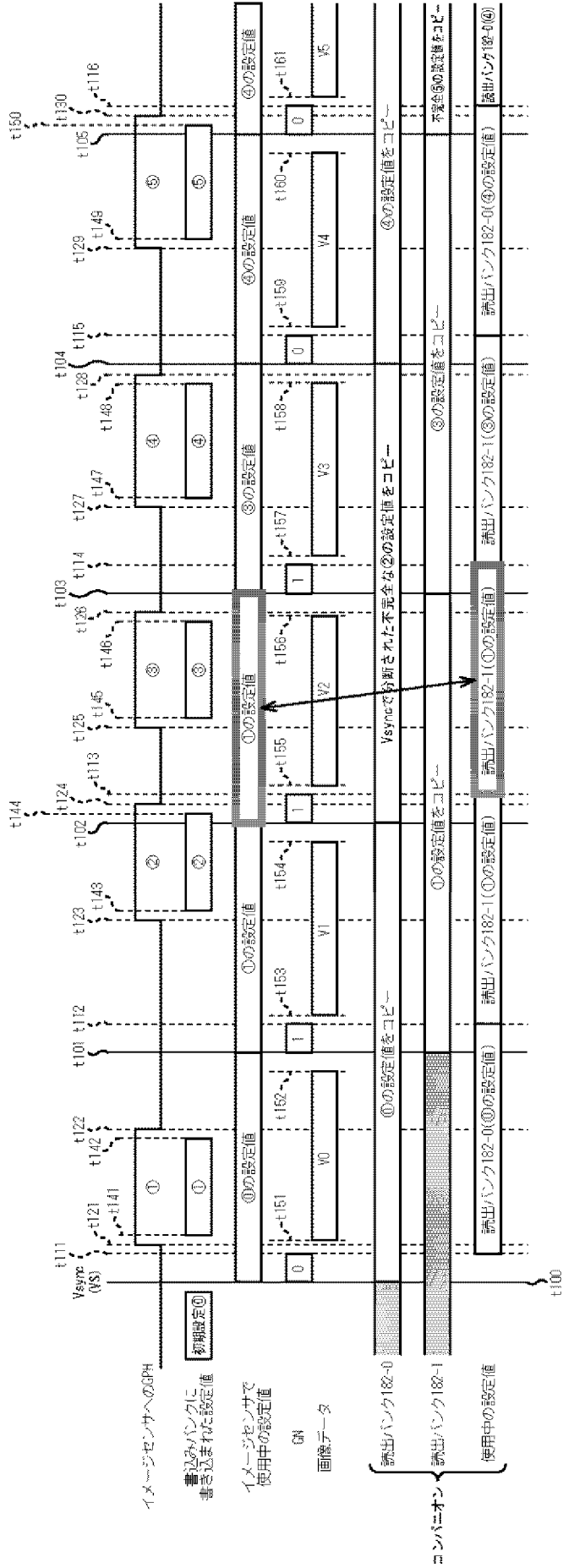
[図3]  
FIG. 3



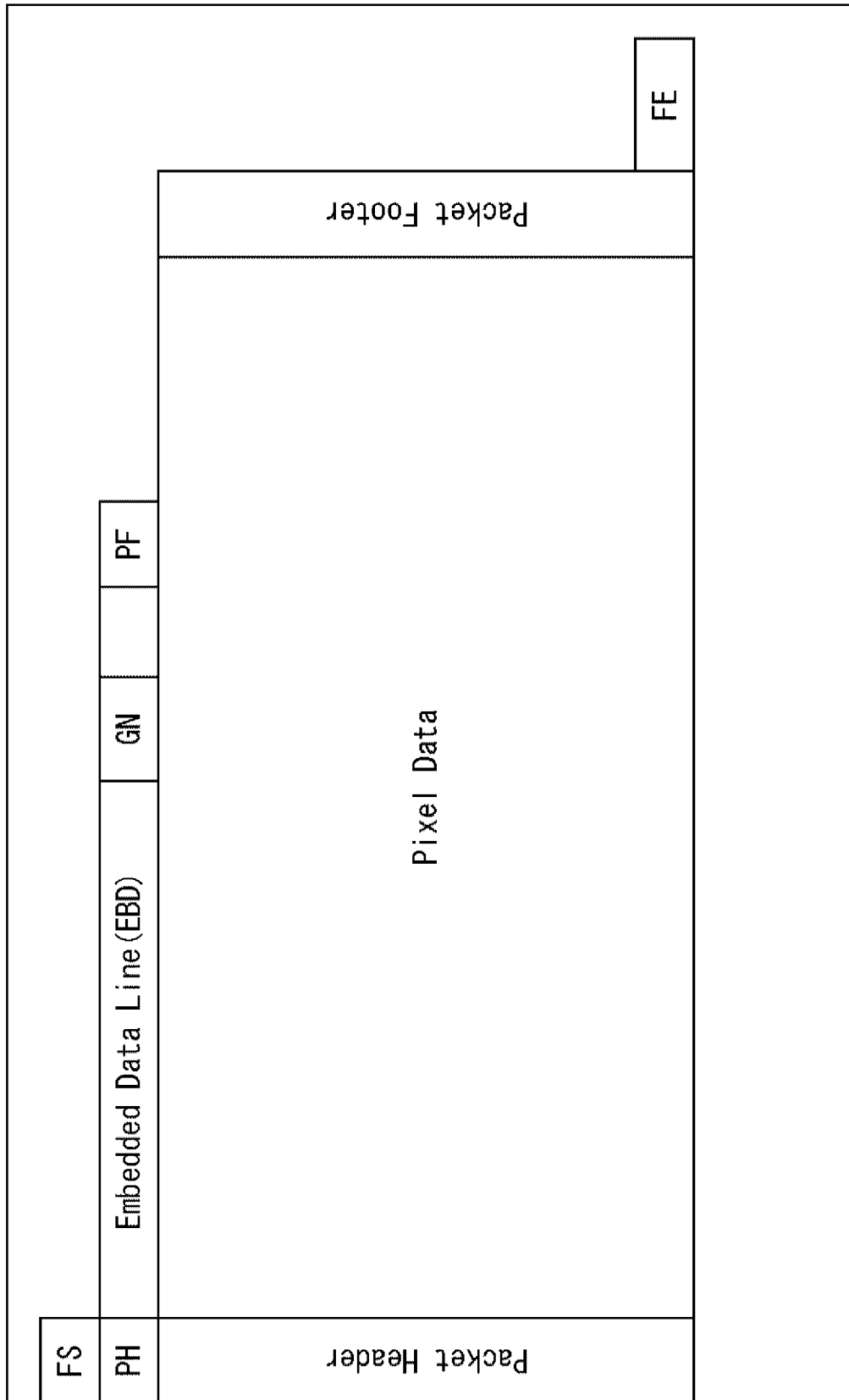
[図4]  
FIG. 4



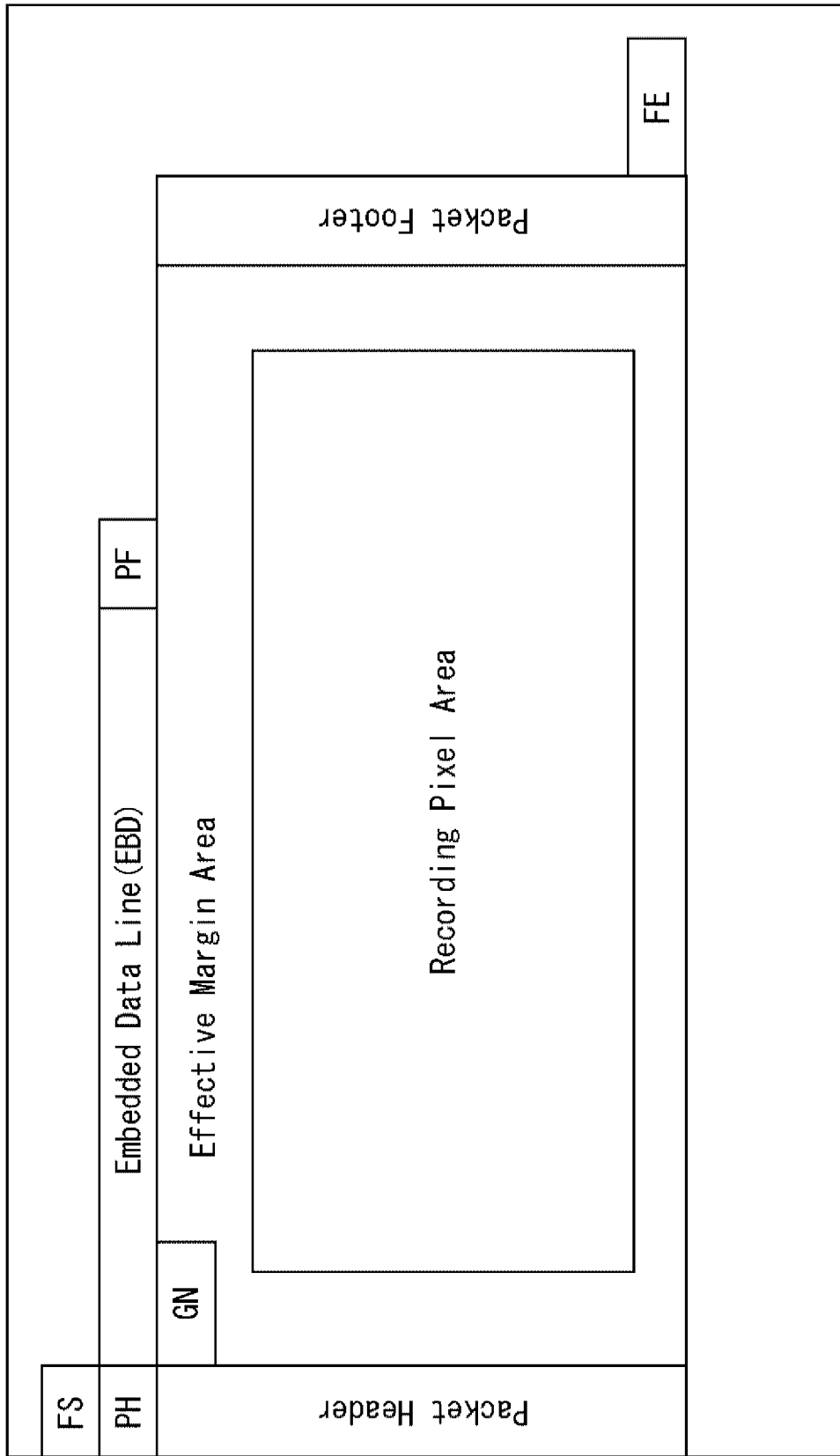
[図5]  
FIG. 5



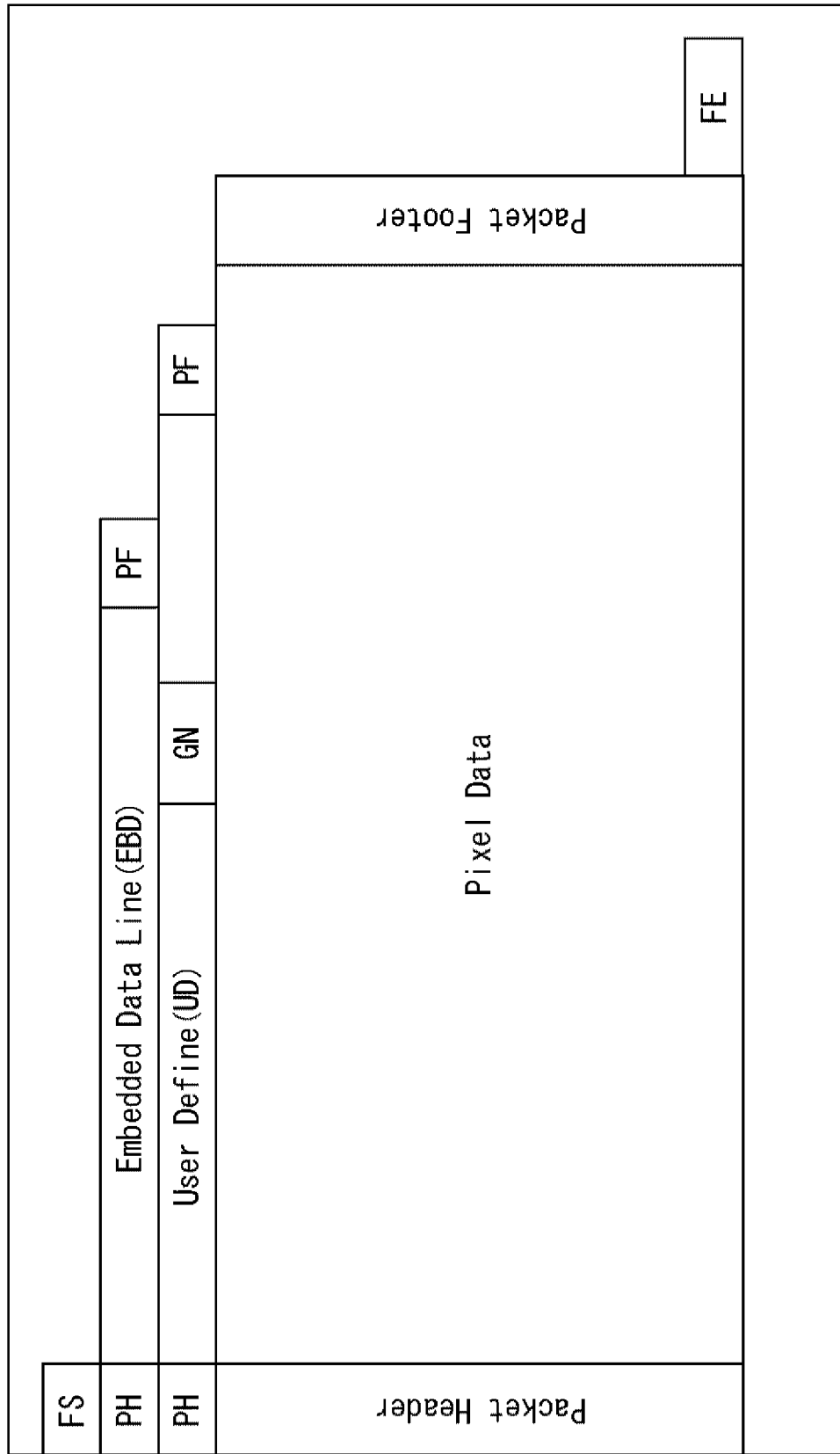


[図7]  
FIG. 7

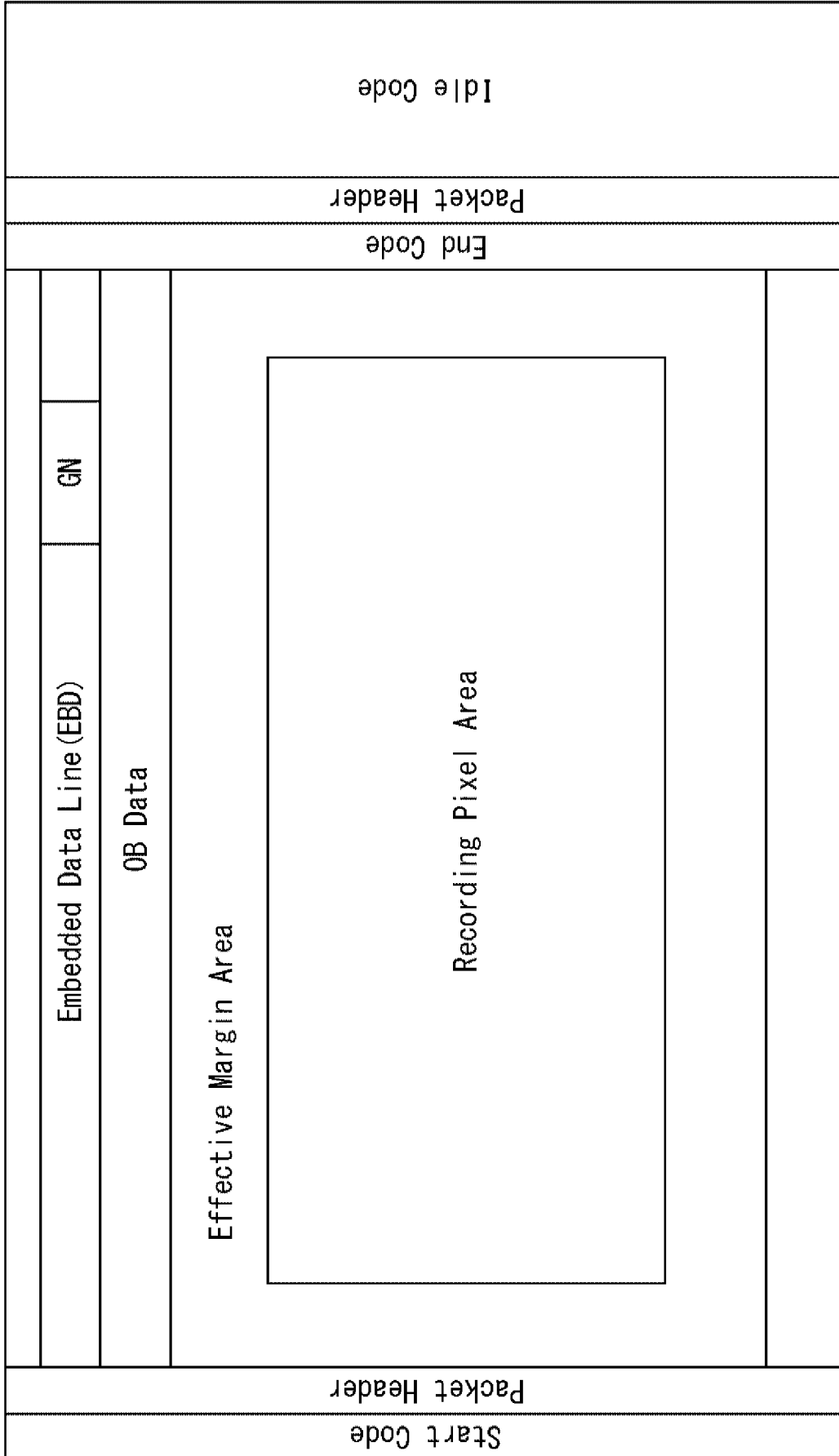
[8]  
FIG. 8



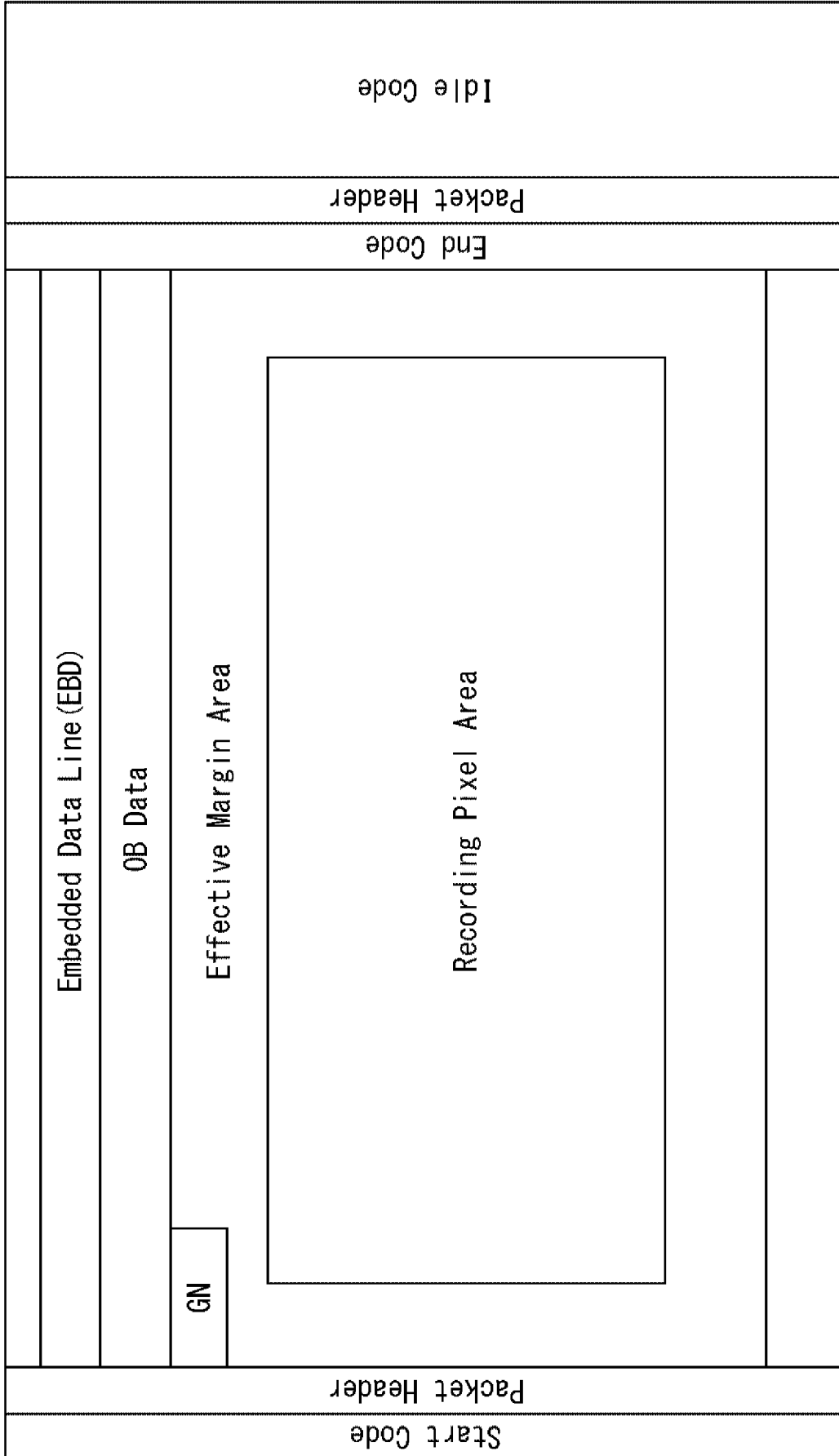
[9]  
FIG. 9

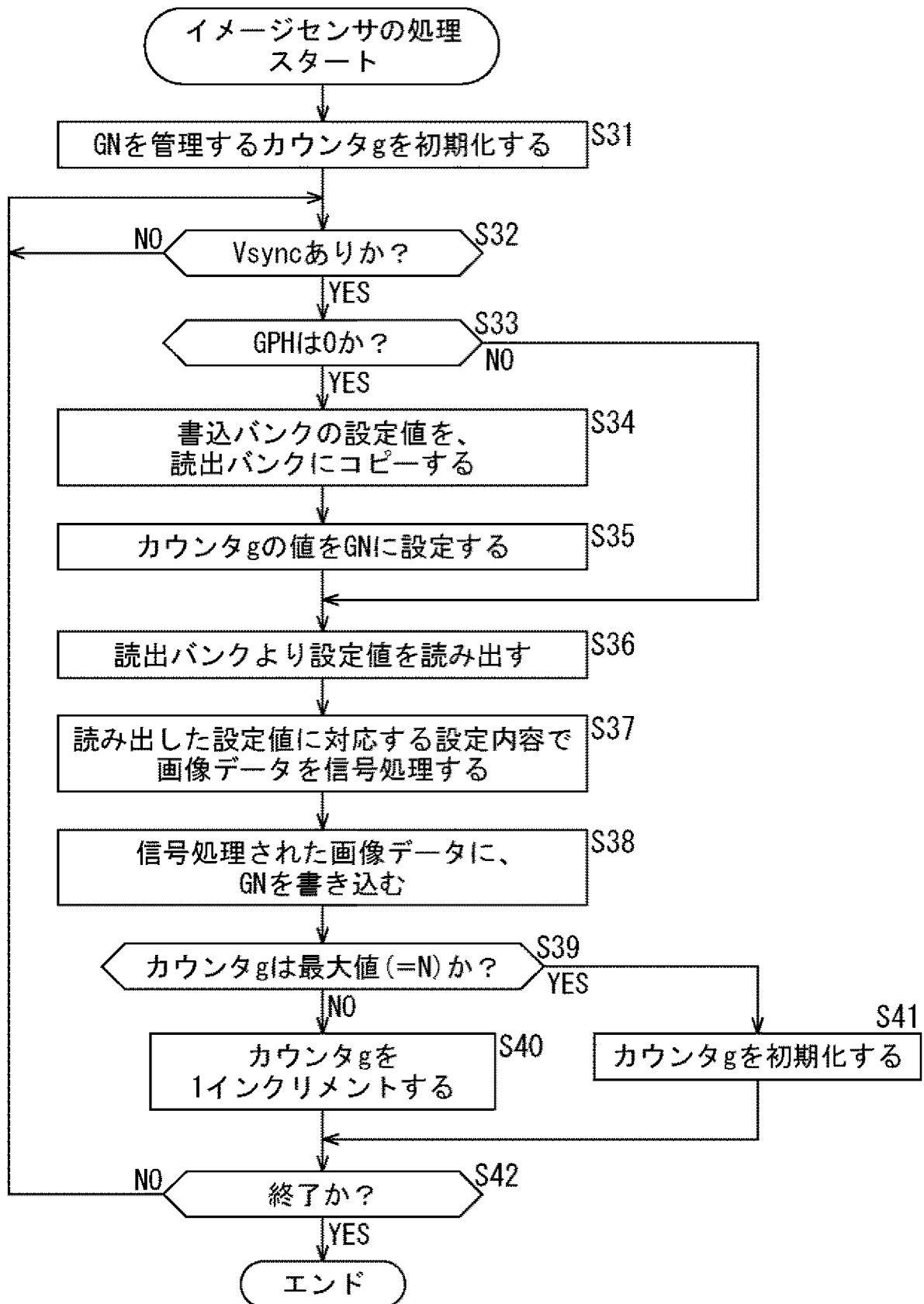


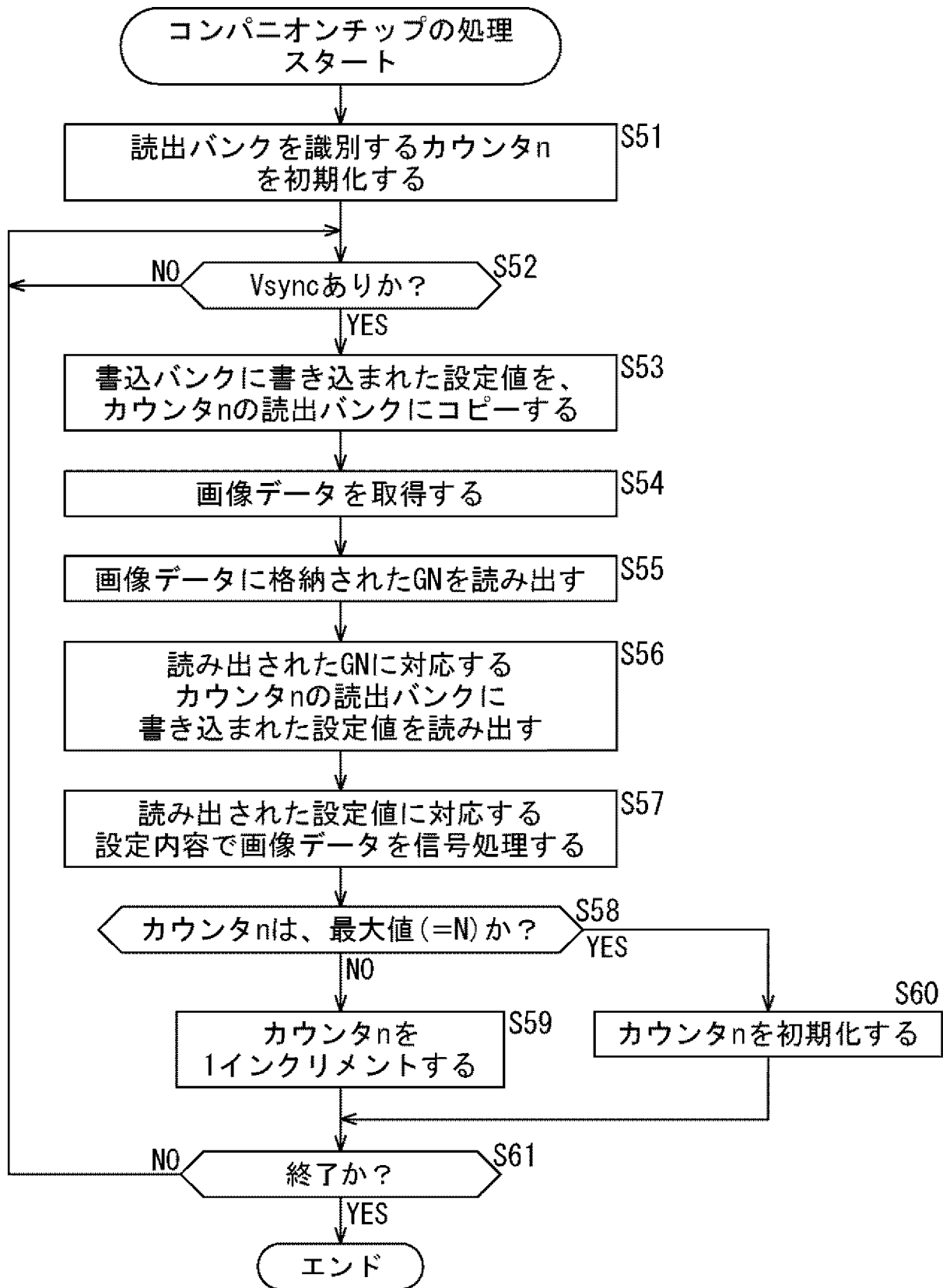
[図10]  
FIG. 10



[図11]  
FIG. 11



[図12]  
FIG. 12

[図13]  
FIG. 13

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/022699

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H04N 23/60</i> (2023.01)i; <i>H04N 23/54</i> (2023.01)i; <i>H04N 25/70</i> (2023.01)i FI: H04N23/60; H04N23/54; H04N25/70		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H04N23/60; H04N23/54; H04N25/70		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2021-064860 A (SONY SEMICONDUCTOR SOLUTIONS CORP) 22 April 2021 (2021-04-22) entire text, all drawings	1-12
A	JP 2021-068950 A (SONY SEMICONDUCTOR SOLUTIONS CORP) 30 April 2021 (2021-04-30) entire text, all drawings	1-12
A	JP 2017-092781 A (CANON KK) 25 May 2017 (2017-05-25) entire text, all drawings	1-12
A	WO 2015/022900 A1 (NIKON CORPORATION) 19 February 2015 (2015-02-19) entire text, all drawings	1-12
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&amp;” document member of the same patent family</p>		
Date of the actual completion of the international search <b>29 August 2023</b>		Date of mailing of the international search report <b>12 September 2023</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No. <b>PCT/JP2023/022699</b>
---

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2021-064860 A	22 April 2021	US 2022/0385809 A1 entire text, all drawings WO 2021/070894 A1	
JP 2021-068950 A	30 April 2021	WO 2021/075321 A1 entire text, all drawings	
JP 2017-092781 A	25 May 2017	(Family: none)	
WO 2015/022900 A1	19 February 2015	US 2016/0198115 A1 entire text, all drawings EP 3035667 A1 CN 105474627 A	

<p>A. 発明の属する分野の分類（国際特許分類（IPC））</p> <p>H04N 23/60(2023.01)i; H04N 23/54(2023.01)i; H04N 25/70(2023.01)i                  FI: H04N23/60; H04N23/54; H04N25/70</p>																	
<p>B. 調査を行った分野</p> <p>調査を行った最小限資料（国際特許分類（IPC））                  H04N23/60; H04N23/54; H04N25/70</p> <p>最小限資料以外の資料で調査を行った分野に含まれるもの</p> <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table> <p>国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）</p>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年							
日本国実用新案公報	1922 - 1996年																
日本国公開実用新案公報	1971 - 2023年																
日本国実用新案登録公報	1996 - 2023年																
日本国登録実用新案公報	1994 - 2023年																
<p>C. 関連すると認められる文献</p> <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>JP 2021-064860 A（ソニーセミコンダクタソリューションズ株式会社）22.04.2021 （2021 - 04 - 22） 全文, 全図</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>JP 2021-068950 A（ソニーセミコンダクタソリューションズ株式会社）30.04.2021 （2021 - 04 - 30） 全文, 全図</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>JP 2017-092781 A（キヤノン株式会社）25.05.2017（2017 - 05 - 25） 全文, 全図</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>WO 2015/022900 A1（株式会社ニコン）19.02.2015（2015 - 02 - 19） 全文, 全図</td> <td>1-12</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	A	JP 2021-064860 A（ソニーセミコンダクタソリューションズ株式会社）22.04.2021 （2021 - 04 - 22） 全文, 全図	1-12	A	JP 2021-068950 A（ソニーセミコンダクタソリューションズ株式会社）30.04.2021 （2021 - 04 - 30） 全文, 全図	1-12	A	JP 2017-092781 A（キヤノン株式会社）25.05.2017（2017 - 05 - 25） 全文, 全図	1-12	A	WO 2015/022900 A1（株式会社ニコン）19.02.2015（2015 - 02 - 19） 全文, 全図	1-12
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号															
A	JP 2021-064860 A（ソニーセミコンダクタソリューションズ株式会社）22.04.2021 （2021 - 04 - 22） 全文, 全図	1-12															
A	JP 2021-068950 A（ソニーセミコンダクタソリューションズ株式会社）30.04.2021 （2021 - 04 - 30） 全文, 全図	1-12															
A	JP 2017-092781 A（キヤノン株式会社）25.05.2017（2017 - 05 - 25） 全文, 全図	1-12															
A	WO 2015/022900 A1（株式会社ニコン）19.02.2015（2015 - 02 - 19） 全文, 全図	1-12															
<p><input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。</p>																	
<p>* 引用文献のカテゴリー</p> <p>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</p> <p>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</p> <p>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</p> <p>“O” 口頭による開示、使用、展示等に言及する文献</p> <p>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</p> <p>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</p> <p>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</p> <p>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</p> <p>“&amp;” 同一パテントファミリー文献</p>																	
<p>国際調査を完了した日</p> <p>29.08.2023</p>		<p>国際調査報告の発送日</p> <p>12.09.2023</p>															
<p>名称及びあて先</p> <p>日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号</p>		<p>権限のある職員（特許庁審査官）</p> <p>登丸 久寿 5P 3722</p> <p>電話番号 03-3581-1101 内線 3271</p>															

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/022699

引用文献			公表日	パテントファミリー文献			公表日
JP	2021-064860	A	22.04.2021	US	2022/0385809	A1	
				全文, 全図			
				WO	2021/070894	A1	
JP	2021-068950	A	30.04.2021	WO	2021/075321	A1	
				全文, 全図			
JP	2017-092781	A	25.05.2017	(ファミリーなし)			
WO	2015/022900	A1	19.02.2015	US	2016/0198115	A1	
				全文, 全図			
				EP	3035667	A1	
				CN	105474627	A	