



(12)发明专利

(10)授权公告号 CN 104395801 B

(45)授权公告日 2017.03.01

(21)申请号 201380011906.7

D·K·迈塞尔弗雷什

(22)申请日 2013.02.28

(74)专利代理机构 中国国际贸易促进委员会专利商标事务所 11038

(65)同一申请的已公布的文献号

申请公布号 CN 104395801 A

代理人 袁玥

(43)申请公布日 2015.03.04

(51)Int.Cl.

G02B 6/42(2006.01)

(30)优先权数据

13/410,113 2012.03.01 US

(85)PCT国际申请进入国家阶段日

2014.09.01

(86)PCT国际申请的申请数据

PCT/US2013/028355 2013.02.28

(87)PCT国际申请的公布数据

W02013/130831 EN 2013.09.06

(73)专利权人 甲骨文国际公司

地址 美国加利福尼亚

(72)发明人 K·拉杰 黄大威

N·E·安尼尚斯莱 T·斯泽

(56)对比文件

US 7766559 B2,2010.08.03,说明书第3页左栏第21行至第7页左栏第3行,附图1—附图12.

US 7766559 B2,2010.08.03,说明书第3页左栏第21行至第7页左栏第3行,附图1—附图12.

US 2003/0038297 A1,2003.02.27,说明书第0019段至第0043段,附图1—附图5.

CN 101932963 A,2010.12.29,全文.

CN 101932963 A,2010.12.29,全文.

CN 1732399 A,2006.02.08,全文.

CN 1629671 A,2005.06.22,全文.

审查员 陈春艳

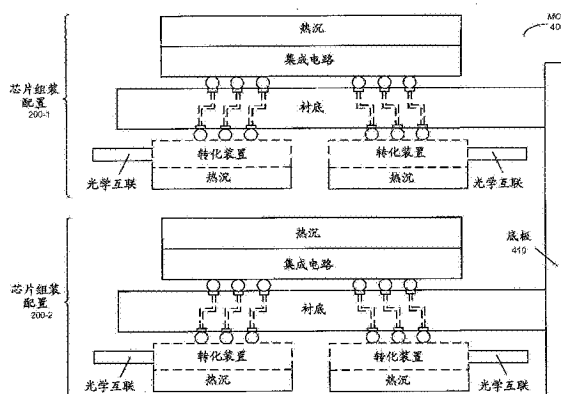
权利要求书2页 说明书7页 附图6页

(54)发明名称

具有密集封装的光学互联的芯片组装配

(57)摘要

一种芯片组装配包括一边具有集成电路和另一边具有转化装置的衬底。该集成电路和转化装置通过贯穿衬底的短的电传输线电耦合。而且,该转化装置在电和光学领域之间转化信号,因此允许使用光学通信的该集成电路和其他组件和设备之间的高速通信(例如,在光纤或光波导中)。



1. 一种芯片组装配配置,包括:

衬底,具有第一表面和在衬底的与第一表面相对侧上的第二表面,第一连接器位于第一表面上且第二连接器位于第二表面上,其中所述第一连接器和第二连接器通过贯穿衬底的互联器电耦合,其中所述互联器对应于三种电连接:到驱动器/接收器的电连接,到电源的电连接和到地的电连接,其中所述互联器中的一个包括通过包括近似平行于第一表面和第二表面中的一个表面的区域的信号线电耦合的两个通孔,其中所述两个通孔部分延伸贯通衬底,其中一个通孔被耦合到第一连接器中的一个,另一通孔被耦合到第二连接器中的一个,并且其中所述区域的长度小于或等于1毫米;

位置邻近第一表面并电耦合到第一连接器的集成电路;以及

位置邻近第二表面并电耦合到第二连接器的转化装置,其中所述转化装置被配置为将来自集成电路的电信号转化为对应的第一光学信号,并将去往集成电路的第二光学信号转化为对应的第二电信号;以及

其中所述第一光学信号和第二光学信号使用光纤在芯片组装配配置内被传递,其中所述光纤通过无源校准被直接耦合到所述转化装置,并且其中所述转化装置不需要准直透镜来耦合到所述光纤。

2. 如权利要求1所述的芯片组装配配置,其中所述衬底包括以下其中之一:印刷电路板和中介层。

3. 如权利要求2所述的芯片组装配配置,其中所述衬底包括以下其中之一:半导体、有机材料、陶瓷、玻璃、和塑料。

4. 如权利要求1所述的芯片组装配配置,进一步包括光学耦合到光纤的源和探测器。

5. 如权利要求1所述的芯片组装配配置,其中所述光纤位于芯片组装配配置的外部。

6. 如权利要求1所述的芯片组装配配置,其中所述第一连接器和集成电路通过以下其中之一来电耦合:焊料和球形栅格阵列。

7. 如权利要求1所述的芯片组装配配置,其中所述第二连接器和转化装置通过以下其中之一来电耦合:焊料、球形栅格阵列、插槽、中介层、和平面栅格阵列。

8. 如权利要求1所述的芯片组装配配置,其中,与第一连接器、第二连接器和互联器相关的电路路径的平均阻抗与集成电路和转化装置中的驱动的平均阻抗大致匹配。

9. 如权利要求8所述的芯片组装配配置,其中所述平均阻抗大致等于50欧姆。

10. 如权利要求1所述的芯片组装配配置,进一步包括在集成电路的与衬底相对侧上的热耦合到集成电路的热沉。

11. 一种用于在芯片组装配配置中传递信息的系统,包括:

处理器;

存储被配置为由处理器执行的程序模块的存储器;以及

芯片组装配配置,其中所述芯片组装配配置包括:

衬底,具有第一表面和在衬底的与第一表面相对侧上的第二表面,第一连接器位于第一表面上且第二连接器位于第二表面上,其中所述第一连接器和第二连接器通过贯穿衬底的互联器电耦合,其中所述互联器对应于三种电连接:到驱动器/接收器的电连接,到电源的电连接和到地的电连接,其中所述互联器中的一个包括通过包括近似平行于第一表面和第二表面中的一个表面的区域的信号线电耦合的两个通孔,其中所述两个通孔部分延伸贯

通衬底,其中一个通孔被耦合到第一连接器中的一个,另一通孔被耦合到第二连接器中的一个,并且其中所述区域的长度小于或等于1毫米;

位置邻近第一表面并电耦合到第一连接器的集成电路;以及

位置邻近第二表面并电耦合到第二连接器的转化装置,其中所述转化装置被配置为将来自集成电路的电信号转化为对应的第一光学信号,并将去往集成电路的第二光学信号转化为对应的第二电信号;以及

其中所述第一光学信号和第二光学信号使用光纤在芯片组装配置内被传递,其中所述光纤通过无源校准被直接耦合到所述转化装置,并且其中所述转化装置不需要准直透镜来耦合到所述光纤。

12.如权利要求11所述的系统,进一步包括光学耦合到光纤的源和探测器。

13.如权利要求11所述的系统,其中所述光纤位于芯片组装配置的外部。

14.如权利要求11所述的系统,其中,与第一连接器、第二连接器和互联器相关联的电路路径的平均阻抗与集成电路和转化装置中的驱动的平均阻抗大致匹配。

15.一种用于在芯片组装配置中传递信息的方法,所述方法包括:

从集成电路驱动电信号到贯穿在芯片组装配置中邻近集成电路的衬底的电路路径中,其中,所述电路路径包括位于衬底的第一表面上的第一连接器、位于衬底的与第一表面相对侧上的衬底的第二表面上的第二连接器、以及贯穿所述衬底并使第一连接器和第二连接器电耦合的互联器,其中所述互联器对应于三种电连接:到驱动器/接收器的电连接,到电源的电连接和到地的电连接,其中所述互联器中的一个包括通过包括近似平行于第一表面和第二表面中的一个表面的区域的信号线电耦合的两个通孔,其中所述两个通孔部分延伸贯通衬底,其中一个通孔被耦合到第一连接器中的一个,另一通孔被耦合到第二连接器中的一个,并且其中所述区域的长度小于或等于1毫米;

在位置邻近所述第二表面并电耦合到所述第二连接器的转化装置处接收电信号;

使用转化装置将所述电信号转化为光学信号;以及

在芯片组装配置中的光纤中传递所述光学信号,其中所述光纤通过无源校准被直接耦合到所述转化装置,并且其中所述转化装置不需要准直透镜来耦合到所述光纤。

具有密集封装的光学互联的芯片组装配置

技术领域

[0001] 本公开一般地涉及容纳多个半导体芯片的芯片组装配置。更具体而言,本公开涉及包含一种具有促进密集封装的光学互联的短长度传输线的衬底的芯片组装配置。

背景技术

[0002] 随着集成电路(IC)技术继续向更小临界尺寸发展,现有互联越来越难以提供合适的通信和集成特性,如:高带宽、低等待时间、低功耗、稳定性和低成本。在包含下一代多处理器架构的计算机系统中这些挑战尤为尖锐,这样的计算机系统需要在大量的多核处理器与存储器之间的高速通信。

[0003] 计算机系统中组件间的高带宽通信可以通过增加互联中的信号线数量和/或增加每条信号线的数据速率来实现。然而,半导体管芯上的引脚数量目前受限于有限的光罩尺寸,以及芯片配置、制造和组装约束。这一引脚数量约束也限制着处理器中输入/输出(I/O)端性能的提升。例如,当数据速率为20Gbps和更高时,高带宽通信所需差分引脚的数量预计超过1000。

[0004] 另外,随着通过传输线的数据速率增加,因为:由反射、吸收、色散、串扰、多条线路交叉和信道间歪斜差异引起的损失,有效通信距离减小。甚至当使用低损失(和高成本)的绝缘材料时,电传输线具有有限的传输一距离和带宽乘积。虽然其他通信技术,如发射器有限冲击响应滤波、模拟线性均衡、自适应判定反馈均衡和定时恢复,可以被用于提高通信性能,这些通信技术典型地增加功耗和等待时间。结果就是,传输线数据速率的限制正越来越限制着计算系统的性能。

[0005] 原则上,光学互联提供了克服以上描述的电互联瓶颈的方法,并且因此可以提供:高带宽、长距离通信、低损失、低串扰、低功耗和电磁免疫性。图1给出了图解使用光学互联来促进组件(如处理器、存储器、路由器和开关等)间通信的现有芯片组装配置100的顶视图的框图。

[0006] 然而,这一芯片组装配置有一些缺点。尤其是,这些光学互联消耗了芯片组装配置中宝贵的面积,这会增加成本。此外,由于组件密度的约束,各组件间的距离会变大,这会增加等待时间。而且,在芯片组装配置中相邻光学和电组件的热管理会困难。

[0007] 因此,需要一种没有上述问题的芯片组装配置。

发明内容

[0008] 本公开的一个实施例提供了芯片组装配置,该芯片组装配置包括具有第一表面和在衬底的与第一表面相对侧上的第二表面的衬底。该衬底还包括位于第一表面的多个第一连接器和位于第二表面的多个第二连接器,第一连接器和第二连接器通过贯穿衬底的互联器电耦合。此外,该芯片组装配置包括位置邻近第一表面并电耦合到第一连接器的集成电路。而且,该芯片组装配置包括位置邻近第二表面并电耦合到第二连接器的转化装置。该转化装置将来自集成电路的电信号转化为对应的第一光学信号并将去往集成电路的第二光

学信号转化为对应的第二电信号。注意到所述第一光学信号和所述第二光学信号在芯片组装配配置中通过光学互联被传递。

[0009] 另外,衬底可以包括:印刷电路板和/或中介层。例如,所述衬底可以包括:半导体、有机材料、陶瓷、玻璃和/或塑料。

[0010] 在一些实施例中,芯片组装配配置包括光学耦合到光学互联的源和探测器。作为替代地,与光学互连相关联的源和探测器可以位于芯片组装配配置外部。

[0011] 而且,所述光学互联可以包括:光纤和/或光波导。

[0012] 注意,第一连接器和集成电路可以通过:焊料、球形栅格阵列、插槽、中介层和/或平面栅格阵列电耦合。此外,所述第二连接器和所述转化装置可以通过:焊料、球形栅格阵列、插槽、中介层和/或平面栅格阵列电耦合。

[0013] 在一些实施例中,与第一连接器、第二连接器和互联器相关联的电路路径的平均阻抗与集成电路和转化装置中的驱动的平均阻抗大致匹配。例如,平均阻抗可以为近似50欧姆。此外,在数据速率大于10Gbps时,与第一连接器、第二连接器和互联器相关的传递特性的一个主极点可以促进集成电路与转化装置间的通信。

[0014] 另外,芯片组装配配置可以包括在集成电路的与衬底相对侧上的热耦合到集成电路的热沉。

[0015] 在一些实施例中,给定的互联器包括通过包括一块近似平行于第一表面和第二表面中某一个的区域的信号线来电耦合的两个通孔。这些通孔可以部分延伸至贯穿衬底。而且,所述区域的长度可以是小于或等于1毫米。

[0016] 在某个实施例中,给定的连接器包括由从第一表面和第二表面的信号线电耦合的直贯穿通孔,其中通孔从第一表面通过衬底延伸至第二表面。

[0017] 另外一个实施例提供了包括该芯片组装配配置的系统。该系统可以或可以不包括一个处理器和存储器。

[0018] 另外一个实施例提供了用于在芯片组装配配置中传递信息的方法。在操作中,电信号被从集成电路驱动到贯穿在芯片组装配配置中邻近集成电路的衬底的电路路径中,其中所述电路路径包括位于衬底的第一表面的多个第一连接器、位于衬底的与第一表面相对侧上的衬底的第二表面上的第二连接器,和电耦合第一连接器和第二连接器的贯穿衬底的互联器。然后,电信号在位置邻近第二表面并电耦合到第二连接器的转化装置处被接收。而且,使用转化装置,电信号被转化为光学信号。接着,光学信号在芯片组装配配置中的光学互联中被传递。

附图说明

[0019] 图1是图解现有芯片封装的顶视图的框图。

[0020] 图2是图解对应于本公开一个实施例的芯片组装配配置的侧视图的框图。

[0021] 图3是图解对应于本公开一个实施例的图2的芯片组装配配置的底视图的框图。

[0022] 图4是图解对应于本公开一个实施例的多芯片模块(MCM)的侧视图的框图。

[0023] 图5是图解包括对应于本公开一个实施例的图2的芯片组装配配置的系统框图。

[0024] 图6是图解在对应于本公开一个实施例的芯片组装配配置中通信信息的方法的流程图。

[0025] 注意到相同的附图标记遍及附图表示对应的部分。而且,同一部分的多个实例由通过破折号与实例数字相分离的同一前缀来标明。

具体实施方式

[0026] 芯片组装配配置的多个实施例、包含芯片组装配配置的多芯片模块(MCM)、包含芯片组装配配置的系统、和一种在芯片组装配配置中用于传递信息的技术被描述。此芯片组装配配置包括一边具有集成电路并且另一边具有转化装置的衬底。所述集成电路和转化装置通过贯穿衬底的短的电传输线来电耦合。而且,所述转化装置在电和光学领域之间转化信号,因此允许使用光通信实现集成电路和的其他组件及设备之间的高速通信(例如,在光纤或光波导中)。

[0027] 通过将转化装置(即是,光学输入/输出或I/O端口)放置在邻近集成电路但是却是集成电路的反面上,所述芯片组装配配置可以解决与损失面积、等待时间、和热管理有关的挑战,因此允许使用密集配置的光学I/O端口。结果,该芯片组装配配置可以允许有关光学互联的优点、没有与现有实现有关的问题。因此,该芯片组装配配置可以在高性能计算机系统中为下一代多处理器架构提供合适的通信和集成特性以供使用。

[0028] 我们现在描述该芯片组装配配置。图2给出了图解芯片组装配配置200-1的侧视图的框图。此芯片组装配配置包括衬底210(如印刷电路板、玻璃衬底、无机衬底、陶瓷衬底、或塑料衬底),在衬底210相反的面上有多个表面212,具有陈列于表面212-1上的连接器214-1和陈列于表面212-2上的连接器214-2。这些连接器通过贯穿衬底210的互联216(如传输线)电耦合。给定互联与一对连接器214的组合可以构成电路径。

[0029] 注意到给定的互联可以包含通过包括近似平行于表面212中的一个表面的区域204(即,提供短的横跳的那个)的信号线208电耦合的两个通孔206。这些通孔可以部分延伸贯通衬底210。此外,区域204的长度可以是小于或等于1毫米,因此有利于具有好的信号完整性的高速通信。

[0030] 注意到,给定的连接可以包括通过直接从表面212-1到表面212-2或反向的信号线来电耦合的单独通孔。

[0031] 而且,芯片组装配配置200-1包括位置邻近表面212-1并电耦合到连接器214-1(例如,通过焊料和/或球形栅格阵列)的集成电路218。此外,芯片组装配配置200-1包括位置邻近表面212-2并电耦合到连接器214-2(例如,通过焊料和/或球形栅格阵列)的转化装置220。这些转化装置将来自集成电路218的电信号转化为相应的光学信号222-1并将去到集成电路218的光学信号222-2转化为对应的电信号。注意,光学信号222在芯片组装配配置200-1中使用一或多个光学互联224,如:光纤和/或光波导(如使用绝缘体上硅技术实现的光波导),来通信。

[0032] 在一些实施例中,所述芯片组装配配置包括光耦合到一或多个光学互联224的可选的源226和/或可选的探测器228,作为替代地,与一或多个光学互联224关联的源和探测器可以位于芯片组装配配置200-1的外部。

[0033] 与连接器214-1、连接器214-2和互联器216相关联的电路径的平均阻抗可以与集成电路218和一个转化装置220中的多个驱动的平均阻抗近似匹配。例如,平均阻抗可以是50欧姆,并具有大的相关电容。另外,在数据速率大于10Gbps时,与连接器214-1、连接器

214-2和互联器216相关的传递特性的主极点可以促进集成电路218与转化装置220间的通信。

[0034] 而且,芯片组装配置200-1可以包括在集成电路218相对于衬底210的反面上的热耦合到集成电路218的可选热沉230。这一点可以是有用的,因为对于光学组件而言热稳定性是重要的。这种配置还释放了表面212-1上的宝贵面积,这些面积能够被用来减少串扰和/或增加组件的密度。

[0035] 在示例性实施例中,在给定的一个转化装置220中的每个光学信道驱动或接收器I/O都被电耦合到集成电路218上相应的高速驱动/接收器引脚(路径#1)。另外,产生到电源(路径#2)和到地(路径#3)的连接。如之前所注意到的,这些连接可以被两个短通孔(大约150-300微米高)和平台板层上的关联的传输线的小转向(比如,长度小于1mm)所支持。这一电跳可以成为能够物理互联表面212的最小电跳(而不是从表面212-1落至表面212-2的贯穿通孔,这样的通孔可能不是对所有的连接都可行。)这种小的电连接可以促进集成电路218中进出串行化/反串行化I/O模块的最高数据速率的信号发送。例如,与所需的额外通孔有关的电交叉和信号退化能够被避免。另外,I/O驱动所需的功率可以被减少和/或其他通信技术(如预加重或均衡)的使用可以被减少或除去。

[0036] 在一些实施例中,给定的一个转化装置220中的光学子组件中的每一个光学I/O端口都能够支持4、8、12或16信道。一般而言,如果每一通道的最高可能数据速率已被假设,所需空间信道的数量通常由到集成电路218的接口所需的空間复用或集合来指示。在小的占用面积内每一个转化装置220都可以足够的宽以支持多个信道(如,1-D或2-D形式下的4、8、12或16信道),同时仍然将这些光学I/O端口放置得邻近集成电路,比如集成电路218。

[0037] 而且,依赖于布局中可实现的信号完整性,每一通道可以是单端 或差分的。注意到,给定的一个转化装置220中的光学I/O端口可以包括:光源(如在电流或电压模式下操作的1-D或2-D垂直-空腔表面-发射激光阵列),探测器(如1-D或2-D光电二极管阵列,例如反向偏置pn结二极管、引脚二极管、金属-半导体-金属探测器或谐振腔增强型探测器)和相关联的驱动和接收器(如互阻抗放大器和限幅放大器),这些驱动和接收器为能够容纳高达40Gbps数据速率的集成电路形式(可以通过光纤带耦合到光学组件)。所述光学组件可以使用III-V族半导体化合物(如GaAs或InP)作为基材料来实现。

[0038] 而且,所述光学组件可以与电集成电路位于相同的一个或多个衬底上。例如,转化装置220中的光学I/O端口可以使用以下方式物理地附加到衬底210:回流组装工艺或可重新配对的连接,如微引脚栅格阵列(μ -PGA)连接器的**MEG-阵列**[®]连接器(来自法国Guyancourt的FCi),此外,光学连接器/光学头可以通过关于个体发送或接收信道的无源校准被用于配对标准MPO/MTP连接器(来自IL里尔的**Molex**[®]公司)上的光学互联224中的光纤带。这些光学头可以支持利用合适的光学复用/解复用元件的空分复用(例如,光纤的平行信道)和/或波分复用。

[0039] 由于热约束,在操作中,转化装置220中的光学I/O端口可以与集成电路218所产生的热量隔离。同时,热量需从转化装置220内的电集成电路中的驱动和接收器中移除。否则,在高温下热量衰减可以降低光源的功率。结果就是,转化装置220可以热耦合到可选的热沉232,如带翅片的机器加工的铝或铜块。

[0040] 在集成电路218是处理器的实施例中,数十个高速串行化/反串行化电I/O传输线可以被除去。例如,典型的处理器包括在芯片外围上的串行化/反串行化I/O块,具有连接到串行化/反串行化I/O引脚的差分传输线。典型地,所需差分对线的数量与对分带宽除以每引脚最大数据速率相等。作为说明,如果所需进入处理器的合计带宽为2Tbps (4Tbps的对分带宽)且每一串行化/反串行化I/O引脚支持20Gbps,那么所需引脚或者传输线的数量是2Tbps除以20Gbps,即100。为差分信号发送乘以2得到200个引脚或传输线。

[0041] 使用图3给出的配置,该图呈现了解芯片组装配配置200-1的底视图的框图,转化装置220中光学组装的多个阵列能够显著地减少引脚或传输线的数量。另外,这种配置提供了在衬底210的顶表面上的一或多个处理器和存储器芯片的更加紧密的集成,因此去除或减少了路径拥堵并提高了信号完整性。

[0042] 在示例性的实施例中,芯片组装配配置200-1是在转化装置220中具有发射和接收信道的全双工实现。该配置中的发射器(Tx)和接收器(Rx)光学I/O端口(或光学组装)可以彼此相互邻近(例如,分别在转化装置220-1和220-2中)。此外,该配置可以支持2-16个信道。然而,在某些实施例中,在给定转化装置中的给定光学I/O端口使用具有发射或者接收信道的半双工实现。注意到转化装置220中的发射器和接收器光学组装可以被物理隔离并可以用各种方式被安排(例如,交替的Tx和Rx、Tx Tx Tx Tx之后是Rx Rx Rx Rx,等等)。

[0043] 在图2中,芯片组装配配置200-1的表面212-2上的光学I/O端口可以被安排成若干行或错列的多行。物理空间允许这样的安排,因为集成电路218没有阻碍端口的线路,而且互联器216沿着垂直路径贯穿衬底210。注意到,由于互联器216沿着这一垂直路径,串行化/反串行化I/O块可以不再被约束到集成电路218的外围。结果就是,设计者能够选择将串行化/反串行化I/O块放置得靠近处理器芯片边界,以及可以去除通往给定转化装置,比如转化装置220-1的相应垂直互联路径。另外,位于处理器下部的某些区域可以空着留给支承板以使处理器封装配对衬底210。

[0044] 在一个示例性的实施例中,转化装置220中的光学I/O端口是基于具有波长850、1301或1550纳米的垂直一空腔表面一发射激光技术和相应GaAs或InP探测器技术。另外,转化装置220中的光学I/O端口可以基于硅一光子技术,该技术可以使用减少数量的分布式一反馈激光阵列支持单模(即,波分复用)和/或多模光纤(即,空分复用)。

[0045] 芯片组装配配置200-1的多个实例可以被包括在多芯片模块(MCM)中。这在图4中示出,该图给出了图解具有连接到底板410的芯片组装配配置200的多芯片模块MCM 400的侧视图的框图。注意到,由于转化装置中的光学I/O端口被安排在衬底的底面,大体积的铜电缆可以被薄的光纤带替换,光纤带可以被全部集成高密度、紧凑的光纤连接器片面板。

[0046] 这一配置使用电子和/或光学开关从而可以允许光学信号在MCM 400内部和/或外部重新分布。而且,这一配置可以允许衬底间不受限的空气流动,同时对于集成电路和转化装置都如此。另外,通过移除大体积的铜电缆,额外的电缆一管理支持套件可以不再被需要。(因此,芯片组装配配置200可以提供增强的可靠性。)额外地,转化装置中的光学I/O端口可以被直接安排到其他芯片和开关、存储器等,的下面,因此减少了通往这些组件的电信号线的长度。

[0047] 所述芯片组装配配置可以被用于多种应用中。这在图5中被展示,该图给出了图解包括芯片组装配配置508,如芯片组装配配置200-1(图2)的系统500的框图。位于或光耦合到芯片

组装配508中的转化装置上的光学互联506可以耦合一或多个处理器510、存储器524和/或通信接口512。而且,通过一或多个信号线522可以将一或多个处理器510耦合到用户接口514。注意到,一或多个处理器(或处理器核)510可以支持并行处理和/或多线程操作,通信接口512可以具有持久的通信连接,且该一或多个信号线522可以构成通信总线。另外,用户接口514可以包括:显示器516、键盘518、和/或指示器520,比如鼠标。

[0048] 系统500中的存储器524可以包括易失存储器和/或非易失存储器。更具体来说,存储器524可以包括:ROM、RAM、EPROM、EEPROM、闪存、一或多个智能卡、一或多个磁盘存储设备、和/或一或多个光学存储设备。存储器524可以存储包括用于处理多种基础系统服务以完成硬件依赖的任务的过程(或指令集)的操作系统526。而且,存储器524也可以存储通信模块528中的通信过程(或一指令集)。这些通信过程可以被用于与一或多台计算机、设备和/或服务器,包括对系统500而言位于远程的计算机、设备和/或服务器进行通信。

[0049] 存储器524也可以包括一或多个编程模块530(或指令集)。注意到,一或多个编程模块530可以构成计算机编程机制。存储器524中的多个米卡中的指令可以用以下方式实现:高级别过程语言、面向对象编程语言、和/或汇编或机器语言。所述编程语言可以被编译或解释,即,是可配置的或已被配置的,以被一或多个处理器(或处理器核)510所执行,。

[0050] 系统500可以包括:VLSI电路、交换机、集线器、桥、路由器、通信系统(比如在波分复用中)、存储区域网络、数据中心、网络(比如局域网)、和/或计算机系统(比如多核处理器计算机系统)。举例来说,芯片组装配可以被包括到耦合在多个处理器刀片的底板中,或如图4所示,包括在与不同种类的组件(例如处理器、存储器、I/O、和/或外围设备)耦合的MCM中。在一些实施例中,该MCM执行以下器件功能:交换机、集线器、桥、和/或路由器。

[0051] 另外,所述计算机系统可以包括,但不限于:服务器(比如多插槽、多机架服务器)、笔记本计算机、通信设备或系统、个人计算机、工作站、大型主机计算机、刀片、企业计算机、数据中心、便携式计算设备、平板电脑、超级计算机、附加网络的存储(NAS)系统、存储一区域一网络(SAN)系统、和/或另外的电子计算设备。

[0052] 总体而言,系统500可以位于一个位置或可以分布在多个地理上分散的位置。而且,系统500的一些或所有功能可以通过一或多个专用集成电路(ASIC)和/或一或多个数字信号处理器(DSP)来实现。另外,之前的实施例中的功能可以硬件多软件少、或软件多而硬件少地来实现,正如本领域技术人员所熟知的那样。

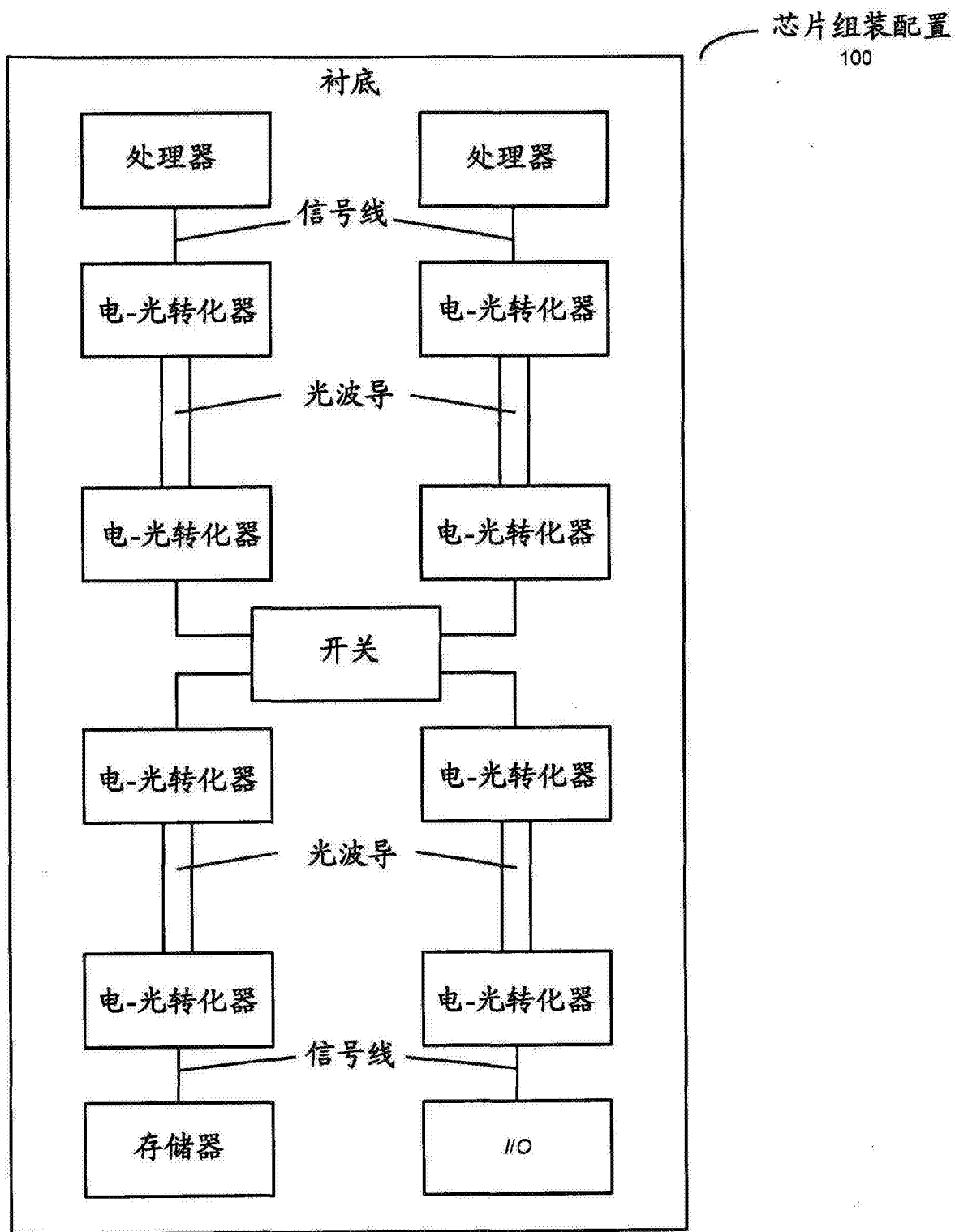
[0053] 之前的实施例可以包括更少的组件或额外的组件。另外,虽然芯片组装配和系统被图解为具有多个分立项,这些实施例旨在成为可以存在的多种特征的功能性描述而不是此处所描述实施例的结构图。因此,在这些实施例中,两个或多个组件可以被组合成为一个组件和/或一或多个组件的位置可以被改变。而且,两个或多个之前实施例的特征可以被彼此结合。

[0054] 我们现在描述方法的实施例。图6给出了图解用于在可以是芯片组装配200—1(图2)的芯片组装配中传递信息的方法600的流程图。在操作过程中,电信号被从集成电路驱动到贯穿在芯片组装配中邻近集成电路的衬底的电路径中(操作610),其中所述电路径包括位于衬底第一表面上的第一连接器、位于衬底的与第一表面相对侧上的衬底的第二表面上的第二连接器,和电耦合第一连接器和第二连接器的贯穿衬底的互联器。然后,电信号在位于邻近第二表面并电耦合到第二连接器的转化装置处被接收(操作612)。而且,使

用转化装置,电信号被转化为光学信号(操作614)。接着,在芯片组装配置中的光学互联中传递光学信号(操作616)。

[0055] 在一些实施例中,方法600包括额外的或更少的操作。而且,操作的顺序可以改变,和/或两个或更多的操作可以被结合为一个单独操作。

[0056] 前述描述是用来使任何本领域技术人员能够制作和利用本公开,同时被提供于一种具体应用和它的要求的情况下。而且,本公开的实施例的前述描述仅作为图解和说明的目的而呈现。它们不旨在成为无遗漏的或使本公开限于所公开的形式。相应的,对本领域技术人员来说,很多修改和变形将会是明显的,并且,在此处定义的一般性原理可以在不背离本公开的精神和范围的情况下被应用到其他的实施例和应用中。额外的,有关前述实施例的讨论不是用来限制本公开的。如此,本公开不受限于所展示的实施例,而是与此处公开的原理和特征相一致的最广范围相符。



(现有技术)

图1

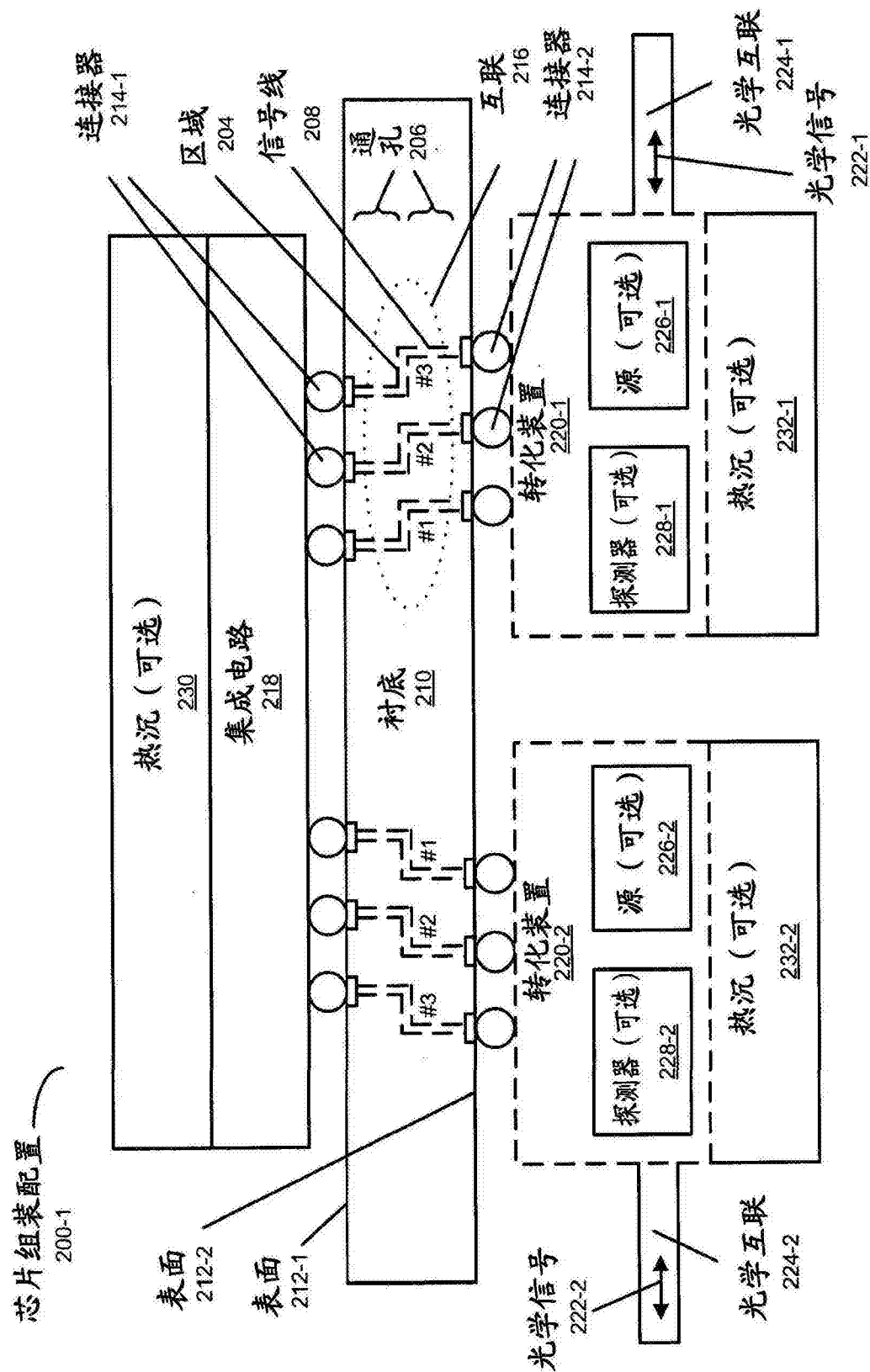


图2

芯片组装配置
200-1

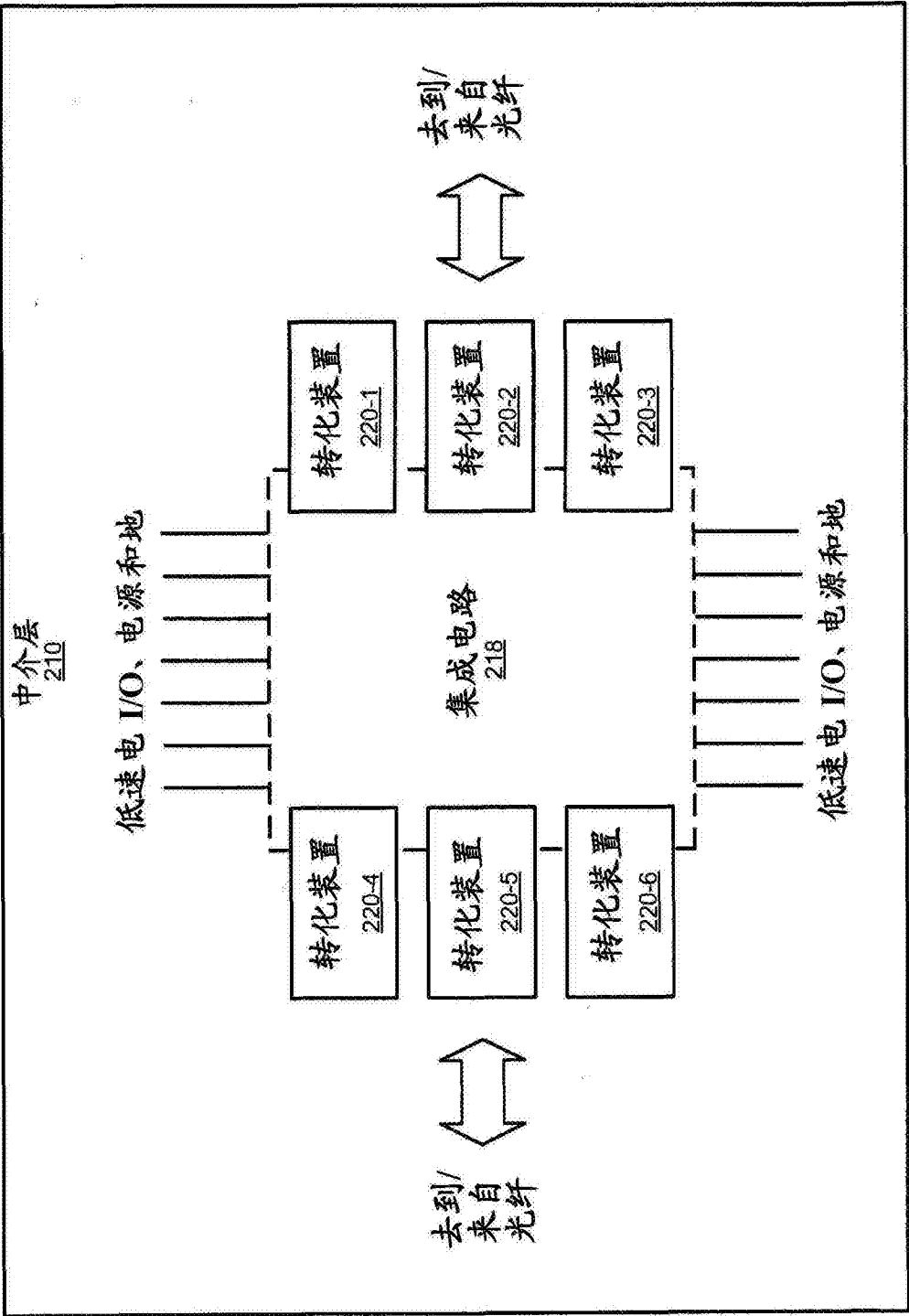


图3

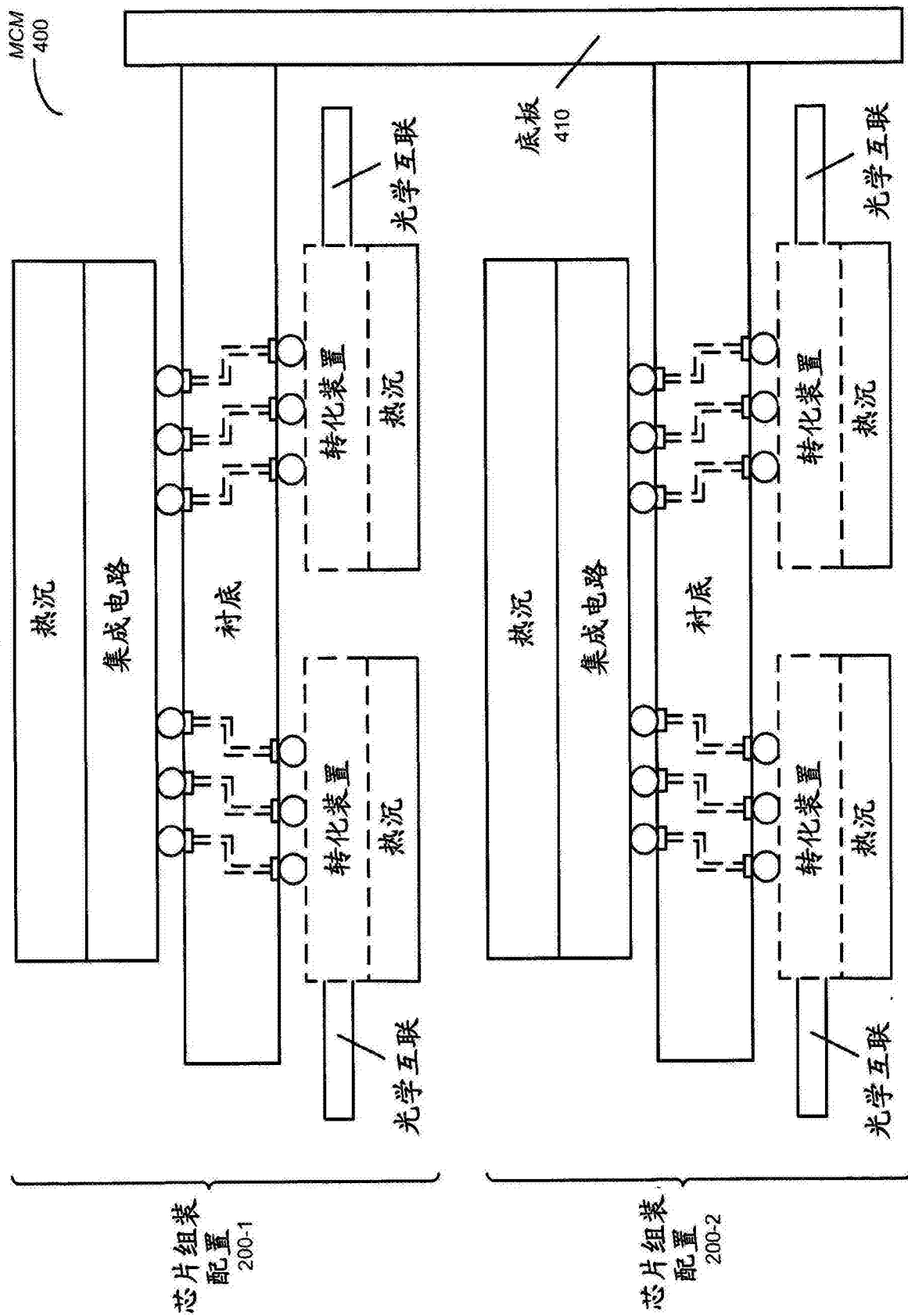


图4

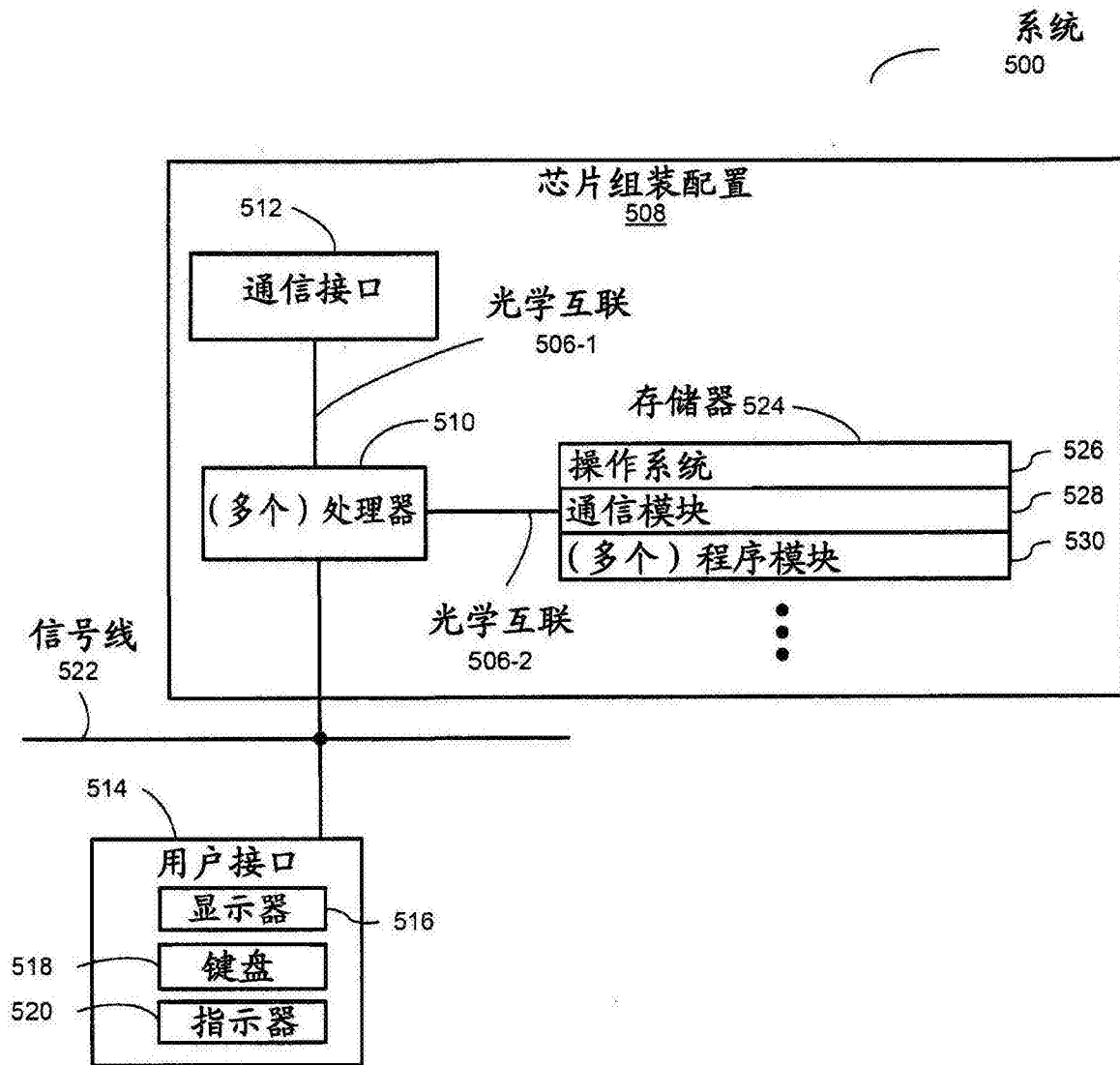


图5

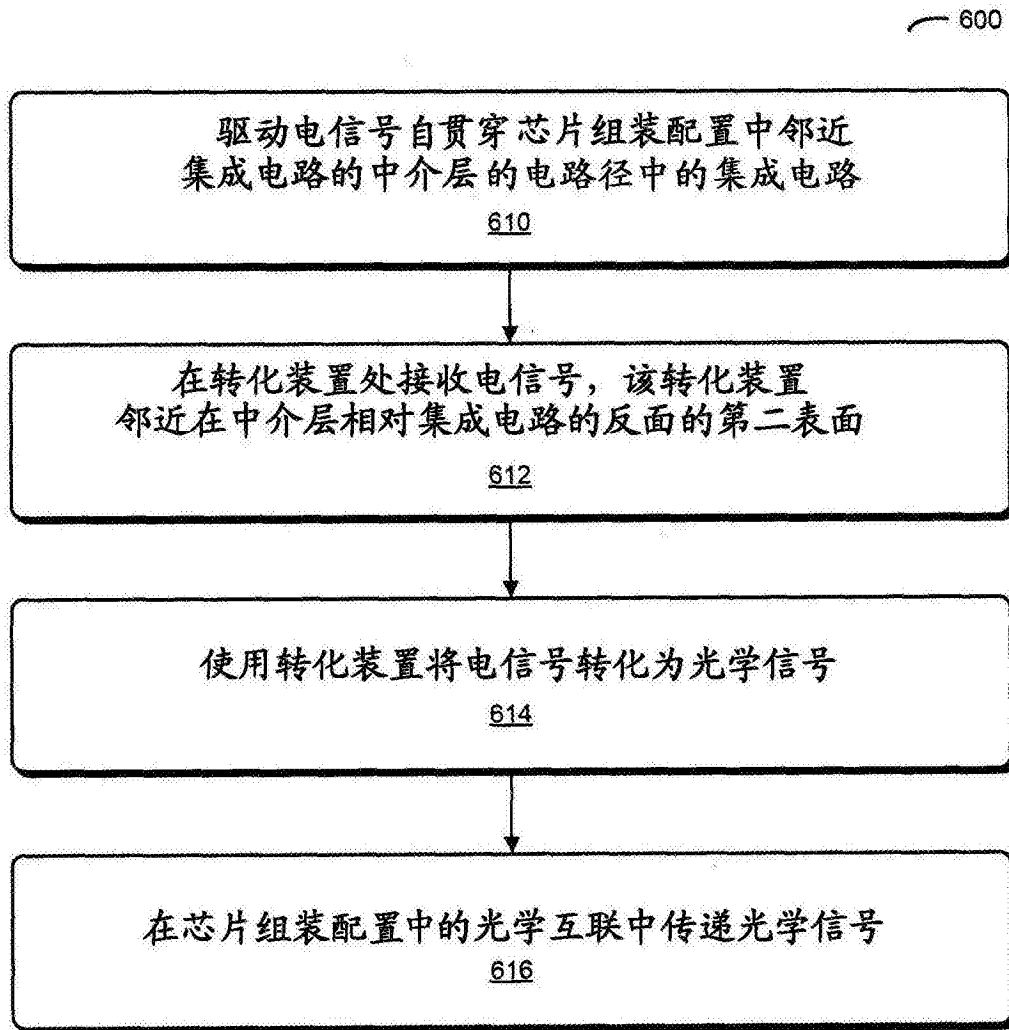


图6