

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 1 月 5 日(05.01.2017)



(10) 国際公開番号
WO 2017/002939 A1

- (51) 国際特許分類:
G06F 9/50 (2006.01) *G06F 9/48* (2006.01)
F02D 45/00 (2006.01)
- (21) 国際出願番号: PCT/JP2016/069511
- (22) 国際出願日: 2016 年 6 月 30 日(30.06.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-132780 2015 年 7 月 1 日(01.07.2015) JP
- (71) 出願人: 日立オートモティブシステムズ株式会社 (HITACHI AUTOMOTIVE SYSTEMS, LTD.)
[JP/JP]; 〒3128503 茨城県ひたちなか市高場 2 5
2 0 番地 Ibaraki (JP).
- (72) 発明者: 森川 忠敬(MORIKAWA, Tadayuki); 〒
3720023 群馬県伊勢崎市粕川町 1 6 7 1 番地 1
日立オートモティブシステムズ株式会社内
Gunma (JP). 窪田 暁仁(KUBOTA, Akihito); 〒
3720023 群馬県伊勢崎市粕川町 1 6 7 1 番地 1
日立オートモティブシステムズ株式会社内

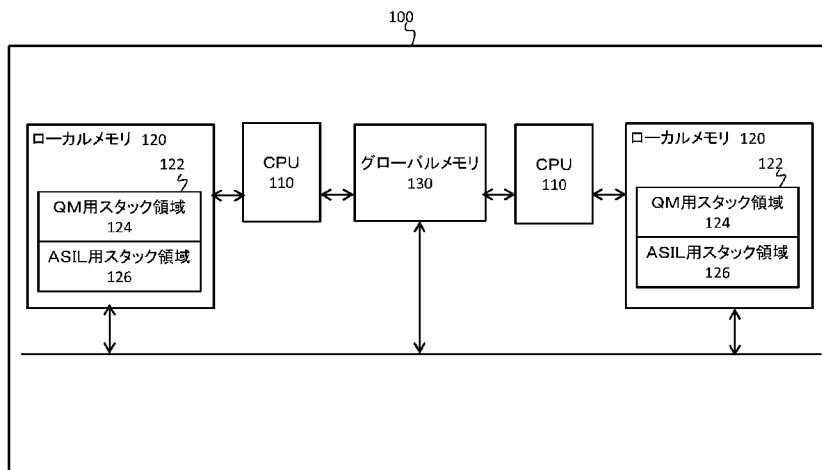
Gunma (JP). 阿部 雄介(ABE, Yusuke); 〒3720023 群
馬県伊勢崎市粕川町 1 6 7 1 番地 1 日立オー
トモティブシステムズ株式会社内 Gunma (JP). ▲
高▼木 照秋(TAKAGI, Teruaki); 〒3720023 群馬
県伊勢崎市粕川町 1 6 7 1 番地 1 日立オー
トモティブシステムズ株式会社内 Gunma (JP).

- (74) 代理人: 小川 護晃, 外(OGAWA, Moriaki et al.);
〒1000014 東京都千代田区永田町二丁目 1 3 番
5 号赤坂エイトワンビル 7 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,

[続葉有]

(54) Title: ELECTRONIC CONTROL DEVICE AND STACK USAGE METHOD

(54) 発明の名称: 電子制御装置及びスタック使用方法



(57) Abstract: An electronic control device equipped with memories and processors. When a task is executed, the processors use at least one stack region preassigned to that task from among multiple stack regions allocated in the memories.

(57) 要約: 電子制御装置は、メモリ及びプロセッサを備える。そして、プロセッサが、タスクを実行するときに、当該タスクについて、メモリに確保された複数のスタック領域のうち、タスクに予め割り当てられた少なくとも 1 つのスタック領域を使用する。

110 CPU
120 Local memory
130 Global memory

124 QM usage stack region
126 ASIL usage stack region



MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユー
ラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,
MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：電子制御装置及びスタック使用方法

技術分野

[0001] 本発明は、スタック領域を使用する電子制御装置及びスタック使用方法に関する。

背景技術

[0002] 電子制御装置において、R A M (Random Access Memory) の一部がスタック領域として使用される。このスタック領域は、電子制御装置における処理中のデータなどを一時的に退避させる場合に使用される（例えば、特許文献1 参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2008-184912号公報

発明の概要

発明が解決しようとする課題

[0004] I S O (International Organization for Standardization) 26262において、車両の機能安全についての基準が定められている。この基準において、A S I L (Automotive Safety Integrity Level) という安全性のレベルが定められている。安全性のレベルは、5段階あり、安全性の基準が高い順にA S I L - D, A S I L - C, A S I L - B, A S I L - A, Q Mとなっている。そして、前記機能安全を実現する上では、例えば、タスクごとに安全性のレベルが割り当てられ、割り当てられたレベルが低いタスクの障害がよりレベルが高いタスクに影響を与えないことが求められる。

[0005] このため、電子制御装置において、高い安全性のレベル（例えば、A S I L - D）が割り当てられたタスクによりスタック領域に一時的に退避されたスタックデータが、より低い安全性のレベル（例えば、Q M）が割り当てられたタスクによってアクセスされないようにする必要がある。

[0006] そこで、スタックデータへのアクセス制限を強化可能な電子制御装置及びスタック使用方法を提供する。

課題を解決するための手段

[0007] 前記課題を解決するために、電子制御装置は、メモリ及びプロセッサを備え、プロセッサがタスクを実行するときに、当該タスクについて、メモリに確保された複数のスタック領域のうち、前記タスクに予め割り当てられた少なくとも1つのスタック領域を使用する。

発明の効果

[0008] 前記電子制御装置によれば、スタックデータへのアクセス制限を強化することができ、これにより機能安全を実現することができる。

図面の簡単な説明

[0009] [図1]電子制御装置の実施形態を示すブロック図である。

[図2]前記電子制御装置のスタック領域の構成を示す図である。

[図3]前記電子制御装置のスタック領域の構成を示す図である。

[図4]前記電子制御装置がタスクを実行する際のフローを示す図である。

[図5]前記電子制御装置がスタック領域の使用を監視するタスクを実行する際のフローを示す図である。

[図6]前記電子制御装置がスタック領域の使用を監視するタイミングを示す図である。

発明を実施するための形態

[0010] 以下、本発明の実施の形態を添付図面に基づいて説明する。

図1は、自動車に搭載された電子制御装置100の実施形態を示す図である。この電子制御装置100は、車両の様々な制御を行うもので、例えば、内燃機関の制御を行う。電子制御装置100は、複数のCPU（Central Processing Unit）110と、複数のローカルメモリ120と、グローバルメモリ130と、を備えている。

[0011] CPU110は、電子制御装置100に接続された各種センサの検出値等

を読み出して、車両制御用の目標値を算出することができる。具体的には、CPU 110には、図示していないクランク角センサ、カム角センサ、水温センサ、スロットルセンサ、エアフローセンサ、空燃比センサを含む各種センサ等の信号が入力される。そして、CPU 110は、例えば、制御用のマップを参照して、電子制御スロットル弁、燃料噴射弁、点火コイル等の各種制御に必要なデータを演算する。

[0012] 前記CPU 110には、各CPU 110ごとに設けられたローカルメモリ120と、全てのCPU 110がアクセス可能なグローバルメモリ130とが接続されている。このローカルメモリ120は、各CPU 110に1対1で対応し、対応するCPU 110の実行にのみ用いられる。このローカルメモリ120には、LIFO (Last In First Out) 方式でデータを保持するスタック領域122や他の各種メモリ領域が設けられている。

[0013] 電子制御装置100は、タスクを実行するに際して、スタック領域へのアクセス制限が異なる複数のモードを有している。このアクセス制限は、安全性の基準に基づいたレベルに応じて定められている。本実施形態では、複数のモードとして、スーパーバイザーモード (SVM: supervisor mode) と、ユーザーモード (UM: user mode) とがあり、各モードにアクセス権限が割り当てられることで、アクセス制限を実現している。そして、SVMのときには、安全性レベルがASIL-D, C, B, Aのいずれかであるタスクが実行され、UMのときには、安全性レベルがQMであるタスクが実行される。換言すると、電子制御装置100において、タスクは、安全性レベルなどの所定規則に基づいてグループに分類され、グループに応じたモードで実行されるようになっている。

[0014] ローカルメモリ120に設けられたスタック領域122は、QM用スタック領域124と、ASIL用スタック領域126との、2つの領域に分けられている。すなわち、ローカルメモリ120には2つのスタック領域が確保されている。そして、UMが割り当てられたタスクは、QM用スタック領域124にのみアクセスが可能であり、ASIL用スタック領域126へのア

クセスが禁止されている。SVMが割り当てられたタスクは、ASIL用スタック領域126及びQM用スタック領域124にアクセスが可能である。このようなタスクごとのアクセスの制限は、メモリ管理ユニット等のハードウェアで実現することができる。なお、本実施形態では、アクセスの種別として読み込み、書き込み、実行の3種類があり、これら全てのアクセスがまとめて禁止されるか又は許可されている。しかし、例えば、書き込み及び実行は禁止するが読み込みだけを許可するといったように、一部のアクセスを許可するような設定とすることができる。また、各モードにおいて、スタック領域ごとに、かつ、アクセス種別ごとに、許可又は禁止の設定をすることができる。

なお、本実施形態においてはローカルメモリ120に2つのスタック領域が確保されているが、電子制御装置100は、ローカルメモリ120に3つ以上のスタック領域を確保することができる。

[0015] 次に、図2及び図3を参照してスタック領域122について詳細に説明する。

スタック領域122において、例えば、アドレスが大きくなる方向にデータが格納される。図2及び図3においては、上方向がアドレスの値が大きくなる方向である。そして、スタック領域122においては、アドレスが小さい方からASIL用スタック領域126、QM用スタック領域124の順で、メモリ領域が割り付けられている。すなわち、スタック領域122は、データが格納される方向側に、より重要度が低いスタック領域が設けられている。換言すると、各スタック領域122は、分割されたスタック領域のうち重要度が高いスタック領域からスタックデータが格納される方向に割り付けられている。

[0016] また、図2に記載のように、このスタック領域122において、ASIL用スタック領域126の最も新しく格納されたデータASIL-2を示す第1のスタックポイントと、QM用スタック領域124の最も新しく格納されたデータQM-3を示す第2のスタックポイントと、をモードに応じて切り

換えることができる。図2は、SVMのタスクが実行されている場合を表している。この場合には、電子制御装置100は、第1のスタックポインタ及び第2のスタックポインタを任意に切り換えて使用することができる。そして、SVMのタスクが実行されるときには、QM用スタック領域124及びASIL用スタック領域126にアクセスすることが可能である。また、図3は、UMのタスクが実行されている場合を表している。この場合には、電子制御装置100は、第2のスタックポインタのみを使用する。そして、UMのタスクが実行されるときには、ASIL用スタック領域126へのアクセスが禁止されている。

[0017] このようにして、電子制御装置100において、CPU110がタスクを実行するときに、当該タスクに使用させるスタック領域として、ローカルメモリ120に確保された複数のスタック領域のうち少なくとも1つのスタック領域が選定される。そして、タスクが使用する少なくとも1つのスタック領域は、安全性レベルなどの所定規則によりタスクを分類したグループごとに設定されている。これにより、電子制御装置100における機能安全が実現される。

[0018] また、このように構成された電子制御装置100で実行されるタスクにおいては、割り当てられたモードよりも権限が高くなる方向にモード変更ができないようになっている。例えば、UMのタスクは、UMからSVMへのモード変更は行えない。

[0019] ここで、前記電子制御装置100がタスクを実行する際のフローについて図4を参照して説明する。

まず、このフローはモードがSVMで起動される。このとき、電子制御装置100は、フローがSVMで始まるので、ASIL用スタック領域126の最も新しく格納されたデータを示す第1のスタックポインタを使用している。そして、電子制御装置100は、イニシャルプログラムを実行する(S101)。

[0020] 次に、プログラムの実行に際して、電子制御装置100は、UMのタスク

を実行することがあり、それに伴いモードをSVMからUMに切り換える。このとき、まず、電子制御装置100は、スタックポインタをQM用スタック領域124の最も新しく格納されたデータを示す第2のスタックポインタに切り替える(S102)。そして、電子制御装置100は、モードをSVMからUMに切り換える(S103)。

そして、モードがUMに遷移した後に、電子制御装置100は、UMのタスクを実行して、その際にスタック領域としてQM用スタック領域124を使用する(S104)。

[0021] 例えば、UMのタスクとしては、アクセル開度から目標トルクを演算し、その目標トルクに基づいて電子制御スロットルの目標スロットル開度を演算する、目標トルク演算タスクがある。以下、目標トルク演算タスクが実行される例について説明する。

[0022] この目標トルク演算タスクにおいて、電子制御装置100は、まず、アクセルペダルセンサからアクセル開度の出力を読み込む。また、電子制御装置100は、アクセル開度から目標トルクを演算する。そして、電子制御装置100は、演算した目標トルクとなるように目標スロットル開度を演算し、その目標スロットル開度に基づいて電子制御スロットルを制御する。

[0023] 次に、このような電子制御スロットルの制御において、異常が発生しているかを検知する必要がある。そこで、電子制御装置100は、目標トルクとは別に、現在のトルクを算出して、目標トルクと現在のトルクとを対比させて、異常が発生しているかを判定する。ここで、このような判定を行うタスクは、安全性のレベルがQMよりも高い(例えば、ASIL-C)。それゆえ、このタスクは、UMでは実行できず、SVMで実行する必要がある。そこで、電子制御装置100は、割り込み指令を出して、SVMの異常検知タスク(割り込み処理1)を割り込みさせることによって、異常が発生しているかを判定する。

[0024] 割り込み処理1では、まず、電子制御装置100は、この異常検知タスクはSVMで実行されるため、ASIL用スタック領域126のデータを示す

第1のスタックポインタを使用する必要がある。本実施形態では、割り込み前にはUMのタスクが実行されており、第2のスタックポインタが使用されているので、電子制御装置100は、スタックポインタを第1のスタックポインタに切り換えて、スタック領域としてASIL用スタック領域126を使用できるようにする(S201)。次に、電子制御装置100は、各種センサからの出力に基づいて現在のトルクを算出する。そして、電子制御装置100は、目標トルクと現在のトルクとを対比し、異常が発生しているか否かを判定する(S202)。

[0025] 更に、前記異常の判定とは別に、電子制御装置100は、タスクの実行順や実行タイミングに異常があるか否かを判定し、その処置を行うタスクを実行する。このタスクは、安全性レベルがQMよりも高い(例えば、ASIL-C)。それゆえ、このタスクはSVMで実行する必要がある。そこで、割り込み処理1のステップ202での処理中に、このような機能動作の異常判定を行う必要がある場合には、電子制御装置100は、更に機能動作の異常判定タスクである割り込み処理2を実行する。この機能動作の異常判定タスクは、SVMで実行されるため、電子制御装置100は、まず、第1のスタックポインタが使用されているかを判定する。本実施形態では、割り込み処理1中に機能動作の異常判定が行われているので、既に第1のスタックポインタが使用され、スタック領域としてASIL用スタック領域126が使用可能となっている。したがって、電子制御装置100は、スタックポインタを切り換えない(S301)。そして、電子制御装置100は、前記機能動作の異常判定タスクを実行する(S302)。機能動作の異常判定タスクの終了後に戻る処理がSVMでの処理であるので、電子制御装置100は、スタックポインタを第1のスタックポインタから切り換えずに割り込み処理1に戻る(S303)。

[0026] 電子制御装置100は、割り込み処理1を再開する。そして、電子制御装置100は、割り込み処理1が終了したら、戻るタスクがUMのタスクであるので、スタックポインタを第2のスタックポインタに切り換え、スタック

領域としてQM用スタック領域124のみを使用するようにする(S203)。その後、電子制御装置100は、目標トルク演算タスクを再開する。

[0027] ここで、電子制御装置100における制御において、プログラムの書き換え等の特殊モードへのモード遷移が必要となる場合があり、UMからより高い重要度が割り当てられたSVMへ遷移することがある。しかし、電子制御装置100において、UMのタスクはQMからSVMにモード遷移することができない。ここで、本実施形態においては、低い重要度のモードから高い重要度のモードへの遷移は、SVMのタスクを割り込ませる割り込み処理にて実現する。具体的には、電子制御装置100は、割り込み命令を出し(S105)、これによりSVMのタスクを割り込ませて、UMからSVMにモード遷移をする(S401)。そして、モード遷移後に、SVMのタスクがスタックポインタを第1のスタックポインタに切り換えて、スタック領域としてASIL用スタック領域126を使用して処理するようにし(S106)、電子制御装置100は、特殊モードでの処理等を実行する。

[0028] 以上のようにして、電子制御装置100は、複数のスタック領域が確保された上で、実行されるタスクに応じて割り込み処理を行い、適宜スタックポインタ及びスタック領域を切り換えてプログラムを実行する。

[0029] ここで、電子制御装置100は、複数のスタック領域が確保された場合において、タスクが実行される際に、そのタスクが属するグループに応じてスタック領域が適切に使用されているかを監視することができる。

このような監視をするタスクは、割り込み処理にて実行される。この割り込み処理について、図5及び6を参照しつつ説明する。

図5は、割り込み処理1及び割り込み処理2が実行されるフローにおいて、更に割り込み処理として、スタック領域の使用が適切に行われているかを監視するタスク(割り込み処理4)が実行される場合の概念図である。なお、上記説明した割り込み処理1及び2は定時的な割り込みとして実行される処理である。

[0030] 図5において示されたフローは、定時的な割り込みである前記割り込み処

理 1 が開始された状態から始まっている。そして、電子制御装置 100 は、割り込み処理 1 が実行されるので、スタックポインタを第 1 のスタックポインタに切り換えて、スタック領域として ASIL 用スタック領域 126 を使用して処理する (S501)。そして、電子制御装置 100 は、タスクを実行する前に、実行するタスクを示す実行タスク情報を適切なメモリに記録する (S502)。その後、電子制御装置 100 は、割り込み処理 1 を実行する (S503)。

[0031] ここで割り込み処理 1 の実行中に、定時的な割り込みが実行されるタイミングとは相関しないタイミングで、実行中のタスクが、当該タスクが属するグループに応じて予め割り当てられたスタック領域を使用しているかを監視する、割り込み処理 4 が実行される。本実施形態においては、電子制御装置 100 は、クランク角センサ等のエンジン回転センサにおける立ち上がりエッジ及び立ち下りエッジの検出がなされるタイミングで、割り込み処理 4 を実行する。

[0032] この割り込み処理 4 では、電子制御装置 100 は、グループに属するタスクとそのグループのタスクに使用させる予め割り当てられたスタック領域とが関連付けられたテーブルを参照して、割り込み処理 1 で実行中のタスクが、そのタスクが属するグループに応じて予め割り当てられたスタック領域を使用しているか否かを監視する。

[0033] 例えば、電子制御装置 100 は、まず、実行タスク情報を読み出す (S601)。そして、電子制御装置 100 は、グループに属するタスクと当該グループに応じて予め割り当てられたスタック領域のアドレスの範囲とがグループごとに関連付けられたテーブルを参照する。また、電子制御装置 100 は、実行タスク情報が属するグループに基づいて、そのグループに応じて予め割り当てられたスタック領域のアドレスの範囲をテーブルから読み出す。そして、電子制御装置 100 は、スタックポインタが、前記読み出した予め割り当てられたアドレスの範囲内を示していれば、実行タスクがその属するグループに応じて予め割り当てられたスタック領域を使用していると判定す

る。一方、電子制御装置１００は、スタックポインタが、前記読み出した予め割り当てられたアドレスの範囲外を示していれば、実行タスクがその属するグループに応じて予め割り当てられたスタック領域を使用していないと判定する。そして、電子制御装置１００は、実行タスクがその属するグループに応じて予め割り当てられたスタック領域を使用していると判定した場合には、割り込みを終了して元の処理に戻る。一方、電子制御装置１００は、実行タスクがその属するグループに応じて予め割り当てられたスタック領域を使用していないと判定した場合には、例えば、外部装置にエラーを通知するか、又は、図示しない不揮発性のメモリ（フラッシュメモリ等）へエラーを記録する（Ｓ６０２）。

[0034] 次に、スタック監視をする割り込み処理４が終了すると、電子制御装置１００は、割り込み処理１に処理が戻す。そして、電子制御装置１００は、前述したように、割り込み処理１の実行中に機能動作の異常判定タスクである割り込み処理２を定時的な割り込みとして実行する。割り込み処理２は、ＳＶＭのタスクであり、スタック領域は、ＡＳＩＬ用スタック領域１２６を使用する。既に、割り込み処理１において、第１のスタックポインタが使用されているので、電子制御装置１００は、スタックポインタを切り換えない（Ｓ５０４）。そして、電子制御装置１００は、Ｓ５０２と同様に、割り込み処理２の実行タスク情報を記録する（Ｓ５０５）。その後、電子制御装置１００は、割り込み処理２を実行する。

[0035] ここで、割り込み処理２の実行中に、電子制御装置１００は、例えば、エンジン回転センサにおけるエッジを検出して、スタック監視をする割り込み処理４を実行する。電子制御装置１００は、この割り込み処理４で、実行タスク情報を読み出す（Ｓ６０３）。電子制御装置１００は、読み出した実行タスク情報に基づいて、実行タスクがその属するグループに応じて予め割り当てられたスタック領域を使用しているかを判定し、Ｓ６０２と同様の処理を行う（Ｓ６０４）。その後、電子制御装置１００は、割り込み処理４を終了させて、割り込み処理２の実行に戻る。

[0036] このようなタスク監視を行う一例において、時間、実行タスク、使用スタック領域、スタック監視タスクの実行タイミングの関係を、図6を参照して説明する。

まず、実行タスクと使用されるスタック領域との関係について説明する。時間 t_1 で定時的な割り込みである割り込み処理1が実行される。この場合、使用されるスタック領域はASIL用スタック領域126である。次に、時間 t_2 で割り込み処理2が実行される。この場合、使用されるスタック領域は、割り込み処理1と同様に、ASIL用スタック領域126である。そして、時間 t_3 で割り込み処理2が終了し、割り込み処理1に戻る。更に、時間 t_4 で割り込み処理1が終了し、通常タスクに戻る。このときに、スタックポインタが切り換わり、QM用スタック領域124を示すようになる。そして次に、時間 t_5 で通常タスク実行中に定時割り込みで割り込み処理1が実行される。これに対しスタック監視タスクは、エンジン回転センサにおけるエッジの検出時 ($t_{11} \sim t_{16}$) に割り込みを発生して、スタック監視タスクを実行する。ここで、エンジン回転センサにおけるエッジの検出タイミングは、定時的な割り込みである割り込み処理1及び割り込み処理2の割り込みのタイミングとは相関していない。このように、定時的な割り込みタイミングとは相関しない、エンジン回転センサにおけるエッジの検出タイミングで、スタック監視タスクを実行することにより、定時的ではないランダムなタイミングでスタック領域の使用を監視することができる。

[0037] なお、本明細書においては2つのCPU110で構成されたデュアルプロセッサについて説明したが、ローカルメモリ120をそれぞれ有する3以上のCPU110で構成されたマルチプロセッサにおいても、本実施形態に記載したスタック領域を適用することができる。また、マルチコアプロセッサにおいてコアごとにローカルメモリが接続されている場合に、その各ローカルメモリに本実施形態に記載したスタック領域を設けることができる。

[0038] 本実施形態においては、2つの重要度に分けて2つのモードで実行される場合について説明したが、電子制御装置100は、3つ以上の重要度の分類

が設けられて、その重要度の分類の数に応じてモードが分けられると共にスタック領域が複数確保されてもよい。

[0039] 本明細書における、定時的とは、決められた時間間隔にという意味を指すだけでなく、決められた手順の中で決められたタイミングでという意味をも含む。

符号の説明

[0040] 100…電子制御装置、120…ローカルメモリ、122…スタック領域

請求の範囲

- [請求項1] メモリ及びプロセッサを備えた電子制御装置において、
 前記プロセッサが、タスクを実行するときに、当該タスクについて、
 前記メモリに確保された複数のスタック領域のうち、前記タスクに
 予め割り当てられた少なくとも1つの前記スタック領域を使用するよ
 うに構成された、
 ことを特徴とする電子制御装置。
- [請求項2] 前記タスクが使用する少なくとも1つのスタック領域は、所定規則
 によりタスクを分類したグループごとに設定された、
 ことを特徴とする請求項1に記載の電子制御装置。
- [請求項3] 前記プロセッサはマルチコアプロセッサであって、コアごとに前記
 メモリが接続されている、
 ことを特徴とする請求項1に記載の電子制御装置。
- [請求項4] 前記プロセッサが、前記メモリにおける各スタック領域のアドレス
 を示すポインタを切換えることで、前記タスクに予め割り当てられた
 少なくとも1つの前記スタック領域を使用するように構成された、
 ことを特徴とする請求項1に記載の電子制御装置。
- [請求項5] 前記タスクは、安全性に応じて複数のレベルが設定されており、
 前記プロセッサが、前記タスクのレベルに応じて少なくとも1つの
 前記スタック領域を選定するように構成された、
 ことを特徴とする請求項1に記載の電子制御装置。
- [請求項6] 前記プロセッサが、前記タスクを実行するとき、当該タスクよりレ
 ベルが高いタスクに予め割り当てられた少なくとも1つの前記スタッ
 ク領域の使用を禁止するように構成された、
 ことを特徴とする請求項5に記載の電子制御装置。
- [請求項7] 前記プロセッサが、実行中のタスクよりレベルが高いタスクを実行
 する場合、当該タスクを実行させるための割込み処理を発生させるよ
 うに構成された、

ことを特徴とする請求項 5 に記載の電子制御装置。

[請求項8] 前記スタック領域は、車両の安全機能に関するレベルごとに分けられている、

ことを特徴とする請求項 1 に記載の電子制御装置。

[請求項9] 電子制御装置が、タスクを実行するときに、当該タスクについて、メモリに確保された複数のスタック領域のうち、前記タスクに予め割り当てられた少なくとも 1 つの前記スタック領域を使用する、

ことを特徴とするスタック使用方法。

[請求項10] 前記タスクが使用する少なくとも 1 つのスタック領域は、所定規則によりタスクを分類したグループごとに設定された、

ことを特徴とする請求項 9 に記載のスタック使用方法。

[請求項11] 前記プロセッサが、前記メモリにおける各スタック領域のアドレスを示すポインタを切換えることで、前記タスクに予め割り当てられた少なくとも 1 つの前記スタック領域を使用する、

ことを特徴とする請求項 9 に記載のスタック使用方法。

[請求項12] 前記タスクは、安全性に応じて複数のレベルが設定されており、前記プロセッサが、前記タスクのレベルに応じて少なくとも 1 つの前記スタック領域を選定する、

ことを特徴とする請求項 9 に記載のスタック使用方法。

[請求項13] 前記プロセッサが、前記タスクを実行するとき、当該タスクよりレベルが高いタスクに予め割り当てられた少なくとも 1 つの前記スタック領域の使用を禁止する、

ことを特徴とする請求項 1 2 に記載のスタック使用方法。

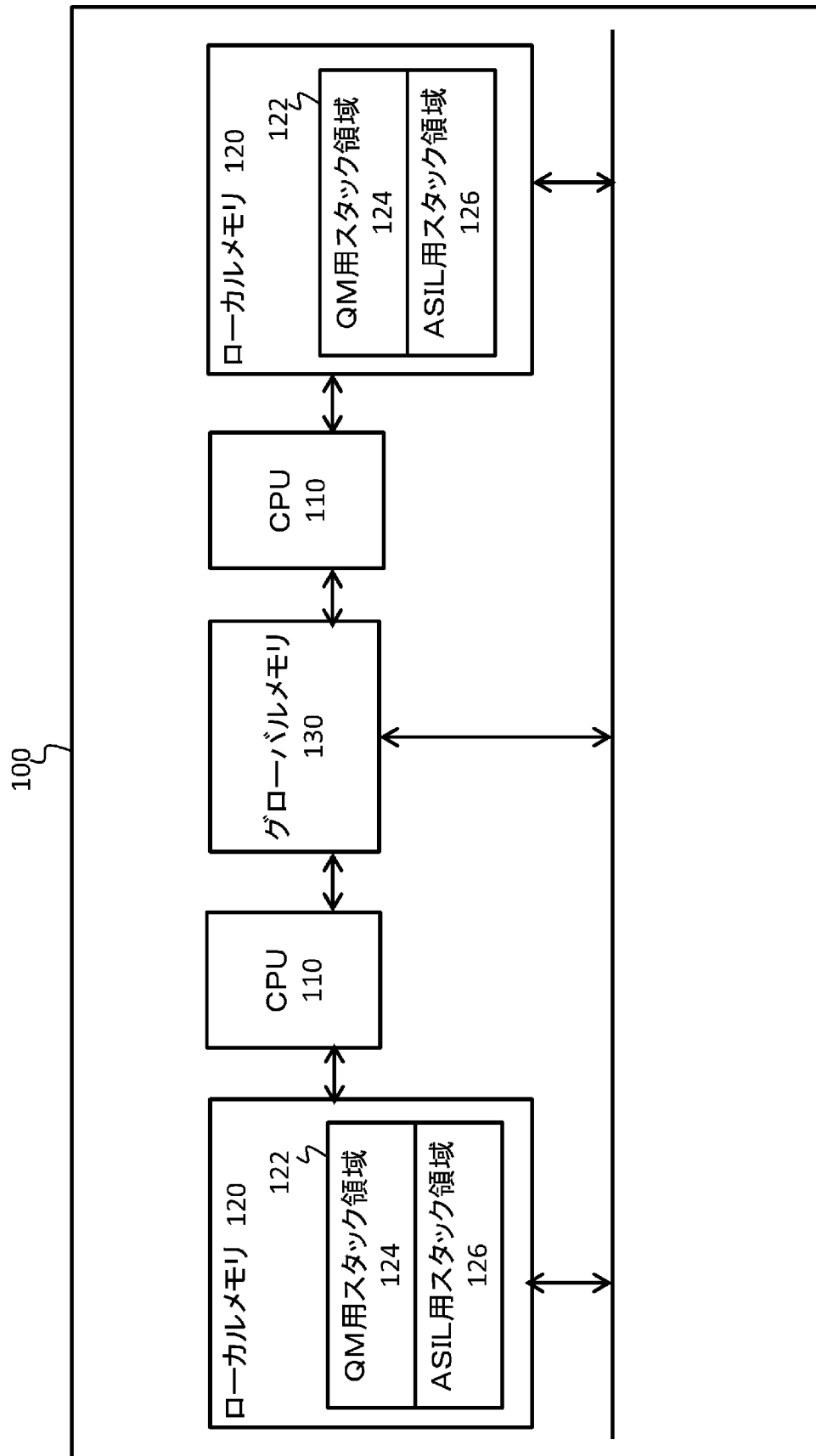
[請求項14] 前記プロセッサが、実行中のタスクよりレベルが高いタスクを実行する場合、当該タスクを実行させるための割込み処理を発生させる、

ことを特徴とする請求項 1 2 に記載のスタック使用方法。

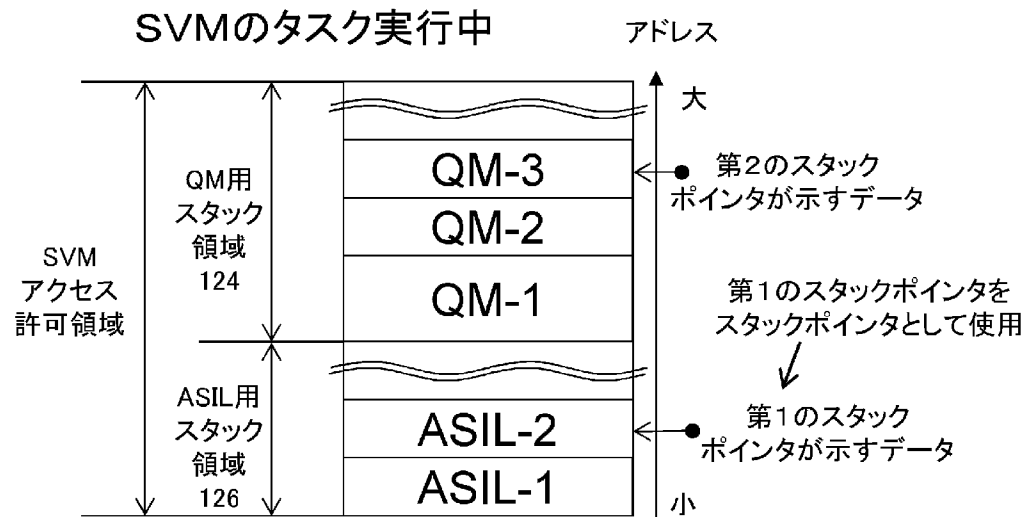
[請求項15] 前記スタック領域は、車両の安全機能に関するレベルごとに分けられている、

ことを特徴とする請求項 9 に記載のスタック使用方法。

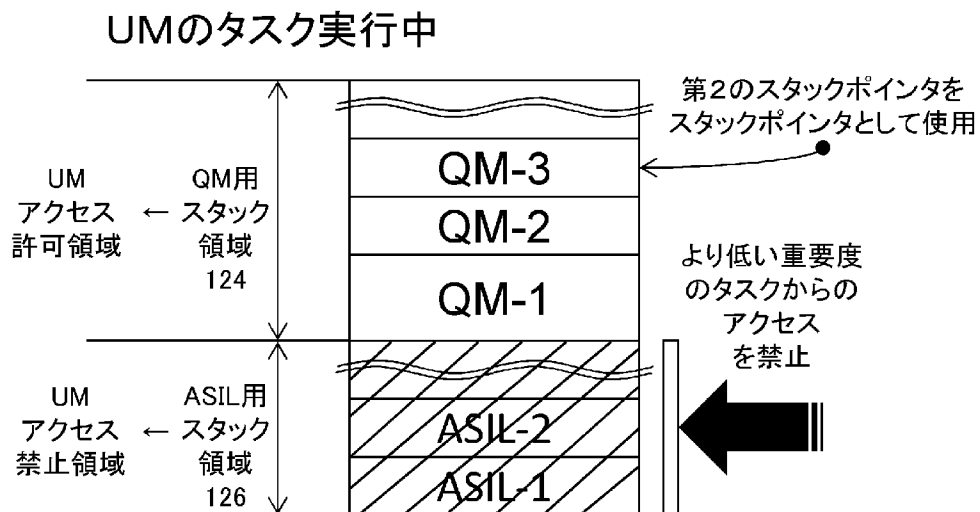
[図1]



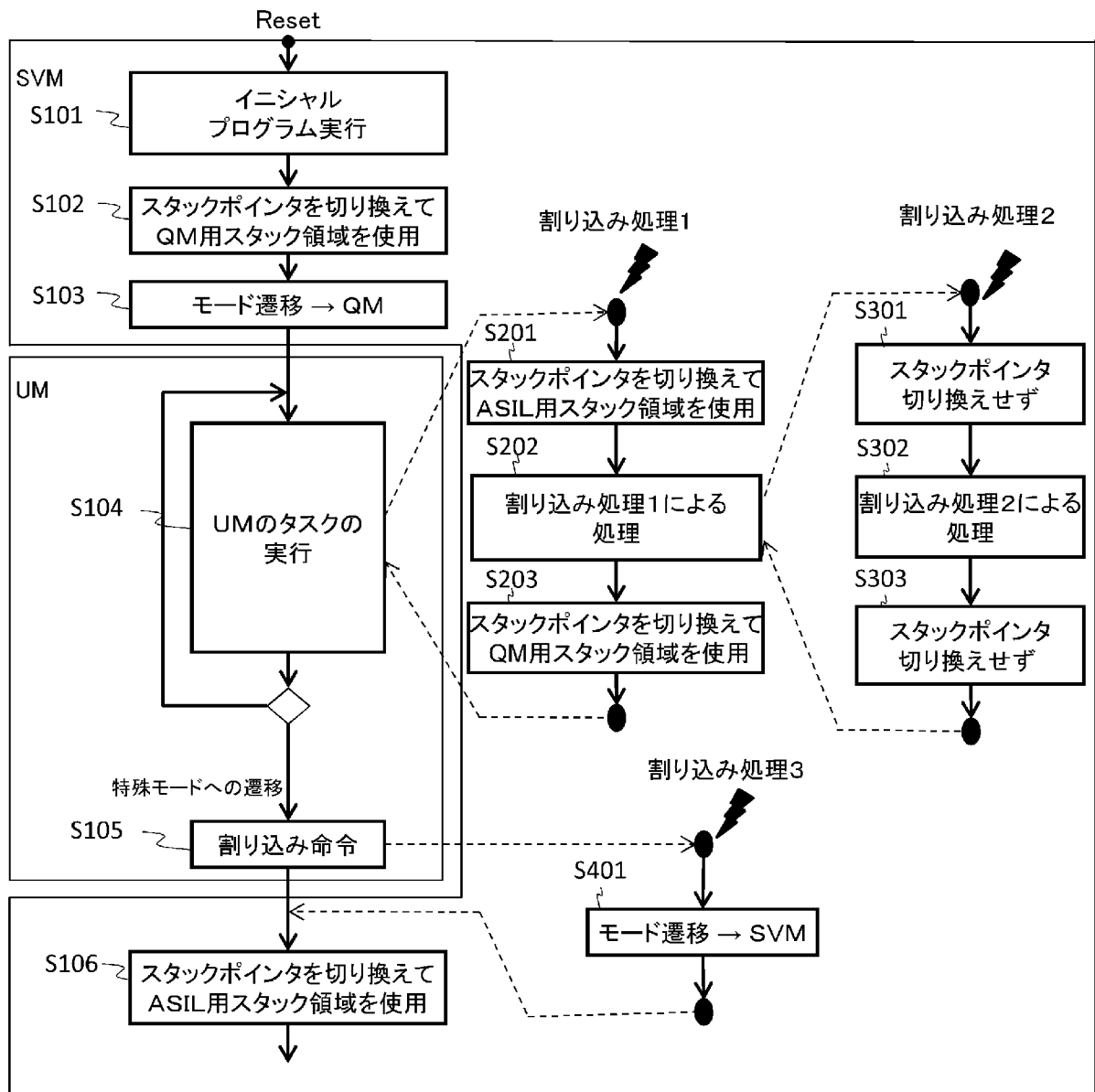
[図2]



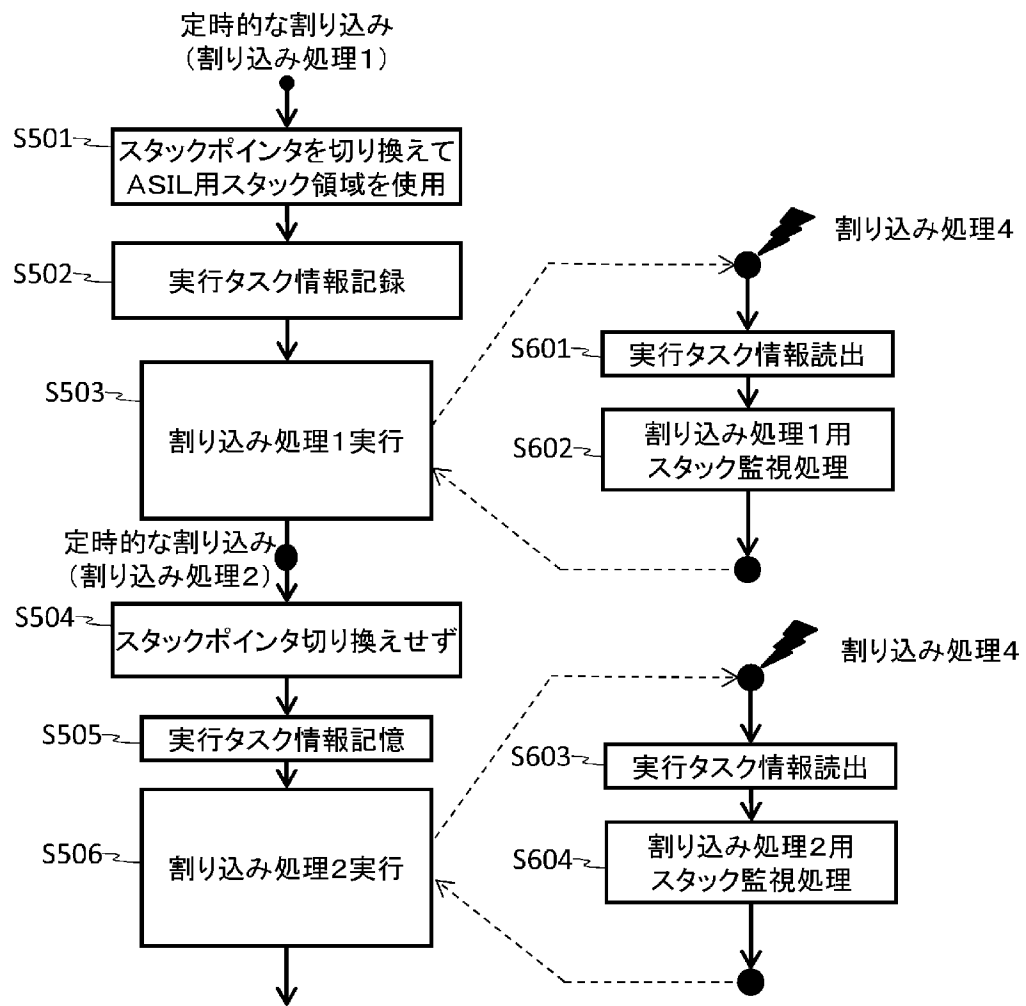
[図3]



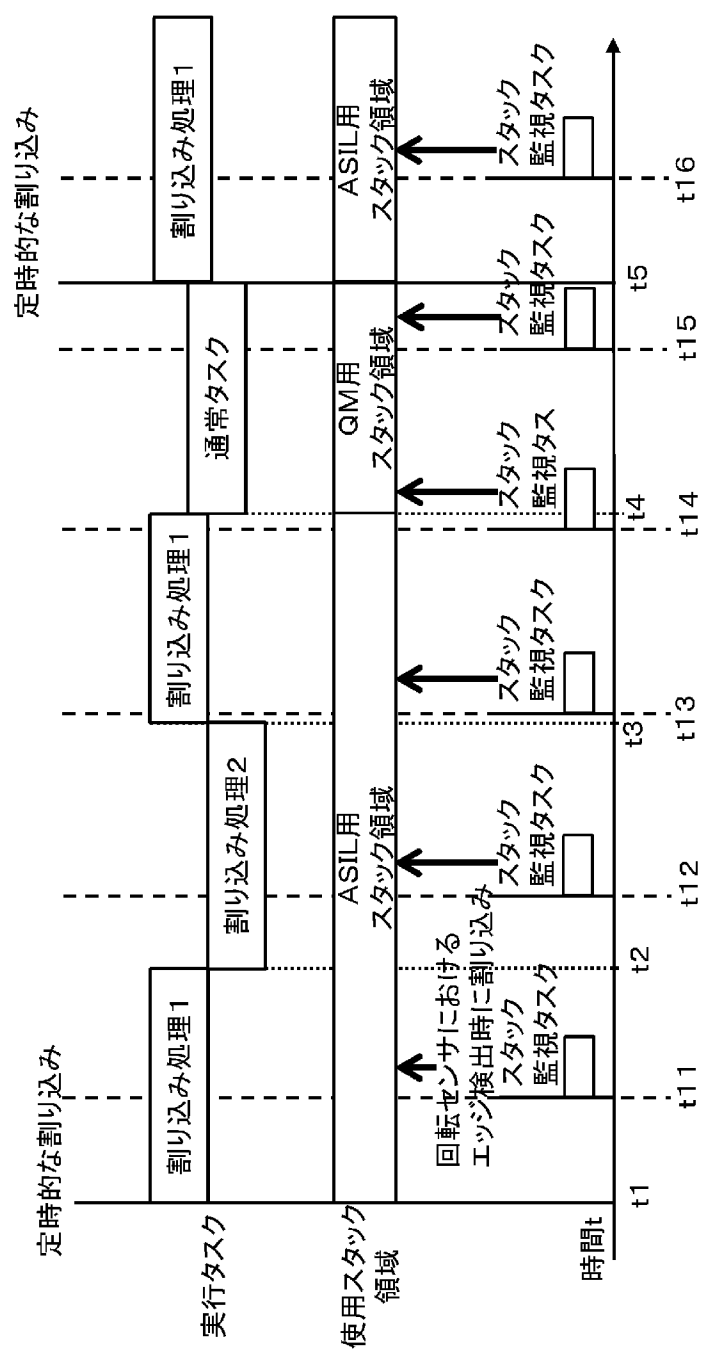
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/069511

A. CLASSIFICATION OF SUBJECT MATTER

G06F9/50(2006.01)i, F02D45/00(2006.01)i, G06F9/48(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F9/50, F02D45/00, G06F9/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-70290 A (Renesas Electronics Corp.), 07 April 2011 (07.04.2011), paragraphs [0006], [0056] to [0057], [0060] to [0061]; fig. 1 to 3 (Family: none)	1-15
Y	JP 9-505922 A (Philips Electronics N.V.), 10 June 1997 (10.06.1997), column 15, line 25 to column 16, line 4 & WO 1996/009584 A2 column 9, lines 20 to 26	1-15
Y	JP 2014-49013 A (Hitachi Automotive Systems, Ltd.), 17 March 2014 (17.03.2014), paragraph [0018]; fig. 2 (Family: none)	3



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

29 July 2016 (29.07.16)

Date of mailing of the international search report

09 August 2016 (09.08.16)

Name and mailing address of the ISA/

Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/069511

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2014-74995 A (Toyota Motor Corp.), 24 April 2014 (24.04.2014), paragraphs [0047] to [0050], [0055] to [0061] (Family: none)	5-8, 12-15

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G06F9/50(2006.01)i, F02D45/00(2006.01)i, G06F9/48(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G06F9/50, F02D45/00, G06F9/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 6 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2011-70290 A（ルネサスエレクトロニクス株式会社）2011.04.07, 段落【0006】、【0056】－【0057】、【0060】－【0061】、【図1】－【図3】 （ファミリーなし）	1-15
Y	JP 9-505922 A（フィリップス エレクトロニクス ネムローゼ フェンノー トシャップ）1997.06.10, 第15欄第25行－第16欄第4行 & WO 1996/009584 A2, 第9欄第20行－第26行	1-15

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 9 . 0 7 . 2 0 1 6

国際調査報告の発送日

0 9 . 0 8 . 2 0 1 6

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

井上 宏一

電話番号 03-3581-1101 内線 3544

5 B

4 1 7 7

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2014-49013 A (日立オートモティブシステムズ株式会社) 2014. 03. 17, 段落【0018】、【図 2】 (ファミリーなし)	3
Y	JP 2014-74995 A (トヨタ自動車株式会社) 2014. 04. 24, 段落【0047】－【0050】、【0055】－【0061】 (ファミリーなし)	5-8, 12-15