

(12) 发明专利申请

(10) 申请公布号 CN 102856484 A

(43) 申请公布日 2013. 01. 02

(21) 申请号 201210208827. 2

H01L 33/48 (2010. 01)

(22) 申请日 2012. 06. 19

(30) 优先权数据

2011-144544 2011. 06. 29 JP

2012-064700 2012. 03. 22 JP

(71) 申请人 日立电线株式会社

地址 日本东京都

(72) 发明人 今井升 伊坂文哉 北村哲郎

根本正德 田野井稔

(74) 专利代理机构 北京银龙知识产权代理有限公司

11243

代理人 张敬强 李家浩

(51) Int. Cl.

H01L 33/64 (2010. 01)

H01L 33/62 (2010. 01)

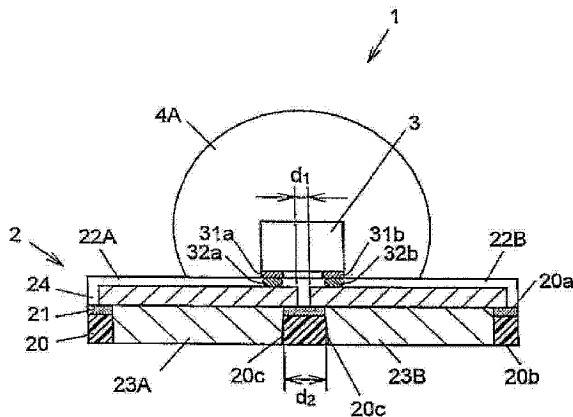
权利要求书 1 页 说明书 11 页 附图 11 页

(54) 发明名称

发光元件搭载用基板及 LED 封装件

(57) 摘要

本发明提供发光元件搭载用基板及使用该发光元件搭载用基板的 LED 封装件,其能够进行使用单面配线基板的倒装安装,且散热性良好。发光元件搭载用基板是单面配线基板,该单面配线基板具备:具有绝缘性的基板;形成于上述基板的一个面上,并保持第一间隔而分离的一对配线图案;沿厚度方向贯通上述基板,并保持第二间隔而分离的一对贯通孔;以及以与上述一对配线图案接触且露出于上述基板的与上述一个面相反侧的面的方式填充于上述一对贯通孔中的由金属构成的一对填充部,上述一对填充部的各个填充部具有上述一对配线图案的各个配线图案的面积 50% 以上的水平投影面积。



1. 一种发光元件搭载用基板,其特征在于,
是单面配线基板,
该单面配线基板具备:
具有绝缘性的基板;
形成于上述基板的一个面上,并保持第一间隔而分离的一对配线图案;
沿厚度方向贯通上述基板,并保持第二间隔而分离的一对贯通孔;以及
以与上述一对配线图案接触且露出于上述基板的与上述一个面相反侧的面的方式填充于上述一对贯通孔中的由金属构成的一对填充部,
上述一对填充部的各个填充部具有上述一对配线图案的各个配线图案的面积 50% 以上的水平投影面积。
2. 根据权利要求 1 所述的发光元件搭载用基板,其特征在于,
上述基板具有即使以半径 50mm 弯曲也不发生裂纹的挠性。
3. 根据权利要求 1 或 2 所述的发光元件搭载用基板,其特征在于,
上述一对配线图案分别具有大致 0.1mm^2 以上的面积,
上述第一间隔以在 0.3mm 以上的范围在上述配线图案的表面成为配线厚度的 1.5 倍以下的间隔的方式形成于上述基板的上述一个面上,
上述第二间隔以在 0.3mm 以上的范围在上述基板的上述一个面侧成为 0.2mm 以下的间隔的方式设于上述基板上。
4. 根据权利要求 1 ~ 3 中任一项所述的发光元件搭载用基板,其特征在于,
上述一对配线图案由铜或铜合金形成,
上述一对填充部由铜或铜合金构成,并且从上述贯通孔的上述一个面侧以上述基板的厚度的 1/2 以上的厚度填充。
5. 根据权利要求 1 ~ 4 中任一项所述的发光元件搭载用基板,其特征在于,
上述一对配线图案及上述一对填充部均具有 350W/mk 以上的热导率。
6. 根据权利要求 1 ~ 5 中任一项所述的发光元件搭载用基板,其特征在于,
上述一对配线图案在具有上述第一间隔的部分具有凸部,
上述一对填充部在与上述一对配线图案的上述凸部大致相同的位置且具有上述第二间隔的部分具有凸部。
7. 根据权利要求 1 ~ 6 中任一项所述的发光元件搭载用基板,其特征在于,
包含上述一对配线图案的上述基板的一个面侧具有反射层,该反射层在以硫酸钡(BaSO_4)的白色为基准的利用分光光度计的测定中,波长 450 ~ 700nm 的范围的初始反射率为 80% 以上。
8. 根据权利要求 1 ~ 7 中任一项所述的发光元件搭载用基板,其特征在于,
在上述基板的与上述一个面相反侧的面侧具有阻焊层。
9. 一种 LED 封装件,其特征在于,
以横跨权利要求 1 ~ 8 中任一项所述的发光元件搭载用基板的上述一对配线图案的方式,或者在一个配线图案的上表面搭载作为上述发光元件的 LED 芯片并电连接上述配线图案与上述 LED 芯片,将上述 LED 芯片利用密封树脂密封。

发光元件搭载用基板及 LED 封装件

技术领域

[0001] 本发明涉及发光元件搭载用基板及使用该发光元件搭载用基板的 LED 封装件。

背景技术

[0002] 近年来,根据节能的观点,作为发光元件使用 LED(Light Emitting Diode,发光二极管)芯片的显示装置和照明装置受到关注,在世界性水平上引起了 LED 芯片和与其相关的产品和技术的开发竞争。作为其象征性的一例,已到了每单位亮度的价格(日元 /1m)作为指标是众所周知的程度。

[0003] 其中,关于 LED 芯片,根据发光效率的观点,有别于在发光面侧具备电极的引线接合型的 LED 芯片,将电极设在 LED 芯片的背面上的倒装型的 LED 芯片受到关注。由于安装该倒装型的 LED 芯片的基板需要基板的散热性、配线图案的微细性、基板的平坦性等,因此目前较多是使用陶瓷基板。

[0004] 但是,陶瓷基板由于不可避免地要进行以比较小的尺寸(例如 50mm 四方)的块体单位的烧结,因此即使批量生产也很难变得廉价,配线图案越微细,烧结的变形相对于配线图案的微细度的比例更无法忽视。而且,最近还要求基板的薄度,所以因处理时的冲击而裂开的概率变高。

[0005] 作为其代替基板,正在研究使用以往就有的刚性基板、卷带式自动接合基板(TAB: Tape Automated Bonding,卷带式自动接合)、柔性基板、金属基底基板等。此时,为了同时实现良好的散热性和能够倒装安装的配线图案的微细性,一般采用在基板的双面形成配线且这些配线彼此用贯通孔电连接的双面配线基板(例如,参照专利文献 1)。

[0006] 专利文献 1 所公开的发光装置具备:具有导通区域和非导通区域的金属基板;通过绝缘层形成于金属基板上的一对配线图案;倒装安装于一对配线图案上,且在底面具有两个电极的 LED 芯片;以及通过一对配线图案连接金属基板的导通区域与 LED 芯片的两个电极的一对贯通孔。

[0007] 专利文献 1:日本特开 2011-40488 号公报。

[0008] 但是,作为双面配线基板的形式,若使其具有用于确保散热性的贯通孔和配线的微细性,则必定比单面配线基板价格高,因此成为以每单位亮度的价格(日元 /1m)的指标失去竞争力的原因。另外,在通过截面积比 LED 芯片的尺寸小的贯通孔散热的结构中,很难得到足够的散热性。

发明内容

[0009] 从而,本发明的目的在于提供一种发光元件搭载用基板及使用该发光元件搭载用基板的 LED 封装件,其能够进行使用单面配线基板的倒装安装,且散热性良好。

[0010] 本发明为了达到上述目的,提供以下发光元件搭载用基板及 LED 封装件。

[0011] (1) 一种发光元件搭载用基板,是单面配线基板,该单面配线基板具备:具有绝缘性的基板;形成于上述基板的一个面上,并保持第一间隔而分离的一对配线图案;沿厚度

方向贯通上述基板,并保持第二间隔而分离的一对贯通孔;以及以与上述一对配线图案接触且露出于上述基板的与上述一个面相反侧的面的方式填充于上述一对贯通孔中的由金属构成的一对填充部,上述一对填充部的各个填充部具有上述一对配线图案的各个配线图案的面积面积的 50% 以上的水平投影面积。

[0012] (2) 根据上述(1)所述的发光元件搭载用基板,上述基板具有即使以半径 50mm 弯曲也不发生裂纹的挠性。

[0013] (3) 根据上述(1)或(2)所述的发光元件搭载用基板,上述一对配线图案分别具有大致 0.1mm² 以上的面积,上述第一间隔以在 0.3mm 以上的范围在上述配线图案的表面成为配线厚度的 1.5 倍以下的间隔的方式形成于上述基板的上述一个面上,上述第二间隔以在 0.3mm 以上的范围在上述基板的上述一个面侧成为 0.2mm 以下的间隔的方式设于上述基板上。

[0014] (4) 根据上述(1)~(3)中任一项所述的发光元件搭载用基板,上述配线图案由铜或铜合金形成,上述填充部由填充于上述贯通孔的上述基板的厚度的 1/2 以上的部分的铜或铜合金形成。

[0015] (5) 根据上述(1)~(4)中任一项所述的发光元件搭载用基板,上述配线图案及上述填充部均具有 350W/mk 以上的热导率。

[0016] (6) 根据上述(1)~(5)中任一项所述的发光元件搭载用基板,上述一对配线图案在具有上述第一间隔的部分具有凸部,上述一对填充部在与上述一对配线图案的上述凸部大致相同的位置且具有上述第二间隔的部分具有凸部。

[0017] (7) 根据上述(1)~(6)中任一项所述的发光元件搭载用基板,上述一对配线图案在上述一个面侧的表面具有反射层,该反射层在以硫酸钡(BaSO₄)的白色为基准的利用分光反射率计的测定中,波长 450 ~ 700nm 的范围的初始全反射率为 80% 以上。

[0018] (8) 根据上述(1)~(7)中任一项所述的发光元件搭载用基板,在上述基板的与上述一个面相反侧的面侧具有阻焊层。

[0019] (9) 一种 LED 封装件,以横跨上述发光元件搭载用基板的上述一对配线图案的方式,或者在一个配线图案的上表面搭载作为上述发光元件的 LED 芯片并电连接上述配线图案与上述 LED 芯片,将上述 LED 芯片利用密封树脂密封。

[0020] 本发明具有如下有益效果。

[0021] 根据本发明,能够提供一种发光元件搭载用基板及使用该发光元件搭载用基板的 LED 封装件,其能够进行使用单面配线基板的倒装安装,且散热性良好。

附图说明

[0022] 图 1 (a)是本发明的第一实施方式的 LED 封装件的剖视图,图 1 (b)是从图 1 (a)的 LED 封装件去除密封树脂和反射层的 LED 封装件的俯视图。

[0023] 图 2 是将图 1 所示的 LED 封装件利用 TAB (Tape Automated Bonding) 制造的情况的俯视图。

[0024] 图 3 (a)~(e)是将发光元件搭载用基板的制造方法的一例以一个单元图案部分表示的剖视图。

[0025] 图 4 是本发明的第二实施方式的 LED 封装件的俯视图。

[0026] 图 5 是本发明的第三实施方式的 LED 封装件的俯视图。

[0027] 图 6 是本发明的第四实施方式的 LED 封装件的俯视图。

[0028] 图 7 (a)是本发明的第五实施方式的 LED 封装件的剖视图,图 7 (b)是从图 7 (a)的 LED 封装件去除密封树脂和反射层的 LED 封装件的俯视图。

[0029] 图 8 (a)是本发明的第六实施方式的 LED 封装件的剖视图,图 8 (b)是从图 8 (a)的 LED 封装件去除密封树脂和反射层的 LED 封装件的俯视图。

[0030] 图 9 (a)是本发明的第七实施方式的 LED 封装件的剖视图,图 9 (b)是从图 9 (a)的 LED 封装件去除密封树脂和反射层的 LED 封装件的俯视图。

[0031] 图 10 是本发明的第八实施方式的 LED 封装件的剖视图。

[0032] 图 11 (a)是本发明的第九实施方式的 LED 封装件的剖视图,图 11 (b)是从图 11 (a)的 LED 封装件去除密封树脂和反射层的 LED 封装件的俯视图。

[0033] 图 12 是本发明的第十实施方式的 LED 封装件的剖视图。

[0034] 图中：

[0035] 1—LED 封装件,2—发光元件搭载用基板,3—LED 芯片,4A、4B、4C—密封树脂,4a—倾斜面,4b—密封树脂的一部分,5A、5B—LED 芯片,5a—电极,6、6A~6D—接合线,7—齐纳二极管,20—树脂薄膜,20a—表面,20b—背面,20c—贯通孔,21—粘接剂,22A、22B—配线图案,22a—凸部,23A、23B—填充部,23a—凸部,24—反射层,24a—开口,25—阻焊层,30、30A、30B—搭载区域,30a、30b—边,31a、31b—电极,32a、32b—凸起,100—卷带式自动接合基板,101—单元图案,102—块体,103—同步孔,200—电绝缘材料,220—铜箔,d1—第一间隔,d2—第二间隔。

具体实施方式

[0036] 以下,参照附图对本发明的实施方式进行说明。另外,在各附图中,对于实质上具有相同功能的结构要素,标注相同的附图标记并省略其重复的说明。

[0037] 实施方式的要点

[0038] 本实施方式的发光元件搭载用基板是单面配线基板,该单面配线基板具备:具有绝缘性的基板;形成于上述基板的一个面上,并保持第一间隔而分离的一对配线图案;沿厚度方向贯通上述基板,并保持第二间隔而分离的一对贯通孔;以及以与上述一对配线图案接触且露出于上述基板的与上述一个面相反侧的面的方式填充于上述一对贯通孔中的由金属构成的一对填充部,上述一对填充部的各个填充部具有上述一对配线图案的各个配线图案的面积 50% 以上的水平投影面积。

[0039] 在配线图案中存在要搭载发光元件的搭载区域。在此,所谓“搭载区域”是指预定要搭载发光元件的区域,通常是矩形的区域,在发光元件的数为一个时,与发光元件的面积大致相等,在发光元件的数为多个时,是指包围多个发光元件的一个区域或者与各个发光元件对应的多个区域。并且,“搭载区域”有横跨一对配线图案而存在的情况和存在于一对配线图案之中一个配线图案上的情况等。

[0040] 通过将填充部的面积设置成比搭载区域的面积大,且为配线图案的面积 50% 以上,使填充部的散热性增大。

[0041] 第一实施方式

[0042] 图 1 (a)是本发明的第一实施方式的 LED 封装件的剖视图,图 1 (b)是从图 1 (a)的 LED 封装件去除密封树脂和反射层的 LED 封装件的俯视图。

[0043] 作为发光元件的一例的 LED 封装件 1,在发光元件搭载用基板 2 的一对配线图案 22A、22B 的搭载区域 30,将作为发光元件的在底面具有电极 31a、31b 的倒装型的 LED 芯片 3 进行利用凸起 32a、32b 连接的倒装安装,并用密封树脂 4A 密封 LED 芯片 3。

[0044] 发光元件搭载用基板 2 是在基板的单面具有配线的所谓单面配线基板,并且具备:作为基板的树脂薄膜 20;具有搭载 LED 芯片 3 的搭载区域 30 并通过粘接剂 21 形成于树脂薄膜 20 的一个面即表面 20a 上的一对配线图案 22A、22B;形成有沿厚度方向贯通树脂薄膜 20 的一对贯通孔 20c,并且以与一对配线图案 22A、22B 接触且露出于树脂薄膜 20 的与一个面相反侧的面即背面 20b 侧的方式填充于一对贯通孔 20c 中的由金属构成的一对填充部 23A、23B;以及以覆盖一对配线图案 22A、22B 的方式形成于树脂薄膜 20 的表面 20a 侧,且使来自 LED 芯片 3 的光反射的反射层 24。另外,在图 1 (a)中,24a 是使凸起 32a、32b 通过的开口。

[0045] 其次,说明上述 LED 封装件 1 的各部分。

[0046] 树脂薄膜

[0047] 树脂薄膜 20 优选具有以半径 50mm 弯曲也不发生裂纹的挠性(柔性)和绝缘性。作为树脂薄膜 20,能够使用由例如聚酰亚胺、聚酰胺酰亚胺、聚萘二甲酸乙二醇酯、环氧、芳香族聚酰胺等树脂构成的薄膜。

[0048] 配线图案

[0049] 一对配线图案 22A、22B 在搭载区域 30 的沿着预定方向的一边 30a 的长度例如 0.3mm 以上的范围,具有搭载区域 30 的沿着正交于预定方向的方向的另外的一边 30b 的长度例如 0.04mm 以下的第一间隔 d1,并且以相对的方式分离。配线图案优选存在半导体封装件上表面的面积之中 50% 以上。通过增大配线图案的面积比,能够减小反射效率差的树脂薄膜 20 的露出区域,与以往相比能够提高封装件的反射率。

[0050] 并且,第一间隔 d1 优选设定为能够以例如光刻技术、蚀刻处理制作的最小值。具体而言,优选为 $30\ \mu\text{m} \sim 100\ \mu\text{m}$ 。

[0051] 另外,就配线图案 22A、22B 之间的第一间隔 d1 而言,在将配线图案 22A、22B 的厚度设为 t 时,也可以设定为 $d1 \leq (t+10\ \mu\text{m})$ 。配线图案 22A、22B 的厚度 t 优选为 $30\ \mu\text{m}$ 以上。

[0052] 配线图案 22A、22B 优选具有 350W/mk 以上的热导率。作为这种配线图案 22A、22B 的材料,能够使用铜(纯铜)或铜合金等。通过将铜用于配线图案 22A、22B 的材料,能够实现 396W/mk 。就配线图案 22A、22B 的形状而言,在本实施方式中为矩形,但不限于此,既可以是五边形以上的多边形,也可以是包含曲线、圆弧等的形状。

[0053] 填充部

[0054] 一对填充部 23A、23B 在搭载区域 30 的沿着预定方向的一边 30a 的长度例如 0.3mm 以上的范围,具有搭载区域 30 的沿着正交于预定方向的方向的另外的一边 30b 的长度例如 0.3mm 以下的第二间隔 d2。作为第二间隔 d2 优选为 0.2mm 以下。而且,一对填充部 23A、23B 从树脂薄膜 20 的表面 20a 侧看时,优选各个比搭载区域 30 的面积大,且各个具有配线图案 22A、22B 的面积 50% 以上或 75% 以上的面积。一对填充部 23A、23B 也可以是各个具

有比配线图案 22A、22B 的面积大的面积。在本实施方式中,填充部 23A、23B 具有配线图案 22A、22B 的面积 80% 左右的面积。

[0055] 在 LED 封装件中,填充部配置成位于所搭载的 LED 芯片之下。因此,热的传导路径向 LED 芯片的下方形成最短路径,所以能够提高散热性。

[0056] 在本实施方式中,填充部设置成与配线图案相似的形状,但不限于此。

[0057] 填充部 23A、23B 填充于沿厚度方向贯通树脂薄膜 20 的贯通孔 20c 的树脂薄膜 20 的厚度 1/2 以上的部分而形成。在本实施方式中,在贯通孔 20c 内的大致全部填充填充部 23A、23B。

[0058] 填充部 23A、23B 与配线图案 22A、22B 同样优选具有 350W/mk 以上的热导率。作为这种填充部 23A、23B 的材料,能够使用铜(纯铜)或铜合金等。通过将纯铜用于填充部 23A、23B 的材料,能够实现 396W/mk。

[0059] 反射层

[0060] 反射层 24 优选在以硫酸钡(BaSO_4) 的白色为基准的利用分光光度计的测定中,波长 450 ~ 700nm 的范围的初始全反射率为 80% 以上。作为这种材料,也能够使用白色的薄膜或抗蚀剂。另外,也可以在配线图案 22A、22B 上实施镀银而作为反射层。

[0061] LED 芯片

[0062] LED 芯片 3 例如具有 0.3 ~ 1.0mm 方形左右的尺寸,在底面至少具有一对由铝等构成的电极 31a、31b、和形成于电极 31a、31b 上的由金等构成的凸起 32a、32b。另外,作为 LED 芯片,也可以使用在底面和上表面分别具有电极或者在上表面具有两个电极,且利用线连接的引线接合型的 LED 芯片,也可以组合这些。

[0063] 密封树脂

[0064] 就密封树脂 4A 而言,在本实施例中为了使由 LED 芯片 3 发出的光具有方向性,表面具有球状或曲面,但不限于此。并且,作为密封树脂 4A 的材料,能够使用硅酮树脂等树脂。

[0065] 数值范围的意义

[0066] 以下,对有关上述各部分的数值范围的意义进行说明。

[0067] 数值薄膜的挠性

[0068] 将树脂薄膜 20 做成以半径 $R = 50\text{mm}$ 弯曲也不发生裂纹的理由如下。一般而言,作为将蚀刻等液体处理工序大量有效地进行的方法,有效的是利用卷对卷的方法。但是,若想要利用卷对卷方法将树脂薄膜 20 以一条直线输送而争取处理时间(处理长度),则存在输送速度过慢或者制造装置过长的的问题。并且,若想要在运转制造装置的情况下进行圆筒状的树脂薄膜 20 的更换或结合,则需要积累的机构。作为解决该方法,一般使用例如半径 $R = 100\text{mm}$ 以上的固定辊和可动辊将工件沿上下方向曲折地输送。使用即使是半径 $R = 50\text{mm}$ 也不发生裂纹的树脂薄膜 20 也是出于此原因。

[0069] 配线图案的厚度

[0070] 将配线图案 22A、22B 的厚度设为 $30\mu\text{m}$ 以上的理由如下。在作为配线图案 22A、22B 的材料使用铜箔的情况下,铜箔是以 $18\mu\text{m}$ 、 $35\mu\text{m}$ 、 $70\mu\text{m}$ 、 $105\mu\text{m}$ 的单位在市场上出售的。根据经验, $18\mu\text{m}$ 的铜箔大多情况下向水平方向的热传导量不足,所以大多使用 $35\mu\text{m}$ 以上的厚度的铜箔来制造。在这种情况下,出于即使通过表面的化学研磨等变薄也能确保

30 μm 以上的理由,将配线图案 22A、22B 的厚度设为 30 μm 以上。

[0071] 配线图案之间的第一间隔 d1

[0072] 在目前的蚀刻技术中,一般而言在作为配线图案 22A、22B 的材料使用铜箔的情况下,将与铜箔的厚度相同程度的宽度设置线路/间隙是微细化的极限,所以留点余裕将(铜箔的厚度 +10 μm)作为配线图案 22A、22B 之间的第一间隔 d1。

[0073] 填充部的厚度

[0074] 填充部 23A、23B 越厚越能吸收热,散热面积也增加,并且也容易与印刷在安装基板上的钎焊膏接触,另一方面使填充部 23A、23B 变厚将不利于成本。一般而言,树脂薄膜 20 的厚度为 50 μm 左右,所以根据经验其 50% 即 25 μm 左右是必需的,从而将填充部 23A、23B 的厚度设为树脂薄膜 20 的厚度的 1/2 以上。

[0075] 填充部之间的第二间隔 d2

[0076] 填充部 23A、23B 之间的第二间隔 d2 越小越好,但是根据如下经验,即例如作为树脂薄膜 20 的材料,想要将 50 μm 的厚度的聚酰亚胺稳定地压出,则大概 0.15mm 的宽度是极限,将填充部 23A、23B 之间的第二间隔 d2 设为 0.20mm 以下。

[0077] LED 封装件的制造方法

[0078] 以下,说明图 1 所示的 LED 封装件 1 的制造方法的一例。

[0079] 图 2 是表示图 1 所示的 LED 封装件 1 使用卷带式自动接合基板(TAB:Tape Automated Bonding)的外观的俯视图。LED 封装件 1 能够使用卷带式自动接合基板 100 制造。另外,LED 封装件 1 也可以通过使用刚性基板或柔性基板等的其他制造方法来制造。卷带式自动接合基板 100 沿长度方向形成多个块体 102,该块体 102 是形成一个 LED 封装件 1 的单元图案 101 的集合体,在块体 102 的两侧分别以等间隔形成有多个同步孔 103。

[0080] 图 3 (a)~(e)是将图 1 所示的发光元件搭载用基板 2 的制造方法的一例以一个单元图案 101 表示的剖视图。

[0081] (1) 电绝缘材料的准备

[0082] 首先,如图 3 (a) 所示,准备由粘接剂 21 和树脂薄膜 20 构成的电绝缘材料 200。该电绝缘材料 200 已在市场上出售(株式会社巴川制纸所、东丽株式会社、株式会社有泽制作所等),粘接剂 21 用罩薄膜(未图示)保护。在不购买而是要亲自制作该电绝缘材料 200 的情况下,能够在作为树脂薄膜 20 例如由聚酰亚胺、聚酰胺酰亚胺、聚萘二甲酸乙二醇酯、环氧、芳香族聚酰胺中的任一种树脂构成的薄膜上,层压环氧系且热固化的带有粘接剂的片材而制造。该电绝缘材料 200 适合采用圆筒形式以便在 TAB 的制造线上流动,并且既可以预先切断成所需的宽度后再进行层压,也可以以宽的宽度进行层压之后再切断成所需的宽度(未图示)。

[0083] (2) 填充部用的贯通孔的形成

[0084] 然后,如图 3 (b) 所示,在电绝缘材料 200 上用冲孔模具开设用于填充部 23A、23B 的贯通孔 20c。在该加工中,需要将一对贯通孔 20c 之间的第二间隔 d2 在 0.30mm 以上的长度范围内设为 0.20mm 以下,所以需要具有刚性的高精度的冲孔模具。具体而言,需要使用可动冲孔模板方式的模具,将冲模和冲孔模板使用线电极电火花加工机一起加工,将冲头、冲模、冲孔模板的主要的加工精度设为 $\pm 0.002\text{mm}$ 以下,采用对冲头、冲模、冲孔模板的各个间隙进行微调等的机构。并且,当加工该贯通孔 20c 时,也可以根据需要开设同步孔 103

或对准用的孔(未图示)。

[0085] (3) 铜箔的形成

[0086] 然后,如图 3(c)所示,层压铜箔 220。铜箔 220 若从电解箔或轧制箔且背面的表面粗糙度以算术平均粗糙度 Ra 为大致 $3\mu\text{m}$ 以下并且厚度为 $35\sim 105\mu\text{m}$ 左右的铜箔中选择,则在之后的蚀刻工序中比较容易形成(铜箔的厚度 $+10\mu\text{m}$) 以下的第一间隔 d1。层压优选使用常压或减压环境下的轧辊层压装置,但也可以是薄膜式、平板按压式、钢带式的层压装置。层压时的条件能够以粘接剂制造商所示的参考条件为基准来选择。在很多热固性粘接材料的情况下,一般在层压结束后,例如以 150°C 以上的高温进行二次硬化。这一点也是以粘接剂制造商的参考条件为基准来决定。

[0087] (4) 填充部的埋入

[0088] 然后,如图 3(d)所示,对贯通孔 20c 通过电镀铜来进行埋入电镀而形成填充部 23A、23B。关于埋入电镀的方法,在日本特开 2003-124264 号公报等中也有公开。具体而言,应该是将铜箔面使用电镀用掩蔽带掩蔽后进行镀铜,而通过改变镀铜液的种类和电镀条件,可以将填充部 23A、23B 的前端形成为凸或凹或平坦。并且,填充部 23A、23B 的厚度也能够根据电镀条件(主要是电镀时间)调整。关于镀铜液和其使用方法的信息,能够容易从出售镀铜液的制造商(荏原优吉莱特株式会社、ATOTECH 日本株式会社等)获得,所以省略详细的说明。

[0089] (5) 铜箔的图案形成

[0090] 然后,如图 3(e)所示,进行铜箔 220 的图案形成,从而形成配线图案 22A、22B。虽然未图示,但由于关于图案形成使用光刻法,所以进行在铜箔 220 上涂敷抗蚀剂并经曝光之后,显影并蚀刻,剥离蚀刻后的抗蚀剂这种一系列的作业,从而形成配线图案 22A、22B。

[0091] 当进行铜箔 220 的图案形成时,也可以代替抗蚀剂而使用干性薄膜。另外,进行了埋入电镀的面优选粘贴掩蔽带或涂敷背衬材料,从而保护填充部 23A、23B 免受蚀刻液等药液的影响。当蚀刻时,若仅使用一般的氯化亚铁系或氯化铜系的蚀刻液,则图案的截面末端变宽,若在图案的表面形成(配线图案 22A、22B 的厚度 $+10\mu\text{m}$) 以下的第一间隔 d1,则配线图案 22A、22B 的末端部分相连。于是,需要选择在蚀刻时保护铜箔 220 的侧壁免受蚀刻液的影响的同时向板厚方向进行蚀刻的类型的蚀刻液,使蚀刻液的喷射图案等最佳化。作为这种蚀刻液制造商,例如有株式会社 ADEKA。另外,在不能用蚀刻液将配线图案 22A、22B 的第一间隔 d1 减小至预定值的情况下,还能够通过对所形成的配线图案 22A、22B 镀铜,使配线图案 22A、22B 的厚度和宽度变粗相当于镀铜的厚度部分,从而减小配线图案 22A、22B 的间隔 d1。

[0092] (6) 电镀处理

[0093] 接着,虽然未图示,剥下埋入电镀侧的掩蔽带,对配线图案 22A、22B 及填充部 23A、23B 的表面进行包含金、银、钯、镍、锡、铜中的某种金属的电镀。电镀也可以是多个种类、多个层。作为电镀的方法,优选为不需要电镀用供电线的非电解镀,但也可以是电解镀。此时,也可以在铜箔的图案面和埋入电镀面侧交替掩蔽的同时进行另一种类的电镀。另外,为了减小电镀的面积,铜箔的图案面也可以预先将不需要电镀的部分用抗蚀剂或覆盖层覆盖之后进行电镀。

[0094] 通过以上各步骤,能够形成如图 2 所示的卷带式自动接合基板 100,发光元件搭载

用基板 2 以圆筒形式完成。

[0095] (7) 卷带式自动接合基板的切断、LED 芯片的搭载

[0096] 然后,将完成的卷带式自动接合基板 100 以块体 102 单位切断成所需的长度,将 LED 芯片 3 用安装机安装在搭载区域 30 上。按照 LED 芯片 3 的凸起 32a、32b 的材质(金或软钎料),选择最佳的安装机即可。另外,对于引线接合型的 LED 芯片也能同样地进行安装。作为安装机的制造商,例如有 JUKI 株式会社、松下生产科技株式会社、株式会社日立高新技术仪器、株式会社新川等。

[0097] (8) 密封树脂的形成

[0098] 然后,根据需要,经过大气压的等离子清洗或 LED 芯片 3 的底部填充,利用压缩模制装置和模具将 LED 芯片 3 用密封树脂 4A 例如硅酮树脂密封(压缩模制)。密封树脂 4A 中也可以混入荧光体,也可以事先将含有荧光体的树脂进行浇注封装之后进行密封。

[0099] (9) LED 封装件的个片化

[0100] 将 LED 封装件 1 进行个片化(分割)成 LED 封装件单位(一个单元)。在此情况下,一般而言通过利用旋转砂轮切断的切割来进行,但也可以利用例如被称为大刀之类的刀具切断。如此能够完成 LED 封装件 1。

[0101] LED 封装件的动作

[0102] 然后,对 LED 封装件 1 的动作进行说明。LED 封装件 1 例如安装在安装基板上,LED 芯片 3 与安装基板电连接。即,在安装基板上形成有一对供电用图案,在一对供电用图案上通过钎焊膏电连接 LED 封装件 1 的填充部 23A、23B。若对供电用图案施加为驱动 LED 芯片 3 所需的电压,则该电压通过填充部 23A、23B、配线图案 22A、22B、凸起 32a、32b 以及电极 31a、31b 施加在 LED 芯片 3 上。LED 芯片 3 通过施加电压使电流流过而发光,并通过密封树脂 4A 向外部射出光。LED 芯片 3 的发热通过电极 31a、31b、凸起 32a、32b 及配线图案 22A、22B 传递到填充部 23A、23B,并向安装基板散热。

[0103] 第一实施方式的效果

[0104] 根据本实施方式,得到以下效果。

[0105] (a) 由于是如下单面配线基板,即,在树脂薄膜的表面以尽量窄的间隔形成一对配线图案,使在与此对应的位置以贯通树脂薄膜的方式设置的贯通孔中由金属构成的填充部与配线图案接触并露出于树脂薄膜的背面,所以能够进行倒装安装。通过将填充部的面积设置成比搭载区域的面积大,且为配线图案的面积 50% 以上,填充部的散热面积增大,散热性良好。

[0106] (b) 能够提高作为发光元件搭载用基板的通用型,所以其结果能够提供每单位亮度的价格低廉的 LED 封装件。

[0107] (c) 关于散热性,通过主要调整配线图案和填充部的厚度、面积和位置,能够调整热的传导、对流、辐射。

[0108] 第二实施方式

[0109] 图 4 表示本发明的第二实施方式的 LED 封装件。并且,该图是去除密封树脂和反射层的 LED 封装件的俯视图。另外,本实施方式也可以不设反射层。

[0110] 在第一实施方式中,在发光元件搭载用基板 2 上搭载了一个 LED 芯片 3,而本实施方式的 LED 封装件 1 搭载了多个(例如三个) LED 芯片 3。

[0111] 本实施方式的搭载区域 30 是包含三个 LED 芯片 3 的区域。一对配线图案 22A、22B 在搭载区域 30 的一边 30a 的长度例如 1.2mm 以上的范围,具有搭载区域 30 的一边 30b 的长度例如 0.3mm 以下的第一间隔 d1。

[0112] 一对填充部 23A、23B 在搭载区域 30 的一边 30a 的长度(例如 1.2mm)以上的范围,具有搭载区域 30 的一边 30b 的长度(例如 0.3mm)以下的第二间隔 d2。

[0113] 第三实施方式

[0114] 图 5 表示本发明的第三实施方式的 LED 封装件。并且,该图是去除密封树脂和反射层的 LED 封装件的俯视图。另外,本实施方式也可以不设反射层。

[0115] 在第一及第二实施方式中,搭载区域 30 为一个,并且仅搭载了 LED 芯片 3,而本实施方式具有多个搭载区域 30A、30B,并且除了 LED 芯片 3 之外,还搭载了其他电子部件。

[0116] 即,本实施方式的 LED 封装件 1 以横跨一对配线图案 22A、22B 的方式设有搭载区域 30A,在一个配线图案 22A 上也设有搭载区域 30B。该 LED 封装件 1 在一个搭载区域 30A 搭载与第一及第二实施方式相同的 LED 芯片 3,在另一个搭载区域 30B 搭载 LED 芯片 5A,以横跨一对配线图案 22A、22B 的方式搭载作为静电破坏防止元件的齐纳二极管 7。

[0117] LED 芯片 5A 是在底面具有一个电极(未图示)、且在上表面具有另一个电极 5a 的类型。LED 芯片 5A 其底面的电极利用凸起或导电性粘接剂接合于配线图案 22A,上表面的电极 5a 利用接合线 6 电连接于另一个配线图案 22B。从散热性的观点来看,更优选的是搭载区域 30B 和 LED 芯片 5A 布置在填充部 23A 的水平投影面内。

[0118] 第四实施方式

[0119] 图 6 表示本发明的第四实施方式的 LED 封装件。并且,该图是去除密封树脂和反射层的 LED 封装件的俯视图。另外,本实施方式也可以不设反射层。

[0120] 在第一实施方式中,以横跨配线图案 22A、22B 的方式搭载了一个 LED 芯片 3,而本实施方式的 LED 封装件 1 在一个配线图案 22A 上搭载了多个(例如三个) LED 芯片 5B。

[0121] 本实施方式以包含三个 LED 芯片 5B 的方式在一个配线图案 22A 上设有搭载区域 30。该 LED 封装件 1 在搭载区域 30 搭载三个 LED 芯片 5B,以横跨一对配线图案 22A、22B 的方式搭载作为静电破坏防止元件的齐纳二极管 7。

[0122] LED 芯片 5B 在上表面具有两个电极 5a。LED 芯片 5B 的底面利用硅酮树脂等粘接剂接合于配线图案 22A。三个 LED 芯片 5B 之中位于两端的 LED 芯片 5B,其一个电极 5a 利用接合线 6A、6D 连接于配线图案 22A。三个 LED 芯片 5B 之间,电极 5a 彼此利用接合线 6B、6C 连接。从散热性的观点来看,更优选的是搭载区域 30B 和 LED 芯片 5B 布置在填充部 23A 的水平投影面内。

[0123] 第五实施方式

[0124] 图 7 (a)是本发明的第五实施方式的 LED 封装件的剖视图,图 7 (b)是从图 7 (a)的 LED 封装件去除密封树脂和反射层的 LED 封装件的俯视图。另外,本实施方式也可以不设反射层。

[0125] 在第一实施方式中,配线图案 22A、22B 具有矩形形状,而本实施方式将配线图案 22A、22B 做成凸状,填充部 23A、23B 也与配线图案 22A、22B 同样做成凸状。

[0126] 配线图案 22A、22B 在具有第一间隔 d1 的部分具有凸部 22a。凸部 22a 之间的间隔 d1 与第一实施方式相同。填充部 23A、23B 在具有第二间隔 d2 的部分具有凸部 23a。第一

间隔 d_1 及第二间隔 d_2 与第一实施方式相同。

[0127] 根据本实施方式,如图 7(a)所示,若在 LED 芯片 3 的正下方,将配线图案 22A、22B 及填充部 23A、23B 的形状做成凸状,则填充部 23A、23B 之间的第二间隔 d_2 的部分的长度变短,所以该部分的机械强度容易确保,容易将填充部 23A、23B 之间的第二间隔 d_2 设为例如 0.20mm 以下。

[0128] 并且,通过减小填充部 23A、23B 之间的间隔 d_2 ,能够减小位于 LED 芯片 3 的正下方的作为热导率低的部件的树脂薄膜 20 的面积,相应地能够增加填充部 23A、23B 的面积,所以能够提高 LED 芯片 3 附近的热传导量。

[0129] 并且,本实施方式的密封树脂 4B 与如第一实施方式的球形不同,具有矩形形状。由于该密封树脂 4B 的上表面平坦,所以能够利用真空吸引来安装。

[0130] 另外,凸部 22a、23a 的形状不限于图 7,也可以是多级的形状,也可以将凸部 22a、23a 设置在多处。通过这样,能够预料提高 LED 芯片 3 的电极版图的设计自由度的效果。

[0131] 第六实施方式

[0132] 图 8(a)是本发明的第六实施方式的 LED 封装件的剖视图,图 8(b)是从图 8(a)的 LED 封装件去除密封树脂和反射层的 LED 封装件的俯视图。另外,本实施方式也可以不设反射层。

[0133] 本实施方式的 LED 封装件 1 是在第五实施方式中,使配线图案 22A、22B 及填充部 23A、23B 的外侧的端部与 LED 封装件 1 的外形大致一致。通过这样,当将 LED 封装件 1 用软钎料通过回流焊而安装在安装基板上时,容易进行焊脚的外观确认。并且,通过配线图案 22A、22B 的一部分和填充部 23A、23B 露出一部分,能够期待散热性的提高。

[0134] 第七实施方式

[0135] 图 9(a)是本发明的第七实施方式的 LED 封装件的剖视图。图 9(b)是从图 9(a)的 LED 封装件去除密封树脂和反射层的 LED 封装件的俯视图。另外,本实施方式也可以不设反射层。

[0136] 本实施方式的 LED 封装件 1 是在第六实施方式中,使一对配线图案 22A、22B 比一对填充部 23A、23B 局部地小,从而在从配线图案侧看时能够看见填充部 23A、23B 的一部分。由于是形成填充部 23A、23B 之后形成配线图案 22A、22B 的工序顺序,所以可以设置成这种形状。根据该形状能够使设在配线图案 22A、22B 侧的反射层 24 等的树脂类的结合变得良好。尤其,若将配线图案 22A、22B 的外形设为复杂的形状,或将配线图案 22A、22B 的蚀刻截面设为倒锥形,则能够期待很大的效果。

[0137] 第八实施方式

[0138] 图 10 是本发明的第八实施方式的 LED 封装件的剖视图。另外,本实施方式也可以不设反射层。

[0139] 本实施方式的 LED 封装件 1 是在第七实施方式中,在发光元件搭载用基板 2 的背面 20b 形成了阻焊层 25。阻焊层 25 用于防止在填充部 23A、23B 侧用软钎料进行回流焊安装时的焊桥。可以将一般的液态抗蚀剂进行网板印刷而形成。不言而喻,阻焊层 25 的形状可以从 I 型、H 型、包围封装件外周的口字形等中自由选择而设计。

[0140] 第九实施方式

[0141] 图 11(a)是本发明的第九实施方式的 LED 封装件的剖视图,图 11(b)是从图 11

(a)的 LED 封装件去除密封树脂的 LED 封装件的俯视图。另外,也可以在配线图案 22A、22B 之上设置反射层。

[0142] 本实施方式的 LED 封装件 1 是在第八实施方式中,在配线图案 22A、22B 侧通过模制树脂成型而形成密封树脂 4C,该密封树脂 4C 具有反射来自 LED 芯片 3 的光的倾斜面 4a 并作为反射器起作用。作为这种模制树脂,有日立化成制(CEL - W - 7005)等。

[0143] 第十实施方式

[0144] 图 12 是本发明的第十实施方式的 LED 封装件的剖视图。另外,也可以在配线图案 22A、22B 之上设置反射层。

[0145] 本实施方式的 LED 封装件 1 是在第九实施方式中,使作为反射器起作用的密封树脂 4C 的一部分蔓延至树脂薄膜 20 的背面 20b 侧。优选在封装件外形上开设一处以上的贯通孔而使模制树脂还蔓延至填充部 23A、23B 侧,密封树脂 4a 和 4b 局部或整体地成为一体化。通过这样,LED 封装件 1 的机械强度增强。并且,若将配线图案 22A、22B 的外形设为复杂的形状,或将配线图案 22A、22B 的蚀刻截面设为倒锥形,则能够期待难以剥下密封树脂的效果。

[0146] 另外,本发明并不局限于上述实施方式,在不脱离本发明要点的范围内可以进行各种变形实施。例如,也可以在填充部 23A、23B 通过绝缘层连接散热器。绝缘层优选使用散热性高的材料。在此情况下,不通过填充部 23A、23B 而是直接通过配线图案 22A、22B 对 LED 芯片 3 施加电压。

[0147] 散热性的评价

[0148] 为了确认本发明的配线基板的散热性而用类似于图 6 的安装方式进行了试验。就配线基板的厚度方向的结构而言,作为树脂薄膜 20 使用了 Upilex-S(宇部兴产株式会社的商品名)的 $50\ \mu\text{m}$ 厚度的树脂薄膜,在此树脂薄膜上作为粘接剂 21 层压了巴川 X(株式会社巴川制纸所的商品名) $12\ \mu\text{m}$,作为配线图案 22A、22B 使用了厚度 $35\ \mu\text{m}$ 的铜箔。作为评价用的配线基板的配线图案仅使用了大致图 6 的 22B 侧的图案。首先,作为配线基板 A,其平面尺寸是树脂薄膜 20 为 $2.2 \times 1.6\text{mm}$,图案 22B 为 $1.6 \times 1.3\text{mm}$,填充部 23B 为 $1.2 \times 1.0\text{mm}$,各个配置成中心大致相同。并且,填充部 23B 的厚度为 $60\ \mu\text{m}$,在填充部 23B 和配线图案 22B 表面上加工了 Ni 镀层 $0.5\ \mu\text{m}$ 、金镀层 $0.5\ \mu\text{m}$ 。作为比较用的配线基板 B 使用了相同结构、尺寸且没有填充部 23B 和贯通孔的配线基板。然后,将配线基板 A 和配线基板 B 使用 Au - Sn 膏固定在 T0 - 46 管座上,分别在图案的中央附近将 2 线类型的 0.5mm 方形的 LED 芯片(日立电线株式会社制)用银膏进行裸片接合,用金线连接 T0-46 管座与 LED 芯片。并且为了用于比较,在 T0 - 46 上将相同的 LED 芯片用银膏进行裸片接合,并用金线与 T0 - 46 管座连接。

[0149] 对该三种样品使用瞬态热电阻测定法($\Delta V F$ 法)推定了热电阻和 LED 芯片的温度上升。其结果,就直到出现 T0 - 46 管座的温度上升的影响之前的 LED 芯片的温度上升 ΔT_j 而言,在 T0 - 46 管座上直接进行裸片接合的 LED 芯片与具有填充部的配线基板 A 的 ΔT_j 大致相同且约为 20°C 。另一方面,没有填充部的配线基板 B 的 ΔT_j 约为 40°C 。若将此用直到 T0 - 46 管座的热电阻 R_{th} 表示,则在 T0 - 46 管座上直接进行裸片接合的 LED 芯片与配线基板 A 的 R_{th} 约为 $60^\circ\text{C}/\text{W}$,另外,没有填充部的配线基板 B 的 R_{th} 约为 $140^\circ\text{C}/\text{W}$ 。这表示具有填充部的配线基板 A 效率极高地向 T0 - 46 管座进行热传导。

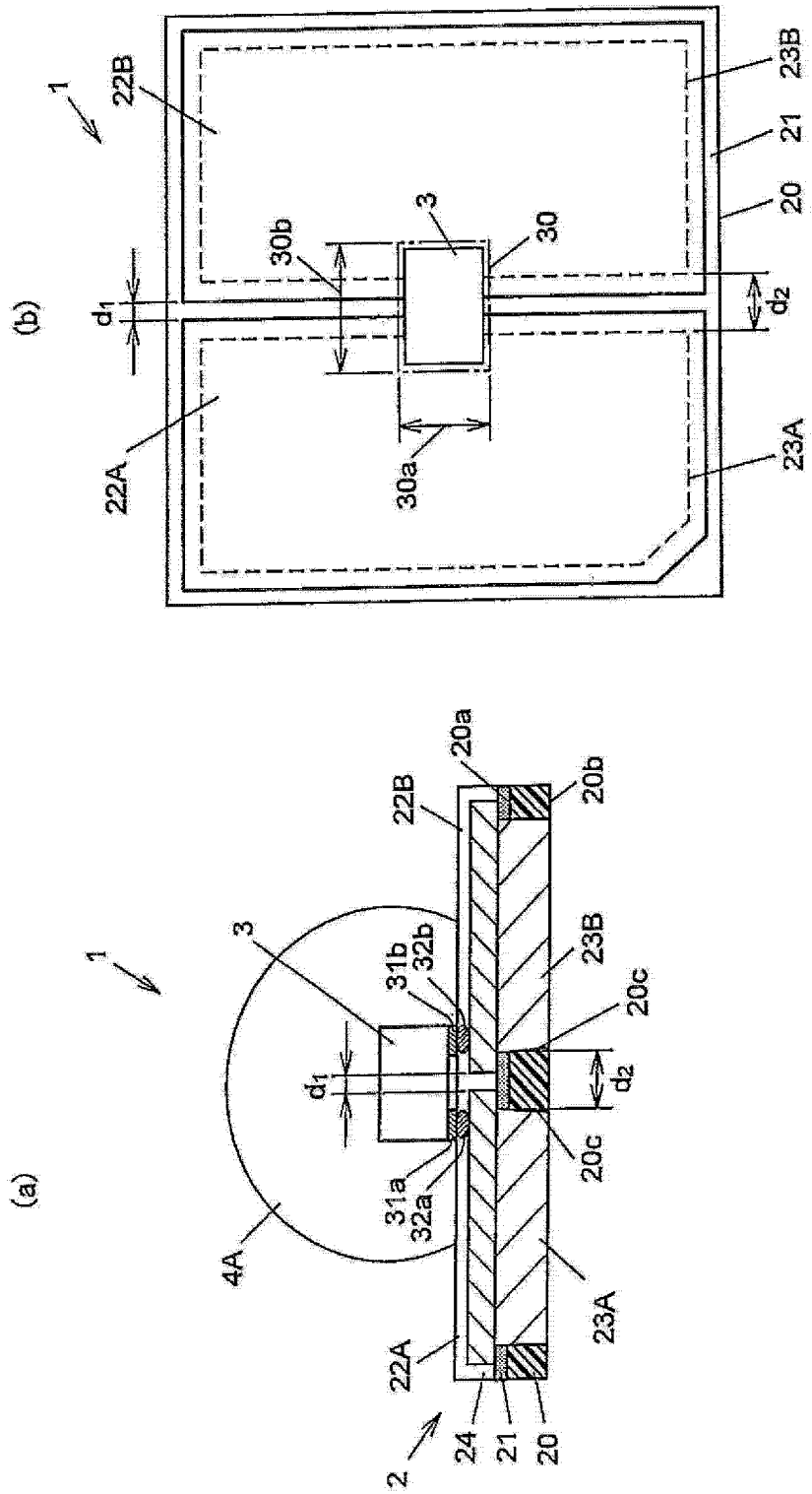


图 1

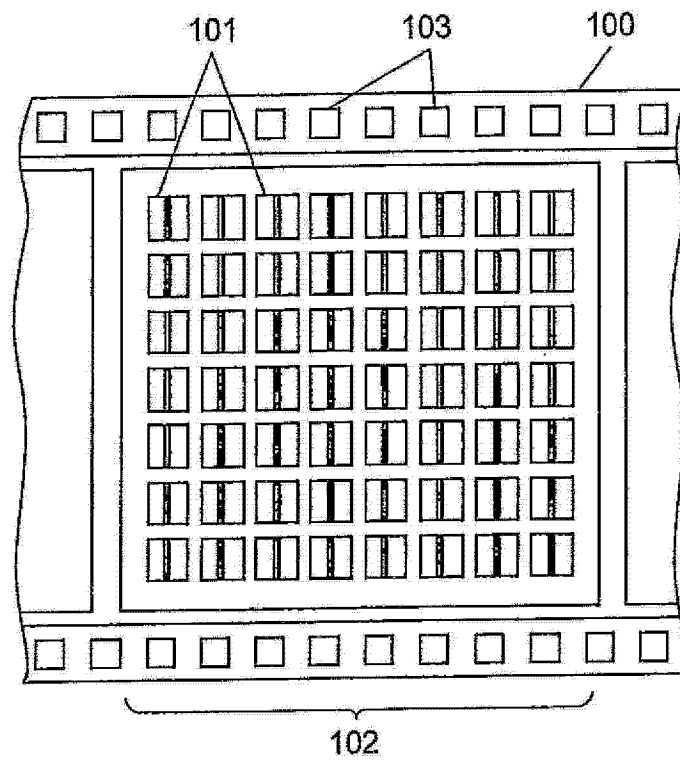


图 2

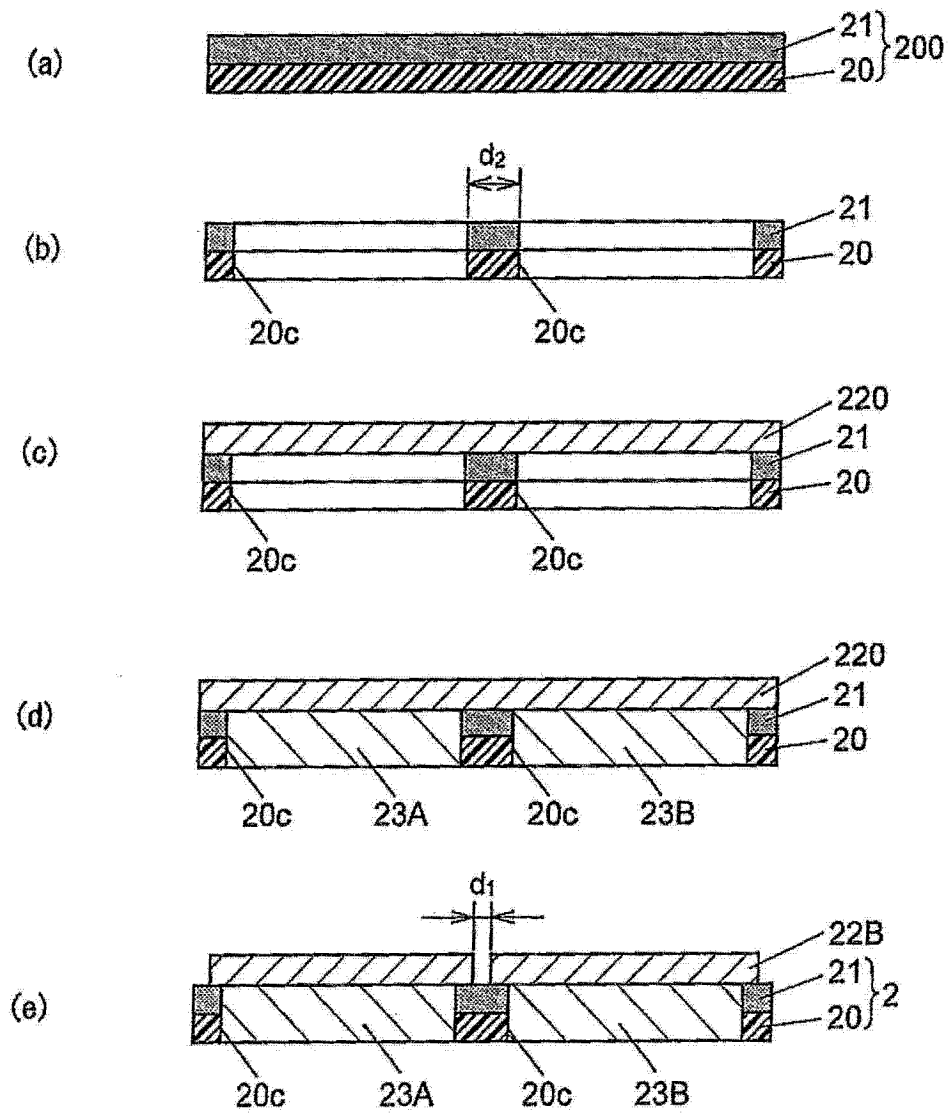


图 3

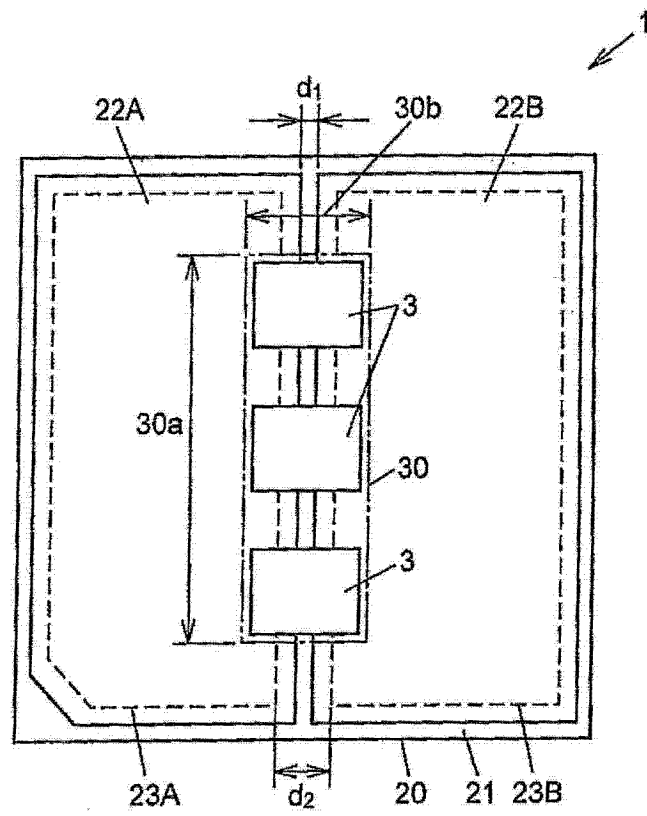


图 4

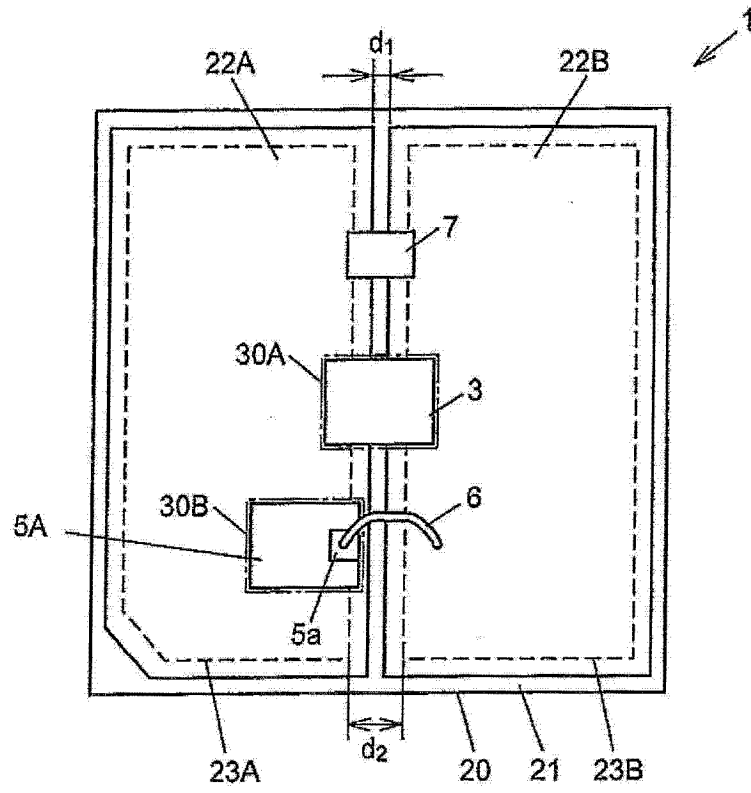


图 5

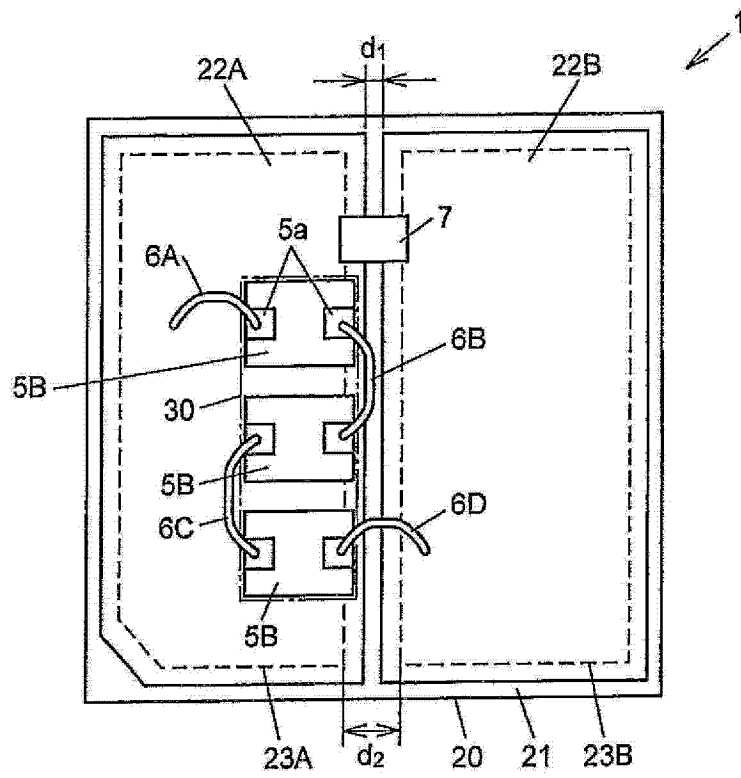


图 6

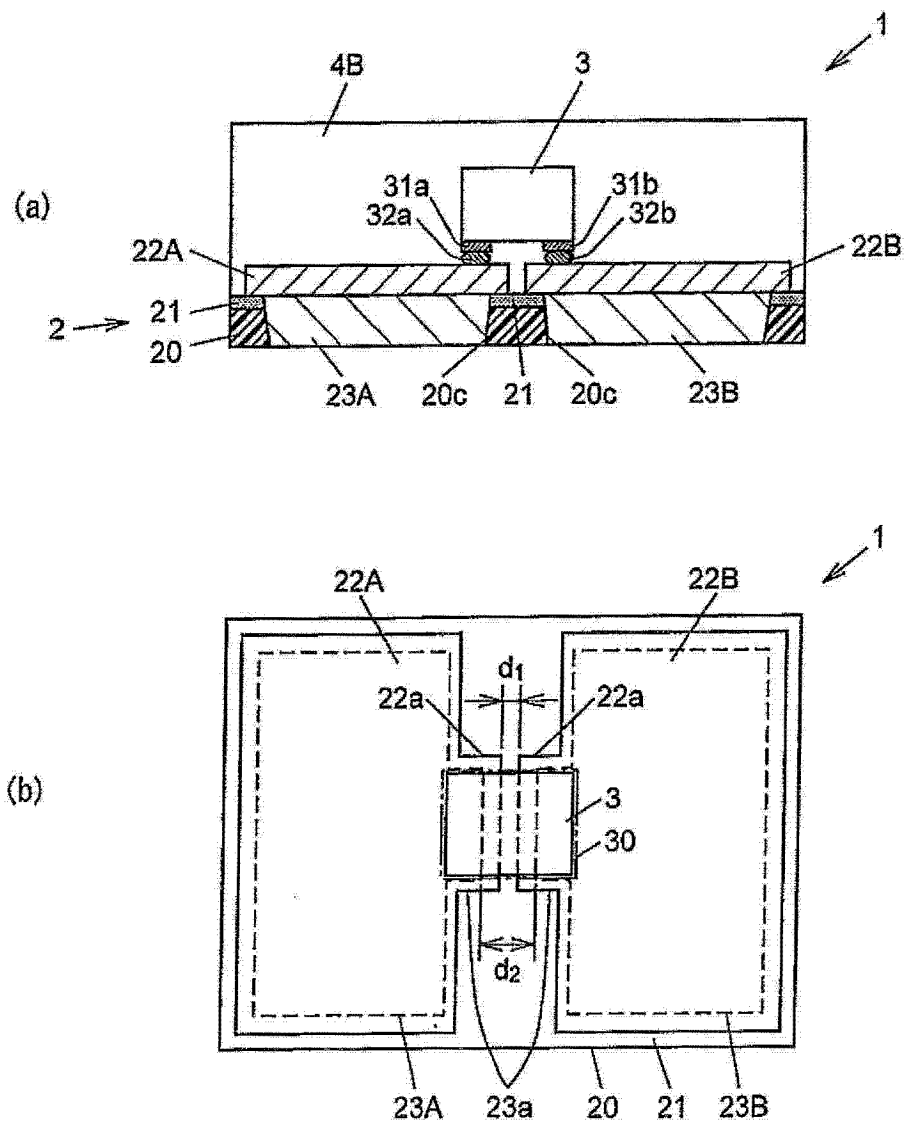


图 7

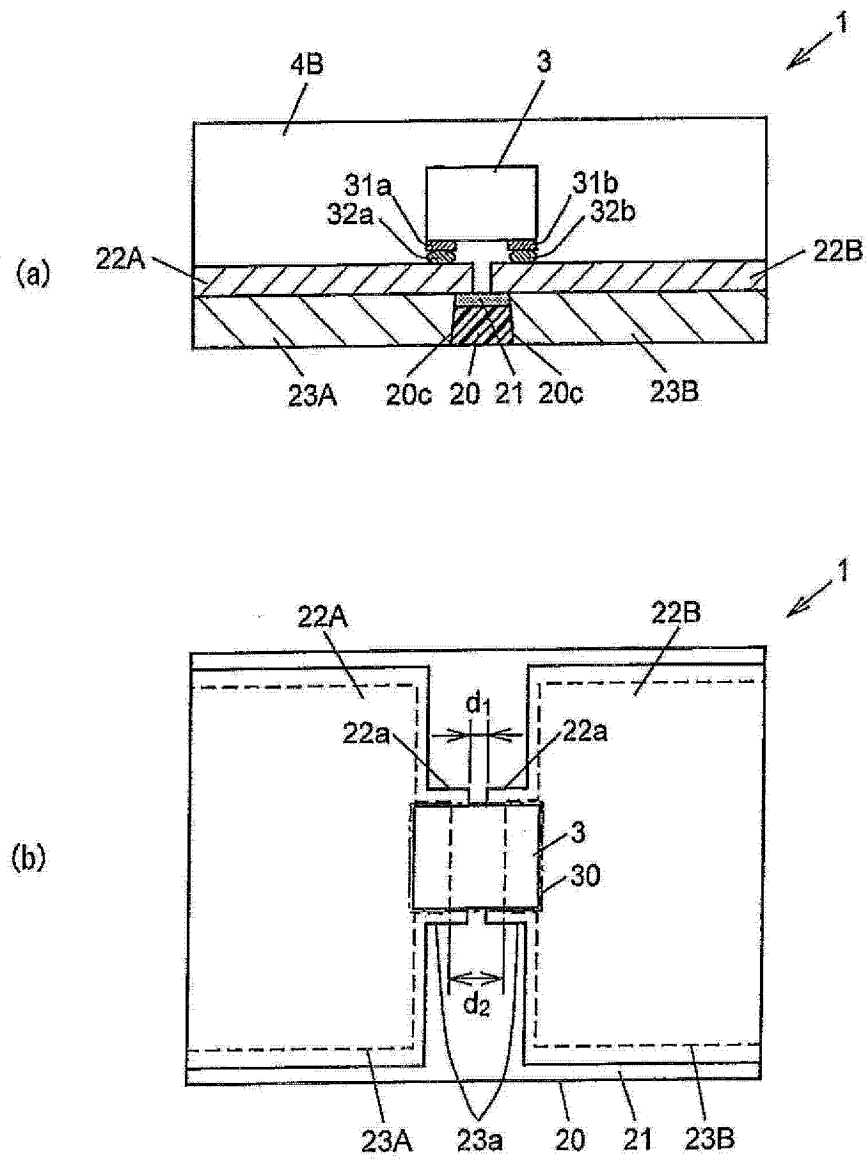


图 8

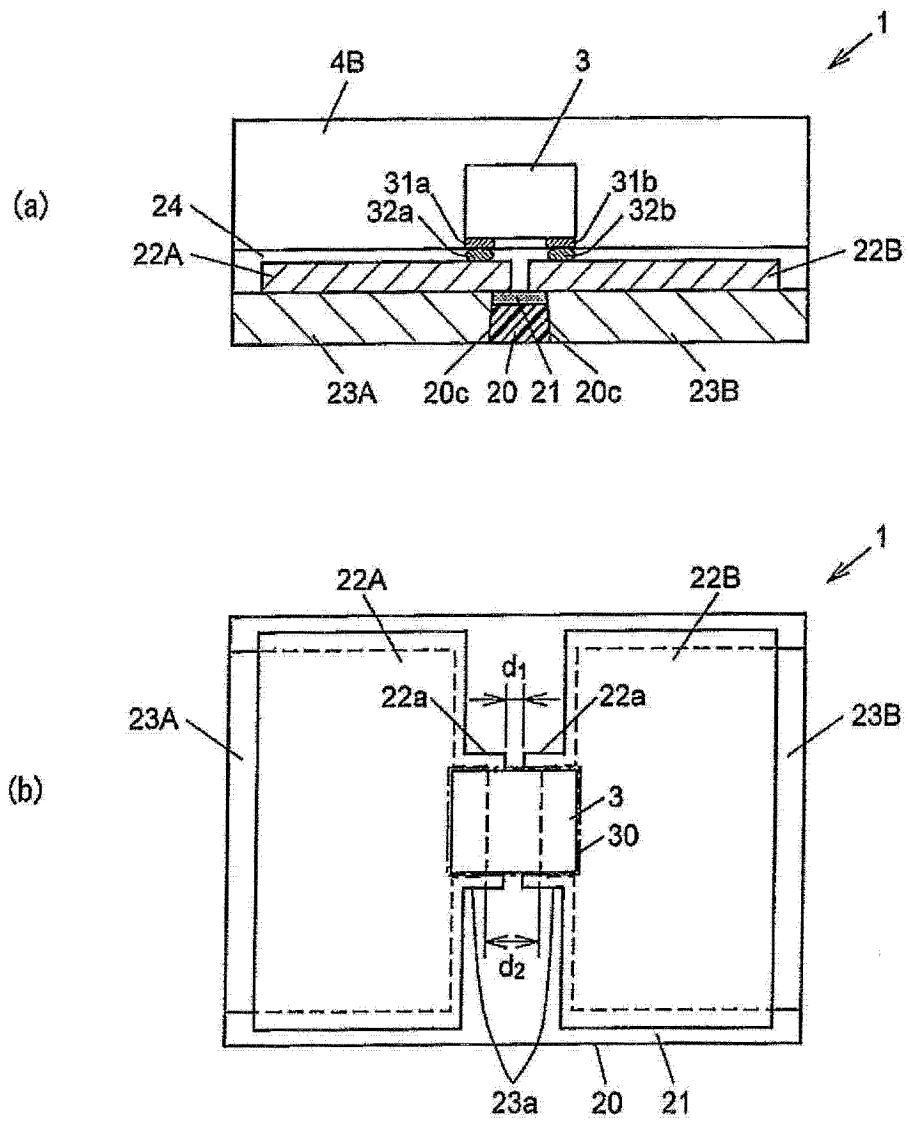


图 9

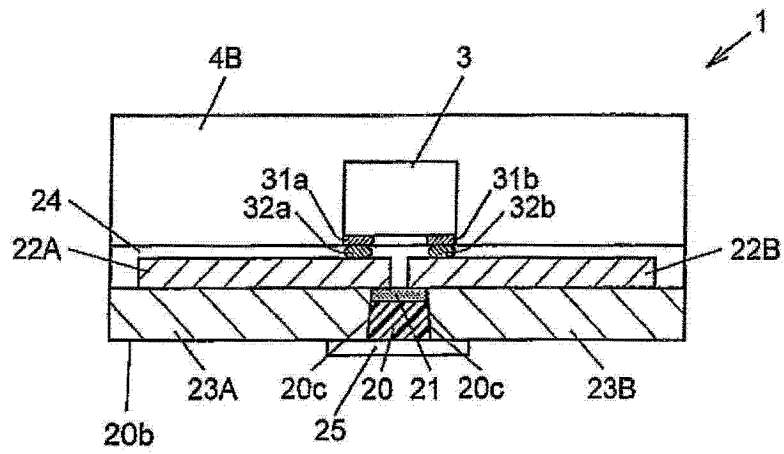


图 10

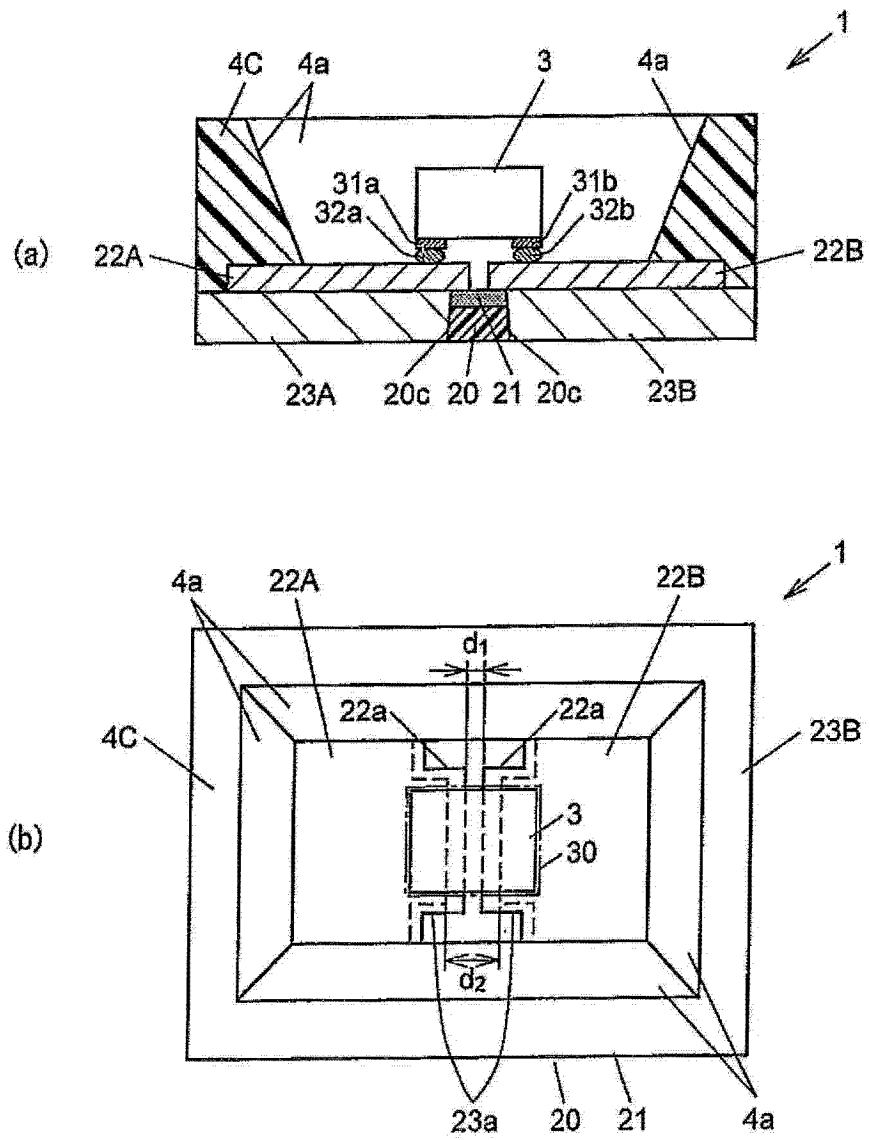


图 11

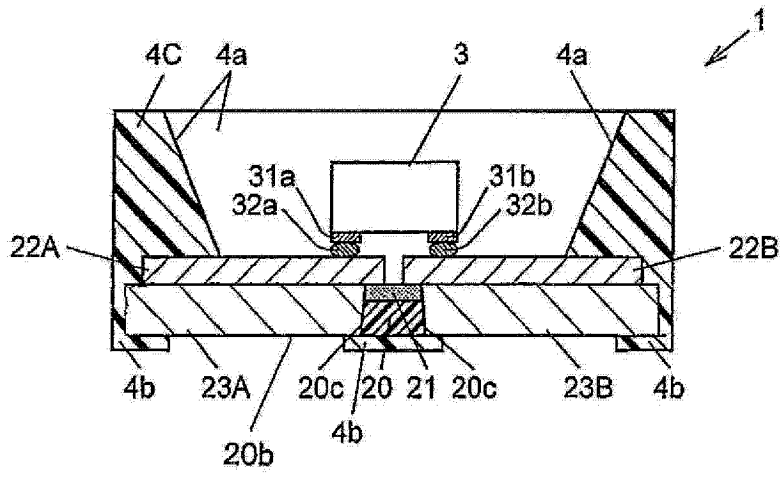


图 12