



## (12)实用新型专利

(10)授权公告号 CN 205943635 U

(45)授权公告日 2017.02.08

(21)申请号 201620880789.9

(22)申请日 2016.08.16

(73)专利权人 福州大学

地址 350108 福建省福州市闽侯县上街镇  
大学城学园路2号福州大学新区

(72)发明人 陈为 杨仕军 郑端端

(74)专利代理机构 福州元创专利商标代理有限公司 35100

代理人 蔡学俊

(51) Int. Cl.

H01F 3/10(2006.01)

H01F 3/14(2006.01)

H01F 27/30(2006.01)

(ESM)同样的发明创造已同日申请发明专利

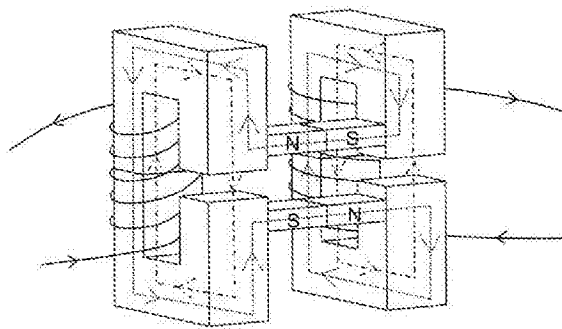
权利要求书1页 说明书4页 附图15页

### (54)实用新型名称

一种具有永磁偏磁的磁性元件组合体

### (57)摘要

本实用新型涉及一种具有永磁偏磁的磁性元件组合体。包括均由低磁阻磁路和高磁阻磁路组成的第一组磁路、第二组磁路以及分别设置在两组磁路上的激励线圈；还包括至少一个连接两组磁路的永磁体连接磁路；永磁体位置及永磁体极性的设置使得永磁体在第一组磁路磁芯、第二组磁路磁芯上产生的永磁磁通方向与激励线圈在第一组磁路磁芯、第二组磁路磁芯上产生的直流磁通方向相反。本实用新型利用永磁体产生的永磁磁通抵消流过磁元件绕组中流过电流的直流部分产生的直流磁通，又防止磁元件绕组中流过电流的交流成分产生的交流磁通对永磁体进行切割，从而既减小了磁元件中磁芯材料的体积或增大磁元件的工作电流，又保证了永磁体基本不产生交流磁通涡流损耗。



1. 一种具有永磁偏磁的磁性元件组合体,其特征在于:包括均由低磁阻磁路和高磁阻磁路组成的第一组磁路、第二组磁路以及分别设置在所述第一组磁路、第二组磁路上的激励线圈;还包括至少一个设置在所述第一组磁路、第二组磁路之间且连接第一组磁路、第二组磁路的永磁体连接磁路;所述永磁体连接磁路中永磁体位置及永磁体极性的设置使得永磁体在第一组磁路磁芯、第二组磁路磁芯上产生的永磁磁通方向与所述激励线圈在第一组磁路磁芯、第二组磁路磁芯上产生的直流磁通方向相反。

2. 据权利要求1所述的一种具有永磁偏磁的磁性元件组合体,其特征在于:所述第一组磁路磁芯、第二组磁路磁芯具有相同或不同的形状、尺寸。

3. 据权利要求1所述的一种具有永磁偏磁的磁性元件组合体,其特征在于:所述第一组磁路磁芯、第二组磁路磁芯为包括U型、C型、E型的磁芯。

4. 据权利要求1所述的一种具有永磁偏磁的磁性元件组合体,其特征在于:所述磁性元件组合体能够作为包括滤波电感、扼流圈、变压器使用。

5. 据权利要求1所述的一种具有永磁偏磁的磁性元件组合体,其特征在于:所述磁性元件组合体能够作为两个磁性元件分别使用,或者通过所述激励线圈串联、并联作为一个磁性元件使用。

6. 据权利要求1所述的一种具有永磁偏磁的磁性元件组合体,其特征在于:所述磁性元件组合体能够由两组以上磁路构成。

## 一种具有永磁偏磁的磁性元件组合体

### 技术领域

[0001] 本实用新型涉及一种具有永磁偏磁的磁性元件组合体。

### 背景技术

[0002] 功率磁元件在各种功率变换器中有十分广泛的应用,如PFC电路的Boost电感,DC/DC变换器的输出滤波电感,UPS,变频器和逆变器中的输出电感等。但随着功率的提高和直流偏磁磁通密度的增加,磁芯饱和问题也随之而来,进而引起电感量的下降。为了解决上述问题,人们将永磁材料应用在功率电感上,以期利用永磁材料产生的磁场来抵消流过电感线圈电流的直流部分造成的偏磁。

[0003] 现有技术1如图1所示,将永磁材料放置于磁芯气隙中(可以填满气隙或者永磁体和磁芯中间留有间隙)。对于铁氧体永磁材料,电阻率比较高,在高频磁通下,引起的涡流损耗相对比较小,但是铁氧体永磁材料的剩磁磁密和矫顽磁力比较低,允许的工作温度也比较低,在工作中,容易造成退磁失效。对于稀土烧结永磁材料,剩磁磁密和矫顽磁力大大提高,允许的工作温度也很高,但是电阻率比较低,在高频磁通下,会带来很大的涡流,造成损耗和温度的增加。

[0004] 现有技术2如图2所示,将永磁体放置在磁元件磁芯气隙的附近,并通过增加额外的导磁材料连接形成磁回路,而永磁体是采用稀土磁性粉末与粘结剂形成的粘结磁铁,因此具有高的电阻率,从而降低高频涡流损耗。但是粘结永磁的偏磁能力虽然比铁氧体永磁高,但比稀土烧结永磁体的偏磁能力低很多,难以得到很好的效果。如果采用永磁性好的烧结永磁体,则为了降低永磁体的涡流损耗,就必须降低和消除进入永磁体的交流磁通,这就需要从结构上设计永磁体磁路,使得其磁阻大大大于(至少5倍以上)气隙磁阻,才能有效减小交流励磁磁通进入永磁体磁路,从而降低和避免永磁体中的涡流损耗,但这样就影响了永磁体磁路的设计和实际应用,也增加额外体积。

[0005] 上述两个技术的缺点是永磁体中会产生很大的涡流效应,造成损耗和温度的增加,从而可能引发退磁失效,最终失去作用。导致磁元件在工作中磁芯饱和,性能变差。

[0006] 上述问题是由于永磁体放置于磁元件的气隙中间或旁边,磁元件绕组中流过的高频交流电流会产生高频交变磁场,在上述两个技术中,此高频磁场都不可避免的对永磁体进行切割,从而引发上述现象。

[0007] 本实用新型的主要目的是即利用永磁体产生的永磁磁通抵消流过磁元件绕组中流过电流的直流部分产生的直流磁通,又防止磁元件绕组中流过电流的高频成分产生的高频磁通对永磁体进行切割,从而即减小了磁元件中导磁材料的体积,又保证了永磁体和磁元件的稳定性。

### 发明内容

[0008] 本实用新型的目的在于提供一种具有永磁偏磁的磁性元件组合体,利用永磁体产生的永磁磁通抵消流过磁元件绕组中流过电流的直流部分产生的直流磁通,又防止磁元件

绕组中流过电流的高频成分产生的高频磁通对永磁体进行切割,从而即减小了磁元件中导磁材料的体积,又保证了永磁体和磁元件的稳定性。

[0009] 为实现上述目的,本实用新型的技术方案是:一种具有永磁偏磁的磁性元件组合体,包括均由低磁阻磁路和高磁阻磁路组成的第一组磁路、第二组磁路以及分别设置在所述第一组磁路、第二组磁路上的激励线圈;还包括至少一个设置在所述第一组磁路、第二组磁路之间且连接第一组磁路、第二组磁路的永磁体连接磁路;所述永磁体连接磁路中永磁体位置及永磁体极性的设置使得永磁体在第一组磁路磁芯、第二组磁路磁芯上产生的永磁磁通方向与所述激励线圈在第一组磁路磁芯、第二组磁路磁芯上产生的直流磁通方向相反。

[0010] 在本实用新型一实施例中,所述第一组磁路磁芯、第二组磁路磁芯具有相同或不同的形状、尺寸。

[0011] 在本实用新型一实施例中,所述第一组磁路磁芯、第二组磁路磁芯为包括U型、C型、E型的磁芯。

[0012] 在本实用新型一实施例中,所述磁性元件组合体能够作为包括滤波电感、扼流圈、变压器使用。

[0013] 在本实用新型一实施例中,所述磁性元件组合体能够作为两个磁性元件分别使用,或者通过所述激励线圈串联、并联作为一个磁性元件使用。

[0014] 在本实用新型一实施例中,所述磁性元件组合体能够由两组以上磁路构成。

[0015] 相较于现有技术,本实用新型具有以下有益效果:本实用新型利用永磁体产生的永磁磁通抵消流过磁元件绕组中流过电流的直流部分产生的直流磁通,又防止磁元件绕组中流过电流的高频成分产生的高频磁通对永磁体进行切割,从而即减小了磁元件中导磁材料的体积,又保证了永磁体和磁元件的稳定性。

## 附图说明

[0016] 图1为现有技术一。

[0017] 图2为现有技术二。

[0018] 图3为本实用新型磁性元件组合体原理示意图。

[0019] 图4为采用本实用新型磁性元件组合体及不采用本实用新型磁性元件组合体电感感量与通过直流电流的关系对比图。

[0020] 图5为本实用新型实施例1。

[0021] 图6为本实用新型实施例2。

[0022] 图7为本实用新型实施例3。

[0023] 图8为本实用新型实施例4。

[0024] 图9为本实用新型实施例5。

[0025] 图10为本实用新型实施例6。

[0026] 图11为本实用新型实施例7。

[0027] 图12为本实用新型实施例8。

[0028] 图13为本实用新型实施例9。

[0029] 图14为本实用新型实施例10。

[0030] 图15为本发明实施例11。

[0031] 图16为本发明实施例12。

### 具体实施方式

[0032] 下面结合附图,对本实用新型的技术方案进行具体说明。

[0033] 本实用新型的一种具有永磁偏磁的磁性元件组合体,包括均由低磁阻磁路和高磁阻磁路组成的第一组磁路、第二组磁路以及分别设置在所述第一组磁路、第二组磁路上的激励线圈;还包括至少一个设置在所述第一组磁路、第二组磁路之间且连接第一组磁路、第二组磁路的永磁体连接磁路;所述永磁体连接磁路中永磁体位置及永磁体极性的设置使得永磁体在第一组磁路磁芯、第二组磁路磁芯上产生的永磁磁通方向与所述激励线圈在第一组磁路磁芯、第二组磁路磁芯上产生的直流磁通方向相反。

[0034] 所述低磁阻磁路由高磁导率磁材料构成;所述高磁阻磁路由高磁导率材料与气隙、低磁导率材料、低磁导率与气隙或者他们的组合构成。

[0035] 所述永磁体连接磁路由包括永磁体材料、空气隙和铁磁导磁材料设计构成。

[0036] 所述第一组磁路磁芯、第二组磁路磁芯具有相同或不同的形状、尺寸。所述第一组磁路磁芯、第二组磁路磁芯为包括U型、C型、E型的磁芯。所述第一组磁路磁芯、第二组磁路磁芯由包括铁氧体、非晶、磁粉芯、硅钢片的软磁性材料组成。

[0037] 所述磁性元件组合体能够作为包括滤波电感、扼流圈、变压器使用。所述磁性元件组合体能够作为两个磁性元件分别使用,或者通过激励线圈串联、并联作为一个磁性元件使用。所述磁性元件组合体能够由两个以上磁芯构成。

[0038] 以下具体讲述本实用新型的实现方案。

[0039] 本实用新型提出的磁性元件组合体的基本原理如图3所示,即在两个CC型磁芯电感元件的磁芯通过中间放置的两个永磁体“连接”起来。永磁体的极性设置以及电感绕组的绕向使得在磁芯中产生的永磁磁通方向(点虚线所示)与两个电感绕组的直流分量电流产生的直流励磁磁通方向(点划线所示)相反,使得两者磁通可以抵消,而且电感绕组的交流分量电流产生的交流磁通不会经过永磁体磁路,避免了交流磁通在永磁体上引起的涡流损耗。这就可以在不增加额外导磁材料的情况下,仅仅通过一对永磁体产生的磁通同时对图中的两个电感绕组电流中产生的直流磁通都实现抵消作用,节省了材料使用,显著提高了电感密度。由于两个电感磁性元件之间没有磁耦合,是解耦独立的,所以该磁性元件组合体可以独立作为两个滤波电感使用,也可以直接串联或并联作为一个电感使用。

[0040] 根据本实用新型组成的磁性元件组合体,适合应用于元件线圈电流是在一个大的直流(或较低频率)电流上面载波一个较高频率的交流电流分量的情况,如直流/直流功率变换器的输出或输入的滤波电感,PFC电路Boost电感等。本实用新型可以提高电感磁芯的抗偏磁能力,如图4所示,提高一定直流偏磁电流下的电感量,或减小磁芯截面积,从而减小磁芯体积,也可以降低绕在磁芯截面积上的线圈平均匝长和电阻。同时可以克服传统带永磁体电感容易被电流脉冲退磁、永磁体在高频磁通作用下损耗显著增加的严重缺点。

[0041] 此实用新型以电感线圈元件为例,但不仅限于此。可以同样适用于需要采用永磁材料提高磁路磁芯抗偏磁能力的组合磁性元件结构,如变压器,多路输出集成电感及其类似物。具体实施例如下:

[0042] 如图5 用在输出的滤波电感上,在两个UUI型电感中间加三对永磁体,永磁磁通通过两个电感的磁芯形成回路,抵消电感绕组电流中直流部分产生的直流磁通,起到节省磁芯和绕组导体的目的。

[0043] 如图6所示的实例2电感采用EE型磁芯,气隙在磁芯两侧,在两个电感气隙的边上加上如图所示的永磁体,就能起到抵消磁芯中直流磁通的作用。

[0044] 如图7所示的实例3电感采用与实例2一样的磁芯结构和气隙位置,不同的是永磁体加在了中柱两端,这样就相对实例2而言减少了永磁体的使用,不好的一点就是只能减少中柱气隙的体积,这同样能减少绕组的长度,进而减小其电阻值。

[0045] 如图8所示的实例4电感采用如图所示的磁芯结构,通过在中柱气隙两边加一对永磁体就可以实现平衡磁芯中直流磁通的作用。这种情况下电感的绕组可以绕在两个边柱上。

[0046] 如图9所示的实例5电感采用与实例4一样的磁芯结构和气隙位置,不同的是永磁体加在磁芯的四个端点,这样就可以抵消边柱磁芯中的直流磁通,并且相对实例4而言更容易绕制绕组。

[0047] 如图10所示的实例6电感采用与实例4和实例5一样的磁芯结构和气隙位置,不同的是在磁芯的中柱端点加了一对永磁体用以抵消边柱磁芯中的直流磁通,相对实例5而言少了一对,并且相对实例4而言更容易绕制绕组。

[0048] 如图11所示的实例7采用的是C型磁芯和EE磁芯结合的方式,原理和上面一样,两个电感可以单独使用互不干扰,由此可知,还能列出许多种不同形状磁芯的组合方式。

[0049] 如图12所示的实例8是将永磁体放在磁芯的外侧,可以与图3-1产生一样的效果。

[0050] 如图13所示的实例9是在永磁体中间加了铁芯,可以减小永磁体的体积,并且将产生的效果与图3-1和实例9一样,其他实例中也可以采用相同的做法。这里要说明的是,本实用新型中的所说的将磁芯通过永磁体连接起来的意思是连接体中可以含有但不仅仅只有永磁体。

[0051] 如图14所示的实例10是四个电感组成的电感元件组合体,同样可以实现减少磁芯体积和绕组用量的目的。所以只要对本原理善加运用,同样可以将多个独立电感和永磁体进行组合。

[0052] 如图15所示的实例11具有与图3相同的磁芯结构,不同的是其中一个永磁体用导磁材料代替,所以只用一个永磁体就能实现相同的功能,减少了永磁体的使用。

[0053] 如图16所示的实例12的磁元件组合体的磁芯并没有气隙,而是将带有气隙的磁柱用低磁导率磁材料代替,通过如图所示在两个磁芯的中间加上永磁体后,可以实现对中间由高磁导率导磁材料构成的磁柱中直流磁通的抵消作用。

[0054] 以上是本实用新型的较佳实施例,凡依本实用新型技术方案所作的改变,所产生的功能作用未超出本实用新型技术方案的范围时,均属于本实用新型的保护范围。

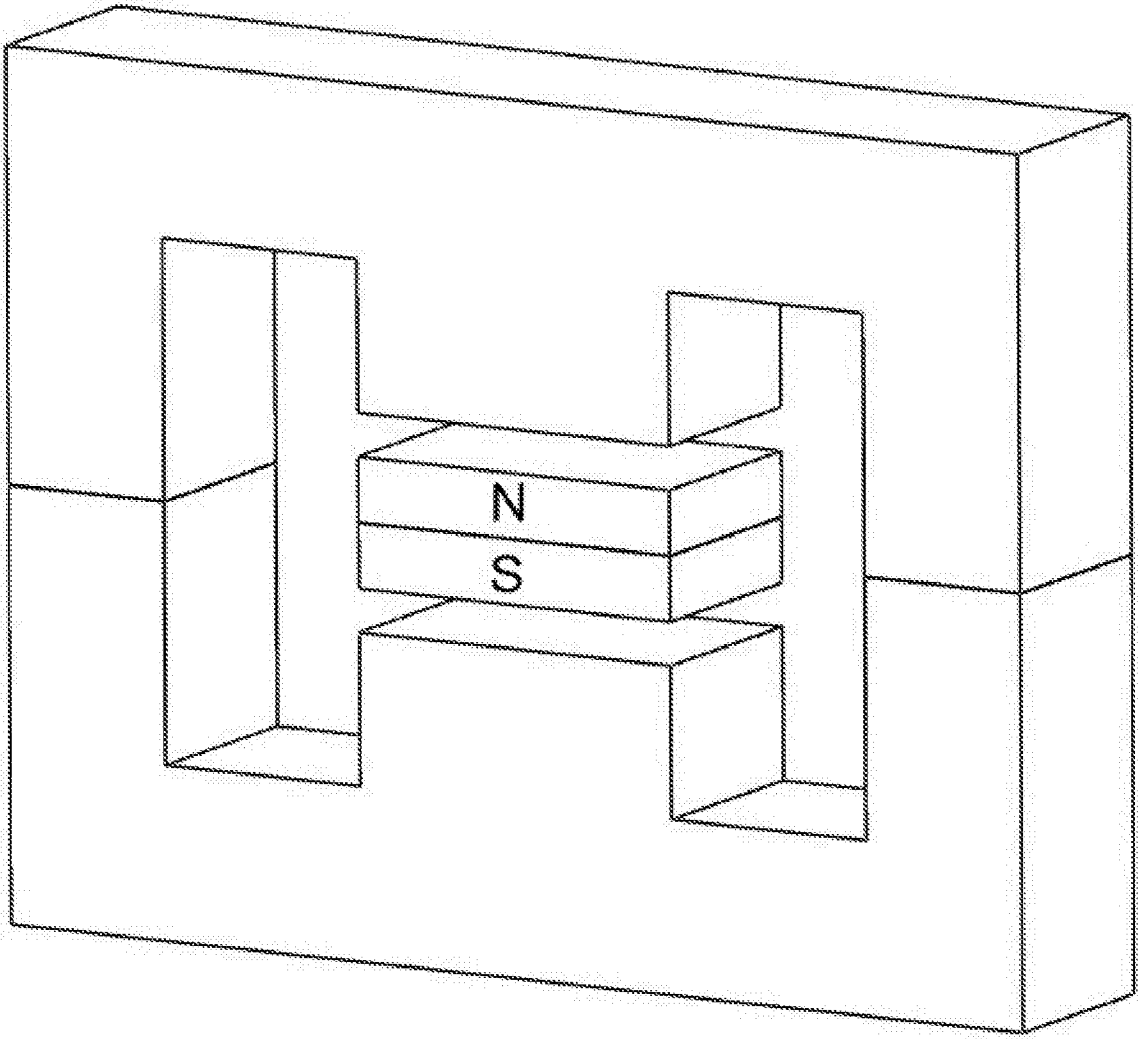


图1

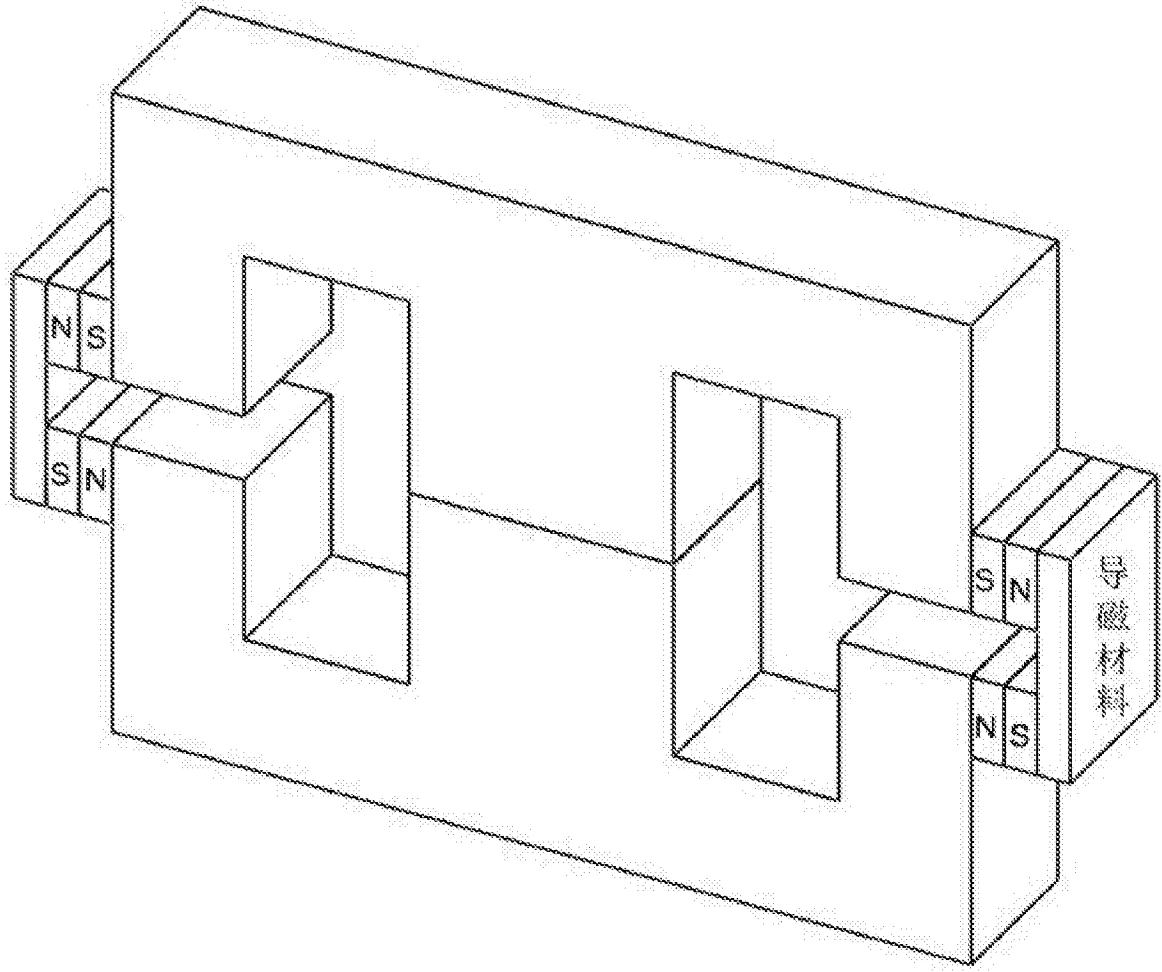


图2



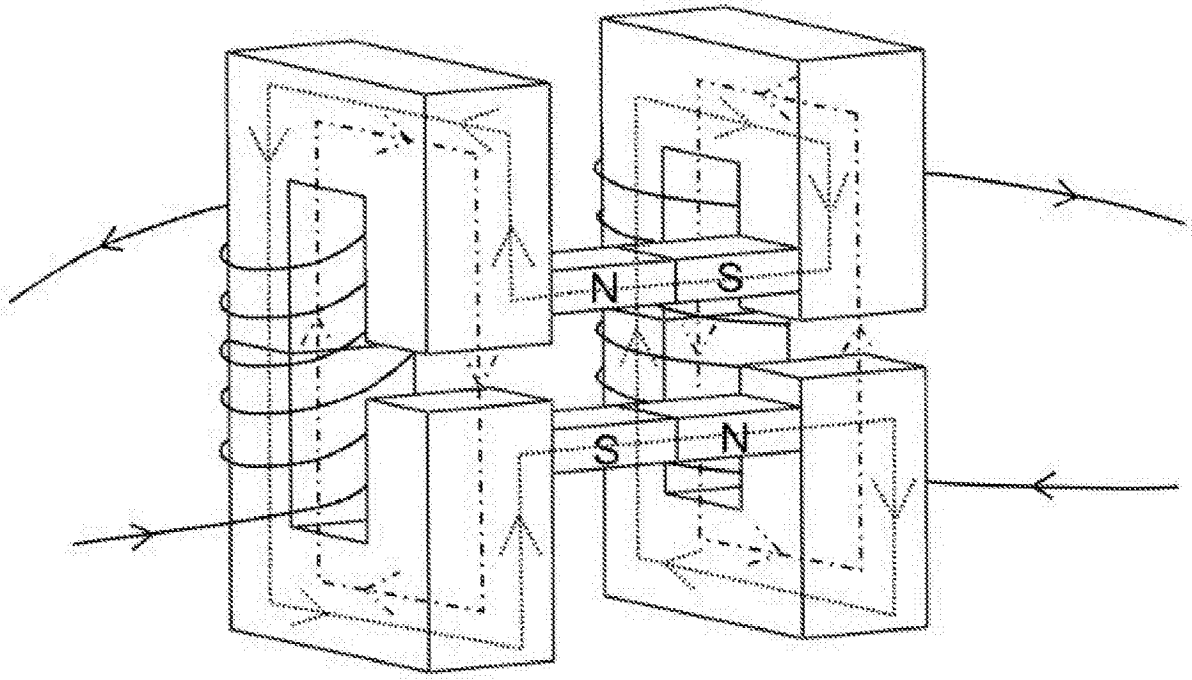


图3

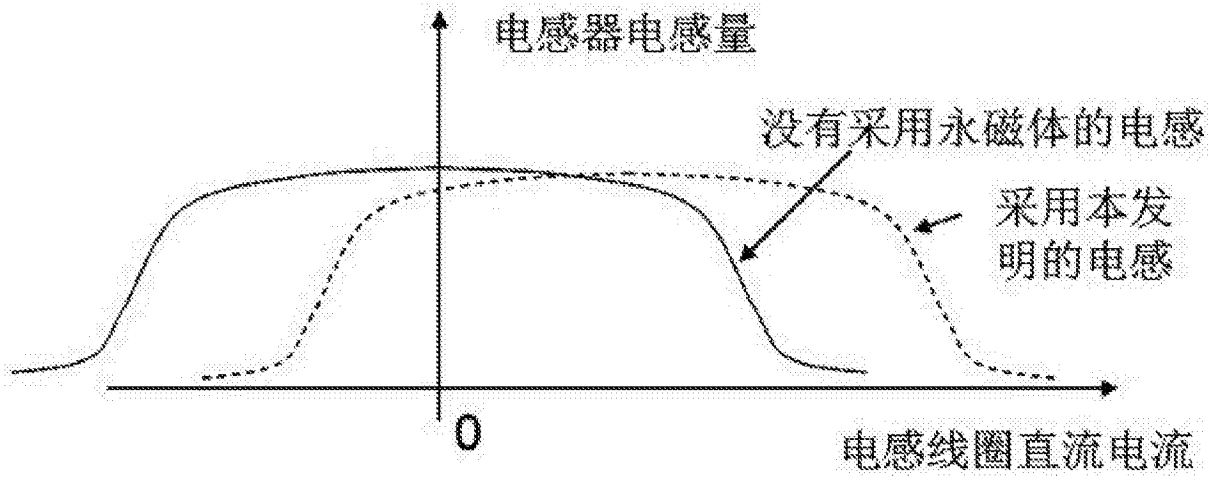


图4

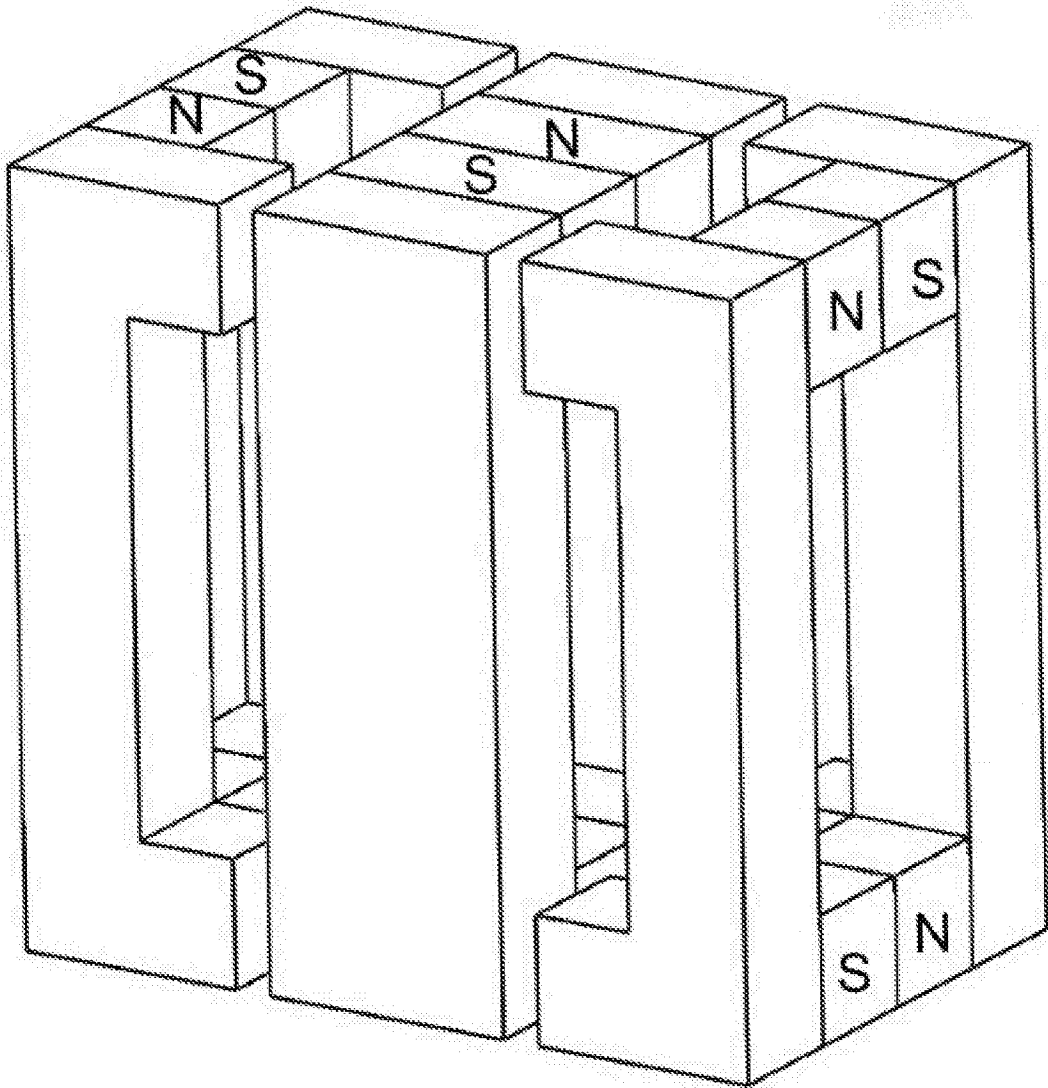


图5

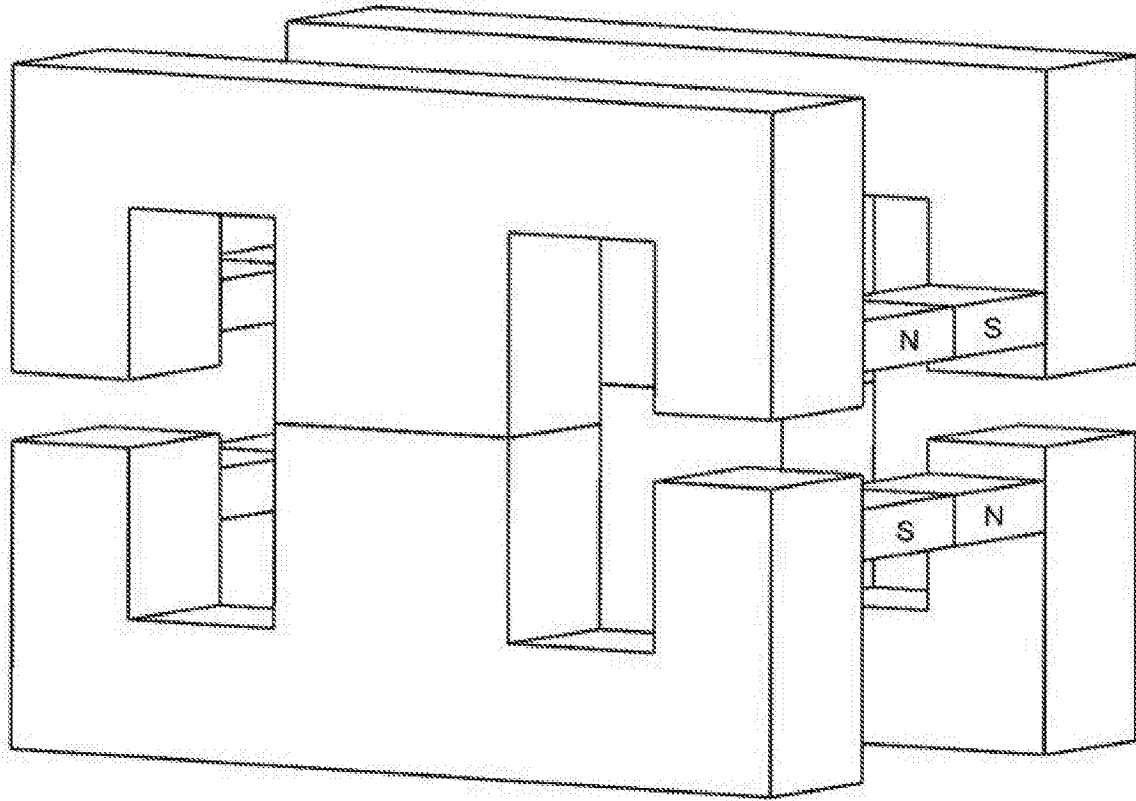


图6

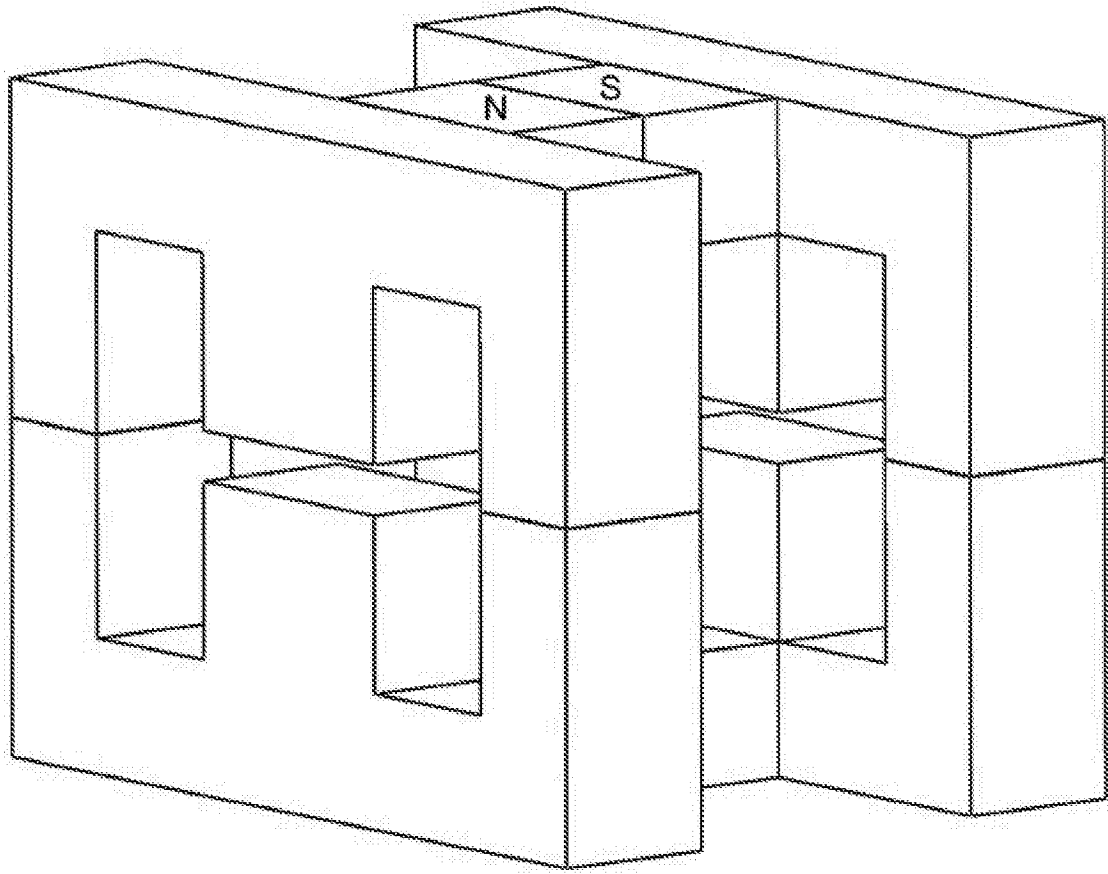


图7

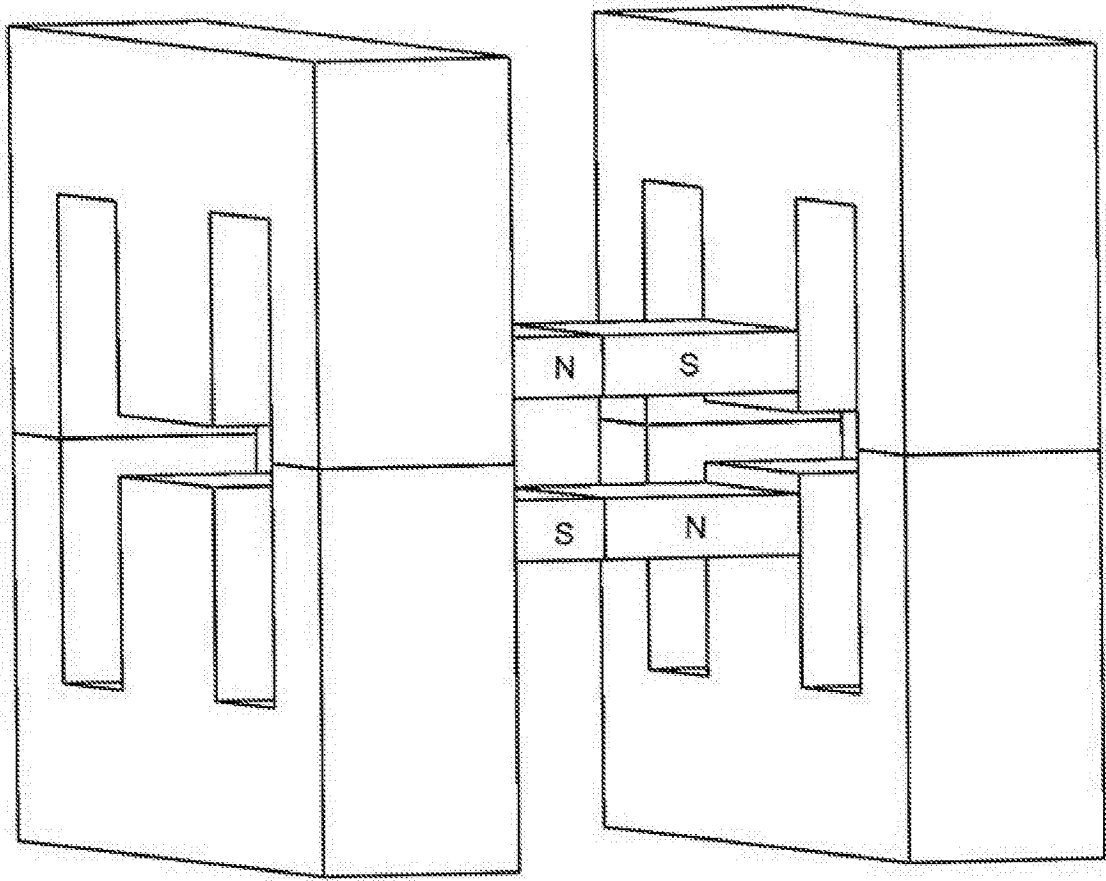


图8

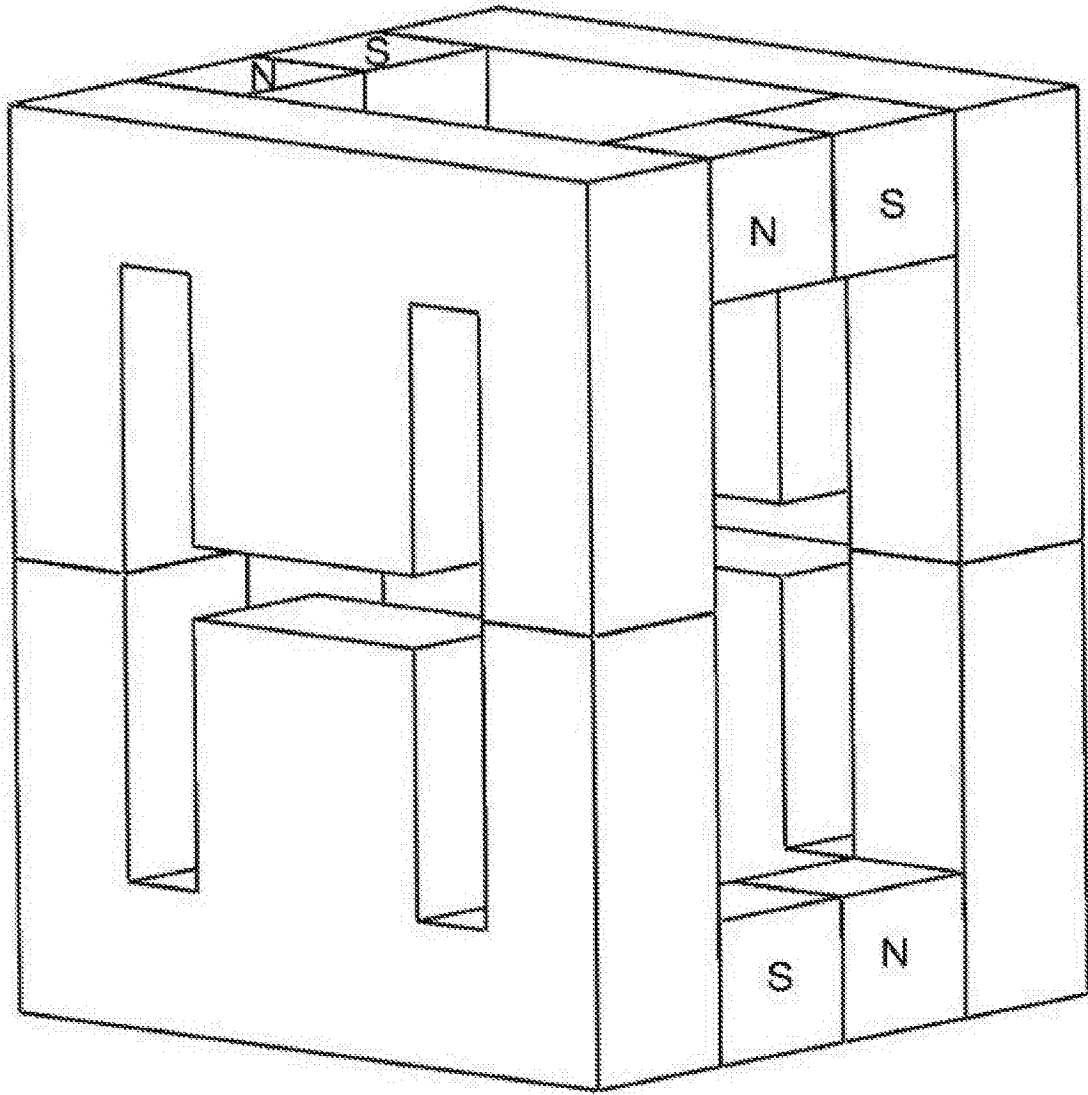


图9

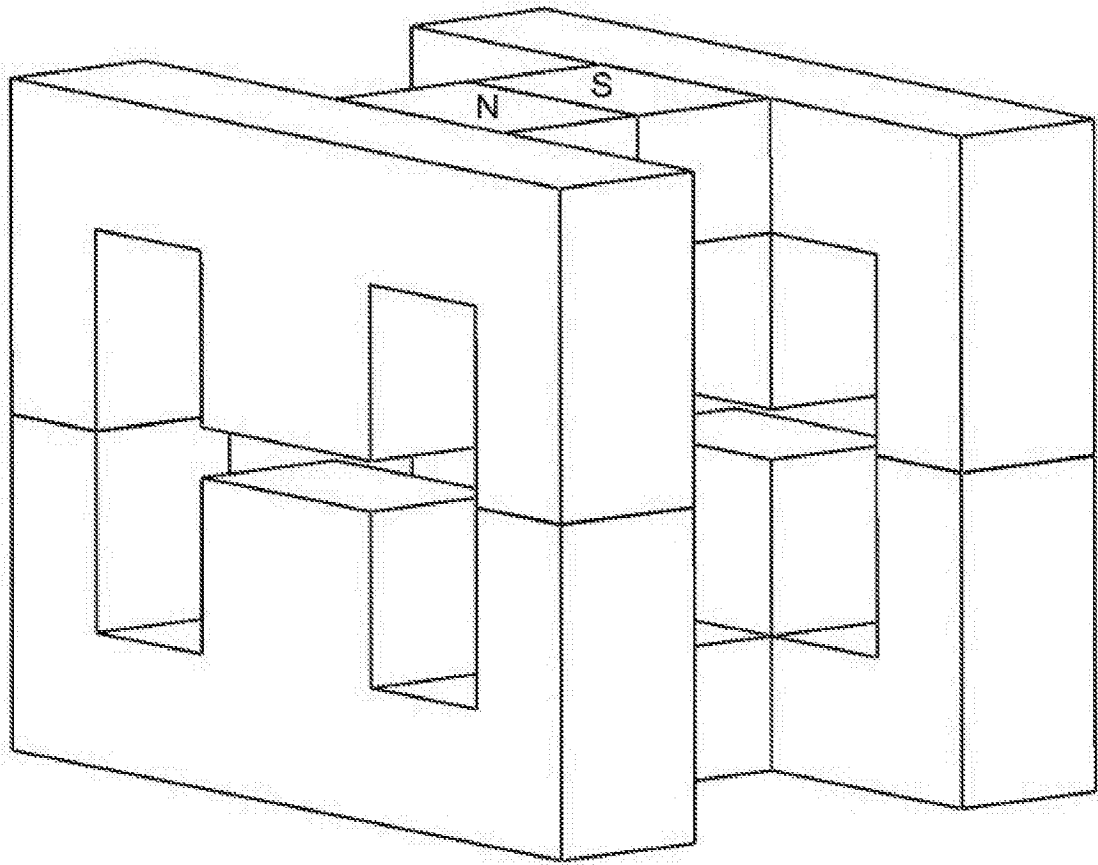


图10

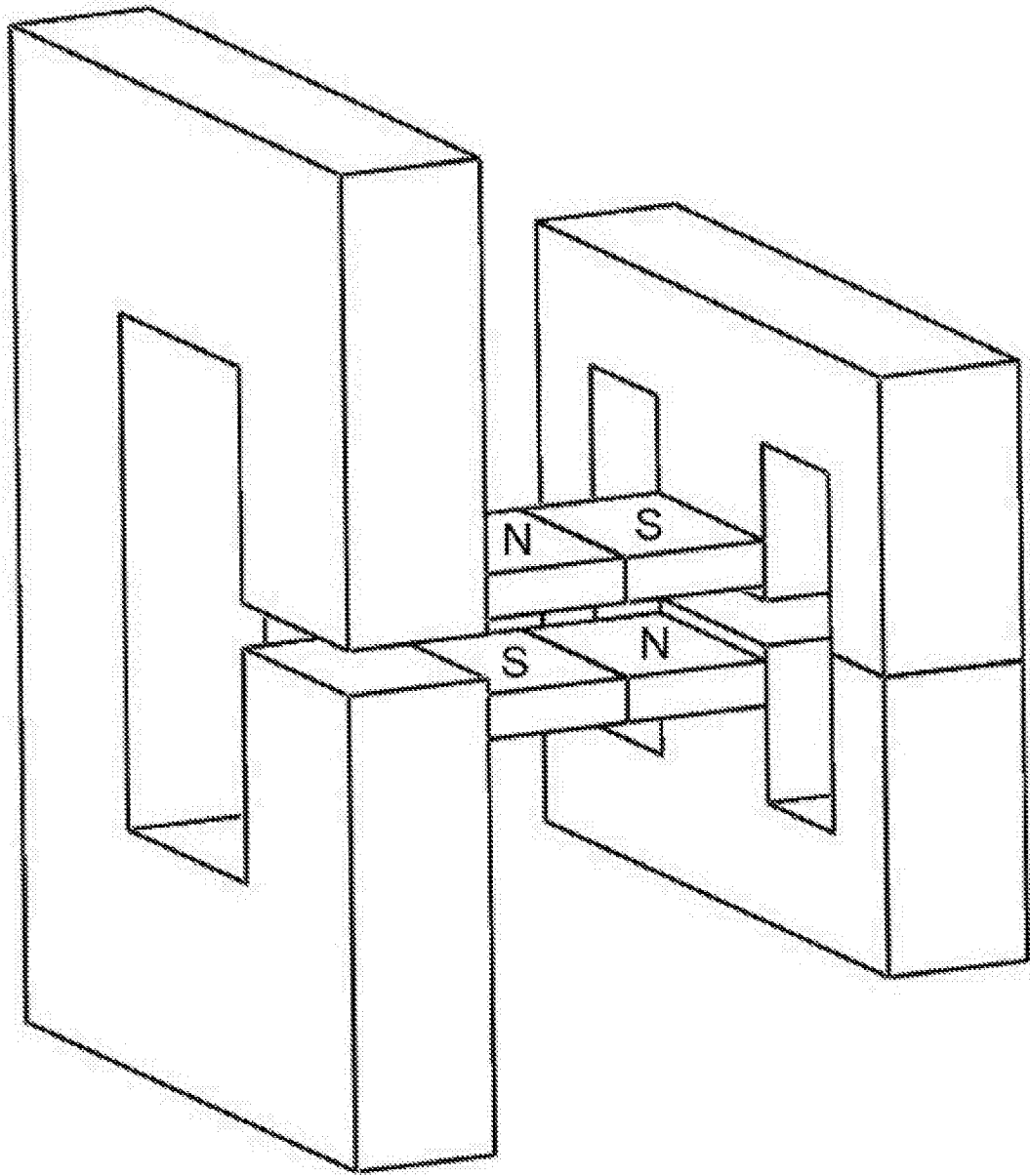


图11



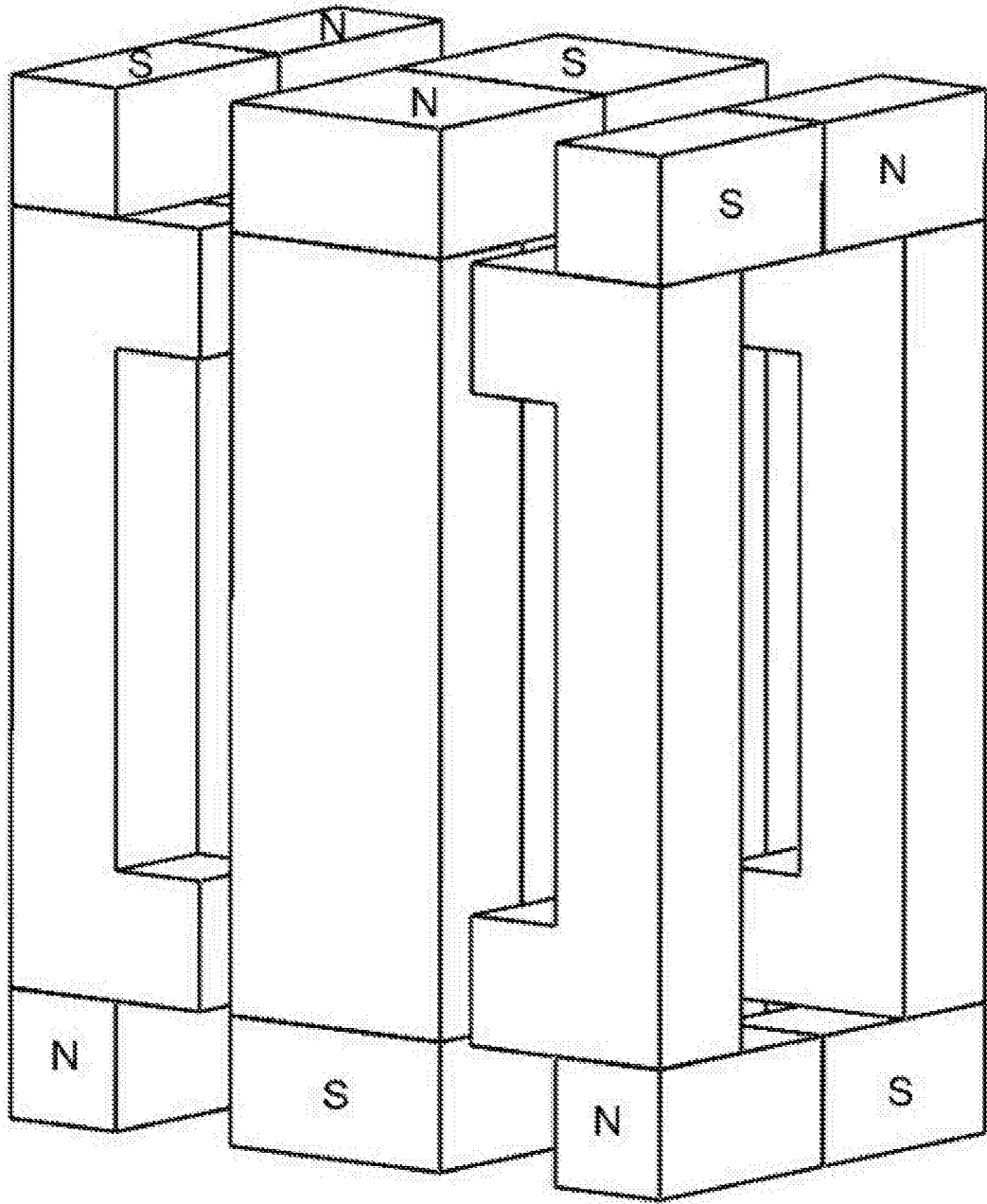


图12

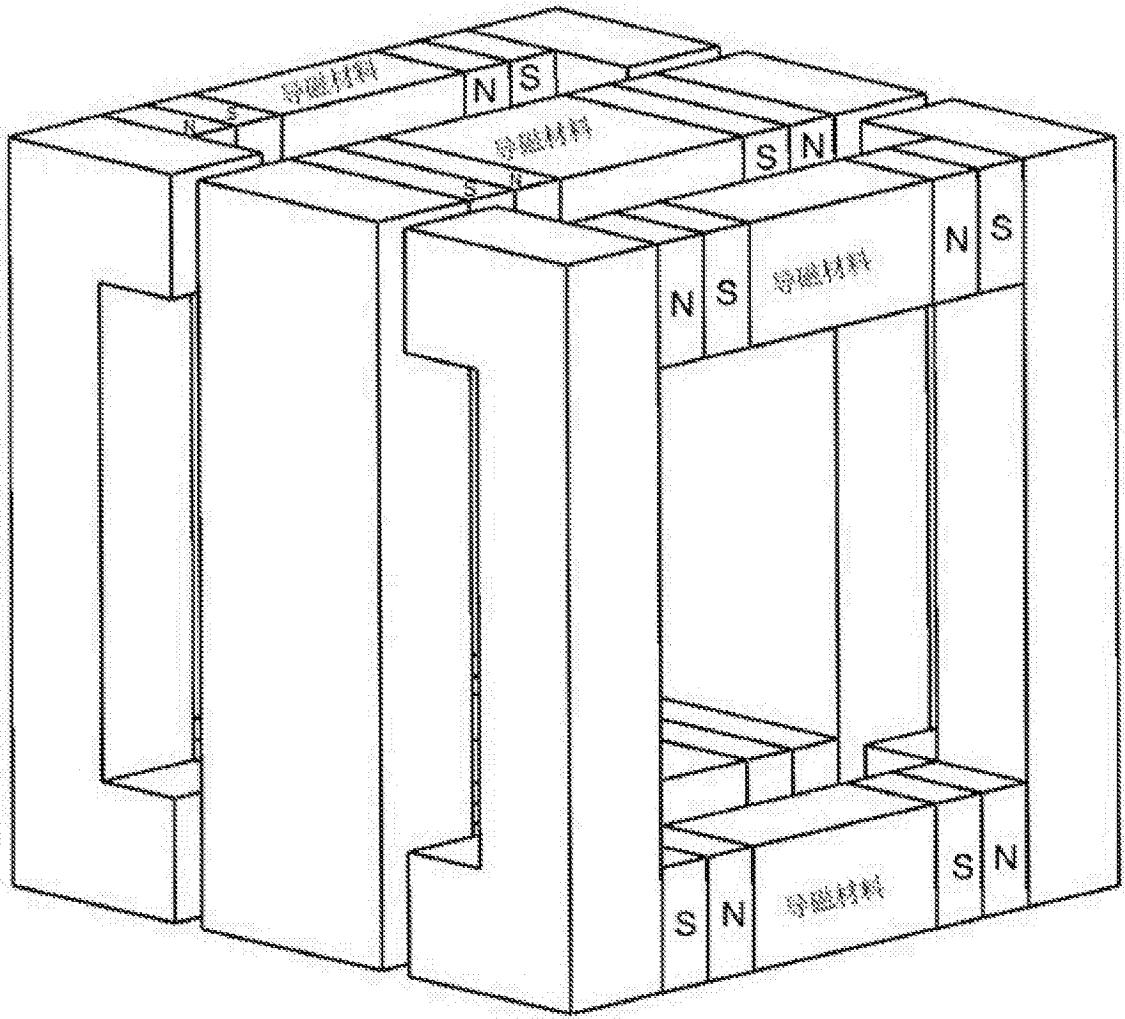


图13

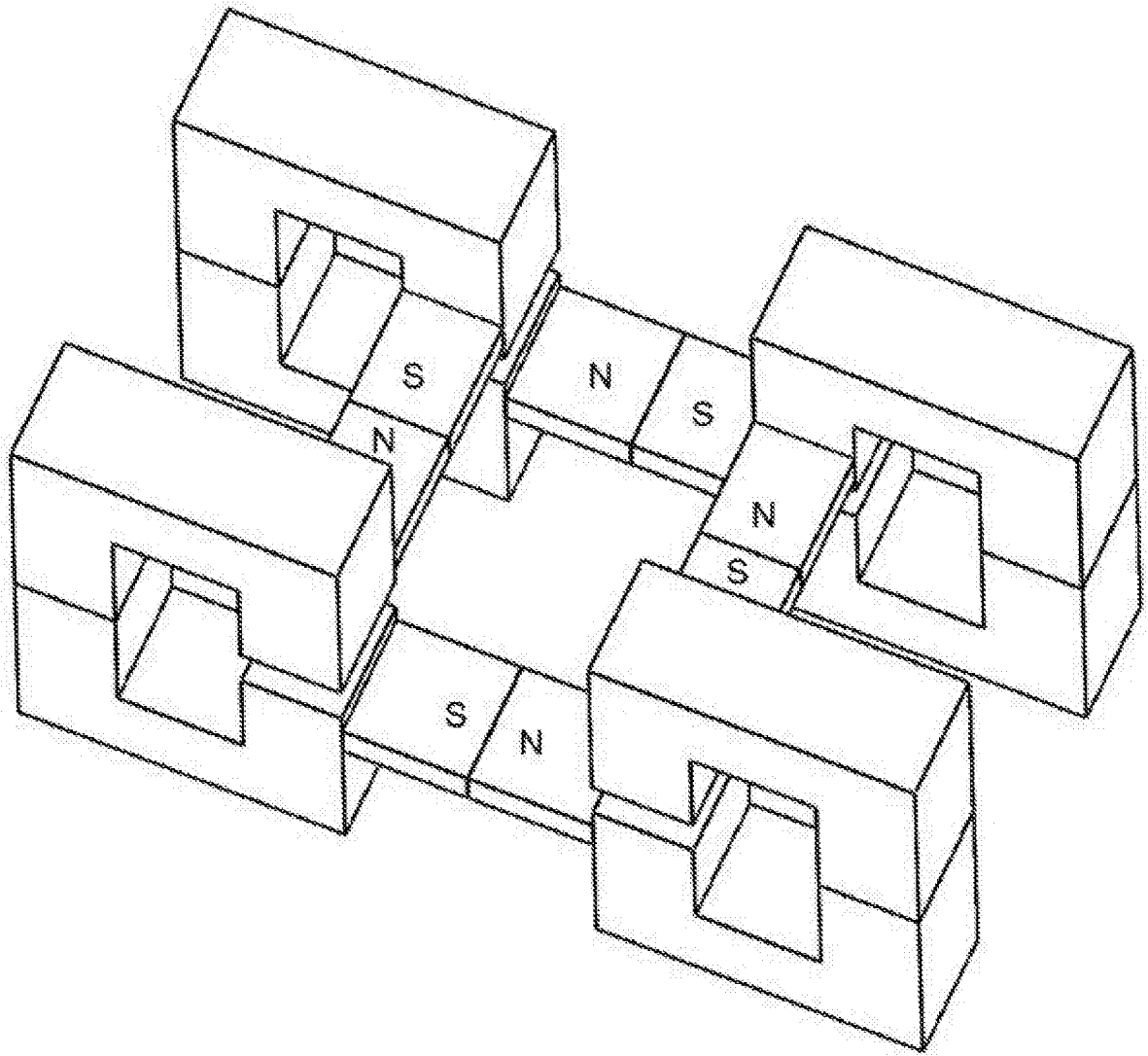


图14

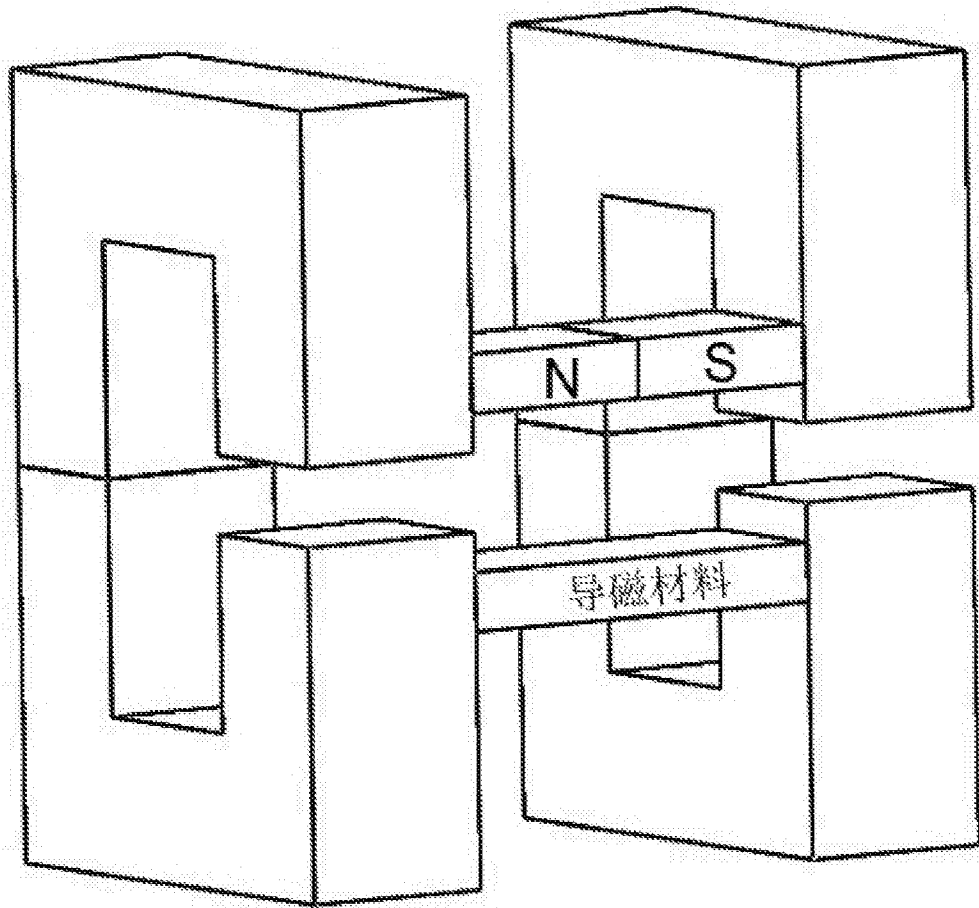


图15

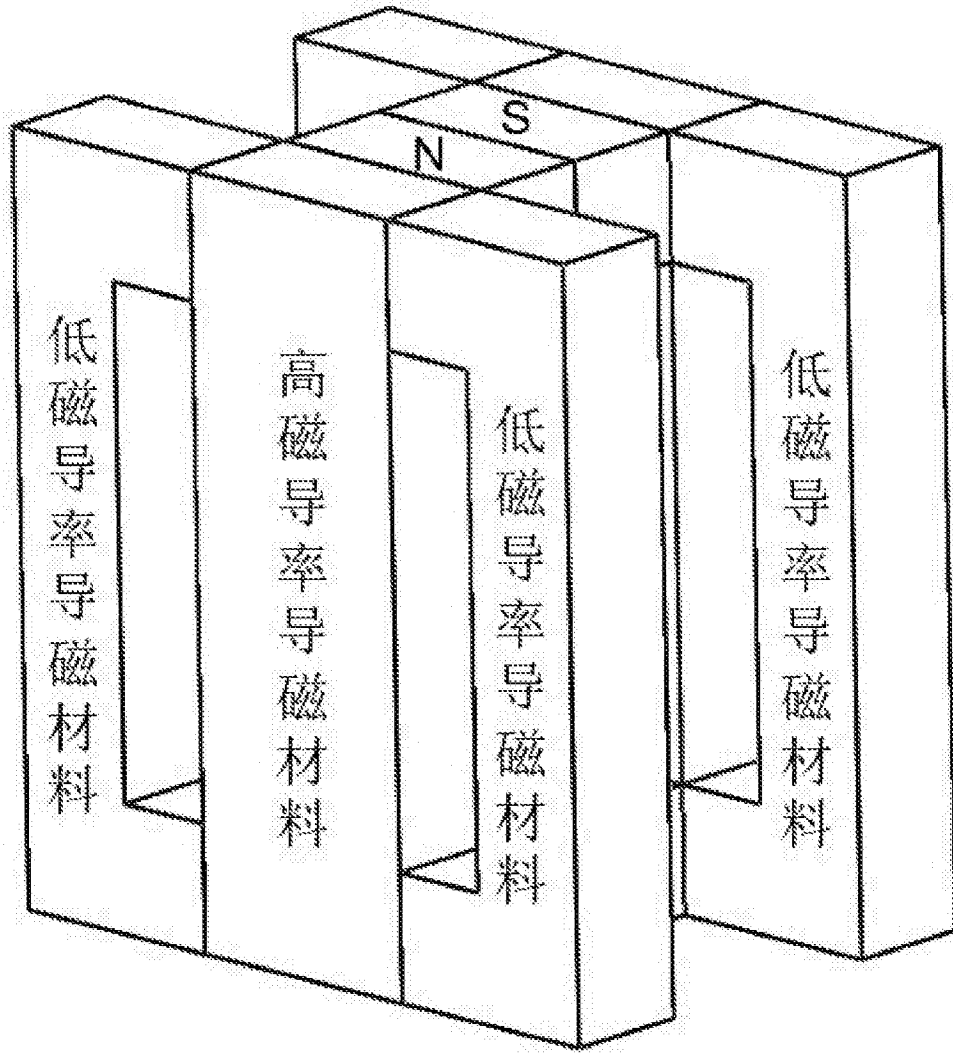


图16