



[12] 发明专利申请公开说明书

[21] 申请号 02810665.2

[43] 公开日 2004 年 9 月 22 日

[11] 公开号 CN 1531731A

[22] 申请日 2002.5.22 [21] 申请号 02810665.2

[30] 优先权

[32] 2001.5.25 [33] US [31] 09/865,861

[86] 国际申请 PCT/US2002/016328 2002.5.22

[87] 国际公布 WO2002/097799 英 2002.12.5

[85] 进入国家阶段日期 2003.11.25

[71] 申请人 因芬尼昂技术股份公司

地址 德国慕尼黑

[72] 发明人 S·赛勒斯安

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 程天正 张志醒

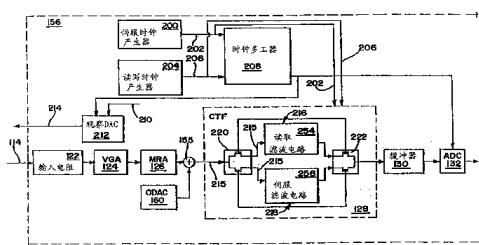
权利要求书 3 页 说明书 16 页 附图 3 页

[54] 发明名称 操作硬盘机读/写信道连续时间滤波器之方法及装置

(215) 传送至该读取滤波电路(254)，或是当该连续时间滤波器(128)处于伺服模式时，传送该模拟讯号(215)至该伺服滤波电路(256)。

[57] 摘要

本案系为一操作硬盘机(100)读/写信道(108)连续时间滤波器(CTF)(128)之方法及装置。该装置包含一输入多任务器(220)，用以接收一模拟讯号(215)，并且当该连续时间滤波器处于读取模式时，将该模拟讯号(215)传送至一读取滤波器(254)，或是当该连续时间滤波器(128)处于伺服模式时，将该模拟讯号(215)传送至一伺服滤波电路(256)。该装置更包含一输出多任务器(222)，用以当该连续时间滤波器(128)处于读取模式时，从该读取滤波电路(254)处，接收一读取滤波输出讯号(225)，以及当该连续时间滤波器(128)处于伺服模式时，从该伺服滤波电路(256)处，接收一伺服滤波输出讯号(227)。该方法包含藉由该输入多任务器(220)，接收该模拟讯号(215)，并且当该连续时间滤波器(128)处于读取模式时，将该模拟讯号



1. 一硬盘机读写信道连续时间滤波器，其中该连续时间滤波器系用来接收一模拟讯号，该连续时间滤波器系包含：

5 一读取滤波电路，当该连续时间滤波器处于读取模式时，用以滤波该模拟讯号，以及产生一读取滤波输出讯号；

一伺服滤波电路，当该连续时间滤波器处于伺服模式时，用以滤波该模拟讯号，以及产生一伺服滤波输出讯号；

10 一输入多任务器，用以接收该模拟讯号，并且当该连续时间滤波器处于读取模式时，将该模拟讯号传送至该读取滤波电路，以及当该连续时间滤波器处于伺服模式时，将该模拟讯号传送至该伺服滤波电路；以及

一输出多任务器，当该连续时间滤波器处于读取模式时，用以接收并传送该读取滤波输出讯号，以及当该连续时间滤波器处于伺服模式时，接收并传送该伺服滤波输出讯号。

15 2. 如权利要求第 1 项所述之连续时间滤波器，其中该读取滤波电路系包含一校准讯号产生电路、一读取滤波器校准电路、以及一读取滤波器。

20 3. 如权利要求第 2 项所述之连续时间滤波器，其中该校准讯号产生电路系包含一除法器、一 RC 滤波器、一限制器、一位准移位器、一反相器、以及一 NMOS 组件。

4. 如权利要求第 2 项所述之连续时间滤波器，其中该读取滤波校准电路系包含一相位侦测器、一充电帮浦、以及一回路滤波器。

5. 如权利要求第 4 项所述之连续时间滤波器，其中该读取滤波校准电路更包含一相位移位器。

25 6. 如权利要求第 1 项所述之连续时间滤波器，其中该伺服滤波电路更包含一校准讯号产生电路、一伺服滤波校准电路、以及一伺服滤波器。

30 7. 如权利要求第 6 项所述之连续时间滤波器，其中该校准讯号产生电路系包含一除法器、一 RC 滤波器、一限制器、一位准移位器、一反相器，以及一 NMOS 组件。

8. 如权利要求第 6 项所述之连续时间滤波器，其中该伺服滤波校准电路系包含一相位侦测器、一充电帮浦、以及一回路滤波器。

9. 如权利要求第 6 项所述之连续时间滤波器，其中该伺服滤波校准电路更包含一相位移位器。

10. 如权利要求第 1 项所述之连续时间滤波器，其中当该伺服滤波电路正在滤波该模拟讯号时，该读取滤波电路正在校准中，而且当 5 该读取滤波电路正在滤波该模拟讯号时，该伺服滤波电路正在校准中。

11. 一操作硬盘机读写信道连续时间滤波器之方法，该方法包含以下步骤：

藉由输入多任务器接收一模拟讯号；

10 当该连续时间滤波器处于读取模式时，将该模拟讯号传送至一读取滤波电路，而当该连续时间滤波器处于伺服模式时，将该模拟讯号传送至一伺服滤波电路；

15 当该连续时间滤波器处于读取模式时，使用一读取滤波电路滤波该模拟讯号，而当该连续时间滤波器处于伺服模式时，使用一伺服滤波电路滤波该模拟讯号；以及

当该连续时间滤波器处于读取模式时，产生一读取滤波输出讯号，而当该连续时间滤波器处于伺服模式时，产生一伺服滤波输出讯号。

12. 如权利要求第 11 项所述之操作硬盘机读写信道连续时间滤波器之方法，其系更包含当该伺服滤波电路正在滤波该模拟讯号时，校准该读取滤波电路，以及当该读取滤波电路正在滤波该模拟讯号时，校准该伺服滤波电路。

13. 如权利要求第 11 项所述之操作硬盘机读写信道连续时间滤波器之方法，其系更包含当该连续时间滤波器处于读取模式时，藉由 25 一输出多任务器，接收该读取滤波输出讯号，以及当该连续时间滤波器处于伺服模式时，藉由一输出多任务器，接收该伺服滤波输出讯号。

14. 如权利要求第 11 项所述之操作硬盘机读写信道连续时间滤波器之方法，其中该读取滤波电路系包含一校准讯号产生电路、一读 30 取滤波校准电路、以及一读取滤波器。

15. 如权利要求第 14 项所述之操作硬盘机读写信道连续时间滤波器之方法，其系更包含以该读取滤波器，滤波该模拟讯号，其中该

读取滤波器系包含一频率相关转换函数。

16. 如权利要求第 11 项所述之操作硬盘机读写信道连续时间滤波器之方法，其中该伺服滤波电路系包含一校准讯号产生电路、一伺服滤波校准电路、以及一伺服滤波器。

5 17. 如权利要求第 16 项所述之操作硬盘机读写信道连续时间滤波器之方法，其系更包含以该伺服滤波器，滤波该模拟讯号，其中该伺服滤波器系包含一频率相关转换函数。

18. 如权利要求第 16 项所述之操作硬盘机读写信道连续时间滤波器之方法，其中该校准讯号产生电路系包含一除法器、一 RC 滤波器、一限制器、一位准移位器、一反相器，以及一 NMOS 组件。

10 19. 如权利要求第 6 项所述之连续时间滤波器，其中该伺服滤波校准电路系包含一相位侦测器、一充电帮浦、以及一回路滤波器。

20. 一硬盘读写信道连续时间滤波器，其中该连续时间滤波器系用来接收一模拟讯号，该连续时间滤波器系包含：

15 一输入多任务器，用以接收该模拟讯号，并且当该连续时间滤波器处于读取模式时，将该模拟讯号传送至该读取滤波电路，以及当该连续时间滤波器处于伺服模式时，将该模拟讯号传送至该伺服滤波电路；以及

20 一输出多任务器，当该连续时间滤波器处于读取模式时，用以从该读取滤波电路，接收一读取滤波输出讯号，以及当该连续时间滤波器处于伺服模式时，从该伺服滤波电路，接收一伺服滤波输出讯号。

操作硬盘机读 / 写信道连续时间滤波器之方法及装置

背景技术

5 计算机硬盘在现今的计算机系统中，已成为标准的资料储存零组件，而且进一步延伸至现代化的消费性电子产品中。因为硬盘价格低廉、高容量和高可靠度、使用范围广大、低电能消耗、高数据传输速率以及体积日趋缩小等优势，使得硬盘能够被广为应用。

10 硬盘通常由一个或一个以上的旋转磁盘所组成，被覆盖于由外部控制的外壳中，还包括所有用来读写资料的电子和机械组件，以及与其它零件沟通的接口。读写头位于每片磁盘的上方，而且通常每一面都有，用来记录和读取资料。硬盘中的电子组件和读写头相连结，并且包含数个零组件以控制读写头的位置，这些电子组件可以产生或侦测代表资料的磁场。这些零组件从主机接收资料，例如个人计算机，
15 并且把这些资料转成磁码，透过读写头把它们写在磁盘上。再者，当主机要从硬盘读取资料时，电子组件将读写头定位在需要的资料上，侦测代表这些资料的磁码，然后将这些磁码转回二进制的数字信息，以供主机读取。并且，利用侦错和校准算法以确保正确的资料储存与读取。

20 不论在读写头的技术领域中，或是在解释其所侦侧到的磁场波动的方法上，都有重大的进展。通常一个硬盘即含有多个读写头，它是磁盘和硬盘中电子组件之间的接口。读写头实际上是侦侧磁盘上磁通量区域，进而读取和写入磁码资料。进行包含二进制代码 1 和 0 的资料的编码时，是藉由一连串的磁通量翻转与否而决定，由读写头记录和侦侧。磁通量翻转意谓在磁盘上两相邻区域间磁通量的改变。传统硬盘从磁盘上读取资料的方式，是在磁盘转动的时候，当磁通量翻转通过读写头底下时，侦侧传送到读写头上的电压峰值，此即所谓的“

30 鉴别力必须更好，而且更高的磁盘旋转速度，造成电压峰值彼此更加靠近，因此电压峰值的侦测就更加困难。

磁阻读写头侦测小振幅磁性讯号的灵敏度愈来愈高，而且有更好的讯号鉴别力，可解决因为更高的储存密度所造成的问题。除此之

外，还有另一种称做局部响应最大相似（Partial Response Maximum Likelihood, PRML）的工作方式可以解决因为高密度和高转速所造成的峰值侦测问题。由通讯科技所引入的局部响应最大相似技术，是一种用于硬盘电子组件的算法，可以解释由读写头读取的磁性讯号。以 5 局部响应最大相似技术为基础的硬盘，读取储存于硬盘中由磁通量翻转所形成的模拟波形。然而，以局部响应最大相似技术为基础的硬盘数字化取样模拟波形（即“局部响应”），而不寻找峰值以指出磁通量翻转，并且利用先进讯号处理技术以决定该波形所代表的位图标（即“最大相似”）。这个技术连同磁阻读写头，造就制造者可以更 10 增加资料储存密度。局部响应最大相似技术可以增加磁性讯号对噪声的容忍度，因此可允许品质较差的转盘和读写头，使得产能增加和价格降低。

不同制造者制造的不同硬盘，通常会在下列几点上形成差异：价格 / 容量比、数据传输速率、耗电量和外形（尺寸），形成以价格为 15 基础的竞争条件。硬盘制造者之间的竞争在于价格，因此需要改进硬盘组件，以增加成本效益，而且在增加储存容量、操作速度、稳定性和电效率的同时，仍必须压低制造价格。

发明内容

本案之发明，系藉由以下的权利要求定义，而这段文字将不构成 20 对以下权利要求的限制。透过简介，以下所描述的较佳实施例系关于硬盘读写信道连续时间滤波器。此连续时间滤波器系用来接收模拟讯号，并且包含输入多任务器和输出多任务器。输入多任务器接收模拟讯号，并且在连续时间滤波器处于读取模式时，传送该讯号给一读取滤波电路，以及在连续时间滤波器处于伺服模式时，传送该讯号给一 25 伺服滤波电路。当连续时间滤波器处于读取模式时，输出多任务器从读取滤波电路接收读取滤波器输出讯号，以及当连续时间滤波器处于伺服模式，从伺服滤波电路接收伺服滤波器输出讯号。

较佳实施例更有关于一种操作硬盘读取频道连续时间滤波器的方法。该方法包含藉由输入多任务器接收模拟讯号，以及当连续时间 30 滤波器处于读取模式时，发送该模拟讯号至读取滤波电路，当连续时间滤波器处于伺服模式时，发送该模拟讯号至伺服滤波电路。该方法更包含当连续时间滤波器处于读取模式时，利用读取滤波电路滤波该

模拟讯号，以及当连续时间滤波器处于伺服模式时，利用伺服滤波电路滤波该模拟讯号。最后，该方法还包含当连续时间滤波器处于读取模式时，产生读取滤波输出讯号，以及当连续时间滤波器处于伺服模式时，产生伺服滤波输出讯号。

5 以下将连同本发明的较佳实施例，讨论本发明更进一步的观点与优点。

附图说明

图 1A 为硬盘与主机连结的示范方块图。

图 1B 为图 1A 中与硬盘共同使用的读写信道的方块图。

10 图 2 为根据较佳实施例的读写信道的部分读取路径的方块图。

图 3 为根据较佳实施例的连续时间滤波器的方块图。

具体实施方式

于此所描述的实施例系有关于以局部响应最大相似技术为基础，用于硬盘控制器的读写信道装置。该读写信道装置耦合于硬盘的读写头，其中“耦合”一词系定义为直接连结，或是以一个或一个以上的中间组件间接连结。这些中间组件可能包含以软件和硬件为基础的组件。读写信道将从主机取得的二进制/数字资料转换成电性脉冲，以驱动读写头将资料磁性记录于磁性转盘上。另外，读写信道接收由读写头侦测的模拟波形，并且将该模拟波形转回二进制/数字资料，储存在硬盘中。

20 图 1A 表示硬盘 100 与主机 112 耦合的示范方块图，为了更清楚起见，一些组件，例如伺服/促动器电动控制并未显示。硬盘 100 包含磁盘和轴心控制 102、读写头与促动器集合 104、前置放大器 106、读写信道 108 以及控制器 110。该前置放大器 106 系藉由接口 114 和 116 与读写信道 108 耦合。控制器 110 藉由接口 118 和 120 与读写信道 108 结合。

从硬盘 100 读取资料时，主机 112 提供位置判断器，判断硬盘上的资料位置，例如圆柱坐标和区段地址。控制器 110 接收此位置，并且决定资料在转盘 102 上的位置。然后控制器 110 移动读写头到适当的位置，使数据在读写头 104 下旋转。当资料在读写头 104 下旋转，读写头 104 侦测是否有磁通量翻转，进而产生一串模拟讯号资料。这串资料传送到前置放大器 106，将讯号放大，然后经由接口 114

传送到读写信道 108。以下继续讨论，读写信道从前置放大器 106 接收放大的模拟波形，并且将其译码成它们所代表的数字二进制数据。该数字二进制数据随后经由接口 118 传送到控制器 110。控制器 110 连结硬盘 100 和主机 112，并且还包含附加功能，例如快速缓冲储存
5 或是错误侦测 / 修正功能，以增进硬盘 100 的操作速度及 / 或稳定性。

对写入机制而言，主机 112 提供控制器 100 准备被写入的二进制数字数据，以及写入的位置，例如圆柱坐标和区段地址。控制器 110 移动读写头 104 到适当位置，并且经由接口 120 传送该准备被写入
10 的二进制数字数据到读写信道 108。该读写信道 108 接收该二进制数字资料，将其编码，并产生模拟讯号，该模拟讯号用来驱动读写头 104，将适当的磁通量翻转，记录至磁性转盘 102 上，以代表二进制数字资料。产生的讯号经由接口 116 传送到前置放大器 106 上，以驱动读写头 104。
15

图 1B 显示示范的读写信道 108，可支持局部响应最大相似编码技术，用于图 1A 的硬盘 100。为了清楚起见，图中省略了一些组件。读写信道 108 是藉由 0.18 微米制程，以互补式金氧半导体 (COMS) 所形成的集成电路所构成。值得注意的是，CMOS 制程包含使用金属闸极与多晶硅闸极，并且包含其它的制程技术以及特征尺寸，而且这
20 部分的电路系统可以和其它电路系统整合，包含诸如硬盘控制逻辑电路的硬盘电子组件。诚如上述，读写信道 108 将讯号在二进制数字信息与代表转盘 102 上磁通量的模拟讯号之间作转换。读写信道 108 分成两个主要部分，分别为读取路径 156 和写入路径 158。

写入路径 158 包含并列转串行转换器 144、RLL (Run-Length-Limited) 编码器 146、同位编码器 148、写入式前置补偿电路 150 以及驱动电路 152。并列转串行转换器经由接口 120，从主机 112 处以每次 8 位的速度接收资料。转换器 144 将输入的资料编成一连串的序列，并且将此位序列传送至 RLL 编码器 146。RLL 编码器 146 根据已知的 RLL 算法，将该位序列编码成象征的二进制序列，
30 以供记录于旋转盘 102 上。示范的 RLL 编码器使用 32/33 位象征编码，以确保磁通量翻转以适当的距离作间隔，以及确保没有磁通量翻转的长串资料不会被记录。RLL 编码的数据随后被传送至同位编码器

148，该同位编码器在这笔资料上加上一同位位。在示范的同位编码器 148 中，奇同位被用来确保长串的 0 和 1 不会因为那些已被记录资料的磁性而被记录。已同位编码的资料随后被当作模拟讯号处理而不是数字讯号。该模拟讯号被传送至写入式前置补偿电路 150，该电路动态调整位串的脉冲宽度，以在记录的过程中对磁性扭曲负责。调整后的模拟讯号，传送至驱动电路 152，该电路藉由接口 116 驱动该讯号至前置放大器 106，以驱动读写头 104，并记录该笔资料。示范的驱动电路 152 包含类发射耦合逻辑 (Pseudo Emitter Coupled Logic, PECL) 驱动电路，该电路可产生差动输出，传送至前置放大器 106。

读取路径 156 包含一衰减电路 / 输入电阻 122、可变式增益放大器 (variable gain amplifier, VGA) 124、一磁阻非对称 (magneto-resistive asymmetry, MRA) 线性器 126、一连续时间滤波器 (continuous time filter, CTF) 128、一缓冲器 130、一模拟 - 数字转换器 (analog-to-digital converter, ADC) 132、一有限脉冲响应 (finite impulse response, FIR) 滤波器 134、一插入时间回复 (interpolated timing recovery, ITR) 电路 136、一维特比 (Viterbi) 算法侦测器 138、一同位译码器 140 以及一 RLL (run-length-limited) 译码器 142。储存于转盘 102 上的放大后的磁性讯号，藉由读写头 104 侦测，然后经由接口 114，被读写信道 108 接收。代表被侦测的磁性讯号的模拟讯号波形，首先通过输入电阻 122，该电阻为一切换电路，用来衰减讯号，以及作为任何输入电阻。衰减的讯号随即传送至 VGA 124，以放大该讯号。经放大的讯号再传送至 MRA 126，以调整该讯号于储存步骤中所造成的讯号失真。实际上，MRA 126 在写入路径 158 中，扮演与写入式前置补偿电路 150 相对的功能。该讯号接着又通过 CTF 128，CTF 128 实际上是一个低通滤波器，用来过滤噪声。滤波后的讯号经由缓冲器 130 传送至 ADC 132，该缓冲器取样模拟讯号，并且将其转换成数字形式。该数字讯号随后依序被传送至 FIR 滤波器 134，以及时间恢复电路 136。该时间恢复电路 136 连接至 FIR 滤波器 134 (图上并未显示)，MRA 126 以及 VGA 124 排列成回授方向，根据接收到的讯号调整电路，以提供时间补偿。示范性的 FIR 滤波器

134 是一个有 10 个分接头 (tap) 的 FIR 滤波器。数字讯号随后被传送至维特比算法侦测器 138，利用数字讯号处理技术，决定数字讯号所代表的二进制位图形。示范的维特比算法侦测器 138，使用 32 阶维特比处理器。数字讯号所代表的二进制数据，随后传送至同位译码器 140，以去除同位位，然后再传至 RLL 译码器 142，将二进制 RLL 译码，再将符号编码成其所代表的实际的二进制数据。这些资料接着经由接口 118，被传送至控制器 110。

读写信道 108 进一步包含时钟合成器 154，可产生操作读写信道 108 时所需的时钟讯号。示范性的时钟合成器 154 包含一锁相回圈 (phase lock loop, PLL) (未显示)，连同一电压控制的振荡器，以及多个时钟除法器 (clock divider)，用来产生需要的频率。

硬盘 100 中的读写信道 108，更重要地，以及连续时间滤波器 128，操作在两种不同模式下：读取模式和伺服模式。控制器 110 传递一读取闸极讯号 216，以及一伺服闸极讯号 218，经由接口 120，至该连续时间滤波器 128，如图 1A 及图 2 所示。该读取闸极讯号 216 指示连续时间滤波器 128 进入读取模式，而伺服闸极讯号 218 指示连续时间滤波器 128 进入伺服模式。

处于读取模式时，硬盘 100 读取储存于磁盘 102 上的资料；处于伺服模式时，硬盘 100 试着利用磁盘 102 上的伺服楔块 (servo wedges)，找出读写头 104 的绝对位置，并且硬盘 100 确保读写头 104 没有对准误差。传统上，连续时间滤波器 128 在读取模式和伺服模式之间切换，而切换所需的时间在此称为切换时间。切换时间限制磁盘 102 上，读取闸极和伺服闸极之间的间隔，或是伺服闸极和读取闸极之间的间隔。这样的间隔造成硬盘 100 中磁盘 102 上位空间的浪费。此外，连续时间滤波器 128 包含滤波电路，在操作该连续时间滤波器 128 之前，必须先校准该滤波电路。校准滤波电路所需的时间可以增加切换时间，也因此增加间隔宽度。

根据一较佳实施例，连续时间滤波器 128 包含一分离的读取滤波电路 254，以及一分离的伺服滤波电路 256，用来减少切换时间，如图 2 所示。因为包含一分离的读取滤波电路 254 以及一分离的伺服滤波电路 256，所以当伺服滤波电路 256 正在操作时，该连续时间滤波

器 128 能够校准读取滤波电路 254；以及，相反地，当读取滤波电路 254 正在操作时，该连续时间滤波器 128 能够校准伺服滤波电路 256。因此能够节省由读取模式切换至伺服模式，或是由伺服模式切换至读取模式所需的时间。此外，既然省下切换时间，介于读取闸极 5 与伺服闸极之间，或是介于伺服闸极与读取闸极之间的间隔尺寸限制也因此变得较为宽松。在一较佳实施例中，间隔尺寸的限制从 8 位降到少于 2 位，或甚至少于 1 位。

在图 2 中，连续时间滤波器 128 也包含输入多任务器 220，以及输出多任务器 222。输入多任务器 220 从 MRA 126 接收一模拟讯号 10 215，而后根据该连续时间滤波器 128 处于读取模式或伺服模式，而将其传送至读取滤波电路 254 或伺服滤波电路 256。更明确地，如果控制器 110 藉由接口 120，传送一读取闸极讯号 216 至该连续时间滤波器 128，该连续时间滤波器 128 就会处于读取模式。如果控制器 110 藉由接口 120，传送一伺服闸极讯号 218 至该连续时间滤波器 15 128，该连续时间滤波器 128 就会处于伺服模式。如果该连续时间滤波器 128 处于读取模式，该读取闸极讯号 216 也会由输入多任务器 220 接收。一接收到读取闸极讯号 216，意即读取闸极讯号 216 处于高位阶，输入多任务器 220 的闸极 217 就会开启，而且模拟讯号 215 会被传送至读取滤波电路 254，更明确地说，传送至读取滤波器 224，然后被处理。一旦开始处理该模拟讯号 215，该读取滤波器 224 产生一读取滤波输出讯号 225，随后被传送至输出多任务器 222 上。该输出多任务器 222 也接收一部分的读取闸极讯号 216。一接收到该读取闸极讯号 216，输出多任务器 222 的闸极 221 就会开启，而且读取滤波输出讯号 225 被传送至缓冲器 130，如图 2 及图 3 所示。

如果该连续时间滤波器 128 处于伺服模式，该伺服闸极讯号 218 也会由输入多任务器 220 接收。一接收到伺服闸极讯号 218，意即伺服闸极讯号 218 处于高位阶，输入多任务器 220 的闸极 219 就会开启，而且模拟讯号 215 会被传送至伺服滤波电路 256，更明确地说，传送至伺服滤波器 224，然后被处理。一旦开始处理该模拟讯号 215，该伺服滤波器 224 产生一伺服滤波输出讯号 227，随后被传送至输出多任务器 222 上。该输出多任务器 222 也接收一部分的伺服闸极讯号 218。一接收到该伺服闸极讯号 218，输出多任务器 222 的闸极

223 就会开启，而且伺服滤波输出讯号 227 被传送至缓冲器 130，如图 2 及图 3 所示。

在一较佳实施例中，输入多任务器 220 从一起源点 (stemming node) 接收该模拟讯号 215。该起源点 154 与偏移校准 DAC (offset correction DAC, ODAC) 160 相连。该 ODAC 160 引出一模拟偏移，该模拟偏移与由 DC 复原回路所控制的数字输入成比例。如果增加或减少由 ODAC 160 所引入的模拟偏移的偏移值，则 DC 复原回路以 ADC 132 的输出做为决策基础。DC 复原回路的目的在于去除任何发生于模拟讯号路径中的有效偏移。如这里所定义的，该模拟讯号路径是以输入给 VGA 124 的讯号作为开始，以 ADC 132 作为结束。该 DC 复原回路藉由在 MRA 126 的输出，对该模拟讯号增加一偏移，以增加或减少由 ODAC 160 所引出的模拟偏移量。更好的方法是，由 ODAC 160 所引出的该模拟偏移，具有与模拟讯号路径中的有效偏移相同的绝对值。然而，由 ODAC 160 所引出的该模拟偏移的正负号，正好与模拟讯号路径中的有效偏移相反。如此一来，DC 复原回路便可消除模拟讯号路径中的有效偏移。

连续时间滤波器 128 也接收一读写时钟讯号 206，以及一伺服时钟讯号 202，如图 2 所示。读写时钟产生器 204 产生该读写时钟讯号 206，伺服时钟产生器 200 产生该伺服时钟讯号 202，如图 2 所示。该读写时钟讯号 206 以及该伺服时钟讯号 202，除了传送给连续时间滤波器 128 外，也传送给时钟多任务器 208。该时钟多任务器 208 根据读写信道 108 处于读取模式或是伺服模式，而允许读写时钟讯号 206 或是伺服时钟讯号 202，透过时钟多任务器 208，传送给 ADC 132 以及一观察 DAC 212，如图 2 所示。该观察 DAC 212 也由读写信道 108 的其它部分，接收一 7 位的观察 DAC 资料，并且产生一观察 DAC 输出讯号 214。

图 3 为一示意图，表示该连续时间滤波器 128 支持一分离的读取滤波电路 254 以及一分离的伺服滤波电路 256，以供图 1A 中之硬盘 100 所使用。为了清楚起见，省略了某些组件。该读取滤波电路 254 包含一除法器 228、电阻电容 (resistor capacitor, RC) 滤波器 230、一限制器 232、一位准移位器 234、一反相器 236、一 NMOS 组件 237、一相位侦测器 238、一充电帮浦 244、一回路滤波

器 246、以及一读取滤波器 (RCTF) 224。

除法器 228、RC 滤波器 230、限制器 232、位准移位器 234、反相器 236、以及 NMOS 组件 237 共同形成一校准讯号生成电路，可产生一用来校准该读取滤波器 224 的校准讯号 241。该除法器 228

5 从该读写时钟产器 204 处，接收该具有一设定频率 (set frequency) 的读写时钟讯号 206。在本实施例中，除法器接收该读

写时钟讯号 206，但是该除法器 228 可能接收由替代的时钟生成器所产生的时钟讯号。该除法器 228 将该读写时钟讯号 206 的频率，以一个固定的倍数，分配成多个，以形成一分配后的讯号 229。举例来

10 说，除法器 228 可接收一频率为 800 MHz 的读写时钟讯号 206，而后将其分配成 4 个频率分别为 200 MHz 的分配后的讯号 229。该除法器 228 传送该经分配的讯号 229 给该 RC 滤波器 230，以使得该分

配后的讯号 229 的上升和下降时间变慢，因此该分配后的讯号 229 有较柔软的波形。该 RC 滤波器 230 接着传送结果讯号给限制器 232，

15 借着实质上减少该讯号的电压，来减少该讯号的强度，以便产生一电压限制讯号 233。该电压限制讯号 233 随后被传送至位准移位器

234，藉由在该电压限制讯号 233 上增加或减少一固定的电压量，以补偿该电压限制讯号 233 的电压值，因而产生一校准讯号 241。该校

20 准讯号 241 被传送至该 NMOS 组件 237。此外，该反相器 236 接收该读取闸极讯号 216，并且将其反相，以生成一反相讯号 239。该反相

讯号 239 随后被传送至 NMOS 组件 237 以及该充电帮浦 244。

该 NMOS 组件 237 具有一由反相讯号 239 控制的闸极，举例来说，在一较佳实施例中，如果该读取闸极讯号 216 的值位于高位阶，则该反相讯号 239 的值就位于低位阶，因此 NMOS 组件 237 中的闸极

25 关闭，而且该 NMOS 组件 237 禁止该校准讯号 241 通至该相位侦测器 238 以及该读取滤波器 224。此外，如果该读取闸极讯号 216 的值位于高位阶，则该反相讯号 239 的值就位于低位阶，因此充电帮浦 244

关闭，所以不论相位侦测器 238 的输出为何，该充电帮浦 244 就不产生任何电流输出。然而，如果读取闸极讯号 216 的值位于低位阶，

30 则反相讯号 239 的值就位于高位阶，因此 NMOS 组件 237 中的闸极开启，而且该 NMOS 组件 237 允许该校准讯号 241 通至该相位侦测器 238 以及该读取滤波器 224。此外，如果该读取闸极讯号 216 的值位

于低位阶，则该反相讯号 239 的值就位于高位阶，因此充电帮浦 244 开启，所以可以依据相位侦测器 238 的输出值产生正负输出电流。在上述的实施例中，该 NMOS 组件 237 用来控制该校准讯号 241 是否能够通至该相位侦测器 238 以及读取滤波器 224。其它本领域人士熟习之组件也会被用到。

该校准讯号 241 系用于校准该读取滤波器 224，如果该读取闸极讯号 216 位于低位阶，该 NMOS 组件 237 中的闸极开启，允许该校准讯号 241 通至该相位侦测器 238 以及该读取滤波器 224。此外，如果该读取闸极讯号 216 位于低位阶，即，如果该读取闸极讯号 216 没有被接收，该输入多任务器 220 的闸极 217 关闭，禁止该模拟讯号 215 通至该读取滤波器 224。然而，如果该读取闸极讯号 216 位于高位阶，该 NMOS 组件 237 中的闸极关闭，禁止该校准讯号 241 通至该相位侦测器 238 以及该读取滤波器 224。如果该读取闸极讯号 216 位于高位阶，该输入多任务器 220 的闸极 217 开启，允许该模拟讯号 215 通至该读取滤波器 224。如此一来，当该读取闸极讯号 216 位于低位阶，该读取滤波器 224 就被校准，而且当该读取闸极讯号 216 位于高位阶，该读取滤波器 224 立即接收并且滤波该模拟讯号 215，而不需等待。再者，藉由允许该读取滤波器 224 立即接收并且滤波该模拟讯号 215 而不需等待，该连续时间滤波器 128 的切换时间就可以减少。

该相位侦测器 238、该充电帮浦 244、以及该回路滤波器 246 共同形成一读取滤波校准电路。该读取滤波校准电路的目的是校准，以及将读取滤波器 224 的截止频率调至某个值，该值与读写时钟讯号 206 的值相关。以上步骤的完成方法，可以藉由令输入至该读取滤波器 224 的校准讯号 241，以及该读取滤波器 224 的输出讯号，即读取滤波器输出讯号 225，有相同的相位而达成。如果该读取闸极讯号 216 是低位阶讯号，则该校准讯号 241 通过该 NMOS 组件 237，进入相位侦测器 238 以及读取滤波器 224，如图 3 所示。该相位侦测器 238 接收该校准讯号 241，并且比较该校准讯号 241 与该读取滤波输出讯号 225 的相位。该读取滤波输出讯号 225 是由读取滤波器产生并且输出。在一较佳实施例中，该读取滤波校准电路也包含一相位移位器 250。在这个实施例中，该读取滤波输出讯号 225 进入该相位移

位器 250，将该读取滤波输出讯号 225 的相位变更一微小的值，随后传送该变更相位的读取滤波输出讯号 225 至该相位侦测器 238。

经比较该校准讯号 241 与该读取滤波输出讯号 225 的相位之后，如果该校准讯号 241 与该读取滤波输出讯号 225 的相位不相同 5 时，该相位侦测器 238 马上产生一向上升讯号 240 或是一向下降讯号 242。由该相位侦测器 238 输出的讯号随即进入充电帮浦 244。该充电帮浦 244 根据由相位侦测器 238 输出的向上讯号 240 以及向下讯号 242 的值，而产生正或负的输出电流。该充电帮浦 244 与该回路滤波器 246 结合，产生一读取调整电压 248，用来增加或减少该读取 10 滤波器 224 的截止频率，直到该模拟讯号 215 的相位进入该读取滤波器 224，而且该读取滤波输出讯号 225 的相位系为相同。

一旦该读取滤波器 224 被校准，该读取滤波器 224 就准备滤波进入该读取滤波器 224 的模拟讯号 215。读取滤波器 224 包含一频率相关转换函数，可滤波及修改该模拟讯号 215，藉由根据该模拟讯号 215 的频率，放大或衰减该模拟讯号 215 的某些部分。结果读取滤波器 224 产生该读取滤波输出讯号 225，如图 3 所示。该读取滤波输出讯号 225 随后传送至该输出多任务器 222，依据该读取闸极讯号 216 的值，让该读取滤波输出讯号 225 通过该输出多任务器 222，或是传送至该缓冲器 130，或是防止该读取滤波输出讯号 225 通过该输出多任务器 222。
15
20

该伺服滤波电路 256 包含一除法器 328、一 RC 滤波器 330、一限制器 332、一位准移位器 334、一反相器 336、一 NMOS 组件 337、一相位侦测器 338、一充电帮浦 344、一回路滤波器 346、以及一伺服滤波器 (SCTF) 226。该除法器 328、RC 滤波器 330、限制器 332、25 位准移位器 334、反相器 336、以及该 NMOS 组件 337 共同形成一校准讯号产生电路，可以生成一校准讯号 341，用来校准该伺服滤波器 226。该除法器 328 从该伺服时钟产生器 200 处，接收该具有一设定频率的伺服时钟讯号 202。在此实施例中，该除法器 328 接收该伺服时钟讯号 202，该除法器 328 可能接收由一替代的时钟产生器所生成的时钟讯号。该除法器 328 将该伺服时钟讯号 202 的频率，以一个 30 固定的倍数，分配成多个，以形成一分配后的讯号 329。该除法器 328 传送该经分配的讯号 329 给该 RC 滤波器 330，以使得该分配后的讯

号 329 的上升和下降时间变慢，因此该分配后的讯号 329 有较柔软的波形。该 RC 滤波器 330 接着传送结果讯号给限制器 332，借着实质上减少该讯号的电压，来减少该讯号的强度，以便产生一电压限制讯号 333。该电压限制讯号 333 随后被传送至位准移位器 334，藉由在该电压限制讯号 333 上增加或减少一固定的电压量，以补偿该电压限制讯号 333 的电压值，因而产生一校准讯号 341。该校准讯号 341 被传送至该 NMOS 组件 337。此外，该反相器 336 接收该伺服闸极讯号 316，并且将其反相，以生成一反相讯号 339。该反相讯号 339 随后被传送至 NMOS 组件 337 以及该充电帮浦 344。

该 NMOS 组件 337 具有一由反相讯号 339 控制的闸极，举例来说，在一较佳实施例中，如果该伺服闸极讯号 218 的值位于高位阶，则该反相讯号 339 的值就位于低位阶，因此 NMOS 组件 337 中的闸极关闭，而且该 NMOS 组件 337 禁止该校准讯号 341 通至该相位侦测器 338 以及该伺服滤波器 226。此外，如果该伺服闸极讯号 218 的值位于高位阶，则该反相讯号 339 的值就位于低位阶，因此充电帮浦 344 关闭，所以不论相位侦测器 338 的输出为何，该充电帮浦 344 就不产生任何电流输出。然而，如果伺服闸极讯号 218 的值位于低位阶，则反相讯号 339 的值就位于高位阶，因此 NMOS 组件 337 中的闸极开启，而且该 NMOS 组件 337 允许该校准讯号 341 通至该相位侦测器 338 以及该伺服滤波器 226。此外，如果该伺服闸极讯号 218 的值位于低位阶，则该反相讯号 339 的值就位于高位阶，因此充电帮浦 344 开启，所以可以依据相位侦测器 338 的输出值产生正负输出电流。在上述的实施例中，该 NMOS 组件 337 用来控制该校准讯号 341 是否能够通至该相位侦测器 338 以及伺服滤波器 226。其它本领域人士熟习之组件也会被用到。

该校准讯号 341 系用于校准该伺服滤波器 226，如果该伺服闸极讯号 218 位于低位阶，该 NMOS 组件 337 中的闸极开启，允许该校准讯号 341 通至该相位侦测器 338 以及该伺服滤波器 226。此外，如果该伺服闸极讯号 218 位于低位阶，即，如果该伺服闸极讯号 218 没有被接收，该输入多任务器 220 的闸极 219 关闭，禁止该模拟讯号 215 通至该伺服滤波器 226。然而，如果该伺服闸极讯号 218 位于高位阶，该 NMOS 组件 337 中的闸极关闭，禁止该校准讯号 341

通至该相位侦测器 338 以及该伺服滤波器 226。如果该伺服闸极讯号 218 位于高位阶，该输入多任务器 220 的闸极 219 开启，允许该模拟讯号 215 通至该伺服滤波器 226。如此一来，当该伺服闸极讯号 218 位于低位阶，该伺服滤波器 226 就被校准，而且当该伺服闸极讯号 218 位于高位阶，该伺服滤波器 226 立即接收并且滤波该模拟讯号 215，而不需等待。再者，藉由允许该伺服滤波器 226 立即接收并且滤波该模拟讯号 215 而不需等待，该连续时间滤波器 128 的切换时间就可以减少。

该相位侦测器 338、该充电帮浦 344、以及该回路滤波器 346 共同形成一伺服滤波校准电路。该伺服滤波校准电路的目的是校准，以及将伺服滤波器 226 的截止频率调至某个值，该值与读写时钟讯号 206 的值相关。以上步骤的完成方法，可以藉由令输入至该伺服滤波器 226 的校准讯号 341，以及该伺服滤波器 226 的输出讯号，即伺服滤波器输出讯号 227，有相同的相位而达成。如果该伺服闸极讯号 218 是低位阶讯号，则该校准讯号 341 通过该 NMOS 组件 337，进入相位侦测器 338 以及伺服滤波器 226，如图 3 所示。该相位侦测器 338 接收该校准讯号 341，并且比较该校准讯号 341 与该伺服滤波输出讯号 227 的相位。该伺服滤波输出讯号 227 是由伺服滤波器 226 产生并且输出。在一较佳实施例中，该伺服滤波校准电路也包含一相位移位器 350。在这个实施例中，该伺服滤波输出讯号 227 进入该相位移位器 350，将该伺服滤波输出讯号 227 的相位变更一微小的值，随后传送该变更相位的伺服滤波输出讯号 227 至该相位侦测器 338。

经比较该校准讯号 341 与该伺服滤波输出讯号 227 的相位之后，如果该校准讯号 341 与该伺服滤波输出讯号 227 的相位不同时，该相位侦测器 338 马上产生一向上讯号 340 或是一向下讯号 342。由该相位侦测器 338 输出的讯号随即进入充电帮浦 344。该充电帮浦 344 根据由相位侦测器 338 输出的向上讯号 340 以及向下讯号 342 的值，而产生正或负的输出电流。该充电帮浦 344 与该回路滤波器 346 结合，产生一伺服调整电压 252，用来增加或减少该伺服滤波器 226 的截止频率，直到该模拟讯号 215 的相位进入该伺服滤波器 226，而且该伺服滤波输出讯号 227 的相位系为相同。

一旦该伺服滤波器 226 被校准，该伺服滤波器 226 就准备滤波

进入该读伺服波器 226 的模拟讯号 215。伺服滤波器 226 包含一频率相关转换函数，可滤波及修改该模拟讯号 215，藉由根据该模拟讯号 215 的频率，放大或衰减该模拟讯号 215 的某些部分。结果伺服滤波器 226 产生该伺服滤波输出讯号 227，如图 3 所示。该伺服滤波输出讯号 227 随后传送至该输出多任务器 222，依据该伺服闸极讯号 218 的值，让该伺服滤波输出讯号 227 通过该输出多任务器 222，或是传送至该缓冲器 130，或是防止该伺服滤波输出讯号 227 通过该输出多任务器 222。

值得注意的是，在图中并未显示决定晶体管信道宽长比（微尺或 10 微米所量测）的合适的晶体管尺寸，该晶体管系用于组成图中所绘之电路。选择适当的尺寸时，必须根据设计需求、实现该电路的特定集成电路制程步聚的性能和限制、以及该特定实施例的功能需求。

因此，本发明揭露一种操作硬盘机读写信道连续时间滤波器之方法及装置，可完整提供上述的优点。虽然本发明已由特定的实施例说明，但是本发明并不限于该实施例。本案得由熟悉技艺之人任施匠思而为诸般修饰，然皆不脱如附申请范围所欲保护者。

符号表

- 108: 读写信道
110: 控制器
112: 主机
5 122: 输入电阻
124: 可变式增益放大器
126: 磁阻非对称线性器
128: 连续时间滤波器
130: 缓冲器
10 132: 模拟 - 数字转换器
134: 有限脉冲响应滤波器
136: 插入时间回复电路
138: 维特比侦测器
140: 同位译码器
15 142: RLL 译码器
144: 并列转串行转换器
146: RLL 译码器
148: 同位编码器
150: 写入式前置补偿电路
20 152: 驱动器
154: 合成器

160: ODAC
200: 伺服时钟产生器
25 204: 读写时钟产生器
208: 时钟多任务器
212: 观察 DAC
254: 读取滤波电路
256: 伺服滤波电路

30 228: 驱动器
230: RC 滤波器

- 232：限制器
- 234：位准移位器
- 238：相位侦测器
- 244：充电帮浦
- 5 246：回路滤波器
- 250：相位移位器
- 224：读取滤波器
- 226：伺服滤波器
- 346：回路滤波器
- 10 344：充电帮浦
- 350：相位移位器
- 338：相位侦测器
- 334：位准移位器
- 332：限制器
- 15 330：RC 滤波器
- 328：除法器

