



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2025년05월27일

(11) 등록번호 10-2812037

(24) 등록일자 2025년05월20일

- (51) 국제특허분류(Int. Cl.)
H02M 3/335 (2006.01) H02M 1/00 (2007.01)
- (52) CPC특허분류
H02M 3/33576 (2013.01)
H02M 1/0058 (2021.05)
- (21) 출원번호 10-2024-0048617
- (22) 출원일자 2024년04월11일
심사청구일자 2024년04월11일
- (56) 선행기술조사문헌
A Single-Stage Power Factor Correction AC/DC Converter Based on Zero Voltage Switching Full Bridge Topology With Two Series-Connected Transformers, IEEE, VOL. 21, NO. 1, JANUARY 2006
New Zero-Voltage-Switching Phase-Shift Full-Bridge Converter With Low Conduction Losses, IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, VOL. 52, NO. 1, FEBRUARY 2005

- (73) 특허권자
인하대학교 산학협력단
인천광역시 미추홀구 인하로 100(용현동, 인하대학교)
- (72) 발명자
김재국
인천광역시 연수구 송도과학로27번길 70, 102동 1402호 (송도동, 롯데캐슬)
- 정석우
인천광역시 미추홀구 용오로 82, 3동 513호(용현동, 동아아파트)
- (74) 대리인
네이트특허법인

전체 청구항 수 : 총 9 항

심사관 : 윤시영

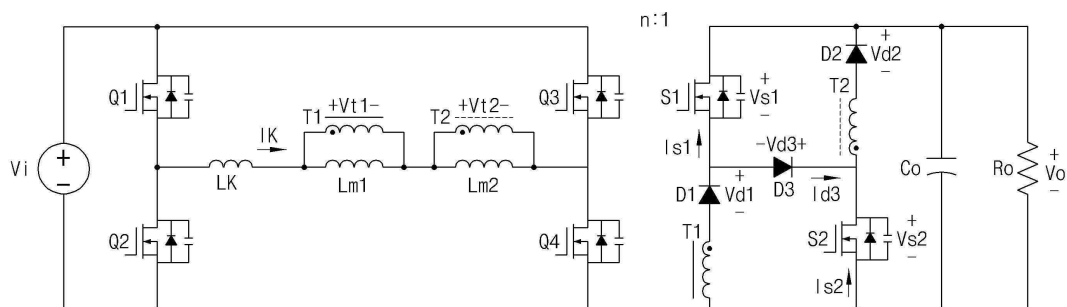
(54) 발명의 명칭 2 변압기 위상천이 폴브리지 컨버터

(57) 요약

본 발명은, 제1 및 제2변압기와; 입력전압과 상기 제1 및 제2변압기 사이에 배치되고, 누설인덕터, 제1 및 제2자화인덕터를 포함하는 1차측 회로와; 상기 제1변압기의 2차측의 제1단자에 연결되는 제1다이오드와; 상기 제2변압기의 2차측의 제2단자에 연결되는 제2다이오드와; 상기 제1다이오드와 상기 제2변압기의 2차측의 제1단자 사이에 연결되는 제3다이오드와; 상기 제1 및 제2다이오드 사이에 연결되는 제1정류스위치와; 상기 제1변압기의 2차측의 제2단자와 상기 제2변압기의 2차측의 제1단자 사이에 연결되는 제2정류스위치와; 상기 제1정류스위치 및 상기 제2다이오드와 상기 제1다이오드 및 상기 제2정류스위치에 병렬로 연결되는 출력커패시터 및 출력저항을 포함하는 2 변압기 위상천이 폴브리지 컨버터를 제공한다.

대표도 - 도3

110



(52) CPC특허분류

H02M 3/33573 (2023.05)

명세서

청구범위

청구항 1

제1 및 제2변압기와;

입력전압과 상기 제1 및 제2변압기 사이에 배치되고, 누설인덕터, 제1 및 제2자화인덕터를 포함하는 1차측 회로와;

상기 제1변압기의 2차측의 제1단자에 연결되는 제1다이오드와;

상기 제2변압기의 2차측의 제2단자에 연결되는 제2다이오드와;

상기 제1다이오드와 상기 제2변압기의 2차측의 제1단자 사이에 연결되는 제3다이오드와;

상기 제1 및 제2다이오드 사이에 연결되는 제1정류스위치와;

상기 제1변압기의 2차측의 제2단자와 상기 제2변압기의 2차측의 제1단자 사이에 연결되는 제2정류스위치와;

상기 제1정류스위치 및 상기 제2다이오드와 상기 제1다이오드 및 상기 제2정류스위치에 병렬로 연결되는 출력커패시터 및 출력저항

을 포함하는 2 변압기 위상천이 풀브리지 컨버터.

청구항 2

제 1 항에 있어서,

상기 제1다이오드의 양극은 상기 제1변압기의 2차측의 제1단자에 연결되고, 상기 제1다이오드의 음극은 상기 제1정류스위치의 소스, 상기 제3다이오드의 양극에 연결되고,

상기 제2다이오드의 양극은 상기 제2변압기의 2차측의 제2단자에 연결되고, 상기 제2다이오드의 음극은 상기 제1정류스위치의 드레인, 상기 출력커패시터의 제1전극, 상기 출력저항의 제1전극에 연결되고,

상기 제3다이오드의 양극은 상기 제1정류스위치의 소스, 상기 제1다이오드의 음극에 연결되고, 상기 제3다이오드의 음극은 상기 제2변압기의 2차측의 제1단자, 상기 제2정류스위치의 드레인에 연결되고,

상기 제1정류스위치의 게이트는 제1정류게이트전압에 연결되고, 상기 제1정류스위치의 드레인은 상기 제2다이오드의 음극, 상기 출력커패시터의 제1전극, 상기 출력저항의 제1전극에 연결되고, 상기 제1정류스위치의 소스는 상기 제1다이오드의 음극, 상기 제3다이오드의 양극에 연결되고,

상기 제2정류스위치의 게이트는 제2정류게이트전압에 연결되고, 상기 제2정류스위치의 드레인은 상기 제2변압기의 2차측의 제1단자, 상기 제3다이오드의 음극에 연결되고, 상기 제2정류스위치의 소스는 상기 제1변압기의 2차측의 제2단자, 상기 출력커패시터의 제2전극, 상기 출력저항의 제2전극에 연결되는 2 변압기 위상천이 풀브리지 컨버터.

청구항 3

제 2 항에 있어서,

상기 누설인덕터의 제2단자는 상기 제1자화인덕터의 제1단자, 상기 제1변압기의 1차측의 제1단자에 연결되고,

상기 제1자화인덕터의 제1단자는 상기 누설인덕터의 제2단자, 상기 제1변압기의 1차측의 제1단자에 연결되고, 상기 제1자화인덕터의 제2단자는 상기 제2자화인덕터의 제1단자, 상기 제1변압기의 1차측의 제2단자, 상기 제2변압기의 1차측의 제1단자에 연결되고,

상기 제2자화인덕터의 제1단자는 상기 제1자화인덕터의 제2단자, 상기 제1변압기의 1차측의 제2단자, 상기 제2변압기의 1차측의 제1단자에 연결되고, 상기 제2자화인덕터의 제2단자는 상기 제2변압기의 1차측의 제2단자에 연결되는 2 변압기 위상천이 폴브리지 컨버터.

청구항 4

제 3 항에 있어서,

상기 1차측 회로는 제1 내지 제4스위치를 더 포함하고,

상기 제1스위치의 게이트는 제1게이트전압에 연결되고, 상기 제1스위치의 드레인온 상기 입력전압의 고전위단자, 상기 제3스위치의 드레인에 연결되고, 상기 제1스위치의 소스는 상기 제2스위치의 드레인, 상기 누설인덕터의 제1단자에 연결되고,

상기 제2스위치의 게이트는 제2게이트전압에 연결되고, 상기 제2스위치의 드레인온 상기 제1스위치의 소스, 상기 누설인덕터의 제1단자에 연결되고, 상기 제2스위치의 소스는 상기 입력전압의 저전위단자, 상기 제4스위치의 소스에 연결되고,

상기 제3스위치의 게이트는 제3게이트전압에 연결되고, 상기 제3스위치의 드레인온 상기 입력전압의 고전위단자, 상기 제1스위치의 드레인에 연결되고, 상기 제3스위치의 소스는 상기 제4스위치의 드레인, 상기 제2자화인덕터의 제2단자, 상기 제2변압기의 1차측의 제2단자에 연결되고,

상기 제4스위치의 게이트는 제4게이트전압에 연결되고, 상기 제4스위치의 드레인온 상기 제3스위치의 소스, 상기 제2자화인덕터의 제2단자, 상기 제2변압기의 1차측의 제2단자에 연결되고, 상기 제4스위치의 소스는 상기 입력전압의 저전위단자, 상기 제2스위치의 소스에 연결되는 2 변압기 위상천이 폴브리지 컨버터.

청구항 5

제 4 항에 있어서,

상기 제1 및 제2스위치는 서로 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작하고, 상기 제3 및 제4스위치는 서로 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작하는 2 변압기 위상천이 폴브리지 컨버터.

청구항 6

제 5 항에 있어서,

동기모드에서,

제1구간 동안, 하이레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-오프 되고,

제2구간 동안, 하이레벨의 상기 제1 및 제3게이트전압에 의하여 상기 제1 및 제3스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제4게이트전압과 상기 제1 및 제2정류게이트전압에 의하여 상기 제2 및 제4스위치와 상기 제1 및 제2정류스위치가 턴-오프 되고,

제3구간 동안, 하이레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-오프 되고,

제4구간 동안, 하이레벨의 상기 제2 및 제4게이트전압에 의하여 상기 제2 및 제4스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제3게이트전압과 상기 제1 및 제2정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제1 및 제2정류스위치가 턴-오프 되는 2 변압기 위상천이 폴브리지 컨버터.

청구항 7

제 6 항에 있어서,

상기 제1 및 제3구간 동안, 파워링 동작에 의하여 출력전압이 전달되는 2 변압기 위상천이 폴브리지 컨버터.

청구항 8

제 5 항에 있어서,

부스트 모드에서,

제5구간 동안, 하이레벨의 상기 제1 및 제4게이트전압과 상기 제2정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제3게이트전압과 상기 제1정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제1정류스위치가 턴-오프 되고,

제6구간 동안, 하이레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-오프 되고,

제7구간 동안, 하이레벨의 상기 제2 및 제3게이트전압과 상기 제1정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제4게이트전압과 상기 제2정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제2정류스위치가 턴-오프 되고,

제8구간 동안, 하이레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-오프 되는 2 변압기 위상천이 폴브리지 컨버터.

청구항 9

제 8 항에 있어서,

상기 제5 및 제7구간 동안, 빌드업 동작에 의하여 상기 누설인덕터의 누설전류가 축적되고,

상기 제6 및 제8구간 동안, 파워링 동작에 의하여 출력전압이 전달되는 2 변압기 위상천이 폴브리지 컨버터.

발명의 설명

기술 분야

[0001] 본 발명은 위상천이 폴브리지 컨버터에 관한 것으로, 특히 변압기의 2차측 회로를 2개의 트랜지스터와 3개의 다이오드로 구성함으로써, 전압이득이 증가하고 전도손실이 감소되는 2 변압기 위상천이 폴브리지 컨버터에 관한 것이다.

배경 기술

[0002] 위상천이 폴브리지 컨버터(phase shift full bridge converter)는 네트워크와 전기통신서버를 위한 서버 파워 서플라이, 전기차 충전을 위한 충전기, 발광 다이오드 구동을 위한 드라이버 등 다양한 응용분야에 사용되고 있다.

[0003] 이러한 위상천이 폴브리지 컨버터는 누설전류가 작고 변압기의 1차측 회로의 스위치의 전압스트레스가 입력전압으로 클램핑(clamping)(고정, 제한) 되고, 영전압 스위칭(zero voltage switching: ZVS)이 가능하다는 장점을 갖는다. 그리고, 변압기의 2차측 회로를 인덕터 없이 구성할 수 있다.

[0004] 도 1은 종래의 2 변압기 위상천이 폴브리지 컨버터를 도시한 회로도이다.

[0005] 도 1에 도시한 바와 같이, 종래의 2 변압기 위상천이 폴브리지 컨버터(10)는 입력전압(V_i)을 이용하여 출력전압

(Vo)을 생성한다.

- [0006] 종래의 2 변압기 위상천이 풀브리지 컨버터(10)는, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2), 제1 및 제2변압기(T1, T2), 제1 및 제2다이오드(D1, D2), 출력커패시터(Co), 출력저항(Ro)을 포함하는데, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2)는 제1 및 제2변압기(T1, T2)의 1차측 회로를 구성하고, 제1 및 제2다이오드(D1, D2), 출력커패시터(Co), 출력저항(Ro)은 제1 및 제2변압기(T1, T2)의 2차측 회로를 구성한다.
- [0007] 제1 및 제2스위치(Q1, Q2)는 입력전압(Vi)의 고전위단자 및 저전위단자 사이에 직렬로 연결되고, 제3 및 제4스위치(Q3, Q4)는 입력전압(Vi)의 고전위단자 및 저전위단자 사이에 직렬로 연결되고, 제1 및 제2스위치(Q1, Q2)와 제3 및 제4스위치(Q3, Q4)는 입력전압(Vi)의 고전위단자 및 저전위단자 사이에 병렬로 연결된다.
- [0008] 누설인덕터(Lk)는 제1 및 제2스위치(Q1, Q2)의 연결노드와 제1자화인덕터(Lm1) 사이에 연결되고, 제1자화인덕터(Lm1)는 누설인덕터(Lk)와 제2자화인덕터(Lm2) 사이에 연결되고, 제2자화인덕터(Lm2)는 제1자화인덕터(Lm1)와 제3 및 제4스위치(Q3, Q4)의 연결노드 사이에 연결되는데, 제1 및 제2자화인덕터(Lm1, Lm2)는 각각 제1 및 제2변압기(T1, T2)의 1차측에 연결된다.
- [0009] 제1 및 제2변압기(T1, T2)는 제1 내지 제4스위치(Q1 내지 Q4)와 제1 및 제2다이오드(D1, D2) 사이에 연결된다.
- [0010] 제1다이오드(D1)는 제1변압기(T1)와 출력전압(Vo)의 저전위단자 사이에 연결되고, 제2다이오드(D2)는 제2변압기(T2)와 출력전압(Vo)의 저전위단자 사이에 연결된다.
- [0011] 이러한 종래의 2 변압기 위상천이 풀브리지 컨버터(10)에서는, 제1 및 제2스위치(Q1, Q2)와 제3 및 제4스위치(Q3, Q4)가 각각 스위칭 주기의 1/2 동안 턴-온(turn-on) 되도록 상보적으로 동작하여 입력전압(Vi)으로부터 출력전압(Vo)을 생성하는데, 이를 도면을 참조하여 설명한다.
- [0012] 도 2a 및 도 2b는 각각 입력전압이 약 300V 및 약 400V인 경우의 종래의 2 변압기 위상천이 풀브리지 컨버터의 다수의 신호를 도시한 도면으로, 도 1을 함께 참조하여 설명한다.
- [0013] 도 2a에 도시한 바와 같이, 종래의 2 변압기 위상천이 풀브리지 컨버터(10)에서, 입력전압(Vi)은 약 300V이고, 스위칭 주파수는 약 100kHz이고, 출력전압(Vo)은 약 12V이고, 누설인덕터(Lk)는 약 20 μ H이고, 제1 및 제2자화인덕터(Lm1, Lm2)는 각각 약 500 μ H이고, 출력커패시터(Co)는 약 100 μ F이고, 권선비는 약 10:1(n=10)이다.
- [0014] 제1구간(TP1) 동안, 하이레벨의 제1 및 제3게이트전압(Gq1, Gq3)이 각각 제1 및 제3스위치(Q1, Q3)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)가 턴-온(turn-on) 되고, 로우레벨의 제2 및 제4게이트전압(Gq2, Gq4)이 각각 제2 및 제4스위치(Q2, Q4)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)가 턴-오프(turn-off) 된다.
- [0015] 이에 따라, 제1변압기(T1)의 1차측에는 약 125V의 제1변압기전압(Vt1)이 인가되고, 제2변압기(T2)의 1차측에는 약 -125V의 제2변압기전압(Vt2)이 인가되고, 누설인덕터(Lk)에는 약 -3A의 누설전류(Ik)가 흐르고, 제1다이오드(D1)에는 약 0A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 45A의 제2다이오드전류(Id2)가 흐르고 약 0V의 제2다이오드전압(Vd2)이 인가된다.
- [0016] 제2구간(TP2) 동안, 하이레벨의 제1 및 제4게이트전압(Gq1, Gq4)이 각각 제1 및 제4스위치(Q1, Q4)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)가 턴-온 되고, 로우레벨의 제2 및 제3게이트전압(Gq2, Gq3)이 각각 제2 및 제3스위치(Q2, Q3)의 게이트에 인가되어 제2 및 제3스위치(Q1, Q3)가 턴-오프 된다.
- [0017] 이에 따라, 제1변압기(T1)의 1차측에는 약 125V의 제1변압기전압(Vt1)이 인가되고, 제2변압기(T2)의 1차측에는 약 175V의 제2변압기전압(Vt2)이 인가되고, 누설인덕터(Lk)에는 약 1.5A 내지 약 3A(이차평균(RMS) 약 2.3A)의 누설전류(Ik)가 흐르고, 제1다이오드(D1)에는 약 42.5A 내지 약 47.5A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 0A의 제2다이오드전류(Id2)가 흐르고 약 30V의 제2다이오드전압(Vd2)이 인가된다.
- [0018] 제3구간(TP3) 동안, 하이레벨의 제2 및 제4게이트전압(Gq2, Gq4)이 각각 제2 및 제4스위치(Q2, Q4)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)가 턴-온 되고, 로우레벨의 제1 및 제3게이트전압(Gq1, Gq3)이 각각 제1 및 제3스위치(Q1, Q3)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)가 턴-오프 된다.
- [0019] 이에 따라, 제1변압기(T1)의 1차측에는 약 125V의 제1변압기전압(Vt1)이 인가되고, 제2변압기(T2)의 1차측에는 약 -125V의 제2변압기전압(Vt2)이 인가되고, 누설인덕터(Lk)에는 약 3A의 누설전류(Ik)가 흐르고, 제1다이오드(D1)에는 약 45A의 제1다이오드전류(Id1)가 흐르고 약 0V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)

2)에는 약 0A의 제2다이오드전류(I_{d2})가 흐르고 약 0V의 제2다이오드전압(V_{d2})이 인가된다.

- [0020] 제4구간(TP4) 동안, 하이레벨의 제2 및 제3게이트전압(G_{q2} , G_{q3})이 각각 제2 및 제3스위치(Q2, Q3)의 게이트에 인가되어 제2 및 제3스위치(Q2, Q3)가 턴-온 되고, 로우레벨의 제1 및 제4게이트전압(G_{q1} , G_{q4})이 각각 제1 및 제4스위치(Q1, Q4)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)가 턴-오프 된다.
- [0021] 이에 따라, 제1변압기(T1)의 1차측에는 약 -175V의 제1변압기전압(V_{t1})이 인가되고, 제2변압기(T2)의 1차측에는 약 -125V의 제2변압기전압(V_{t2})이 인가되고, 누설인덕터(Lk)에는 약 -1.5A 내지 약 -3A의 누설전류(I_k)가 흐르고, 제1다이오드(D1)에는 약 0A의 제1다이오드전류(I_{d1})가 흐르고 약 30V의 제1다이오드전압(V_{d1})이 인가되고, 제2다이오드(D2)에는 약 42.5A 내지 약 47.5A의 제2다이오드전류(I_{d2})가 흐르고 약 0V의 제2다이오드전압(V_{d2})이 인가된다.
- [0022] 여기서, 제1 및 제4스위치(Q1, Q4) 또는 제2 및 제3스위치(Q2, Q3)가 턴-온 되는 제2 및 제4구간(TP2, TP4) 동안 입력전압(V_i)으로부터 출력전압(V_o)으로 전력이 전달되고(powering), 제1 및 제3스위치(Q1, Q3) 또는 제2 및 제4스위치(Q2, Q4)가 턴-온 되는 제1 및 제3구간(TP1, TP3) 동안 입력전압(V_i)으로부터 출력전압(V_o)으로 전력이 전달되지 않는데(freewheeling), 제1 및 제2다이오드(D1, D2)의 전압스트레스는 약 29.6V이다.
- [0023] 도 2b에 도시한 바와 같이, 종래의 2 변압기 위상천이 폴브리지 컨버터(10)에서, 입력전압(V_i)은 약 400V이고, 스위칭 주파수는 약 100kHz이고, 출력전압(V_o)은 약 12V이고, 누설인덕터(Lk)는 약 20 μ H이고, 제1 및 제2차화 인덕터(Lm1, Lm2)는 각각 약 500 μ H이고, 출력커패시터(C_o)는 약 100 μ F이고, 권선비는 약 10:1($n=10$)이다.
- [0024] 제1구간(TP1) 동안, 하이레벨의 제2 및 제4게이트전압(G_{q2} , G_{q4})이 각각 제2 및 제4스위치(Q2, Q4)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)가 턴-온 되고, 로우레벨의 제1 및 제3게이트전압(G_{q1} , G_{q3})이 각각 제1 및 제3스위치(Q1, Q3)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)가 턴-오프 된다.
- [0025] 이에 따라, 제1변압기(T1)의 1차측에는 약 125V의 제1변압기전압(V_{t1})이 인가되고, 제2변압기(T2)의 1차측에는 약 -125V의 제2변압기전압(V_{t2})이 인가되고, 누설인덕터(Lk)에는 약 -3A 내지 약 -2.5A의 누설전류(I_k)가 흐르고, 제1다이오드(D1)에는 약 0A의 제1다이오드전류(I_{d1})가 흐르고 약 0V의 제1다이오드전압(V_{d1})이 인가되고, 제2다이오드(D2)에는 약 47.5A 내지 약 37.5A의 제2다이오드전류(I_{d2})가 흐르고 약 0V의 제2다이오드전압(V_{d2})이 인가된다.
- [0026] 제2구간(TP2) 동안, 하이레벨의 제1 및 제4게이트전압(G_{q1} , G_{q4})이 각각 제1 및 제4스위치(Q1, Q4)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)가 턴-온 되고, 로우레벨의 제2 및 제3게이트전압(G_{q2} , G_{q3})이 각각 제2 및 제3스위치(Q2, Q3)의 게이트에 인가되어 제2 및 제3스위치(Q1, Q3)가 턴-오프 된다.
- [0027] 이에 따라, 제1변압기(T1)의 1차측에는 약 125V의 제1변압기전압(V_{t1})이 인가되고, 제2변압기(T2)의 1차측에는 약 275V의 제2변압기전압(V_{t2})이 인가되고, 누설인덕터(Lk)에는 약 1.5A 내지 약 3A(이차평균(RMS) 약 2.4A)의 누설전류(I_k)가 흐르고, 제1다이오드(D1)에는 약 37.5A 내지 약 47.5A의 제1다이오드전류(I_{d1})가 흐르고 약 0V의 제1다이오드전압(V_{d1})이 인가되고, 제2다이오드(D2)에는 약 0A의 제2다이오드전류(I_{d2})가 흐르고 약 40V의 제2다이오드전압(V_{d2})이 인가된다.
- [0028] 제3구간(TP3) 동안, 하이레벨의 제1 및 제3게이트전압(G_{q1} , G_{q3})이 각각 제1 및 제3스위치(Q1, Q3)의 게이트에 인가되어 제1 및 제3스위치(Q1, Q3)가 턴-온 되고, 로우레벨의 제2 및 제4게이트전압(G_{q2} , G_{q4})이 각각 제2 및 제4스위치(Q2, Q4)의 게이트에 인가되어 제2 및 제4스위치(Q2, Q4)가 턴-오프 된다.
- [0029] 이에 따라, 제1변압기(T1)의 1차측에는 약 125V의 제1변압기전압(V_{t1})이 인가되고, 제2변압기(T2)의 1차측에는 약 -125V의 제2변압기전압(V_{t2})이 인가되고, 누설인덕터(Lk)에는 약 3A 내지 약 2.5A의 누설전류(I_k)가 흐르고, 제1다이오드(D1)에는 약 47.5A 내지 약 37.5A의 제1다이오드전류(I_{d1})가 흐르고 약 0V의 제1다이오드전압(V_{d1})이 인가되고, 제2다이오드(D2)에는 약 0A의 제2다이오드전류(I_{d2})가 흐르고 약 0V의 제2다이오드전압(V_{d2})이 인가된다.
- [0030] 제4구간(TP4) 동안, 하이레벨의 제2 및 제3게이트전압(G_{q2} , G_{q3})이 각각 제2 및 제3스위치(Q2, Q3)의 게이트에 인가되어 제2 및 제3스위치(Q2, Q3)가 턴-온 되고, 로우레벨의 제1 및 제4게이트전압(G_{q1} , G_{q4})이 각각 제1 및 제4스위치(Q1, Q4)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)가 턴-오프 된다.
- [0031] 이에 따라, 제1변압기(T1)의 1차측에는 약 -275V의 제1변압기전압(V_{t1})이 인가되고, 제2변압기(T2)의 1차측에는 약 -125V의 제2변압기전압(V_{t2})이 인가되고, 누설인덕터(Lk)에는 약 -1.5A 내지 약 -3A의 누설전류(I_k)가 흐르고, 제1다이오드(D1)에는 약 0A의 제1다이오드전류(I_{d1})가 흐르고 약 40V의 제1다이오드전압(V_{d1})이 인가되고,

제2다이오드(D2)에는 약 47.5A 내지 약 37.5A의 제2다이오드전류(I_{d2})가 흐르고 약 0V의 제2다이오드전압(V_{d2})이 인가된다.

[0032] 여기서, 제1 및 제4스위치(Q1, Q4) 또는 제2 및 제3스위치(Q2, Q3)가 턴-온 되는 제2 및 제4구간(TP2, TP4) 동안 입력전압(V_i)으로부터 출력전압(V_o)으로 전력이 전달되고(powering), 제1 및 제3스위치(Q1, Q3) 또는 제2 및 제4스위치(Q2, Q4)가 턴-온 되는 제1 및 제3구간(TP1, TP3) 동안 입력전압(V_i)으로부터 출력전압(V_o)으로 전력이 전달되지 않는데(freewheeling), 제1 및 제2다이오드(D1, D2)의 전압스트레스는 약 39.4V이다.

[0033] 이와 같이, 종래의 2 변압기 위상천이 폴브리지 컨버터(10)의 제1 및 제2변압기(T1, T2)의 1차측 회로의 전류의 최대 이차평균값은 약 2.4A이고, 2차측 회로의 제1 및 제2다이오드(D1, D2)의 최대 전압스트레스는 약 39.4V인데, 순환전류(circulating current)에 의하여 전도손실(conduction loss)이 증가하고 전압이득(voltage gain)이 감소되는 문제가 있다.

[0034] 그리고, 제1변압기(T1)의 2차측의 제1 및 제2다이오드(D1, D2)가 상대적으로 높은 전압 스트레스를 가져서, 정격전압이 높은 소자의 사용에 의하여 제조비용이 증가하는 문제가 있다.

발명의 내용

해결하려는 과제

[0035] 본 발명은, 상기한 문제점을 해결하고자 안출된 것으로, 변압기의 2차측 회로를 2개의 트랜지스터와 3개의 다이오드로 구성하여 부스트 모드로 구동함으로써, 전압이득이 증가하고 전도손실이 감소되는 2 변압기 위상천이 폴브리지 컨버터를 제공하는 것을 목적으로 한다.

[0036] 그리고, 본 발명은, 변압기의 2차측 회로를 2개의 트랜지스터와 3개의 다이오드로 구성하여 프리휠링 구간을 포함하는 동기 모드로 구동함으로써, 순환전류가 감소되고 전압스트레스가 감소되는 2 변압기 위상천이 폴브리지 컨버터를 제공하는 것을 다른 목적으로 한다.

과제의 해결 수단

[0037] 상기 목적을 달성하기 위하여, 본 발명은, 제1 및 제2변압기와; 입력전압과 상기 제1 및 제2변압기 사이에 배치되고, 누설인덕터, 제1 및 제2자화인덕터를 포함하는 1차측 회로와; 상기 제1변압기의 2차측의 제1단자에 연결되는 제1다이오드와; 상기 제2변압기의 2차측의 제2단자에 연결되는 제2다이오드와; 상기 제1다이오드와 상기 제2변압기의 2차측의 제1단자 사이에 연결되는 제3다이오드와; 상기 제1 및 제2다이오드 사이에 연결되는 제1정류스위치와; 상기 제1변압기의 2차측의 제2단자와 상기 제2변압기의 2차측의 제1단자 사이에 연결되는 제2정류스위치와; 상기 제1정류스위치 및 상기 제2다이오드와 상기 제1다이오드 및 상기 제2정류스위치에 병렬로 연결되는 출력커패시터 및 출력저항을 포함하는 2 변압기 위상천이 폴브리지 컨버터를 제공한다.

[0038] 그리고, 상기 제1다이오드의 양극은 상기 제1변압기의 2차측의 제1단자에 연결되고, 상기 제1다이오드의 음극은 상기 제1정류스위치의 소스, 상기 제3다이오드의 양극에 연결되고, 상기 제2다이오드의 양극은 상기 제2변압기의 2차측의 제2단자에 연결되고, 상기 제2다이오드의 음극은 상기 제1정류스위치의 드레인, 상기 출력커패시터의 제1전극, 상기 출력저항의 제1전극에 연결되고, 상기 제3다이오드의 양극은 상기 제1정류스위치의 소스, 상기 제1다이오드의 음극에 연결되고, 상기 제3다이오드의 음극은 상기 제2변압기의 2차측의 제1단자, 상기 제2정류스위치의 드레인에 연결되고, 상기 제1정류스위치의 게이트는 제1정류게이트전압에 연결되고, 상기 제1정류스위치의 드레인은 상기 제2다이오드의 음극, 상기 출력커패시터의 제1전극, 상기 출력저항의 제1전극에 연결되고, 상기 제1정류스위치의 소스는 상기 제1다이오드의 음극, 상기 제3다이오드의 양극에 연결되고, 상기 제2정류스위치의 게이트는 제2정류게이트전압에 연결되고, 상기 제2정류스위치의 드레인은 상기 제2변압기의 2차측의 제1단자, 상기 제3다이오드의 음극에 연결되고, 상기 제2정류스위치의 소스는 상기 제1변압기의 2차측의 제2단자, 상기 출력커패시터의 제2전극, 상기 출력저항의 제2전극에 연결될 수 있다.

[0039] 또한, 상기 누설인덕터의 제2단자는 상기 제1자화인덕터의 제1단자, 상기 제1변압기의 1차측의 제1단자에 연결되고, 상기 제1자화인덕터의 제1단자는 상기 누설인덕터의 제2단자, 상기 제1변압기의 1차측의 제1단자에 연결되고, 상기 제1자화인덕터의 제2단자는 상기 제2자화인덕터의 제1단자, 상기 제1변압기의 1차측의 제2단자, 상기 제2변압기의 1차측의 제1단자에 연결되고, 상기 제2자화인덕터의 제1단자는 상기 제1자화인덕터의 제2단자, 상기 제1변압기의 1차측의 제2단자, 상기 제2변압기의 1차측의 제1단자에 연결되고, 상기 제2자화인덕터의 제2단자는 상기 제2변압기의 1차측의 제2단자에 연결될 수 있다.

[0040] 그리고, 상기 2 변압기 위상천이 풀브리지 컨버터 상기 1차측 회로는 제1 내지 제4스위치를 더 포함하고, 상기 제1스위치의 게이트는 제1게이트전압에 연결되고, 상기 제1스위치의 드레인온은 상기 입력전압의 고전위단자, 상기 제3스위치의 드레인에 연결되고, 상기 제1스위치의 소스는 상기 제2스위치의 드레인, 상기 누설인덕터의 제1 단자에 연결되고, 상기 제2스위치의 게이트는 제2게이트전압에 연결되고, 상기 제2스위치의 드레인온은 상기 제1스위치의 소스, 상기 누설인덕터의 제1단자에 연결되고, 상기 제2스위치의 소스는 상기 입력전압의 저전위단자, 상기 제4스위치의 소스에 연결되고, 상기 제3스위치의 게이트는 제3게이트전압에 연결되고, 상기 제3스위치의 드레인온은 상기 입력전압의 고전위단자, 상기 제1스위치의 드레인에 연결되고, 상기 제3스위치의 소스는 상기 제4스위치의 드레인, 상기 제2자화인덕터의 제2단자, 상기 제2변압기의 1차측의 제2단자에 연결되고, 상기 제4스위치의 게이트는 제4게이트전압에 연결되고, 상기 제4스위치의 드레인온은 상기 제3스위치의 소스, 상기 제2자화인덕터의 제2단자, 상기 제2변압기의 1차측의 제2단자에 연결되고, 상기 제4스위치의 소스는 상기 입력전압의 저전위단자, 상기 제2스위치의 소스에 연결될 수 있다.

[0041] 또한, 상기 제1 및 제2스위치는 서로 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작하고, 상기 제3 및 제4스위치는 서로 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작할 수 있다.

[0042] 그리고, 동기모드에서, 제1구간 동안, 하이레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-오프 되고, 제2구간 동안, 하이레벨의 상기 제1 및 제3게이트전압에 의하여 상기 제1 및 제3스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제4게이트전압과 상기 제1 및 제2정류게이트전압에 의하여 상기 제2 및 제4스위치와 상기 제1 및 제2정류스위치가 턴-오프 되고, 제3구간 동안, 하이레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-오프 되고, 제4구간 동안, 하이레벨의 상기 제2 및 제4게이트전압에 의하여 상기 제2 및 제4스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제3게이트전압과 상기 제1 및 제2정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제1 및 제2정류스위치가 턴-오프 될 수 있다.

[0043] 또한, 상기 제1 및 제3구간 동안, 파워링 동작에 의하여 출력전압이 전달될 수 있다.

[0044] 그리고, 부스트 모드에서, 제5구간 동안, 하이레벨의 상기 제1 및 제4게이트전압과 상기 제2정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제3게이트전압과 상기 제1정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제1정류스위치가 턴-오프 되고, 제6구간 동안, 하이레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제3스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-오프 되고, 제7구간 동안, 하이레벨의 상기 제2 및 제3게이트전압과 상기 제1정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제1정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제4게이트전압과 상기 제2정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제2정류스위치가 턴-오프 되고, 제8구간 동안, 하이레벨의 상기 제2 및 제3게이트전압과 상기 제2정류게이트전압에 의하여 상기 제2 및 제3스위치와 상기 제2정류스위치가 턴-온 되고, 로우레벨의 상기 제1 및 제4게이트전압과 상기 제1정류게이트전압에 의하여 상기 제1 및 제4스위치와 상기 제1정류스위치가 턴-오프 될 수 있다.

[0045] 또한, 상기 제5 및 제7구간 동안, 빌드업 동작에 의하여 상기 누설인덕터의 누설전류가 축적되고, 상기 제6 및 제8구간 동안, 파워링 동작에 의하여 출력전압이 전달될 수 있다.

발명의 효과

[0046] 본 발명은, 변압기의 2차측 회로를 2개의 트랜지스터와 3개의 다이오드로 구성하여 부스트 모드로 구동함으로써, 전압이득이 증가하고 전도손실이 감소되는 효과를 갖는다.

[0047] 그리고, 본 발명은, 변압기의 2차측 회로를 2개의 트랜지스터와 3개의 다이오드로 구성하여 프리휠링 구간을 포함하는 동기 모드로 구동함으로써, 순환전류가 감소되고 전압스트레스가 감소되는 효과를 갖는다.

도면의 간단한 설명

[0048] 도 1은 종래의 2 변압기 위상천이 풀브리지 컨버터를 도시한 회로도.

도 2a 및 도 2b는 각각 입력전압이 약 300V 및 약 400V인 경우의 종래의 2 변압기 위상천이 풀브리지 컨버터의 다수의 신호를 도시한 도면.

도 3은 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터를 도시한 회로도.

도 4a 및 도 4b는 각각 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 동기 모드 및 부스트 모드의 게이트전압을 도시한 도면.

도 5는 비교예 및 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 동기 모드에서의 순환전류를 도시한 도면.

도 6a 및 도 6b는 각각 입력전압이 약 300V 및 약 400V인 경우의 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 다수의 신호를 도시한 도면.

도 7은 비교예 및 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 부스트 모드 및 동기 모드에서의 전압스트레스를 도시한 도면.

발명을 실시하기 위한 구체적인 내용

- [0049] 이하, 본 발명의 구체적인 내용을 첨부된 도면을 참조하여 상세하게 설명한다.
- [0050] 도 3은 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터를 도시한 회로도이다.
- [0051] 도 3에 도시한 바와 같이, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)는 입력전압(V_i)을 이용하여 출력전압(V_o)을 생성한다.
- [0052] 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)는, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2), 제1 및 제2변압기(T1, T2), 제1 및 제2정류스위치(S1, S2), 제1 내지 제3다이오드(D1 내지 D3), 출력커패시터(Co), 출력저항(Ro)을 포함하는데, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2)는 제1 및 제2변압기(T1, T2)의 1차측 회로를 구성하고, 제1 및 제2정류스위치(S1, S2), 제1 내지 제3다이오드(D1 내지 D3), 출력커패시터(Co), 출력저항(Ro)은 제1 및 제2변압기(T1, T2)의 2차측 회로인 풀브리지 정류기(full bridge rectifier)를 구성한다.
- [0053] 제1 내지 제4스위치(Q1 내지 Q4)는, 각각 제1 내지 제4게이트전압(Gq1 내지 Gq4)에 따라 턴-온(turn-on) 및 턴-오프(turn-off) 되는데, 입력전압(V_i)과 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2), 제1 및 제2변압기(T1, T2)의 1차측 사이에 연결되어 입력전압(V_i)을 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2), 제1 및 제2변압기(T1, T2)에 전달한다.
- [0054] 제1 및 제2스위치(Q1, Q2)는 입력전압(V_i)의 고전위단자 및 저전위단자 사이에 직렬로 연결되고, 제3 및 제4스위치(Q3, Q4)는 입력전압(V_i)의 고전위단자 및 저전위단자 사이에 직렬로 연결되고, 제1 및 제2스위치(Q1, Q2)와 제3 및 제4스위치(Q3, Q4)는 입력전압(V_i)의 고전위단자 및 저전위단자 사이에 병렬로 연결된다.
- [0055] 예를 들어, 제1 내지 제4스위치(Q1 내지 Q4)는 네거티브(n) 타입 트랜지스터 일 수 있다.
- [0056] 구체적으로, 제1스위치(Q1)의 게이트는 제1게이트전압(Gq1)에 연결되고, 제1스위치(Q1)의 드레인은 입력전압(V_i)의 고전위단자, 제3스위치(Q3)의 드레인에 연결되고, 제1스위치(Q1)의 소스는 제2스위치(Q2)의 드레인, 누설인덕터(Lk)의 제1단자에 연결될 수 있다.
- [0057] 제2스위치(Q2)의 게이트는 제2게이트전압(Gq2)에 연결되고, 제2스위치(Q2)의 드레인은 제1스위치(Q1)의 소스, 누설인덕터(Lk)의 제1단자에 연결되고, 제2스위치(Q2)의 소스는 입력전압(V_i)의 저전위단자, 제4스위치(Q4)의 소스에 연결될 수 있다.
- [0058] 제3스위치(Q3)의 게이트는 제3게이트전압(Gq3)에 연결되고, 제3스위치(Q3)의 드레인은 입력전압(V_i)의 고전위단자, 제1스위치(Q1)의 드레인에 연결되고, 제3스위치(Q3)의 소스는 제4스위치(Q4)의 드레인, 제2자화인덕터(Lm2)의 제2단자, 제2변압기(T2)의 1차측의 제2단자에 연결될 수 있다.
- [0059] 제4스위치(Q4)의 게이트는 제4게이트전압(Gq4)에 연결되고, 제4스위치(Q4)의 드레인은 제3스위치(Q3)의 소스, 제2자화인덕터(Lm2)의 제2단자, 제2변압기(T2)의 1차측의 제2단자에 연결되고, 제4스위치(Q4)의 소스는 입력전압(V_i)의 저전위단자, 제2스위치(Q2)의 소스에 연결될 수 있다.
- [0060] 누설인덕터(Lk)는, 제1 및 제2스위치(Q1, Q2)의 연결노드와 제1자화인덕터(Lm1) 사이에 연결되는데, 제1변압기

(T1)의 1차측에 연결되어 제1 및 제2변압기(T1, T2)의 누설(leakage) 자속에 따른 누설 에너지를 저장하거나 출력한다.

- [0061] 구체적으로, 누설인덕터(Lk)의 제1단자는 제1스위치(Q1)의 소스, 제2스위치(Q2)의 드레인에 연결되고, 누설인덕터(Lk)의 제2단자는 제1자화인덕터(Lm1)의 제1단자, 제1변압기(T1)의 1차측의 제1단자에 연결될 수 있다.
- [0062] 제1자화인덕터(Lm1)는, 누설인덕터(Lk)와 제2자화인덕터(Lm2) 사이에 연결되는데, 제1변압기(T1)의 1차측에 연결되어 제1변압기(T1)의 상호(mutual) 자속에 따른 자화 에너지를 저장하거나 출력한다.
- [0063] 구체적으로, 제1자화인덕터(Lm1)의 제1단자는 누설인덕터(Lk)의 제2단자, 제1변압기(T1)의 1차측의 제1단자에 연결되고, 제1자화인덕터(Lm1)의 제2단자는 제2자화인덕터(Lm2)의 제1단자, 제1변압기(T1)의 1차측의 제2단자, 제2변압기(T2)의 1차측의 제1단자에 연결될 수 있다.
- [0064] 제2자화인덕터(Lm2)는, 제1자화인덕터(Lm1)와 제3 및 제4스위치(Q3, Q4)의 연결노드 사이에 연결되는데, 제2변압기(T2)의 1차측에 연결되어 제2변압기(T2)의 상호 자속에 따른 자화 에너지를 저장하거나 출력한다.
- [0065] 구체적으로, 제2자화인덕터(Lm2)의 제1단자는 제1자화인덕터(Lm1)의 제2단자, 제1변압기(T1)의 1차측의 제2단자, 제2변압기(T)의 1차측의 제1단자에 연결되고, 제2자화인덕터(Lm2)의 제2단자는 제3스위치(Q3)의 소스, 제4스위치(Q2)의 드레인, 제2변압기(T2)의 1차측의 제2단자에 연결될 수 있다.
- [0066] 제1 및 제2변압기(T1, T2)는, 제1 내지 제4스위치(Q1 내지 Q4), 누설인덕터(Lk), 제1 및 제2자화인덕터(Lm1, Lm2)와 제1 내지 제4다이오드(D1 내지 D4) 사이에 연결되는데, 각각 제1 및 제2자화인덕터(Lm1, Lm2)에 저장된 자화 에너지를 변압기전압으로 변환하여 출력한다.
- [0067] 구체적으로, 제1변압기(T1)의 1차측의 제1단자는 누설인덕터(Lk)의 제2단자, 제1자화인덕터(Lm1)의 제1단자에 연결되고, 제1변압기(T1)의 1차측의 제2단자는 제1자화인덕터(Lm1)의 제2단자, 제2자화인덕터(Lm2)의 제1단자, 제2변압기(T2)의 1차측의 제1단자에 연결되고, 제1변압기(T1)의 2차측의 제1단자는 제1다이오드(D1)의 양극에 연결되고, 제1변압기(T1)의 2차측의 제2단자는 제2정류스위치(S2)의 소스, 출력커패시터(Co)의 제2전극, 출력저항(Ro)의 제2전극에 연결될 수 있다.
- [0068] 제2변압기(T2)의 1차측의 제1단자는 제1자화인덕터(Lm1)의 제2단자, 제2자화인덕터(Lm2)의 제1단자, 제1변압기(T1)의 1차측의 제2단자에 연결되고, 제2변압기(T2)의 1차측의 제2단자는 제2자화인덕터(Lm2)의 제2단자, 제3스위치(Q3)의 소스, 제4스위치(Q4)의 드레인에 연결되고, 제2변압기(T2)의 2차측의 제1단자는 제3다이오드(D3)의 음극, 제2정류스위치(S2)의 드레인에 연결되고, 제2변압기(T2)의 2차측의 제2단자는 제2다이오드(D2)의 양극에 연결될 수 있다.
- [0069] 제1 및 제2정류스위치(S1, S2)는, 제1 및 제2변압기(T1, T2)에 연결되는데, 제1 및 제2변압기(T1, T2)의 2차측과 출력커패시터(Co) 및 출력저항(Ro) 사이에 연결되어 제1 및 제2변압기(T1, T2)의 변압기 출력전압을 출력커패시터(Co) 및 출력저항(Ro)에 전달한다.
- [0070] 예를 들어, 제1 및 제2정류스위치(S1, S2)는 네거티브(n) 타입 트랜지스터(transistor) 일 수 있다.
- [0071] 구체적으로, 제1정류스위치(S1)의 게이트는 제1정류게이트전압(Gs1)에 연결되고, 제1정류스위치(S1)의 드레인은 제2다이오드(D2)의 음극, 출력커패시터(Co)의 제1전극, 출력저항(Ro)의 제1전극에 연결되고, 제1정류스위치(S1)의 소스는 제1다이오드(D1)의 음극, 제3다이오드(D3)의 양극에 연결될 수 있다.
- [0072] 제2정류스위치(S2)의 게이트는 제2정류게이트전압(Gs2)에 연결되고, 제2정류스위치(S2)의 드레인은 제2변압기(T2)의 2차측의 제1단자, 제3다이오드(D3)의 음극에 연결되고, 제2정류스위치(S2)의 소스는 제1변압기(T1)의 2차측의 제2단자, 출력커패시터(Co)의 제2전극, 출력저항(Ro)의 제2전극에 연결될 수 있다.
- [0073] 제1 내지 제3다이오드(D1 내지 D3)는, 제1 및 제2변압기(T1, T2)에 연결되는데, 제1 및 제2변압기(T1, T2)의 2차측과 출력커패시터(Co) 및 출력저항(Ro) 사이에 연결되어 제1 및 제2변압기(T1, T2)의 변압기 출력전압을 출력커패시터(Co) 및 출력저항(Ro)에 전달한다.
- [0074] 구체적으로, 제1다이오드(D1)의 양극은 제1변압기(T1)의 2차측의 제1단자에 연결되고, 제1다이오드(D1)의 음극은 제1정류스위치(S1)의 소스, 제3다이오드(D3)의 양극에 연결될 수 있다.
- [0075] 제2다이오드(D2)의 양극은 제2변압기(T2)의 2차측의 제2단자에 연결되고, 제2다이오드(D2)의 음극은 제1정류스위치(S1)의 드레인, 출력커패시터(Co)의 제1전극, 출력저항(Ro)의 제1전극에 연결될 수 있다.

- [0076] 제3다이오드(D3)의 양극은 제1정류스위치(S1)의 소스, 제1다이오드(D2)의 음극에 연결되고, 제3다이오드(D3)의 음극은 제2변압기(T2)의 2차측의 제1단자, 제2정류스위치(S2)의 드레인에 연결될 수 있다.
- [0077] 출력커패시터(Co)의 제1전극과 출력저항(Ro)의 제1전극은 제1정류스위치(S1)의 드레인, 제2발광다이오드(D2)의 음극에 연결되고, 출력커패시터(Co)의 제2전극과 출력저항(Ro)의 제2전극은 제1변압기(T1)의 2차측의 제2단자, 제2정류스위치(S2)의 소스에 연결될 수 있다.
- [0078] 이러한 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제1 및 제2스위치(Q1, Q2)가 교대로 턴-온(turn-on) 및 턴-오프(turn-off) 되도록 상보적으로 동작하고, 제3 및 제4스위치(Q3, Q4)가 교대로 턴-온 및 턴-오프 되도록 상보적으로 동작하고, 제1 및 제2정류스위치(S1, S2)가 제1 내지 제4스위치(Q1 내지 Q4)에 동기(synchronization)되거나 지연되어 동기 모드 또는 부스트 모드로 동작할 수 있는데, 이를 도면을 참조하여 설명한다.
- [0079] 도 4a 및 도 4b는 각각 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 동기 모드 및 부스트 모드의 게이트전압을 도시한 도면으로, 도 3을 함께 참조하여 설명한다.
- [0080] 도 4a에 도시한 바와 같이, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)의 동기 모드에서는, 제1정류스위치(S1)가 제1 및 제4스위치(Q1, Q4)에 동기하고, 제2정류스위치(S2)가 제2 및 제3스위치(Q2, Q3)에 동기하여, 출력전압(Vo)을 전달하는 파워링(powering) 동작이 수행된다.
- [0081] 제1구간(TP1) 동안, 제1 및 제4게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 하이레벨을 갖고 제2 및 제3 게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 로우레벨을 가져서, 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-온 되고 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-오프 된다.
- [0082] 제2구간(TP2) 동안, 제1 및 제3게이트전압(Gq1, Gq3)이 하이레벨을 갖고 제2 및 제4게이트전압(Gq2, Gq4)과 제1 및 제2정류게이트전압(Gs1, Gs2)이 로우레벨을 가져서, 제1 및 제3스위치(Q1, Q3)가 턴-온 되고 제2 및 제4스위치(Q2, Q4)와 제1 및 제2정류스위치(S1, S2)가 턴-오프 된다.
- [0083] 제3구간(TP3) 동안, 제2 및 제3게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 하이레벨을 갖고 제1 및 제4 게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 로우레벨을 가져서, 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-온 되고 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-오프 된다.
- [0084] 제4구간(TP4) 동안, 제2 및 제4게이트전압(Gq2, Gq4)이 하이레벨을 갖고 제1 및 제3게이트전압(Gq1, Gq3)과 제1 및 제2정류게이트전압(Gs1, Gs2)이 로우레벨을 가져서, 제2 및 제4스위치(Q2, Q4)가 턴-온 되고 제1 및 제3스위치(Q1, Q3)와 제1 및 제2정류스위치(S1, S2)가 턴-오프 된다.
- [0085] 즉, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)는, 동기 모드에서, 제1정류스위치(S1)가 제1 및 제4스위치(Q1, Q4)에 동기되는 제1구간(TP1)과, 제2정류스위치(S2)가 제2 및 제3스위치(Q2, Q3)에 동기되는 제3구간(TP3) 동안, 파워링(powering) 동작을 수행하여 출력전압(Vo)을 전달한다.
- [0086] 도 4b에 도시한 바와 같이, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)의 부스트(boost) 모드에서는, 제1정류스위치(S1)가 제1 및 제4스위치(Q1, Q4)에 대하여 지연되고, 제2정류스위치(S2)가 제2 및 제3스위치(Q2, Q3)에 대하여 지연되어, 누설전류(Ik)를 축적하는 빌드업(build-up) 동작과 출력전압(Vo)을 전달하는 파워링(powering) 동작이 수행된다.
- [0087] 제5구간(TP5) 동안, 제1 및 제4게이트전압(Gq1, Gq4)과 제2정류게이트전압(Gs2)이 하이레벨을 갖고 제2 및 제3 게이트전압(Gq2, Gq3)과 제1정류게이트전압(Gs1)이 로우레벨을 가져서, 제1 및 제4스위치(Q1, Q4)와 제2정류스위치(S2)가 턴-온 되고 제2 및 제3스위치(Q2, Q3)와 제1정류스위치(S1)가 턴-오프 된다.
- [0088] 제6구간(TP6) 동안, 제1 및 제4게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 하이레벨을 갖고 제2 및 제3 게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 로우레벨을 가져서, 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-온 되고 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-오프 된다.
- [0089] 제7구간(TP7) 동안, 제2 및 제3게이트전압(Gq2, Gq3)과 제1정류게이트전압(Gs1)이 하이레벨을 갖고 제1 및 제4 게이트전압(Gq1, Gq4)과 제2정류게이트전압(Gs2)이 로우레벨을 가져서, 제2 및 제3스위치(Q2, Q3)와 제1정류스위치(S1)가 턴-온 되고 제1 및 제4스위치(Q1, Q4)와 제2정류스위치(S2)가 턴-오프 된다.
- [0090] 제8구간(TP8) 동안, 제2 및 제3게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 하이레벨을 갖고 제1 및 제4 게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 로우레벨을 가져서, 제2 및 제3스위치(Q2, Q3)와 제2정류스

위치(S2)가 턴-온 되고 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-오프 된다.

- [0091] 즉, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)는, 부스트 모드에서, 제1정류스위치(S1)가 지연되어 제1 및 제4스위치(Q1, Q4)와 제2정류스위치(S2)가 턴-온 되는 제5구간(TP5)과, 제2정류스위치(S2)가 지연되어 제2 및 제3스위치(Q2, Q3)와 제1정류스위치(S1)가 턴-온 되는 제7구간(TP7) 동안, 빌드업 동작을 수행하여 절대값이 증가하도록 누설전류(Ik)를 축적한다.
- [0092] 그리고, 제1정류스위치(S1)가 제1 및 제4스위치(Q1, Q4)에 동기되는 제6구간(TP6)과, 제2정류스위치(S2)가 제2 및 제3스위치(Q2, Q3)에 동기되는 제8구간(TP8) 동안, 축적된 누설전류(Ik)를 이용하는 파워링(powering) 동작을 수행하여 출력전압(Vo)을 전달한다.
- [0093] 이에 따라, 2 변압기 위상천이 풀브리지 컨버터(110)의 풀브리지 정류기는, 스위칭 주기에 대한 제5 및 제6주기(TP5, TP6)(제1스위치(Q1)의 턴-온 구간)의 비인 듀티비(duty ratio)가 최대값인 0.5인 경우에, 부스트 모드로 동작하여 전압이득(voltage gain)을 증가시킬 수 있다.
- [0094] 예를 들어, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)의 전압이득은 $1/(n(1-2Db))$ (n은 권선비, Db는 스위칭 주기에 대한 제5주기(TP5)의 비)이므로, 풀브리지 정류기가 2개의 다이오드를 포함하는 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터의 전압이득인 D/n 보다 증가할 수 있다.
- [0095] 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)는 동기 모드에서 순환전류(circulating current)를 감소할 수 있는데, 이를 도면을 참조하여 설명한다.
- [0096] 도 5는 비교예 및 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 동기 모드에서의 순환전류를 도시한 도면으로, 도 3 내지 도 4b를 함께 참조하여 설명한다.
- [0097] 도 5에 도시한 바와 같이, 제1 및 제2변압기(T1, T2)의 2차측 회로인 풀브리지 정류기를 제1 및 제2다이오드(D1, D2)로 구성하는 비교예에 따른 2 변압기 위상천이 풀브리지 컨버터에서는, 제3구간(도 2b의 TP3) 동안 제1 및 제3스위치(Q1, Q2)가 턴-온 되어, 누설전류(Ik)가 미소하게 감소하거나 일정하게 유지되어, 상대적으로 큰 순환전류(circulating current)가 생성되고, 제1 및 제3스위치(Q1, Q3)의 전도손실(conduction loss)이 증가한다.
- [0098] 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제2구간(TP2) 동안 제1 및 제3스위치(Q1, Q3)가 턴-온 되지만, 제1 및 제2정류스위치(S1, S2)가 턴-오프 되므로, 누설전류(Ik)가 급격히 감소하여, 순환전류가 생성되지 않거나 순환전류 생성이 최소화 되어, 제1 및 제3스위치(Q1, Q3)의 전도손실이 최소화 된다.
- [0099] 그리고, 제1스위치(Q1)가 턴-오프 되기 전에 제3스위치(Q3)가 턴-온 되어 순환전류를 리빌드함으로써, 제2스위치(Q2)의 영전압 스위칭 동작 특성이 향상된다.
- [0100] 이러한 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서는, 제1 및 제2정류스위치(S1, S2)가 제1 내지 제4스위치(Q1 내지 Q4)에 동기(synchronization)되거나 지연되어 동기 모드 또는 부스트 모드로 동작하여 입력전압(Vi)으로부터 출력전압(Vo)을 생성하는데, 이를 도면을 참조하여 설명한다.
- [0101] 도 6a 및 도 6b는 각각 입력전압이 약 300V 및 약 400V인 경우의 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터의 다수의 신호를 도시한 도면으로, 도 3 내지 도 5를 함께 참조하여 설명한다.
- [0102] 도 6a에 도시한 바와 같이, 본 발명의 실시예에 따른 2 변압기 위상천이 풀브리지 컨버터(110)에서, 입력전압(Vi)은 약 300V이고, 스위칭 주파수는 약 100kHz이고, 출력전압(Vo)은 약 12V이고, 누설인덕터(Lk)는 약 20 μ H이고, 제1 및 제2자화인덕터(Lm1, Lm2)는 각각 약 500 μ H이고, 출력커패시터(Co)는 약 100 μ F이고, 권선비는 약 14:1(n=14)이고, 2 변압기 위상천이 풀브리지 컨버터(110)는 부스트 모드로 동작한다.
- [0103] 제5구간(TP5) 동안, 하이레벨의 제1 및 제4게이트전압(Gq1, Gq4)과 제2정류게이트전압(Gs2)이 각각 제1 및 제4스위치(Q1, Q4)와 제2정류스위치(S2)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)와 제2정류스위치(S2)가 턴-온(turn-on) 되고, 로우레벨의 제2 및 제3게이트전압(Gq2, Gq3)과 제1정류게이트전압(Gs1)이 각각 제2 및 제3스위치(Q2, Q3)와 제1정류스위치(S1)의 게이트에 인가되어 제2 및 제3스위치(Q2, Q3)와 제1정류스위치(S1)가 턴-오프(turn-off) 된다.
- [0104] 이에 따라, 제1변압기(T1)의 1차측에는 약 0V의 제1변압기전압(Vt1)이 인가되고, 제2변압기(T2)의 1차측에는 약 300V의 제2변압기전압(Vt2)이 인가되고, 누설인덕터(Lk)에는 약 1A 내지 약 1.5A의 누설전류(Ik)가 흐르고, 제1

정류스위치(S1)에는 약 0A의 제1정류전류(Is1)가 흐르고 약 12.5V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 -50A의 제2정류전류(Is2)가 흐르고 약 0V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 0V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 35V의 제2다이오드전압(Vd2)이 인가되고, 제3다이오드(D3)에는 약 50A의 제3다이오드전류(Id3)가 흐르고 약 0V의 제3다이오드전압(Vd3)이 인가된다.

[0105] 제6구간(TP6) 동안, 하이레벨의 제1 및 제4게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 각각 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-온 되고, 로우레벨의 제2 및 제3게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 각각 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)의 게이트에 인가되어 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-오프 된다.

[0106] 이에 따라, 제1변압기(T1)의 1차측에는 약 200V의 제1변압기전압(Vt1)이 인가되고, 제2변압기(T2)의 1차측에는 약 100V의 제2변압기전압(Vt2)이 인가되고, 누설인덕터(Lk)에는 약 1.5A 내지 약 2.5A(이차평균(RMS) 약 2.0 A)의 누설전류(Ik)가 흐르고, 제1정류스위치(S1)에는 약 50A의 제1정류전류(Is1)가 흐르고 약 0V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 0A의 제2정류전류(Is2)가 흐르고 약 12.5V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 0V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 10V의 제2다이오드전압(Vd2)이 인가되고, 제3다이오드(D3)에는 약 0A의 제3다이오드전류(Id3)가 흐르고 약 0V의 제3다이오드전압(Vd3)이 인가된다.

[0107] 제7구간(TP7) 동안, 하이레벨의 제2 및 제3게이트전압(Gq2, Gq3)과 제1정류게이트전압(Gs1)이 각각 제2 및 제3스위치(Q2, Q3)와 제1정류스위치(S1)의 게이트에 인가되어 제2 및 제3스위치(Q2, Q3)와 제1정류스위치(S1)가 턴-온 되고, 로우레벨의 제1 및 제4게이트전압(Gq1, Gq4)과 제2정류게이트전압(Gs2)이 각각 제1 및 제4스위치(Q1, Q4)와 제2정류스위치(S2)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)와 제2정류스위치(S2)가 턴-오프 된다.

[0108] 이에 따라, 제1변압기(T1)의 1차측에는 약 -300V의 제1변압기전압(Vt1)이 인가되고, 제2변압기(T2)의 1차측에는 약 0V의 제2변압기전압(Vt2)이 인가되고, 누설인덕터(Lk)에는 약 -1A 내지 약 -1.5A의 누설전류(Ik)가 흐르고, 제1정류스위치(S1)에는 약 -50A의 제1정류전류(Is1)가 흐르고 약 0V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 0A의 제2정류전류(Is2)가 흐르고 약 12.5V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 35V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 0V의 제2다이오드전압(Vd2)이 인가되고, 제3다이오드(D3)에는 약 50A의 제3다이오드전류(Id3)가 흐르고 약 0V의 제3다이오드전압(Vd3)이 인가된다.

[0109] 제8구간(TP8) 동안, 하이레벨의 제2 및 제3게이트전압(Gq2, Gq3)과 제2정류게이트전압(Gs2)이 각각 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)의 게이트에 인가되어 제2 및 제3스위치(Q2, Q3)와 제2정류스위치(S2)가 턴-온 되고, 로우레벨의 제1 및 제4게이트전압(Gq1, Gq4)과 제1정류게이트전압(Gs1)이 각각 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)의 게이트에 인가되어 제1 및 제4스위치(Q1, Q4)와 제1정류스위치(S1)가 턴-오프 된다.

[0110] 이에 따라, 제1변압기(T1)의 1차측에는 약 -100V의 제1변압기전압(Vt1)이 인가되고, 제2변압기(T2)의 1차측에는 약 -200V의 제2변압기전압(Vt2)이 인가되고, 누설인덕터(Lk)에는 약 -1.5A 내지 약 -2.5A(이차평균(RMS) 약 -2.0A)의 누설전류(Ik)가 흐르고, 제1정류스위치(S1)에는 약 0A의 제1정류전류(Is1)가 흐르고 약 12.5V의 제1정류전압(Vs1)이 인가되고, 제2정류스위치(S2)에는 약 50A의 제2정류전류(Is2)가 흐르고 약 0V의 제2정류전압(Vs2)이 인가되고, 제1다이오드(D1)에는 약 2.5V의 제1다이오드전압(Vd1)이 인가되고, 제2다이오드(D2)에는 약 0V의 제2다이오드전압(Vd2)이 인가되고, 제3다이오드(D3)에는 약 0A의 제3다이오드전류(Id3)가 흐르고 약 5V의 제3다이오드전압(Vd3)이 인가된다.

[0111] 예를 들어, 제1 및 제2정류스위치(S1, S2)의 전압스트레스는 각각 약 17.5V, 약 13.0V이고, 제1, 제2 및 제3다이오드(D1, D2, D3)의 전압스트레스는 각각 약 33.9V, 약 33.9V, 약 4.9V 일 수 있다.

[0112] 이와 같이, 부스트 모드에서는, 제1정류스위치(S1)가 지연되어 제1 및 제4스위치(Q1, Q4)와 제2정류스위치(S2)가 턴-온 되는 제5구간(TP5)과, 제2정류스위치(S2)가 지연되어 제2 및 제3스위치(Q2, Q3)와 제1정류스위치(S1)가 턴-온 되는 제7구간(TP7) 동안, 빌드업 동작을 수행하여 절대값이 증가하도록 누설전류(Ik)를 축적한다.

[0113] 그리고, 제1정류스위치(S1)가 제1 및 제4스위치(Q1, Q4)에 동기되는 제6구간(TP6)과, 제2정류스위치(S2)가 제2 및 제3스위치(Q2, Q3)에 동기되는 제8구간(TP8) 동안, 축적된 누설전류(Ik)를 이용하는 파워링(powering) 동작을 수행하여 출력전압(Vo)을 전달한다.

[0114] 이에 따라, 2 변압기 위상천이 폴브리지 컨버터(110)의 폴브리지 정류기는, 듀티비(duty ratio)가 최대값인 0.5

인 경우에, 부스트 모드로 동작하여 전압이득(voltage gain)을 증가시킬 수 있다.

- [0115] 도 6b에 도시한 바와 같이, 본 발명의 실시예에 따른 2 변압기 위상천이 폴브리지 컨버터(110)에서, 입력전압(V_i)은 약 400V이고, 스위칭 주파수는 약 100kHz이고, 출력전압(V_o)은 약 12V이고, 누설인덕터(L_k)는 약 20 μ H이고, 제1 및 제2자화인덕터(L_{m1} , L_{m2})는 각각 약 500 μ H이고, 출력커패시터(C_o)는 약 100 μ F이고, 권선비는 약 14:1($n=14$)이고, 2 변압기 위상천이 폴브리지 컨버터(110)는 동기 모드로 동작한다.
- [0116] 제1구간(TP1) 동안, 하이레벨의 제1 및 제4게이트전압(G_{q1} , G_{q4})과 제1정류게이트전압(G_{s1})이 각각 제1 및 제4스위치(Q_1 , Q_4)와 제1정류스위치(S_1)의 게이트에 인가되어 제1 및 제4스위치(Q_1 , Q_4)와 제1정류스위치(S_1)가 턴-온(turn-on) 되고, 로우레벨의 제2 및 제3게이트전압(G_{q2} , G_{q3})과 제2정류게이트전압(G_{s2})이 각각 제2 및 제3스위치(Q_2 , Q_3)와 제2정류스위치(S_2)의 게이트에 인가되어 제2 및 제3스위치(Q_2 , Q_3)와 제2정류스위치(S_2)가 턴-오프(turn-off) 된다.
- [0117] 이에 따라, 제1변압기(T1)의 1차측에는 약 175V의 제1변압기전압(V_{t1})이 인가되고, 제2변압기(T2)의 1차측에는 약 225V의 제2변압기전압(V_{t2})이 인가되고, 누설인덕터(L_k)에는 약 1A 내지 약 2.5A(이차평균(RMS) 약 1.6A)의 누설전류(I_k)가 흐르고, 제1정류스위치(S_1)에는 약 45A 내지 약 50A의 제1정류전류(I_{s1})가 흐르고 약 0V의 제1정류전압(V_{s1})이 인가되고, 제2정류스위치(S_2)에는 약 0A의 제2정류전류(I_{s2})가 흐르고 약 15V의 제2정류전압(V_{s2})이 인가되고, 제1다이오드(D_1)에는 약 0V의 제1다이오드전압(V_{d1})이 인가되고, 제2다이오드(D_2)에는 약 12.5V의 제2다이오드전압(V_{d2})이 인가되고, 제3다이오드(D_3)에는 약 0A의 제3다이오드전류(I_{d3})가 흐르고 약 2.5V의 제3다이오드전압(V_{d3})이 인가된다.
- [0118] 제2구간(TP2) 동안, 하이레벨의 제1 및 제3게이트전압(G_{q1} , G_{q3})이 각각 제1 및 제3스위치(Q_1 , Q_3)의 게이트에 인가되어 제1 및 제3스위치(Q_1 , Q_3)가 턴-온 되고, 로우레벨의 제2 및 제4게이트전압(G_{q2} , G_{q4})과 제1 및 제2정류게이트전압(G_{s1} , G_{s2})이 각각 제2 및 제4스위치(Q_2 , Q_4)와 제1 및 제2정류스위치(S_1 , S_2)의 게이트에 인가되어 제2 및 제4스위치(Q_2 , Q_4)와 제1 및 제2정류스위치(S_1 , S_2)가 턴-오프 된다.
- [0119] 이에 따라, 제1변압기(T1)의 1차측에는 약 100V의 제1변압기전압(V_{t1})이 인가되고, 제2변압기(T2)의 1차측에는 약 -100V의 제2변압기전압(V_{t2})이 인가되고, 누설인덕터(L_k)에는 약 0.5A의 누설전류(I_k)가 흐르고, 제1정류스위치(S_1)에는 약 0A의 제1정류전류(I_{s1})가 흐르고 약 5V의 제1정류전압(V_{s1})이 인가되고, 제2정류스위치(S_2)에는 약 0A의 제2정류전류(I_{s2})가 흐르고 약 5V의 제2정류전압(V_{s2})이 인가되고, 제1다이오드(D_1)에는 약 0V의 제1다이오드전압(V_{d1})이 인가되고, 제2다이오드(D_2)에는 약 0V의 제2다이오드전압(V_{d2})이 인가되고, 제3다이오드(D_3)에는 약 25A 내지 약 20A의 제3다이오드전류(I_{d3})가 흐르고 약 0V의 제3다이오드전압(V_{d3})이 인가된다.
- [0120] 제3구간(TP3) 동안, 하이레벨의 제2 및 제3게이트전압(G_{q2} , G_{q3})과 제2정류게이트전압(G_{s2})이 각각 제2 및 제3스위치(Q_2 , Q_3)와 제2정류스위치(S_2)의 게이트에 인가되어 제2 및 제3스위치(Q_2 , Q_3)와 제2정류스위치(S_2)가 턴-온 되고, 로우레벨의 제1 및 제4게이트전압(G_{q1} , G_{q4})과 제1정류게이트전압(G_{s1})이 각각 제1 및 제4스위치(Q_1 , Q_4)와 제1정류스위치(S_1)의 게이트에 인가되어 제1 및 제4스위치(Q_1 , Q_4)와 제1정류스위치(S_1)가 턴-오프 된다.
- [0121] 이에 따라, 제1변압기(T1)의 1차측에는 약 -225V의 제1변압기전압(V_{t1})이 인가되고, 제2변압기(T2)의 1차측에는 약 -175V의 제2변압기전압(V_{t2})이 인가되고, 누설인덕터(L_k)에는 약 -1A 내지 약 -2.5A(이차평균(RMS) 약 -1.6A)의 누설전류(I_k)가 흐르고, 제1정류스위치(S_1)에는 약 0A의 제1정류전류(I_{s1})가 흐르고 약 22.5V의 제1정류전압(V_{s1})이 인가되고, 제2정류스위치(S_2)에는 약 45A 내지 약 50A의 제2정류전류(I_{s2})가 흐르고 약 0V의 제2정류전압(V_{s2})이 인가되고, 제1다이오드(D_1)에는 약 5V의 제1다이오드전압(V_{d1})이 인가되고, 제2다이오드(D_2)에는 약 0V의 제2다이오드전압(V_{d2})이 인가되고, 제3다이오드(D_3)에는 약 0A의 제3다이오드전류(I_{d3})가 흐르고 약 10V의 제3다이오드전압(V_{d3})이 인가된다.
- [0122] 제4구간(TP4) 동안, 하이레벨의 제2 및 제4게이트전압(G_{q2} , G_{q4})이 각각 제2 및 제4스위치(Q_2 , Q_4)의 게이트에 인가되어 제2 및 제4스위치(Q_2 , Q_4)가 턴-온 되고, 로우레벨의 제1 및 제3게이트전압(G_{q1} , G_{q3})과 제1 및 제2정류게이트전압(G_{s1} , G_{s2})이 각각 제1 및 제3스위치(Q_1 , Q_3)와 제1 및 제2정류스위치(S_1 , S_2)의 게이트에 인가되어 제1 및 제3스위치(Q_1 , Q_3)와 제1 및 제2정류스위치(S_1 , S_2)가 턴-오프 된다.
- [0123] 이에 따라, 제1변압기(T1)의 1차측에는 약 100V의 제1변압기전압(V_{t1})이 인가되고, 제2변압기(T2)의 1차측에는 약 -100V의 제2변압기전압(V_{t2})이 인가되고, 누설인덕터(L_k)에는 약 -0.5A의 누설전류(I_k)가 흐르고, 제1정류스위치(S_1)에는 약 0A의 제1정류전류(I_{s1})가 흐르고 약 5V의 제1정류전압(V_{s1})이 인가되고, 제2정류스위치(S_2)에는 약 0A의 제2정류전류(I_{s2})가 흐르고 약 5V의 제2정류전압(V_{s2})이 인가되고, 제1다이오드(D_1)에는 약 0V의 제1다이오드전압(V_{d1})이 인가되고, 제2다이오드(D_2)에는 약 0V의 제2다이오드전압(V_{d2})이 인가되고, 제3다이오드

(D3)에는 약 25A 내지 약 20A의 제3다이오드전류(I_{d3})가 흐르고 약 0V의 제3다이오드전압(V_{d3})이 인가된다.

- [0124] 예를 들어, 제1 및 제2정류스위치(S1, S2)의 전압스트레스는 각각 약 22.7V, 약 15.3V이고, 제1, 제2 및 제3다이오드(D1, D2, D3)의 전압스트레스는 각각 약 5.5V, 약 13.3V, 약 10.3V 일 수 있다.
- [0125] 이와 같이, 동기 모드에서는, 제1정류스위치(S1)가 제1 및 제4스위치(Q1, Q4)에 동기되는 제1구간(TP1)과, 제2정류스위치(S2)가 제2 및 제3스위치(Q2, Q3)에 동기되는 제3구간(TP1) 동안, 파워링(powering) 동작을 수행하여 출력전압(V_o)을 전달한다.
- [0126] 본 발명의 실시예에 따른 2 변압기 위상천이 폴브리지 컨버터(110)의 전압스트레스를 도면을 참조하여 설명한다.
- [0127] 도 7은 비교예 및 본 발명의 실시예에 따른 2 변압기 위상천이 폴브리지 컨버터의 부스트 모드 및 동기 모드에서의 전압스트레스를 도시한 도면으로, 도 3 내지 도 6b를 함께 참조하여 설명한다.
- [0128] 도 7에 도시한 바와 같이, 제1 및 제2변압기(T1, T2)의 2차측 회로인 폴브리지 정류기를 제1 및 제2다이오드(D1, D2)로 구성하는 비교예에 따른 2 변압기 위상천이 폴브리지 컨버터에서, 입력전압(V_i)이 약 300V, 약 400V인 경우, 누설전류(I_k)는 각각 약 2.3A, 약 2.4A이고, 제1 및 제2다이오드(D1, D2)의 전압스트레스(V_{d1} , V_{d2})는 각각 약 29.6V, 약 39.4V이다.
- [0129] 반면에, 본 발명의 실시예에 따른 2 변압기 위상천이 폴브리지 컨버터(110)에서, 입력전압(V_i)이 약 300V, 약 400V인 경우, 누설전류(I_k)는 각각 약 2.0A, 약 1.6A이고, 제1정류스위치(S1)의 전압스트레스(V_{s1})는 각각 약 17.5V, 약 22.7V이고, 제2정류스위치(S2)의 전압스트레스(V_{s2})는 각각 약 13.0V, 약 15.3V이고, 제3다이오드(D3)의 전압스트레스(V_{d3})는 각각 약 4.9V, 약 10.3V이고, 제1다이오드(D1)의 전압스트레스(V_{d1})는 각각 약 33.9V, 약 5.5V이고, 제2다이오드(D2)의 전압스트레스(V_{d2})는 각각 약 33.9V, 약 13.3V이다.
- [0130] 즉, 본 발명의 실시예에 따른 2 변압기 위상천이 폴브리지 컨버터(110)는, 입력전압(V_i)이 상대적으로 낮은 경우 부스트 모드로 동작하여 전압이득을 증가시키고 권선비를 증가시켜 효율을 증가시키고, 입력전압(V_i)이 상대적으로 높은 값인 경우 동기 모드로 동작하여 순환전류를 감소시켜 전도손실을 감소시킬 수 있다.
- [0131] 그리고, 누설전류(I_k)를 감소시키고, 제3다이오드(D3)의 전압스트레스를 감소시켜 상대적으로 낮은 정격전압의 소자를 사용함으로써, 제조비용을 감소시킬 수 있다.
- [0132] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

- [0133] 110: 2 변압기 위상천이 폴브리지 컨버터

V_i : 입력전압 Q1 내지 Q4: 제1 내지 제4스위치

L_k : 누설인덕터 L_{m1} , L_{m2} : 제1 및 제2자화인덕터

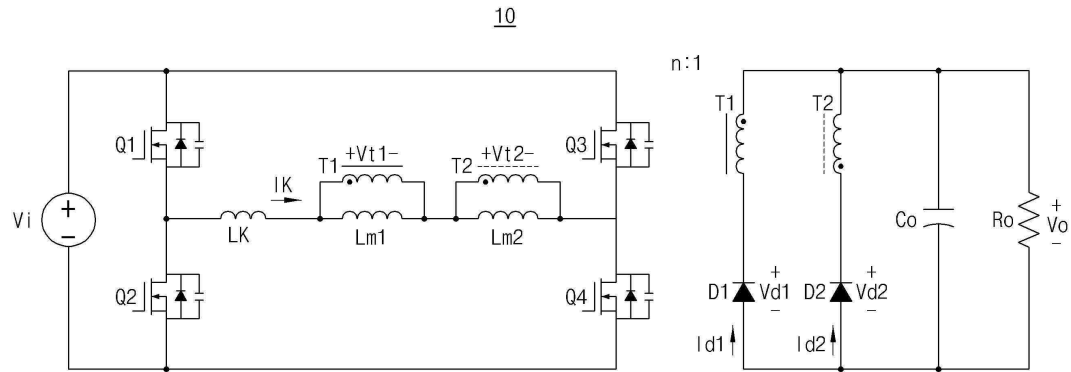
T1, T2: 제1 및 제2변압기 S1, S2: 제1 및 제2정류스위치

D1, D2, D3: 제1, 제2, 제3다이오드 Co: 출력커패시터

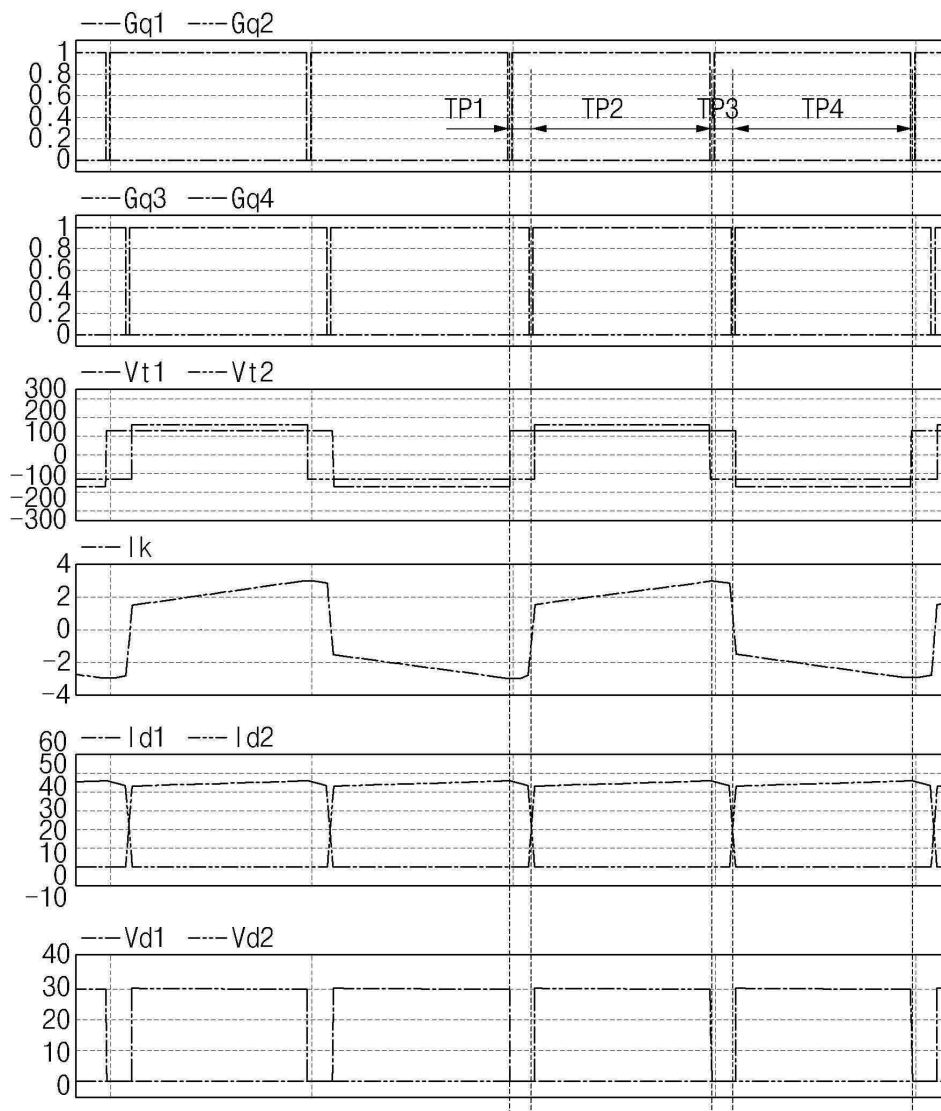
Ro: 출력저항 V_o : 출력전압

도면

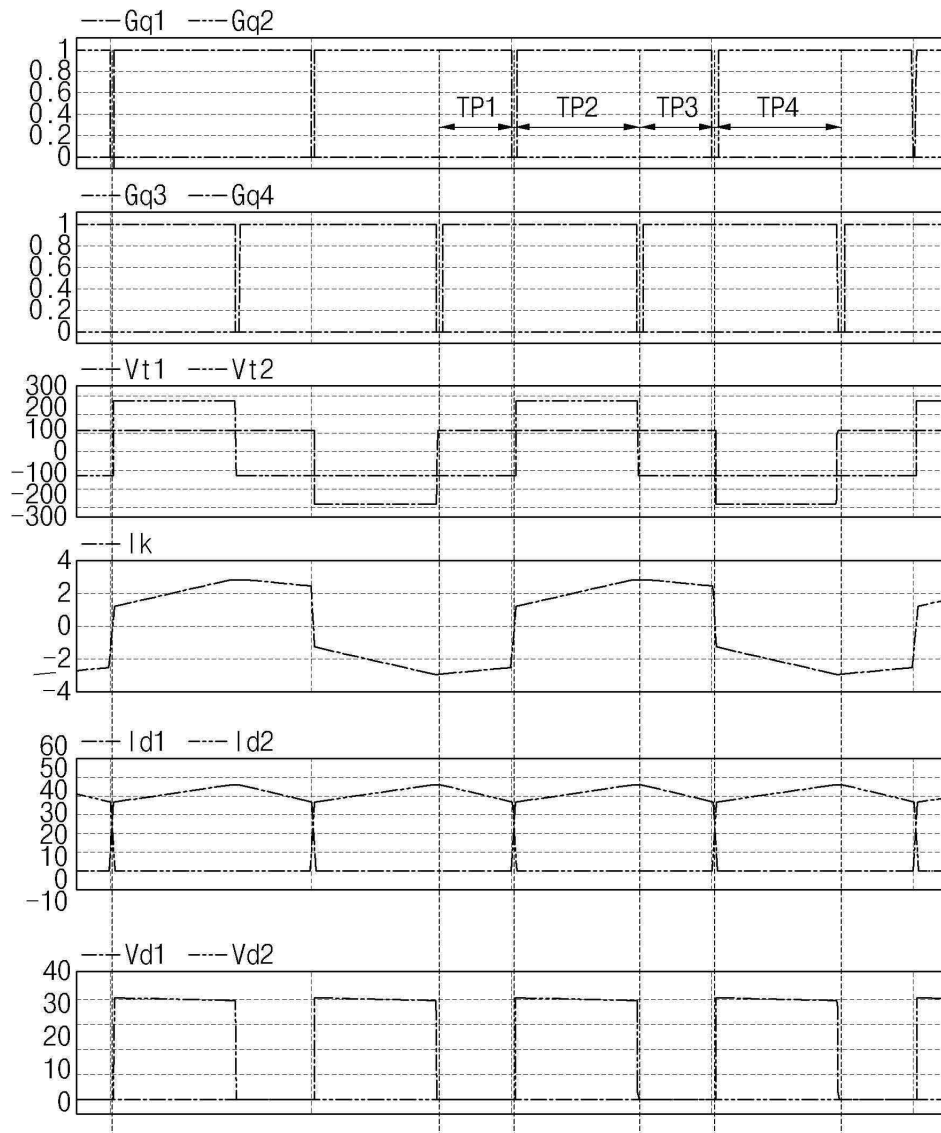
도면1



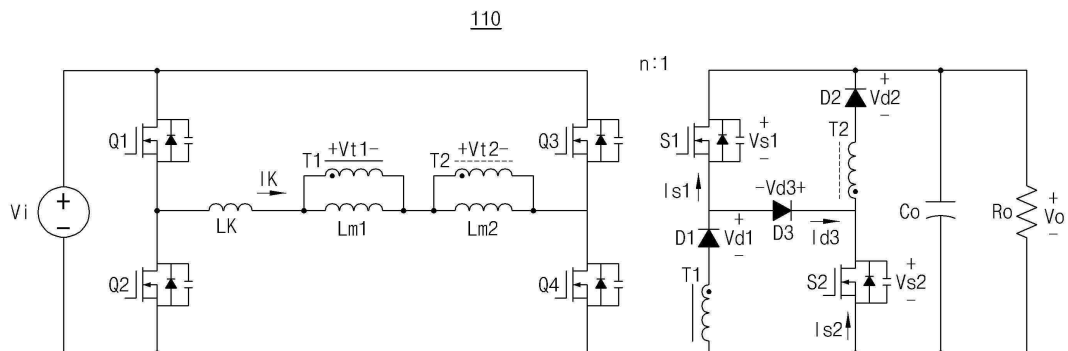
도면2a



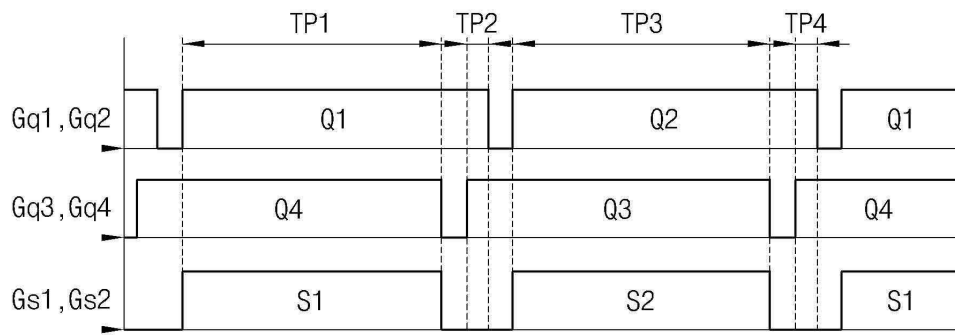
도면2b



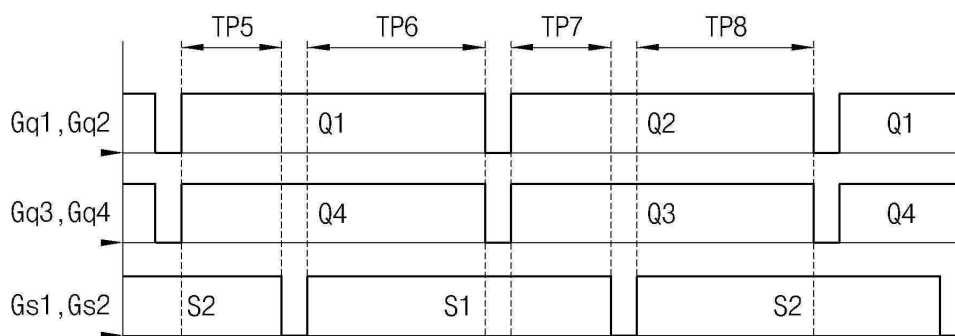
도면3



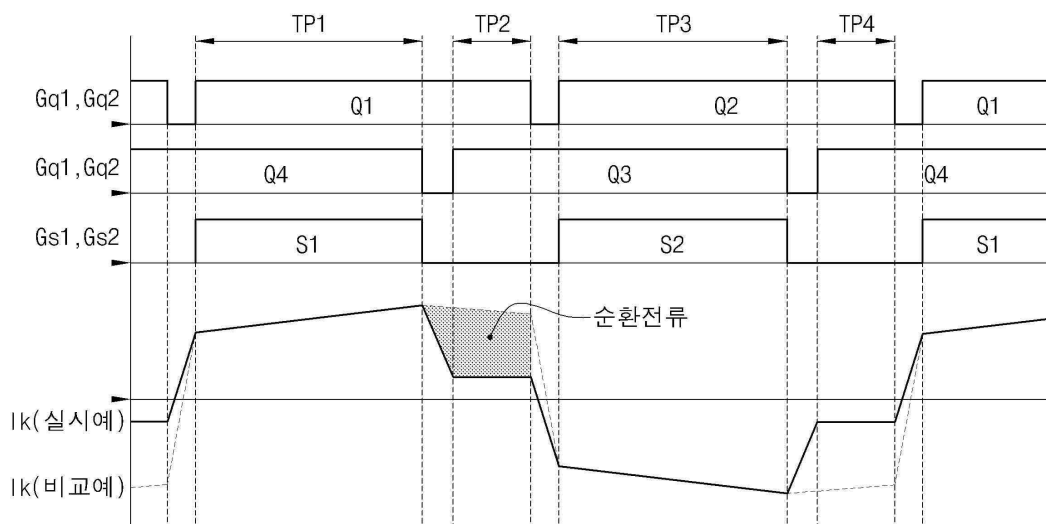
도면4a



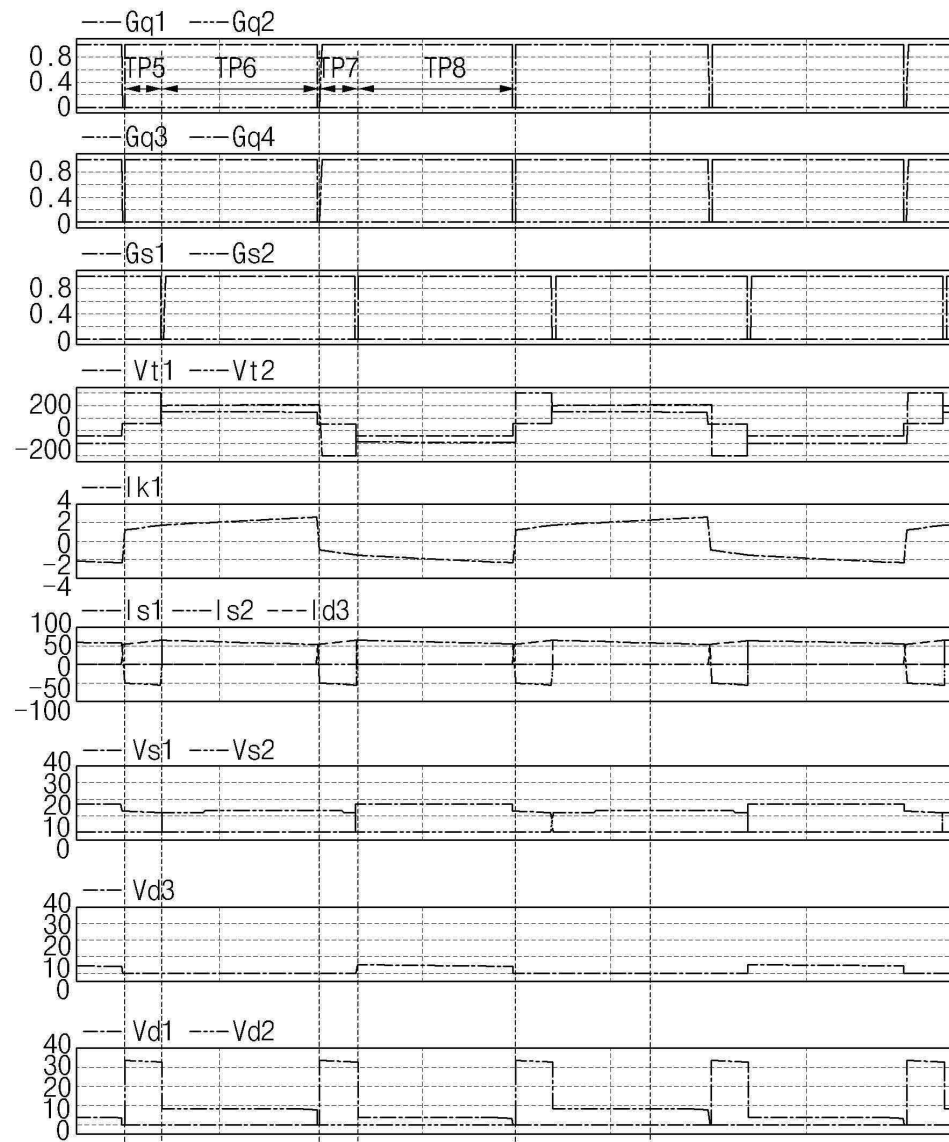
도면4b



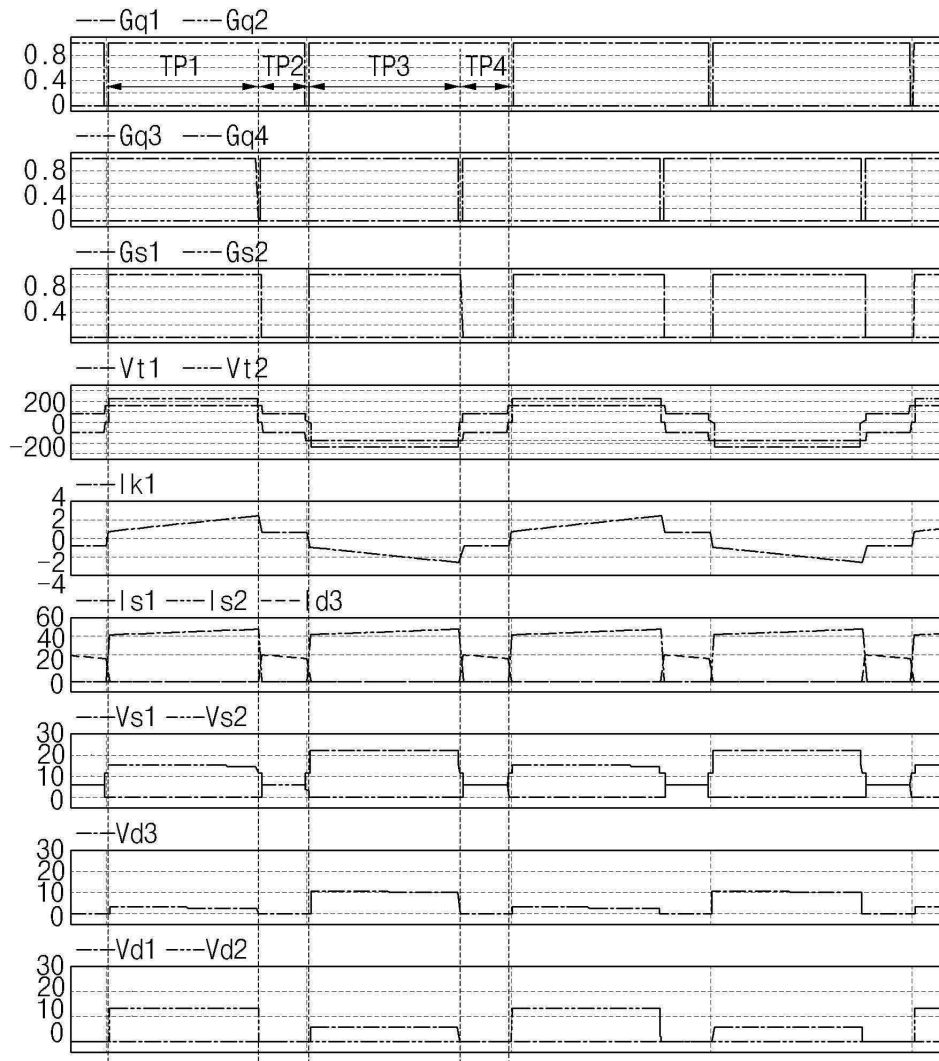
도면5



도면6a



도면6b



도면7

입력전압 (Vi)	비교예		실시에			
	누설전류 (Ik)	전압스트레스 (Vd1, Vd2)	누설전류 (Ik)	전압스트레스 (Vs1, Vs2)	전압스트레스 (Vd3)	전압스트레스 (Vd1, Vd2)
300 V	2.3 A	29.6 V	2.0 A	17.5 V, 13.0 V	4.9 V	33.9 V, 33.9 V
400 V	2.4 A	39.4 V	1.6 A	22.7 V, 15.3 V	10.3 V	5.5 V, 13.3 V

【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 1

【변경전】

제1 및 제2변압기와;

입력전압과 상기 제1 및 제2변압기 사이에 배치되고, 누설인덕터, 제1 및 제2자화인덕터를 포함하는 1차측 회로와;

상기 제1변압기의 2차측의 제1단자에 연결되는 제1다이오드와;

상기 제2변압기의 2차측의 제2단자에 연결되는 제2다이오드와;

상기 제1다이오드와 상기 제2변압기의 2차측의 제1단자 사이에 연결되는 제3다이오드와;

상기 제1 및 제2다이오드 사이에 연결되는 제1정류스위치와;

상기 제1변압기의 2차측의 제2단자와 상기 2변압기의 2차측의 제1단자 사이에 연결되는 제2정류스위치와;

상기 제1정류스위치 및 상기 제2다이오드와 상기 제1다이오드 및 상기 제2정류스위치에 병렬로 연결되는 출력커패시터 및 출력저항

을 포함하는 2 변압기 위상천이 풀브리지 컨버터.

【변경후】

제1 및 제2변압기와;

입력전압과 상기 제1 및 제2변압기 사이에 배치되고, 누설인덕터, 제1 및 제2자화인덕터를 포함하는 1차측 회로와;

상기 제1변압기의 2차측의 제1단자에 연결되는 제1다이오드와;

상기 제2변압기의 2차측의 제2단자에 연결되는 제2다이오드와;

상기 제1다이오드와 상기 제2변압기의 2차측의 제1단자 사이에 연결되는 제3다이오드와;

상기 제1 및 제2다이오드 사이에 연결되는 제1정류스위치와;

상기 제1변압기의 2차측의 제2단자와 상기 제2변압기의 2차측의 제1단자 사이에 연결되는 제2정류스위치와;

상기 제1정류스위치 및 상기 제2다이오드와 상기 제1다이오드 및 상기 제2정류스위치에 병렬로 연결되는 출력커패시터 및 출력저항

을 포함하는 2 변압기 위상천이 풀브리지 컨버터.