

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成21年11月26日(2009.11.26)

【公開番号】特開2008-218876(P2008-218876A)

【公開日】平成20年9月18日(2008.9.18)

【年通号数】公開・登録公報2008-037

【出願番号】特願2007-57074(P2007-57074)

【国際特許分類】

H 01 L 29/78 (2006.01)

H 01 L 21/8238 (2006.01)

H 01 L 27/092 (2006.01)

H 01 L 21/28 (2006.01)

H 01 L 29/423 (2006.01)

H 01 L 29/49 (2006.01)

【F I】

H 01 L 29/78 301G

H 01 L 27/08 321D

H 01 L 21/28 301S

H 01 L 29/58 G

【手続補正書】

【提出日】平成21年10月9日(2009.10.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板上に、ゲート絶縁膜及び金属膜からなるゲート電極を形成する工程(a1)と、

前記ゲート電極の側面に窒素を導入する工程(b1)と、

前記ゲート電極をマスクに、前記半導体基板表面にソース、ドレイン領域を形成する工程(c1)と

を含む、MIS型半導体装置の製造方法。

【請求項2】

前記工程(b1)において、前記ゲート絶縁膜の側面にも窒素が導入される、請求項1に記載のMIS型半導体装置の製造方法。

【請求項3】

前記工程(b1)の後に、前記ゲート電極の側面に、側壁絶縁膜を形成する工程をさらに含む、請求項1に記載のMIS型半導体装置の製造方法。

【請求項4】

前記側壁絶縁膜はシリコン窒化膜で構成されている、請求項3に記載のMIS型半導体装置の製造方法。

【請求項5】

半導体基板上に、ゲート絶縁膜及びダミーゲート電極からなるゲート領域を形成する工程(a2)と、

前記ゲート領域の側壁に、側壁絶縁膜を形成する工程(b2)と、

前記ゲート領域及び前記側壁絶縁膜をマスクに、前記半導体基板表面にソース、ドレイ

ン領域を形成する工程 (c 2) と、

前記ゲート領域の側方に平坦化された絶縁膜を形成する工程 (d 2) と、

前記ゲート領域における前記ダミーゲート電極を除去して、前記側壁絶縁膜で画された凹部を形成する工程 (e 2) と、

前記凹部の側面及び底面上に、表面が窒化された第1の金属薄膜を形成し、さらに、前記凹部内に、第2の金属膜を埋設して、第1の金属薄膜及び第2の金属膜からなるゲート電極を形成する工程 (f 2) と

を含む、MIS型半導体装置の製造方法。

【請求項6】

前記工程 (a 2) の後に、前記ゲート領域における前記ダミーゲート電極の側面に窒素を導入する工程 (g 2) をさらに含む、請求項5に記載のMIS型半導体装置の製造方法。

【請求項7】

前記側壁絶縁膜はシリコン窒化膜で構成されている、請求項5に記載のMIS型半導体装置の製造方法。

【請求項8】

前記工程 (g 2) において、前記ゲート絶縁膜の側面にも窒素が導入される、請求項6に記載のMIS型半導体装置の製造方法。

【請求項9】

請求項1～4の何れかに記載の方法により製造されたMIS型半導体装置であって、

該MIS型半導体装置は金属ゲート電極を備え、該ゲート電極の側面には、窒素が導入されている、MIS型半導体装置。

【請求項10】

請求項5～8の何れかに記載の方法により製造されたMIS型半導体装置であって、

該MIS型半導体装置は、側壁絶縁膜で画されたゲート領域内に、第2の金属膜が埋設された金属ゲート電極を備え、前記第2の金属膜と前記側壁絶縁膜との間に、表面が窒化された第1の金属薄膜が形成されている、MIS型半導体装置。

【請求項11】

前記側壁絶縁膜で画されたゲート領域内のゲート絶縁膜の側面に、窒素が導入されている、請求項10に記載のMIS型半導体装置。

【請求項12】

半導体基板上に、ゲート絶縁膜及び多結晶シリコン膜からなるゲート領域を形成する工程 (a 3) と、

前記ゲート領域における前記多結晶シリコン膜の側面に窒素を導入する工程 (b 3) と

、
前記ゲート領域をマスクに、前記半導体基板表面にソース、ドレイン領域を形成する工程 (c 3) と、

前記多結晶シリコン膜上に金属膜を形成する工程 (d 3) と、

前記多結晶シリコン膜と前記金属膜とをシリサイド化反応させて、前記多結晶シリコン膜の全領域がフルシリサイド化されてなるゲート電極を形成する工程 (e 3) とを含む、MIS型半導体装置の製造方法。

【請求項13】

前記工程 (b 3) の後に、前記ゲート領域の側壁に、側壁絶縁膜を形成する工程をさらに含む、請求項12に記載のMIS型半導体装置の製造方法。

【請求項14】

前記側壁絶縁膜はシリコン窒化膜で構成されている、請求項13に記載のMIS型半導体装置の製造方法。

【請求項15】

前記工程 (b 3) は、前記多結晶シリコン膜の側面をプラズマ窒化処理することによつて実行される、請求項12に記載のMIS型半導体装置の製造方法。

【請求項 16】

前記工程（b3）において、前記ゲート領域の前記ゲート絶縁膜の側面にも窒素が導入される、請求項12に記載のMIS型半導体装置の製造方法。

【請求項 17】

前記工程（c3）の後、前記ゲート領域の側方に平坦化された絶縁膜を形成する工程をさらに含み、

前記工程（d3）において、前記金属膜は、前記多結晶シリコン膜上を含む前記絶縁膜上に形成される、請求項12に記載のMIS型半導体装置の製造方法。

【請求項 18】

請求項12～17の何れかに記載の方法により製造されたMIS型半導体装置であって

前記MIS型半導体装置は、多結晶シリコン膜がフルシリサイド化されてなるゲート電極を備え、該ゲート電極の側面には、窒素が導入されている、MIS型半導体装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

上記目的を達成するために、本発明のMIS型半導体装置の製造方法は、ゲート領域に形成された多結晶シリコン膜の側面に予め窒素を導入し、然る後に、多結晶シリコン膜を金属膜と反応させることによって、フルシリサイド化ゲート電極を形成する方法を採用する。すなわち、応力の集中する多結晶シリコン膜の側面に導入された窒素に、金属膜中の金属元素の拡散を抑制する作用をもたらすことによって、その後のシリサイド化の熱処理において、金属膜中の金属元素が多結晶シリコン膜の側面に沿ってゲート絶縁膜中に拡散するのを効果的に防ぐことができる。

また、当該方法を金属ゲート電極に適用しても、同様の効果を発揮することができる。すなわち、金属ゲート電極の側面に予め窒素を導入することによって、その後の熱処理（例えば、ソース、ドレイン領域にイオン注入された不純物の活性化熱処理）時に、金属ゲート電極の側面に沿って、金属ゲート電極中の金属元素がゲート絶縁膜中に拡散するのを防止することができる。これにより、金属の仕事関数が安定し、しきい値電圧のばらつきを小さくすることができる。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

このようない方法により、フルシリサイド化ゲート電極の形成時に、金属膜中の金属元素がゲート絶縁膜中に拡散するのを防止することができ、リーク電流の少ない、信頼性の高いMIS型半導体装置を製造することができる。

本発明に係る他のMIS型半導体装置の製造方法は、半導体基板上に、ゲート絶縁膜及び金属膜からなるゲート電極を形成する工程と、ゲート電極の側面に窒素を導入する工程と、ゲート電極をマスクに、半導体基板表面にソース、ドレイン領域を形成する工程とを含むことを特徴とする。