

(12) 发明专利

(10) 授权公告号 CN 101599429 B

(45) 授权公告日 2010. 11. 10

(21) 申请号 200810114300. 7

JP 2008010881 A, 2008. 01. 17,

(22) 申请日 2008. 06. 03

JP 2000200903 A, 2000. 07. 18,

(73) 专利权人 中芯国际集成电路制造(北京)有限公司

CN 1838434 A, 2006. 09. 27,

地址 100176 北京市北京经济技术开发区文
昌大道 18 号

审查员 韩冰

(72) 发明人 王新鹏 韩宝东 韩秋华 孙武

(74) 专利代理机构 北京集佳知识产权代理有限
公司 11227

代理人 李丽

(51) Int. Cl.

H01L 21/28(2006. 01)

H01L 21/311(2006. 01)

H01L 21/335(2006. 01)

(56) 对比文件

CN 1601725 A, 2005. 03. 30,

US 2002001909 A1, 2002. 01. 03,

US 5696012 A, 1997. 12. 09,

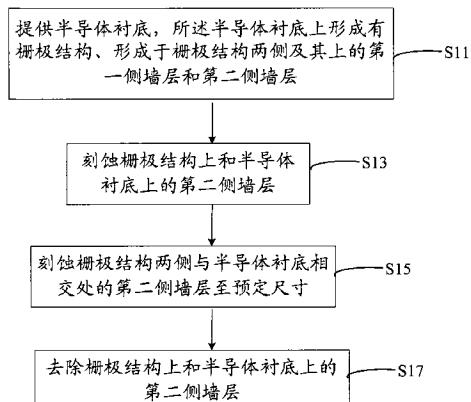
权利要求书 1 页 说明书 5 页 附图 4 页

(54) 发明名称

形成侧墙方法

(57) 摘要

一种形成侧墙方法，包括如下步骤：提供半导体衬底，所述半导体衬底上形成有栅极结构、形成于栅极结构两侧及其上的第一侧墙层和第二侧墙层；刻蚀栅极结构上和半导体衬底上的第二侧墙层；刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸；去除栅极结构上和半导体衬底上的第二侧墙层。本发明通过将刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸的刻蚀步骤与去除栅极结构上和半导体衬底上残留的第二侧墙层的步骤分开进行，达到容易控制侧墙形状的目的。



1. 一种形成侧墙方法,包括如下步骤:

提供半导体衬底,所述半导体衬底上形成有栅极结构、形成于栅极结构两侧及其上的第一侧墙层和第二侧墙层,所述第一侧墙层含有氮化硅层;

刻蚀栅极结构上和半导体衬底上的第二侧墙层;

刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸,所述刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸的气体包括 O_2 和 CHF_3 ,其流量范围分别为20至30sccm和110至140sccm;

去除栅极结构上和半导体衬底上的第二侧墙层和第一侧墙层中的氮化硅层,所述去除栅极结构上和半导体衬底上的第二侧墙层的刻蚀气体包括 CH_3F 和 O_2 ,其流量范围分别为180至220sccm和100至150sccm。

2. 根据权利要求1所述的形成侧墙方法,其特征在于,所述刻蚀栅极结构上和半导体衬底上的第二侧墙层的气体包括 CF_4 与 CHF_3 、 CH_2F_2 或 CH_3F 中的任一组合。

3. 根据权利要求1所述的形成侧墙方法,其特征在于,所述刻蚀栅极结构上和半导体衬底上的第二侧墙层的气体包括 CHF_3 与 CF_4 ,其流量范围分别为65至100sccm和30至50sccm。

4. 根据权利要求3所述的形成侧墙方法,其特征在于,所述 CHF_3 与 CF_4 体积比为1.6至2.5。

5. 根据权利要求4所述的形成侧墙方法,其特征在于,所述刻蚀栅极结构上和半导体衬底上的第二侧墙层的气体还包括 Ar ,所述 Ar 的流量范围为50至70sccm。

6. 根据权利要求1所述的形成侧墙方法,其特征在于,所述刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸工艺中所述 O_2 和 CHF_3 的体积比为1/4.6至1/5.5。

7. 根据权利要求1所述的形成侧墙方法,其特征在于,所述去除栅极结构上和半导体衬底上的第二侧墙层和第一侧墙层中的氮化硅层工艺中所述 CH_3F 和 O_2 的体积比为1.4至1.8。

8. 根据权利要求1所述的形成侧墙方法,其特征在于,所述刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸的气体、或者去除栅极结构上和半导体衬底上的第二侧墙层和第一侧墙层中的氮化硅层的刻蚀气体还包括 He ,所述 He 的流量范围为150至250sccm。

9. 根据权利要求1至5中任一项所述的形成侧墙方法,其特征在于,所述第一侧墙层为依次由氧化硅、氮化硅组成的复合层,所述第二侧墙层为氮化硅。

形成侧墙方法

技术领域

[0001] 本发明涉及半导体技术领域，特别涉及一种形成侧墙方法。

背景技术

[0002] 在 1 微米以下的半导体生产工艺中一般都会使用侧墙的结构，侧墙一般用来环绕多晶硅栅极，防止更大剂量的源 / 漏注入过于接近的沟道从而导致发生源 / 漏穿通 (punch through)。

[0003] 现有技术公开了一种形成侧墙的方法，参照图 1 给出形成侧墙的方法的流程示意图，包括：

[0004] 第一步，在硅片表面生长二氧化硅薄膜；第二步，在二氧化硅薄膜上面生长氮化硅薄膜；第三步，侧墙刻蚀；第四步，重复步骤二和三，分别进行第二次生长氮化硅薄膜和第二次侧墙刻蚀，直至获得宽度为 500–800 埃的“D”形状的侧墙。

[0005] 在申请号为 200610071764 的中国专利申请中还可以发现更多与上述技术方案相关的信息。

[0006] 在上述技术方案中，所述二氧化硅薄膜和第一次生长的氮化硅薄膜构成第一侧墙层，第二次生长的氮化硅薄膜构成第二侧墙层，即在生长第一侧墙层、第二侧墙层后，每次进行第一步刻蚀和第二步刻蚀，一方面增加了工艺步骤，同时不能很好的控制各步刻蚀的停止层以及刻蚀的最后剖面形状。

[0007] 现有技术还公开一种形成侧墙的技术方案，参照图 2 至 3 所示。首先参照图 2，提供半导体衬底 11，所述半导体衬底 11 上形成有栅介质层、栅极构成的栅极结构 12、形成于栅极结构上和两侧的第一侧墙层 13 和第二侧墙层 14，所述栅极结构 12 两侧的半导体底 11 中还形成有源 / 漏延伸区，在此为了简化图示，未示出。所述第一侧墙层 13 和第二侧墙层 14 采用绝缘介质材料制备，在实际半导体工艺中所述第一侧墙层 13 一般依次采用氧化硅和氮化硅组成的复合层 (ON)，所述第二侧墙层 14 一般采用氮化硅。

[0008] 参照图 3，对第二侧墙层 14 和第一侧墙层 13 进行刻蚀，该刻蚀步骤包括两个步骤：首先，采用第一刻蚀气体进行第一刻蚀，所述第一刻蚀气体为 CF_4 、 CHF_3 、 O_2 和 Ar，体积比为 40 : 80 : 20 : 250，该步骤中主要刻蚀半导体衬底 11 和栅极结构 12 上的第二侧墙层 14，一般情况下，该步骤不会把导体衬底 11 和栅极结构 12 上的第二侧墙层 14 完全去除干净，栅极结构 12 两侧的第二侧墙层形成“D”形状；接着，采用第二刻蚀气体进行第二刻蚀，所述第二刻蚀气体为 CH_3F 、 O_2 和 Ar，体积比为 20 : 80 : 100。该第二刻蚀步骤中，一方面要刻蚀第一刻蚀步骤中的未去除到位的栅极结构 12 两侧与半导体衬底相接触位置处的第二侧墙层 14 至预定尺寸，同时还要除去半导体衬底 11 和栅极结构 12 上残留的第二侧墙层 14，直至去除部分第一侧墙 13 中的氧化硅层并停留在第一侧墙 13 中的氧化硅层上，经过第二刻蚀后，所述第一侧墙层 13 变成 13a，第二侧墙层 14 变成 14a。

[0009] 但是，在上述技术方案中，进行第二刻蚀的选择比难以控制，无法既满足将栅极结构 12 两侧与半导体衬底相接触位置处的第二侧墙层 14 至预定尺寸，还要除去半导体衬底

11 和栅极结构 12 上残留的第二侧墙层 14，直至停留在第一侧墙 13 中的氧化硅层上。实际刻蚀工艺中，通常会过刻蚀栅极结构 12 两侧与半导体衬底相接触位置处的第一侧墙层 13，如图 3 中虚线框内位置。

[0010] 如图 4 给出采用上述技术方案制备的侧墙的电子扫描电镜 (SEM) 测试结果，在图 4 中区域 400 内出现过刻蚀现象，使得栅极结构两侧的覆盖在半导体衬底上第一侧墙层局部变薄，这样在后续形成源 / 漏极工艺中，会影响源 / 漏极注入离子的深度，从而影响半导体器件的性能。

发明内容

[0011] 本发明解决的问题是提供一种形成侧墙的方法，避免现有技术的形成侧墙工艺中刻蚀不均匀导致栅极结构两侧的过刻蚀现象。

[0012] 为解决上述问题，本发明提供一种形成侧墙方法，包括如下步骤：提供半导体衬底，所述半导体衬底上形成有栅极结构、形成于栅极结构两侧及其上的第一侧墙层和第二侧墙层，所述第一侧墙层含有氮化硅层；刻蚀栅极结构上和半导体衬底上的第二侧墙层；刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸；去除栅极结构上和半导体衬底上的第二侧墙层和第一侧墙层中的氮化硅层。

[0013] 可选地，所述刻蚀栅极结构上和半导体衬底上的第二侧墙层的气体包括 CF_4 与 CHF_3 、 CH_2F_2 或 CH_3F 中的任一组合。

[0014] 可选地，所述刻蚀栅极结构上和半导体衬底上的第二侧墙层的气体包括 CHF_3 与 CF_4 ，其流量范围分别为 65 至 100sccm 和 30 至 50sccm。

[0015] 可选地，所述 CHF_3 与 CF_4 体积比为 1.6 至 2.5。

[0016] 可选地，所述刻蚀栅极结构上和半导体衬底上的第二侧墙层的气体还包括 Ar ，所述 Ar 的流量范围为 50 至 70sccm。

[0017] 可选地，所述刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸的气体包括 O_2 和 CHF_3 ，其流量范围分别为 20 至 30sccm 和 110 至 140sccm。

[0018] 可选地，所述 O_2 和 CHF_3 的体积比为 1/4.6 至 1/5.5。

[0019] 可选地，所述去除栅极结构上和半导体衬底上的第二侧墙层的刻蚀气体包括 CH_3F 和 O_2 ，其流量范围分别为 180 至 220sccm 和 100 至 150sccm。

[0020] 可选地，所述 CH_3F 和 O_2 的体积比为 1.4 至 1.8。

[0021] 可选地，所述刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸的气体、或者去除栅极结构上和半导体衬底上的第二侧墙层和第一侧墙层中的氮化硅层的刻蚀气体还包括 He ，所述 He 的流量范围为 150 至 250sccm。

[0022] 可选地，所述第一侧墙层为氧化硅、氮化硅组成的复合层，所述第二侧墙层为氮化硅。

[0023] 与现有技术相比，本技术方案具有以下优点：通过将刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸的刻蚀步骤与去除栅极结构上和半导体衬底上残留的第二侧墙层和第一侧墙层中的氮化硅层步骤分开进行，达到容易控制侧墙形状的目的。

[0024] 同时，本技术方案通过在刻蚀栅极结构上和半导体衬底上的第二侧墙层步骤内降低 Ar 的含量，可以减弱物理轰击效果，从而很好的控制刻蚀后的最终剖面。

[0025] 本技术方案在刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸、以及去除栅极结构上和半导体衬底上的第二侧墙层并暴露出第一侧墙层步骤中采用 He 代替现有技术的 Ar, 可以减弱物理轰击效果, 从而改善刻蚀的选择比达到最终控制刻蚀剖面图的目的。

附图说明

- [0026] 图 1 是现有技术的形成侧墙的流程示意图；
- [0027] 图 2 至图 3 是现有技术的形成侧墙的结构示意图；
- [0028] 图 4 是采用电子扫描显微镜测试现有技术形成的侧墙的结果；
- [0029] 图 5 是本发明的一个具体实施方式的形成侧墙的流程示意图；
- [0030] 图 6 至 9 是本发明的形成侧墙的结构示意图；
- [0031] 图 10 是采用本发明的技术形成的侧墙的电子扫描显微镜测试结果。

具体实施方式

[0032] 本发明通过将刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸的刻蚀步骤与去除栅极结构上和半导体衬底上残留的第二侧墙层和第一侧墙层中的氮化硅层步骤分开进行, 达到容易控制侧墙形状的目的。

[0033] 同时, 本发明通过在刻蚀栅极结构上和半导体衬底上的第二侧墙层步骤内降低 Ar 的含量, 可以减弱物理轰击效果, 从而很好的控制刻蚀后的最终剖面。

[0034] 本发明在刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸、以及去除栅极结构上和半导体衬底上的第二侧墙层并暴露出第一侧墙层步骤中采用 He 代替现有技术的 Ar, 可以减弱物理轰击效果, 从而改善刻蚀的选择比达到最终控制刻蚀剖面图的目的。

[0035] 本发明首先提供一种形成侧墙的方法, 如图 5 所示, 给出本发明的一个具体实施方式的形成侧墙的流程示意图, 包括: 执行步骤 S11, 提供半导体衬底, 所述半导体衬底上形成有栅极结构、形成于栅极结构两侧及其上的第一侧墙层和第二侧墙层, 所述第一侧墙层中含有氮化硅层; 执行步骤 S13, 刻蚀栅极结构上和半导体衬底上的第二侧墙层; 执行步骤 S15, 刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸; 执行步骤 S17, 去除栅极结构上和半导体衬底上的第二侧墙层并暴露出第一侧墙层。

[0036] 图 6 至 9 给出本发明的形成侧墙的结构示意图。首先参照图 6, 所述半导体衬底 11 上形成有有栅介质层、栅极构成的栅极结构 12、形成于栅极结构上和两侧的第一侧墙层 13 和第二侧墙层 14, 所述第一侧墙层 13 中含有氮化硅层, 所述栅极结构 12 两侧的半导体底 11 中还形成有源 / 漏延伸区, 在此为了简化图示, 未示出。

[0037] 所述第一侧墙层 13 和第二侧墙层 14 采用绝缘介质材料制备, 在实际半导体工艺中, 所述第一侧墙层 13 一般依次采用氧化硅和氮化硅组成的复合层 (ON), 所述第二侧墙层 14 一般采用氮化硅。

[0038] 参照图 7, 对栅极结构上和半导体衬底上的第二侧墙层 14 进行第一刻蚀, 所述第一刻蚀的气体包括 CF_4 与 CHF_3 、 CH_2F_2 或 CH_3F 中的任一组合。

[0039] 作为本发明的一个优化实施例, 所述第一刻蚀的气体包括 CHF_3 与 CF_4 , 其流量范围

分别为 65 至 100sccm 和 30 至 50sccm, 所述 CHF₃ 与 CF₄ 体积比为 1.6 至 2.5。CHF₃ 可以为 70、80、90sccm, 所述 CF₄ 对应可以为 35、45、48sccm。

[0040] 所述刻蚀栅极结构上和半导体衬底上的第二侧墙层的气体还包括 Ar, 所述 Ar 的流量范围为 50 至 70sccm, 可以为 55、60、68sccm。

[0041] 所述刻蚀栅极结构上和半导体衬底上的第二侧墙层的气体还包括 O₂, 其流量范围为 15 至 40sccm, 可以为 25、30、38sccm。第一刻蚀过程中, 腔室内的气压为 25 至 35mTorr (1mTorr = 133.3Pa)

[0042] 作为本实施方式的一个实施例, 所述第一刻蚀的气体为 CF₄、CHF₃、O₂ 和 Ar, 其流量范围分别为 45、90、38、50、68sccm。经过该第一刻蚀后, 去除栅极结构 12 上和半导体衬底 11 上的绝大部分的第二侧墙层 14, 同时, 在刻蚀栅极结构 12 上和半导体衬底 11 上的绝大部分的第二侧墙层 14 的同时, 也去除栅极结构 12 两侧的第二侧墙层 14 的部分, 形成“”状的第二侧墙层 14a。

[0043] 与现有技术相比, 本发明在第一刻蚀的刻蚀栅极结构上和半导体衬底上的第二侧墙层过程中降低 Ar 的流量, 可以减弱物理轰击从而很好的控制刻蚀后的最终剖面。

[0044] 参照图 8, 在进行第一刻蚀之后, 一般情况下, 栅极结构两侧与半导体衬底相交处的第二侧墙层尺寸 h 一般仍然不符合要求, 栅极结构两侧与半导体衬底相交处的第二侧墙层的尺寸会影响后续离子注入的深度, 因此需要对栅极结构两侧与半导体衬底相交处的第二侧墙层进行第二刻蚀至预定尺寸。

[0045] 所述第二刻蚀的气体包括 O₂ 和 CHF₃, 其流量范围分别为 20 至 30sccm 和 110 至 140sccm, 所述 O₂ 和 CHF₃ 的体积比为 1/4.6 至 1/5.5。所述 O₂ 的流量可以为 20、25、28sccm, 所述 CHF₃ 的流量相应可以为 110、125、140sccm。

[0046] 所述第二刻蚀的气体还包括 He, 所述 He 的流量范围为 150 至 250sccm。可以为 180、220、230sccm。第二刻蚀中, 腔室内的气压为 35 至 45mTorr。

[0047] 作为本实施方式的一个优化实施例, 所述第二刻蚀的气体 CHF₃、O₂、He 的流量分别为 25、125、200sccm。经过第二刻蚀后, 刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸。

[0048] 本发明在刻蚀栅极结构 12 两侧与半导体衬底 11 相交处的第二侧墙层 14 至预定尺寸中采用 He 代替现有技术的 Ar, 可以减弱物理轰击效果, 从而改善刻蚀的选择比达到最终控制刻蚀剖面图的目的。

[0049] 参照图 9, 由于在第一刻蚀中, 未必能够完全去除半导体衬底 11 上和栅极结构 12 上的第二侧墙层 14 和第一侧墙层 13 中的氮化硅层, 因此需要进行刻蚀半导体衬底上的第二侧墙层和第一侧墙层中的氮化硅层的第三刻蚀步骤。为了确保完全去除半导体衬底 11 和栅介质层 12 上的第二侧墙层和第一侧墙层中的氮化硅层, 在该第三刻蚀中, 一直要刻蚀掉第一侧墙层 13 中的氮化硅层, 并刻蚀掉第一侧墙层 13 中的部分氧化硅层, 经过第三刻蚀后, 第一侧墙层 13 变成第一侧墙层 13a。

[0050] 所述第三刻蚀的气体包括 CH₃F 和 O₂, 其流量范围分别为 180 至 220sccm 和 100 至 150sccm。所述 CH₃F 和 O₂ 的体积比为 1.4 至 1.8。所述 CH₃F 可以为 190、200、210sccm, 相应地, 所述 O₂ 可以为 125、135、145sccm。

[0051] 所述第三刻蚀的气体还包括 He, 其流量范围为 150 至 250sccm。所述 He 流量可以为 180、200、230sccm。第三刻蚀中, 腔室内的气压为 35 至 45mTorr

[0052] 作为本实施方式的一个优化实施例, 所述第三刻蚀的气体 CH₃F、O₂、He 的流量分别为 200、125、200sccm。经过第三刻蚀后, 去除半导体衬底 11 和栅介质层 12 上的第二侧墙层 14 和第一侧墙层 13 中的氮化硅层。

[0053] 同样, 本发明在去除半导体衬底和栅极结构 12 上的第二侧墙层和第一侧墙层中的氮化硅层并暴露出第一侧墙层 13 中的氧化硅层的步骤中采用 He 代替现有技术的 Ar, 可以减弱物理轰击效果, 从而改善刻蚀的选择比达到最终控制刻蚀剖面图的目的。

[0054] 在上述实施方式中, 通过将刻蚀栅极结构两侧与半导体衬底相交处的第二侧墙层至预定尺寸的刻蚀步骤与去除栅极结构上和半导体衬底上残留的第二侧墙层和第一侧墙层中的氮化硅层的步骤分开进行, 达到容易控制侧墙形状的目的。

[0055] 图 10 是采用本发明的技术形成的侧墙的电子扫描显微镜 (SEM) 测试结果。电子扫描显微镜 (SEM) 采用美国应用材料 (Applied Materials Co. Ltd.) 公司的型号为 Compass 的电子扫描显微镜 (SEM)。可以看出, 图 10 中栅极结构两侧的侧墙与半导体衬底上的第一侧墙层相接触处区域 500 内没有出现过刻蚀, 说明本发明的刻蚀方法的有效性。

[0056] 虽然本发明已以较佳实施例披露如上, 但本发明并非限定于此。任何本领域技术人员, 在不脱离本发明的精神和范围内, 均可作各种更动与修改, 因此本发明的保护范围应当以权利要求所限定的范围为准。

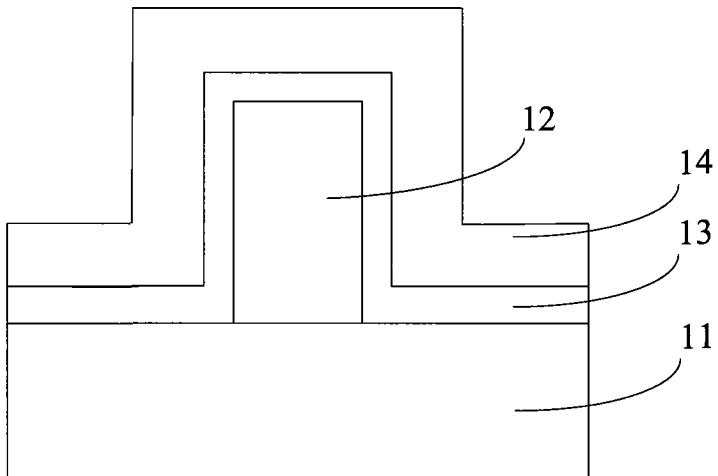
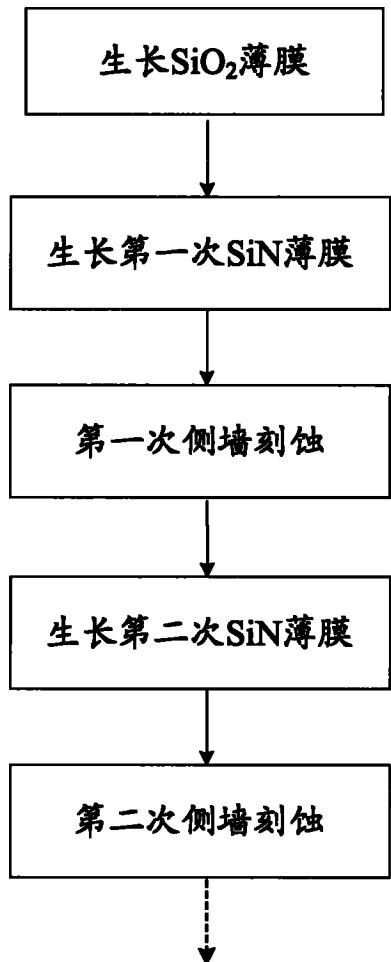
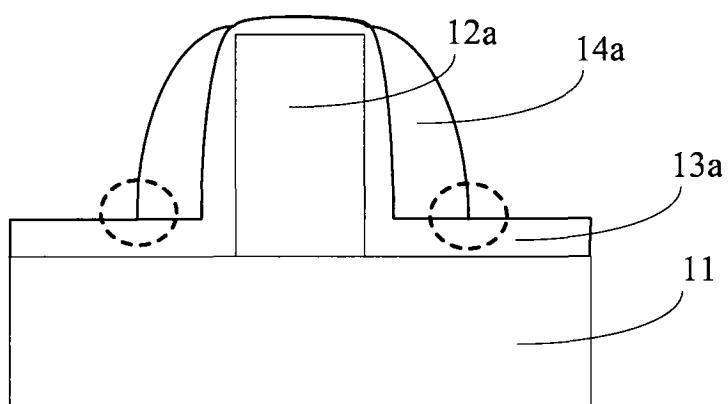


图 1



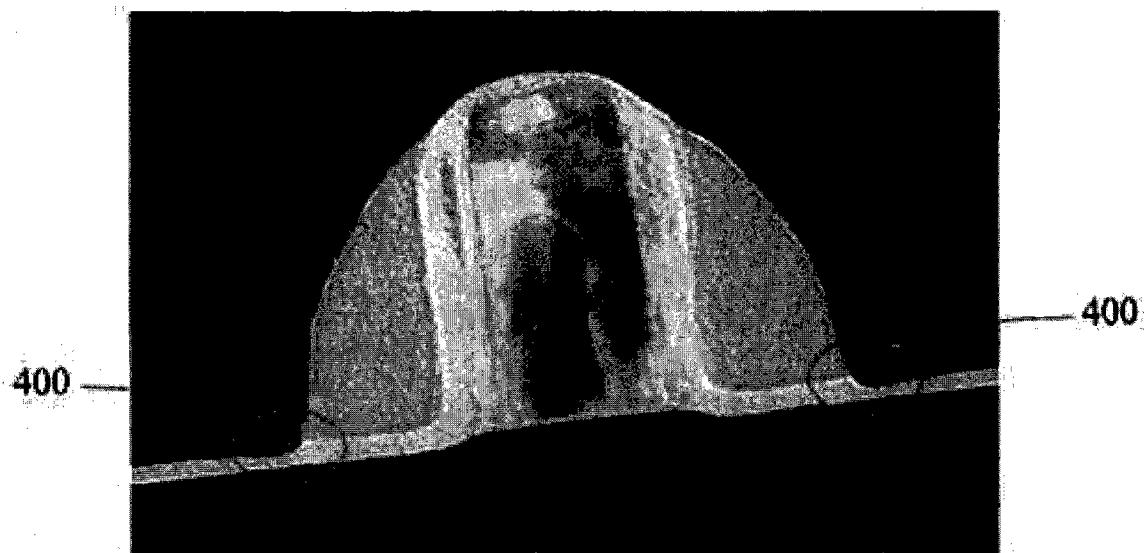


图 4

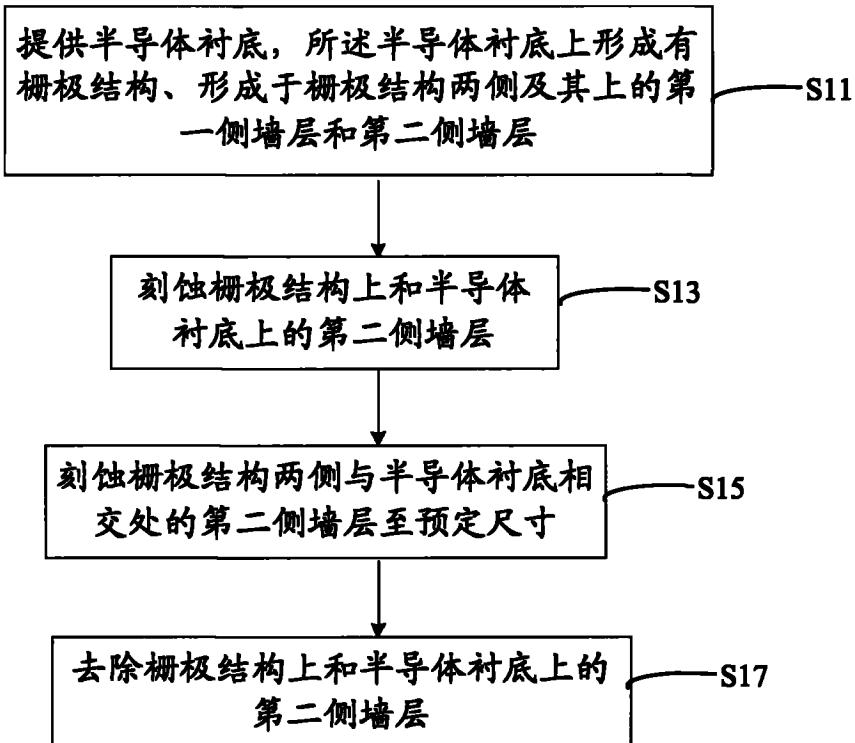


图 5

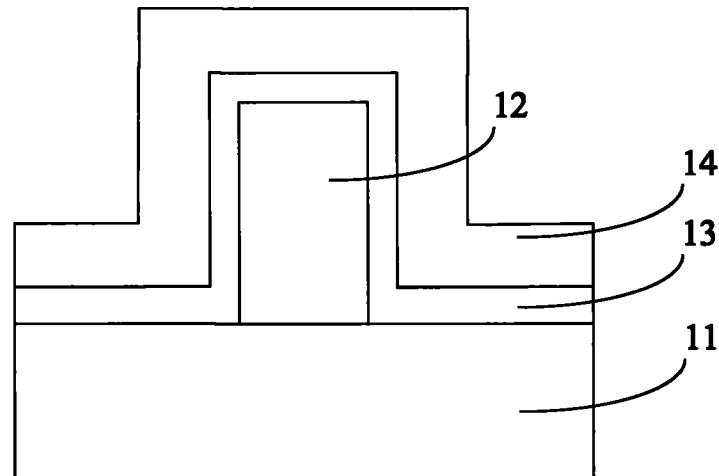


图 6

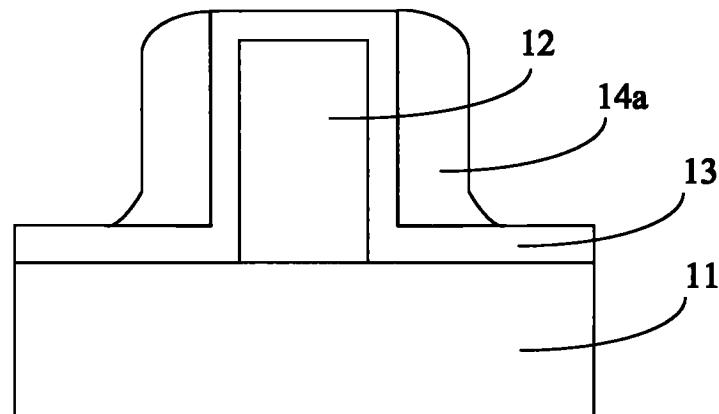


图 7

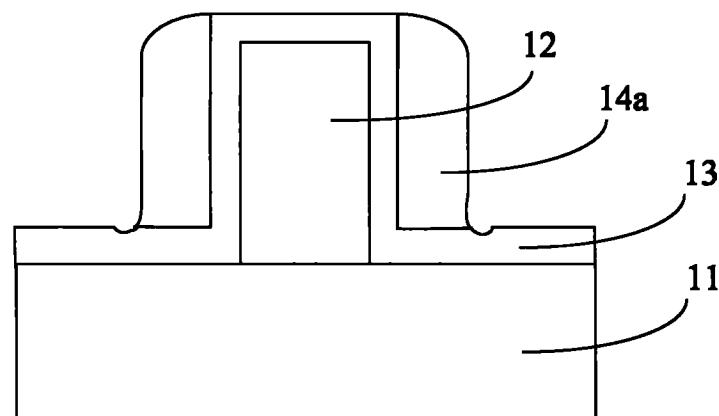


图 8

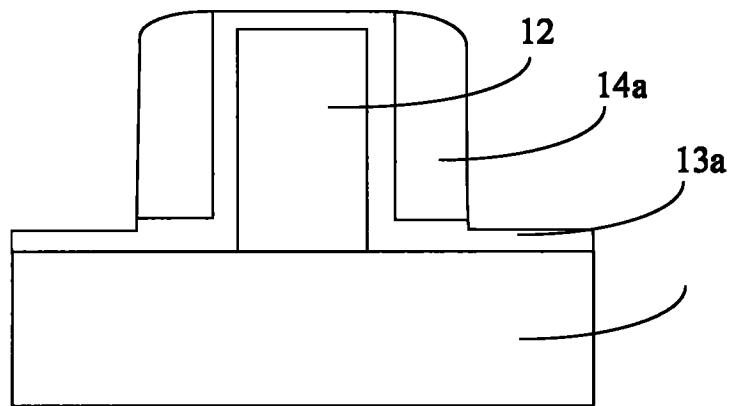


图 9

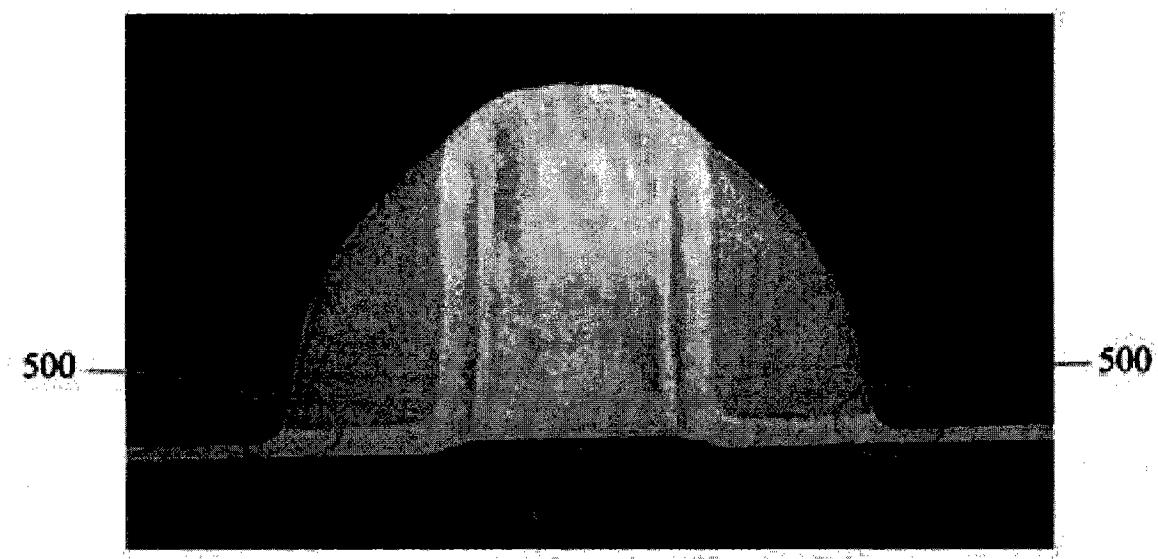


图 10