

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 22 年 1 月 7 日 (2010.1.7)

【公表番号】特表 2009-520365 (P2009-520365A)
 【公表日】平成 21 年 5 月 21 日 (2009.5.21)
 【年通号数】公開・登録公報 2009-020
 【出願番号】特願 2008-545895 (P2008-545895)
 【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 21/336 (2006.01)

【F I】

H 0 1 L 29/78 6 5 2 J

H 0 1 L 29/78 6 5 2 H

H 0 1 L 29/78 6 5 8 A

【手続補正書】
 【提出日】平成 21 年 11 月 13 日 (2009.11.13)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

M O S 素子を形成するための方法において、
 上面を有する第 1 導電率型の半導体基板を提供する段階と、
 前記上面を通して、第 1 導電率型の第 1 線量を第 1 段階として注入し、第 1 ドープ処理領域を形成する段階と、
 前記上面上にゲート誘電体を形成する段階と、
 前記ゲート誘電体上にゲート導電体及び上を覆う誘電体層を堆積させる段階と、
 前記ゲート導電体及び上を覆う誘電体層をマスクング及びエッチング処理して、前記ゲート誘電体まで伸長し、前記ゲートの横方向の範囲を画定する少なくとも 2 つの第 1 の間隔を空けて配置されている開口部を提供する段階と、
 前記少なくとも 2 つの第 1 の間隔を空けて配置されている開口部内の前記上面を通して第 2 の逆の導電率型の第 2 線量を第 2 段階として注入し、前記基板に第 2 の逆の導電率型の第 2 領域を形成する段階と、
 前記第 2 注入段階の後何時でもよいが、前記素子に熱処理を施す段階であって、前記第 1 及び第 2 線量の組み合わせで、前記第 1 及び第 2 ドープ処理領域が拡大して互いに出会うように、更に、拡大後の横方向長さ L_{first} の前記第 1 ドープ処理領域内の前記正味活性不純物濃度 N_{first} と、拡大後の横方向長さ L_{second} の前記第 2 ドープ処理領域内の前記正味活性不純物濃度 N_{second} は、 $(N_{second} * L_{second}) = k_1 * (N_{first} * L_{first})$ の関係を満足し、ここに k_1 は、 $0.6 \leq k_1 \leq 1.4$ の範囲の値を有する、となるように、熱処理を施す段階と、から成る方法。

【請求項 2】

前記第 2 注入段階の前に、前記ゲート導電体の側方エッジ上に第 1 誘電体スペーサを形成する段階を更に含んでいる、請求項 1 に記載の方法。

【請求項 3】

前記第 2 注入段階の後に、前記少なくとも 2 つの第 1 の間隔を空けて配置されている開

口部の中に第 2 の間隔を空けて配置されている開口部を画定するマスクを提供する段階と、

前記第 2 の間隔を空けて配置されている開口部を通して前記第 2 領域に前記第 1 導電率型のソース領域を第 3 段階として注入する段階と、を更に含んでいる、請求項 1 に記載の方法。

【請求項 4】

前記第 3 注入段階の後に、前記ソース領域の間の前記第 2 領域に前記第 2 導電率型のボディ接点領域を第 4 段階として注入する段階を更に含んでいる、請求項 3 に記載の方法。

【請求項 5】

前記ソース領域及び前記ボディ接点領域の上に導電性障壁層の材料を堆積させる段階を更に含んでいる、請求項 4 に記載の方法。