

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200610077096.7

[51] Int. Cl.

H01L 23/34 (2006.01)

H01L 23/498 (2006.01)

H01L 23/64 (2006.01)

H01L 21/48 (2006.01)

H01L 21/60 (2006.01)

[45] 授权公告日 2008 年 10 月 29 日

[11] 授权公告号 CN 100429769C

[22] 申请日 2006.4.26

[21] 申请号 200610077096.7

[30] 优先权

[32] 2005.4.26 [33] US [31] 11/114,808

[73] 专利权人 株式会社东芝

地址 日本东京都

[72] 发明人 细美英一

[56] 参考文献

CN1567577A 2005.1.19

US6737750B1 2004.5.18

US5485037A 1996.1.16

CN1215920A 1999.5.5

审查员 窦明生

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 王永刚

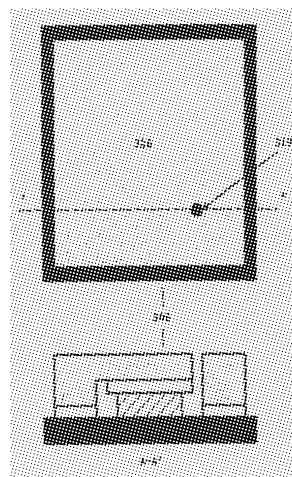
权利要求书 1 页 说明书 10 页 附图 10 页

[54] 发明名称

用于带有排气孔的半导体封装体的方法和系统

[57] 摘要

本发明提供用于半导体封装体的结构的系统和方法，该系统和方法显著地减少在上述封装体基片上的部件对上述半导体封装体内的信号迹线的阻抗的影响。上述系统和方法可容许将一个或多个部件放置在上述半导体封装体上的任何地方，同时仍然使这些部件对上述半导体封装体的封装体基片内的在这些部件的下方的信号迹线的阻抗的影响为最小。特别是，这些系统和方法可能在带有排气孔的半导体封装体中是有用的，使得上述半导体封装体中的一个排气孔或多个排气孔的配置不影响在上述排气孔的下方的信号迹线。这样，可将适用于在该区域的剩余的部分的信号迹线的设计规则应用于在上述排气孔的下方存在的任何信号迹线。



1. 一种半导体封装体，其特征在于，具有：

基片；

粘接剂，形成在所述基片上并且包括排气孔；

形成在所述粘接剂上并且通过所述粘接剂粘接到所述基片的盖；

在所述基片之上或穿过所述基片的一组信号迹线，其中所述一组信号迹线中的至少一条信号迹线在所述排气孔的下方；以及

导电面，其中所述导电面在所述排气孔的下方和在所述一组信号迹线中的所述至少一条信号迹线与所述排气孔之间。

2. 如权利要求 1 中所述的半导体封装体，其特征在于：

所述基片具有一组层，所述一组信号迹线中的所述至少一条信号迹线位于所述导电面的正下方形成的所述一组层的第 1 层中。

3. 一种半导体封装体的制造方法，其特征在于，具有下述步骤：

形成基片；

在所述基片上形成粘接剂，所述粘接剂包括排气孔；

在所述粘接剂上形成盖，所述盖通过所述粘接剂粘接到所述基片；

在所述基片上或穿过所述基片形成一组信号迹线，其中在所述排气孔的下方形成所述一组信号迹线中的至少一条信号迹线；以及

形成导电面，其中在所述排气孔的下方和在所述一组信号迹线中的所述至少一条信号迹线与所述排气孔之间形成所述导电面。

4. 如权利要求 3 中所述的方法，其特征在于：

所述基片具有一组层，所述一组信号迹线中的所述至少一条信号迹线位于所述导电面的正下方形成的所述一组层的第 1 层中。

用于带有排气孔的半导体封装体的方法和系统

技术领域

本发明一般地涉及半导体器件中的散热，更具体地说，涉及用于半导体封装体中的散热并减少对上述半导体封装体中的信号迹线的阻抗的影响的方法和系统。

背景技术

随着计算机时代的到来，电子系统已变成现代生活的主题。随着该技术扩展的重要部分是产生对于来自这些电子系统的更多功能度的越来越强的推动力。对于日益增加的功能度的寻求的缩影是各种各样的半导体器件的尺寸和容量。从最初的 Apple I 的 8 位微处理器经最初的 IBM PC AT 的 16 位处理器到如今，半导体器件的处理能力越来越增加，同时半导体器件的尺寸一直在减少。事实上，Moore 定律讲述了一个给定尺寸的硅片上的晶体管的数目在每 18 个月中翻一番。

由于半导体器件已发展成用于大功率的计算机结构的复杂的系统，故这些半导体器件工作的频率几乎普遍地越来越增加了。与频率的增加相对应，对这些半导体器件的功率的要求也越来越增加了。事实上，半导体器件工作的频率越高，半导体器件的功耗就越高（假定其它的方面是等同的）。

但是，现代半导体器件的高频率和高功耗已产生另一个问题，热。这些半导体器件的高频率和高功耗产生了大量的热。这些热可使半导体器件的工作效率下降，或在一些极端的情况下，可使该半导体器件或邻近于该半导体器件的系统的元件失效。在一般的情况下，为了补救这一点，在该半导体封装体上安装一些形式的机械冷却辅助装置。一种类型的机械冷却辅助装置是安装在该半导体封装体上的被称为“散热器”或“盖”的金属板。该盖可以是一体型的，或可由如支肋和盖

板等的多个部分组成。

简要地参照图 1，该图描述了带有散热器的半导体封装体 100 的一例。将包含诸如微处理器的集成电路或半导体器件的管芯 110 粘接到封装体基片 120 上。粘接剂 140、150 将盖 160 粘接到基片 120 上。盖 160 可起到散逸由管芯 110 产生的热的的作用。在所描述的实施例中，盖 160 是由诸如铜或铜合金的高热导率的金属制成的一体型的盖。由于管芯 110 和基片 120 通常由不同的材料构成，故可对粘接剂 140 和粘接剂 150 进行特殊的设计，使其取得在其粘接的各自的元件间的良好散热效果。这样，粘接剂 140 和粘接剂 150 可以是不同的类型，将用于将管芯 110 固定到盖 160 上的粘接剂 140 设计成在管芯 110 与盖 160 之间提供良好的热导率，同时将用于将基片 120 固定到盖 160 上的粘接剂 150 设计成在基片 120 与盖 160 之间提供良好的热导率。

在一般的情况下，对管芯 110 进行封装的封装体基片 120 由有机材料（诸如环氧树脂）构成。封装体基片 120 可利用内建技术来制成，该技术通过在原来的核心基片的两侧具有精细线条的内建层可实现较高的布线容量。但是，对于高速信号迹线来说，希望这些信号迹线的阻抗在这些信号迹线通过的整个基片 120 的区域中大体上保持恒定。但是，相对于在不存在粘接剂 150 的封装体基片 120 的区域中的这些信号迹线的阻抗，粘接剂 150 可能改变通过在其上存在粘接剂 150 的封装体基片 120 的区域的信号迹线的阻抗。

根据在图 2A、2B 和 2C 中示出的半导体器件的实施例的描述，可更清楚地说明该问题。图 2A 示出半导体封装体 200 的俯视图。要注意，尽管盖存在于半导体封装体 200 之上，但为了说明的目的，在图 2A 中不描述上述盖。正如在现有技术中知道的那样，在封装体基片 220 中或在封装体基片 220 上的抗焊剂中出现的信号迹线 212 的作用是将管芯 210 耦合到各种信号或电源上。信号迹线 212 从管芯 210 行进到诸如 BGA 焊球的耦合部件上。结果，信号迹线 212 行进穿过两个性质不同的区域 240，250，在区域 240 中存在将盖（未图示）粘接到封装体基片 220 上的粘接剂 260，在区域 250 中不存在粘接剂 260。

在图 2B 和 2C 中更详细地描述了这两个区域 240、250 的剖面图。图 2B 描述在区域 250 中的半导体封装体 220 的剖面图，图 2C 描述在区域 240 中的半导体封装体 220 的剖面图。在一般的情况下，信号迹线 212 存在于封装体基片 220 上的抗焊剂中。在区域 240 中，存在粘接剂 260，粘接剂 260 的作用是将盖 270 粘接到封装体基片 220 上。由于粘接剂 260 可具有高的介电常数，故在区域 240、250 中的信号迹线的阻抗可显著地不同。在区域 240、250 中的信号迹线 212 的不同的阻抗可导致在信号迹线 212 上行进的信号的整体性的下降。在一般的情况下，为了补救该问题，对半导体封装体中的信号迹线的设计（例如，信号迹线 212 的宽度和信号迹线 212 间的间隔等）进行优化，以保持信号迹线 212 的阻抗在两个区域 240、250 中大体上恒定。

但是，使用在半导体封装体上的盖也可能产生其它的问题。即，通常必须在上述盖中形成排气孔，以便在上述半导体封装体经受诸如将网格焊球阵列（BGA）的焊球安装到上述半导体封装体上的回流工艺时或在用上述半导体封装体组装印刷电路板时膨胀了的气体能通过上述排气孔而逸出。

可采用各种不同的途径形成该类型的排气孔。一种方法涉及在半导体封装体的盖结构中钻孔。该解决方法可能有问题，因为盖的厚度趋向于与半导体器件的速度和功耗成比例地增加。另一个在半导体封装体中形成排气孔的方法是在用于将盖结构粘接到上述半导体封装体上的上述粘接剂上形成排气孔。但是，该解决方法也存在类似于以上关于图 2A、2B 和 2C 讨论过的问题。换言之，上述排气孔可能影响在与周围的粘接剂不同的排气孔的下方的信号迹线的阻抗，使得设计适合于用于被粘接剂覆盖的、可能形成排气孔的半导体封装体的区域的信号迹线变得异常困难。

这样，需要进行下述的半导体封装体设计，在该设计中显著地减少了在上述封装体基片上的粘接剂、排气孔和其它的部件对在上述半导体封装体内信号迹线的阻抗的影响。

发明内容

以下提出用于半导体封装体的结构的系统和方法。在这些半导体封装体中，显著地减少了在上述封装体基片上的部件对在上述半导体封装体内的信号迹线的阻抗的影响。这些系统和方法可容许将一个或多个部件放置在上述半导体封装体上的任何地方，同时仍然使这些部件对上述半导体封装体的封装体基片内的在这些部件的下方的信号迹线的阻抗的影响为最小。特别是，这些系统和方法在带有排气孔的半导体封装体中可以有用的，使得上述半导体封装体中的一个排气孔或多个排气孔的配置不影响在上述排气孔的下方的信号迹线。在一个实施例中，可将适用于在该区域的剩余部分的信号迹线的设计规则应用于在上述排气孔的下方存在的任何信号迹线。

在一个实施例中，在用于将盖粘接到上述半导体封装体上的粘接剂上形成排气孔。在该排气孔的下方没有上述半导体封装体中的信号迹线。

在另一个实施例中，在上述排气孔的下方确定导电面的路线。

在又一个实施例中，在上述排气孔的下方的导电面的下方确定一些信号迹线的路线。

本发明的实施例提供下述的技术优点：上述实施例减轻或显著地减少半导体封装体中的排气孔对上述半导体封装体中的信号迹线的阻抗的影响。这样，设计或实现在整个区域中保持大体上类似的阻抗的信号迹线可变得很容易。

当结合以下的描述和附图来考虑时，可更好地体会和了解本发明的这些和其它的方面。尽管以下的描述简述了本发明的各种不同的实施例和其很多特定的细节，但这些描述是说明性的而不是限制性的。在本发明的范围内可作替换、修正、补充或调整，而且本发明包含所有这样的替换、修正、补充或调整。

附图说明

包含伴随并形成本说明书的一部分的图来描述本发明的一些方

面。通过参照在该图中说明的例示性的、因而是非限定性的实施例，本发明的更清晰的印象和用本发明提供的系统的组成部分和工作将变得更明白，其中，同一参照符号表示相同的部分。要注意不一定按比例来画出在图中说明的部件。

图 1 描述带有盖的现有技术的半导体封装体的一个实施例。

图 2A 描述现有技术的半导体封装体的一个实施例。

图 2B 和 2C 描述图 2A 的半导体封装体的局部剖面图。

图 3 描述带有盖和排气孔的半导体封装体的一个实施例。

图 4 描述半导体封装体的一个实施例。

图 5A 描述半导体封装体的一个实施例的剖面图。

图 5B 描述半导体封装体的一个实施例的剖面图。

图 5C 描述半导体封装体的一个实施例的剖面图。

图 6A 描述半导体封装体中的排气孔的配置的一个实施例。

图 6B 描述半导体封装体中的排气孔的配置的一个实施例。

图 6C 描述半导体封装体中的排气孔的配置的一个实施例。

具体实施方式

通过参照在附图中说明的和在附随的描述中详细地叙述的非限定性的实施例，更充分地说明本发明和其各种不同的部件和优点的细节。略去众所周知的起始材料、工艺、技术、元件和设备的描述，以免不必要地使本发明变得不清楚。但是，有经验的专业人员应懂得，尽管详细的描述和特定的例子公开了本发明的优选实施例，但这些详细的描述和特定的例子是说明性的而不是限定性的。在阅读本说明书后，对于本领域的专业人员来说，在本发明的基本精神的范围内的替换、修正、补充或调整将变得很明白。

现在详细地参见本发明的例示性的实施例，在附图中描述了这些实施例。只要可能，在整个附图中将使用相同的参照号来指代相同的或类似的部分（要素）。

如上所述，半导体封装体中的排气孔的形成可能对上述半导体封

装体的设计者带来问题。在图3中说明半导体封装体中的排气孔的一个实施例。可在半导体封装体300的盖320中钻出排气孔310。这样，在将盖320安装到半导体封装体300上的任何回流工艺的期间内，膨胀了的气体可从排气孔310逸出。但是，因为半导体器件的功耗和频率增加，故所使用的散热机构必须取得更好的散热效果。结果，在很多半导体封装体中，所使用的盖的厚度越来越增加，以便在横向取得更好的散热效果。因为所使用的与半导体封装体结合的盖的厚度增加了，故在这些盖上形成孔变得越来越困难。

但是，有其它的方法在半导体封装体中形成排气孔。图4描述在半导体封装体400的封装体基片420的粘接剂上形成排气孔的一个实施例的局部剖面图。半导体封装体400具有利用粘接剂460粘接到封装体基片420上的盖（未图示）。在粘接剂460上形成排气孔462。粘接剂460可以是膜型粘接剂或液体型粘接剂。如果粘接剂460是膜型粘接剂，则可在将粘接剂460放置在封装体基片420上之前在粘接剂460上开出排气孔462。如果粘接剂460是液体型粘接剂，则可对粘接剂进行网板印刷或在封装体基片420上散布该粘接剂以形成排气孔462。这样，在涉及半导体封装体400的回流工艺的期间内，气体可从排气孔462逸出。

但是，如可看到的那样，在粘接剂460上形成排气孔462发生如以上讨论过的同样的问题。如果将排气孔放置在信号迹线412上，则在其上形成排气孔的信号迹线412的阻抗将具有与在其上保持粘接剂460的信号迹线412不同的阻抗。结果，可能必须考虑排气孔462来设计在半导体封装体400中的信号迹线412（例如，信号迹线412的宽度和信号迹线412间的间隔），使得信号迹线412的阻抗在整个长度上大体上恒定。

但是，排气孔462的形成工艺的分辨率或公差相对于信号迹线412可能是非常大的，可能是大于等于1毫米的数量级。这样，建立可补偿排气孔462的半导体封装体或信号迹线的设计可能是非常困难的，这是因为在形成工艺之前不能确定排气孔462的精确的大小。

现在把注意力集中到显著地减少了在上述封装体基片上的部件对在上述半导体封装体内的信号迹线的阻抗的影响的半导体封装体的结构的系统和方法。这些系统和方法可容许将一个或多个部件放置在上上述半导体封装体上的任何地方,同时仍然使这些部件对上述半导体封装体的封装体基片内的在这些部件的下方的信号迹线的阻抗的影响为最小。特别是,这些系统和方法在带有排气孔的半导体封装体中可以有用的,使得上述半导体封装体中的一个排气孔或多个排气孔的配置不影响在上述排气孔的下方的信号迹线。这样,可将适用于在该区域的剩余部分的信号迹线的设计规则应用于在上述排气孔的下方存在的任何信号迹线。

现在转到图 5A-5C,其中描述了按照本发明的实施例设计的半导体封装体的局部剖面图。图 5A 描述在半导体封装体 500 的封装体基片 520 上的粘接剂 560 上形成的排气孔 562 的一个实施例,其中,上述封装体中的信号迹线未经过上述排气孔的下方。半导体封装体 500 具有利用粘接剂 560 粘接到封装体基片 520 上的盖 510。在粘接剂 560 上形成排气孔 562。如前面讨论过的那样,粘接剂 560 可以是膜型粘接剂、液体型粘接剂或任何其它类型的粘接剂。这样,在涉及半导体封装体 500 的回流工艺的期间内,气体可从排气孔 562 逸出。

使一组信号迹线 512 的路线在封装体基片 520 之上或穿过封装体基片 520。但是,没有信号迹线 512 处于排气孔 562 的正下方的封装体基片 520 的区域 514 中。在一个特定的实施例中,因为在粘接剂 560 上可形成排气孔 562 的工艺的比较粗的分辨率的缘故,可将封装体 500 设计成没有信号迹线 512 处于公差区域内。该公差区域可考虑预期的公差,在上述预期的公差的范围内可形成排气孔 562,该公差一般是 100-200 微米。这样,该公差区域可包含在排气孔 562 的位置的下方的区域 514 加上邻近于区域 514 的两个分辨率区域 517、518。这些分辨率区域 517、518 的每一个可近似为能形成排气孔 562 的形成工艺的预期公差或分辨率的大小。通过将封装体 500 设计成在该公差区域内没有信号迹线 512 的路线,使得信号迹线 512 不处于排气孔 562 的下

方。如可看到的那样，因为信号迹线 512 的路线不在排气孔 562 的下方，故排气孔 562 不影响信号迹线 512 的阻抗。这样，不必修正信号迹线 512 的设计以考虑排气孔 562 的影响。

确保不必修正信号迹线的设计以考虑排气孔的影响的另一个方法是将封装体基片的上述排气孔的下方的部分用作打算与上述半导体封装体的电源分布网络一起使用的导电面（例如，电源或接地面）。图 5B 描述在半导体封装体 600 的封装体基片 620 上的粘接剂 660 上形成的排气孔 662 的一个实施例，其中，上述封装体的信号迹线（在图 5B 的局部剖面图中未画出）的路线不直接在上述排气孔的下方。而导电面的路线在上述排气孔的下方。半导体封装体 600 具有利用粘接剂 660 粘接到封装体基片 620 上的盖 610。在粘接剂 660 上形成排气孔 662。如前面讨论过的那样，粘接剂 660 可以是膜型粘接剂、液体型粘接剂或任何其它类型的粘接剂。这样，在涉及半导体封装体 600 的回流工艺的期间内，气体可从排气孔 662 逸出。

信号迹线（未图示）的路线在封装体基片 620 之上或穿过封装体基片 620。但是，没有信号迹线处于排气孔 662 的下方。而封装体基片 620 的导电面 670 的路线在排气孔 662 的下方。在一个特定的实施例中，导电面 670 可以是与半导体封装体 600 的电源分布网络一起使用的连续的电源或接地面，还可以涉及与半导体封装体 600 中的上述管芯相关的外部源流入或流出的导电电流。通过将封装体 600 设计成导电面 670 的路线在排气孔 662 的下方，在排气孔 662 的下方没有信号迹线的路线。结果，排气孔 662 不影响半导体封装体 600 中的信号迹线的阻抗而且不必修正半导体封装体 600 中的信号迹线的设计以考虑排气孔 662 的影响。

但是，在一些情况下，与特定的半导体器件结合所使用的信号迹线的数目足够多，以致于希望使用排气孔的下方的区域来确定信号迹线的路线以便减少在最后的封装体中的这些信号迹线的聚集。为了保证不必修正信号迹线的设计以考虑排气孔的影响，可在上述排气孔的下方配置原本打算与上述半导体封装体的电源分布网络一起使用的导

电面。然后，可在该导电面的下方和上述排气孔的下方确定信号迹线的路线而上述排气孔不会影响这些信号迹线的阻抗。

图 5C 描述在半导体封装体的封装体基片上的粘接剂上形成的排气孔的一个实施例，其中，信号迹线和导电面的路线在上述排气孔的下方，导电面位于上述排气孔与上述信号迹线之间。半导体封装体 700 具有利用粘接剂 760 粘接到封装体基片 720 上的盖 710。在粘接剂 760 上形成排气孔 762。如前面讨论过的那样，粘接剂 760 可以是膜型粘接剂、液体型粘接剂或任何其它的类型粘接剂。这样，在涉及半导体封装体 700 的回流工艺的期间内，气体可从排气孔 762 逸出。

导电面 770 的路线在排气孔 762 的下方。信号迹线 712 的路线在导电面 770 的下方的封装体基片 720 之上或穿过封装体基片 720。在一个特定的实施例中，信号迹线 712 的路线可穿过直接在导电面 770 的下方的封装体基片 720 的层 714。导电面 770 可以是与半导体封装体 700 的电源分布网络一起使用的连续的电源或接地面，还可以涉及与半导体封装体 700 中的上述管芯相关的外部源流入或流出的导电电流。通过将封装体 700 设计成导电面 770 的路线在信号迹线 712 与排气孔 762 之间，信号迹线 712 的路线可在排气孔 762 的下方而排气孔不会影响信号迹线 712 的阻抗。

如可看到的那样，通过使用本发明的上述系统和方法，可显著地减少排气孔对半导体封装体中的信号迹线的影响。伴随该益处的重要部分是下述的附加的益处：因为利用本发明的上述系统和方法减少了对排气孔的下方的信号迹线的阻抗的影响，故实际上可将排气孔配置在特定的半导体封装体内的任何地方。

图 6A - 6C 描述使用本发明的实施例的半导体封装体内的排气孔的配置的实施例。图 6A 描述在用于将盖（未图示）粘接到半导体封装体上的粘接剂 860 的角部形成排气孔 862 的半导体封装体的实施例。图 6B 描述沿用于将盖（未图示）粘接到半导体封装体上的粘接剂 960 的一个边形成排气孔 962 的半导体封装体的实施例。图 6C 描述在用于安装盖（未图示）的粘接剂 1050、1060 中在半导体封装体的相对的

边上形成排气孔 1062、1064 的半导体封装体的实施例。如从图 6A - 6C 可设想的那样,就使用本发明的实施例的半导体封装体来说,可使用排气孔的几乎无限的数目和配置。

对于本领域的专业人员来说,在阅读本说明书后可明白,可使用传统的制造工艺得到这里公开的结构和半导体封装体。包括使用掩模、光掩模、x-射线掩模、机械掩模、氧化掩模、光刻等来形成关于本发明的系统和方法所描述的结构。也很明白的是,可应用已公开的系统和方法来减少在半导体封装体的基片上的部件对信号迹线的阻抗的影响而不管上述部件如何。再者,不管封装体的类型、信号迹线如何或是否使用电源分布网络,都可使用所提出的系统和方法的组合和实施例。也很明白的是,使用在特定的情况下的本发明的特定的实施例将依赖于该情况的特性,可包含如下的因素:如半导体的类型、频率或功耗、所使用的粘接剂的类型和量、上述排气孔的大小、所使用的盖的类型和大小、该制造工艺等。对于本领域的普通的专业人员来说很明白的是,根据涉及一个或更多的因素的实验分析或模拟,可确定所使用的本发明的特定的实施例。

在以上的说明书中,参照特定的实施例描述了本发明。但是,本领域的普通的专业人员懂得在不偏离如在以下的权利要求中陈述的本发明的范围的情况下可作各种修正和变更。相应地,本发明的详细的说明和附图被认为是说明性的而不是限定性的,所有这样的修正被认为是包含在本发明的范围内。

以上对于特定的实施例叙述了益处、其它的优点和对问题的解决办法。但是,不将上述益处、其它的优点、对问题的解决办法和任何可引起任何益处、优点或解决办法发生或变得更加明显的组成部分认作任何或所有的权利要求的决定性的、规定的或本质的特征或组成部分。

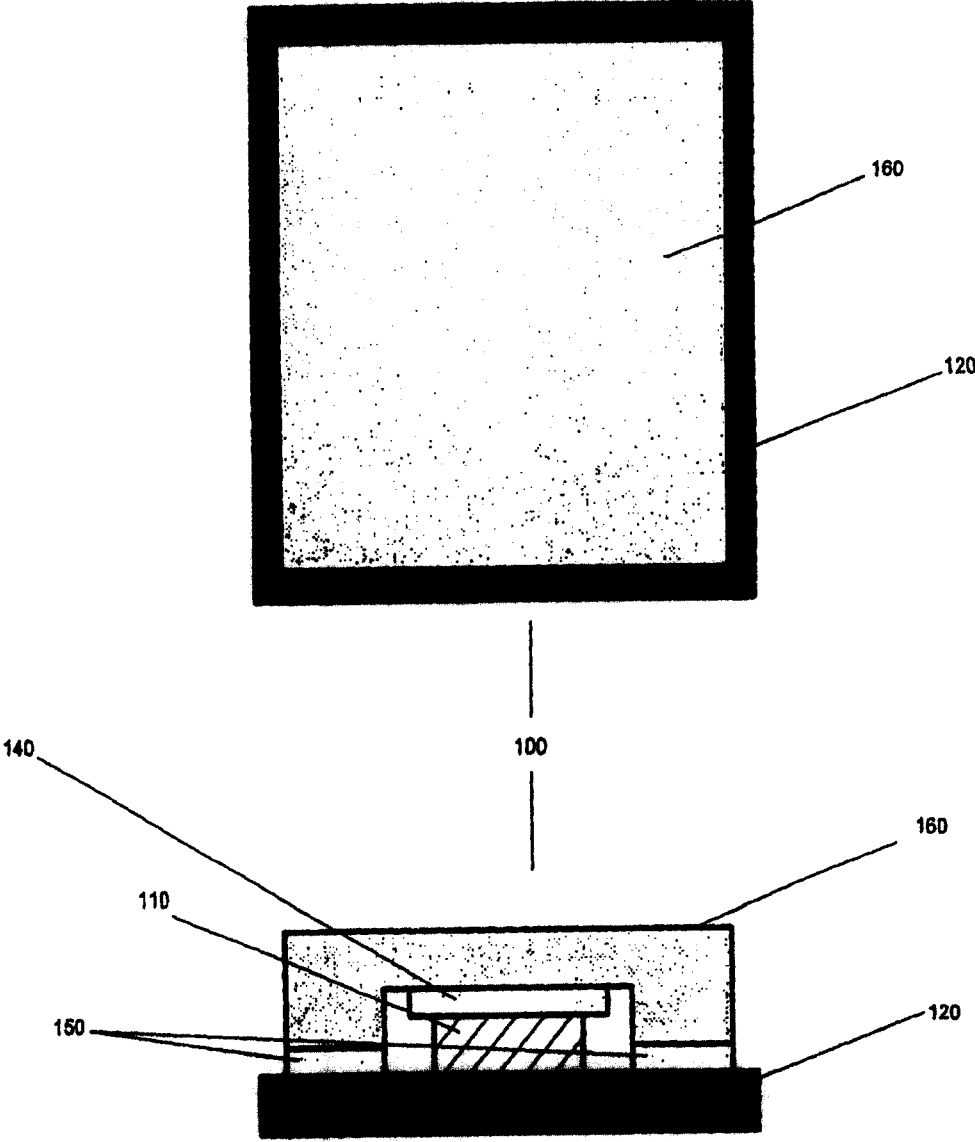
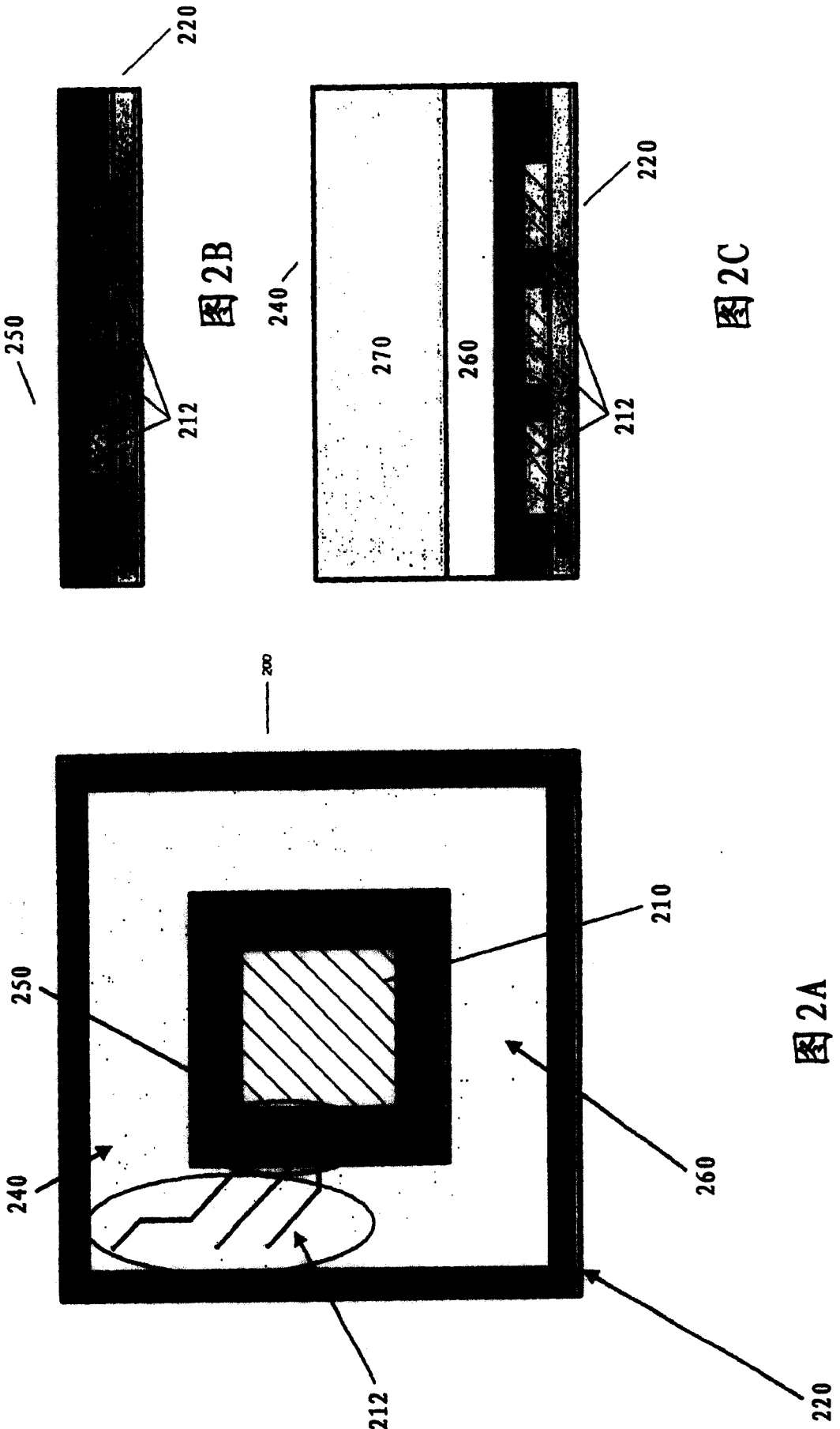


图1



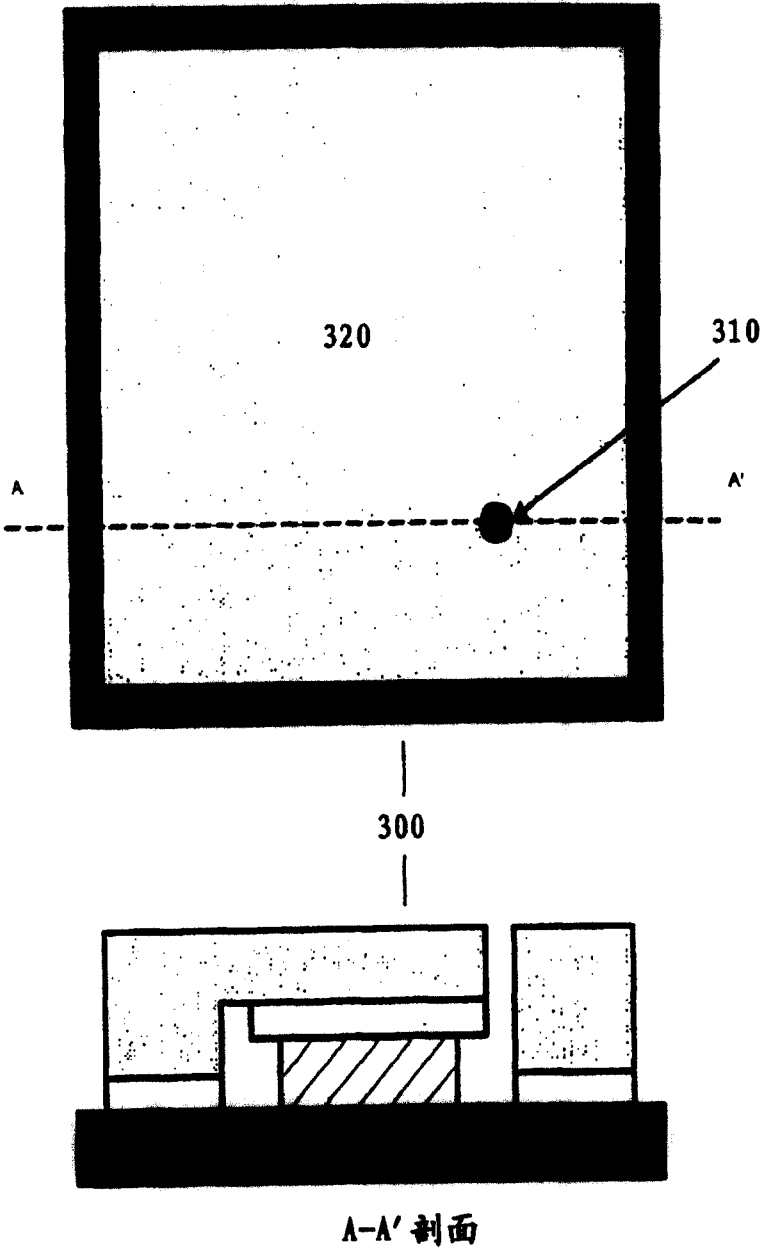


图 3

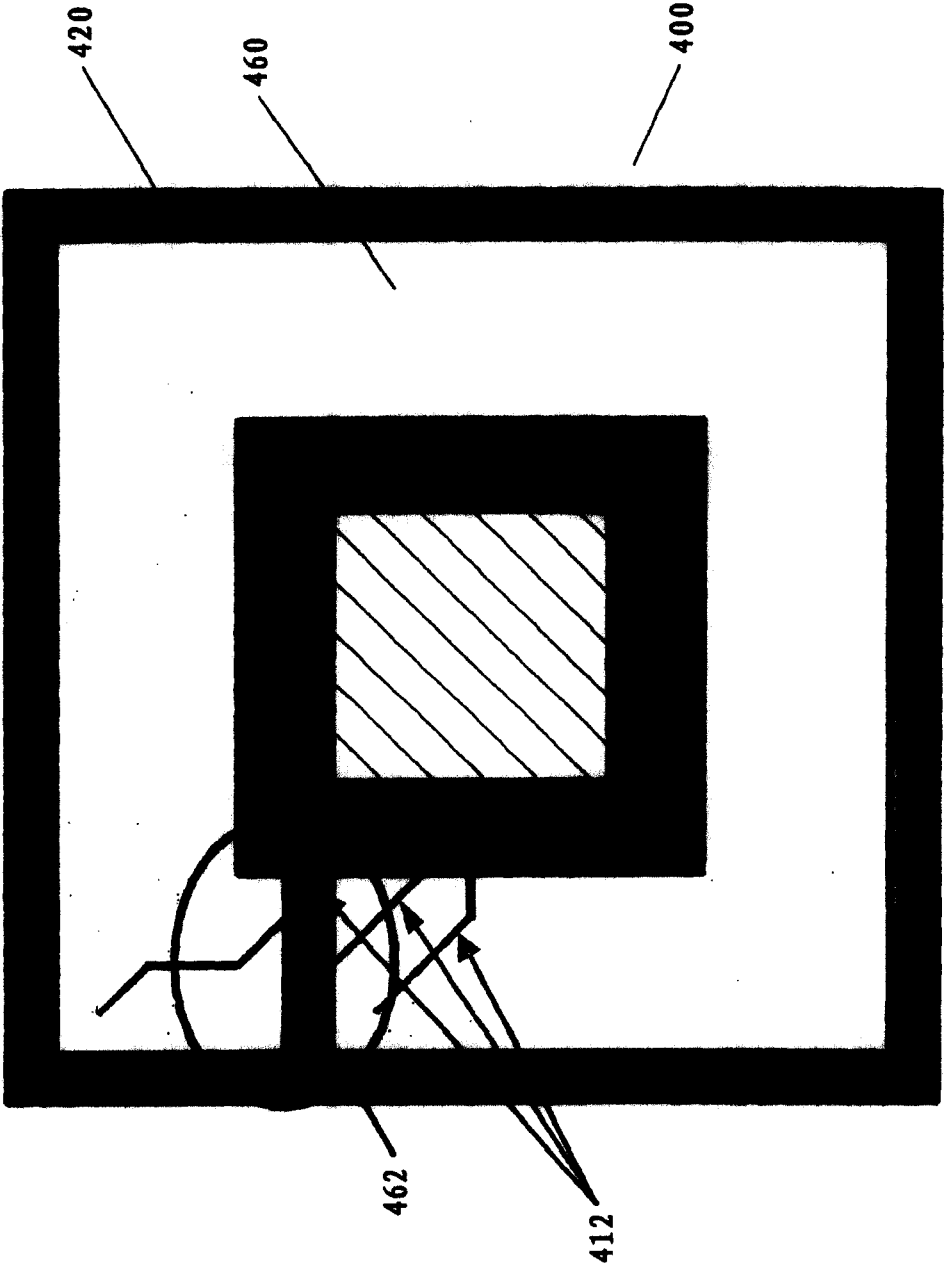


图4

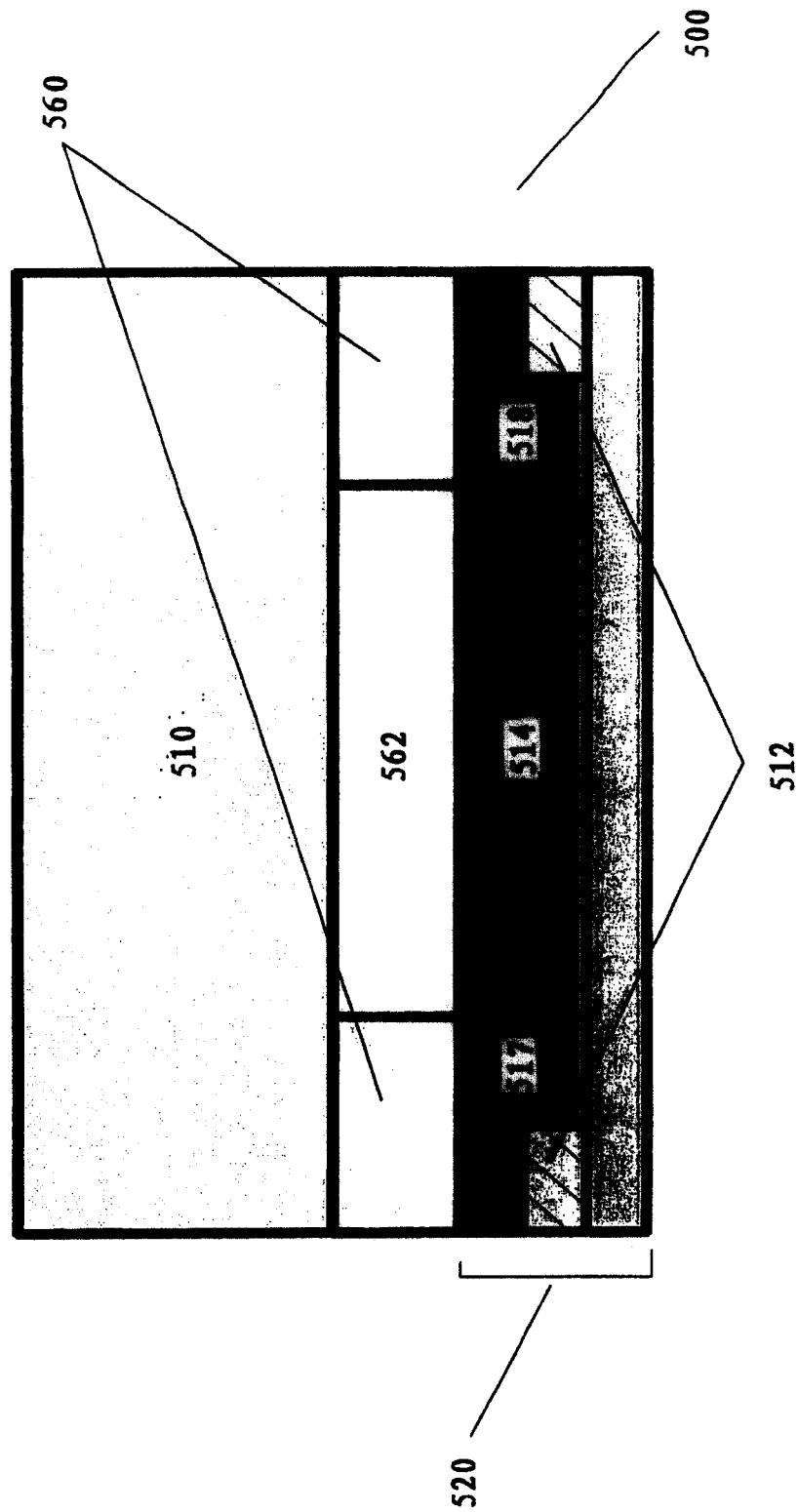


图 5A

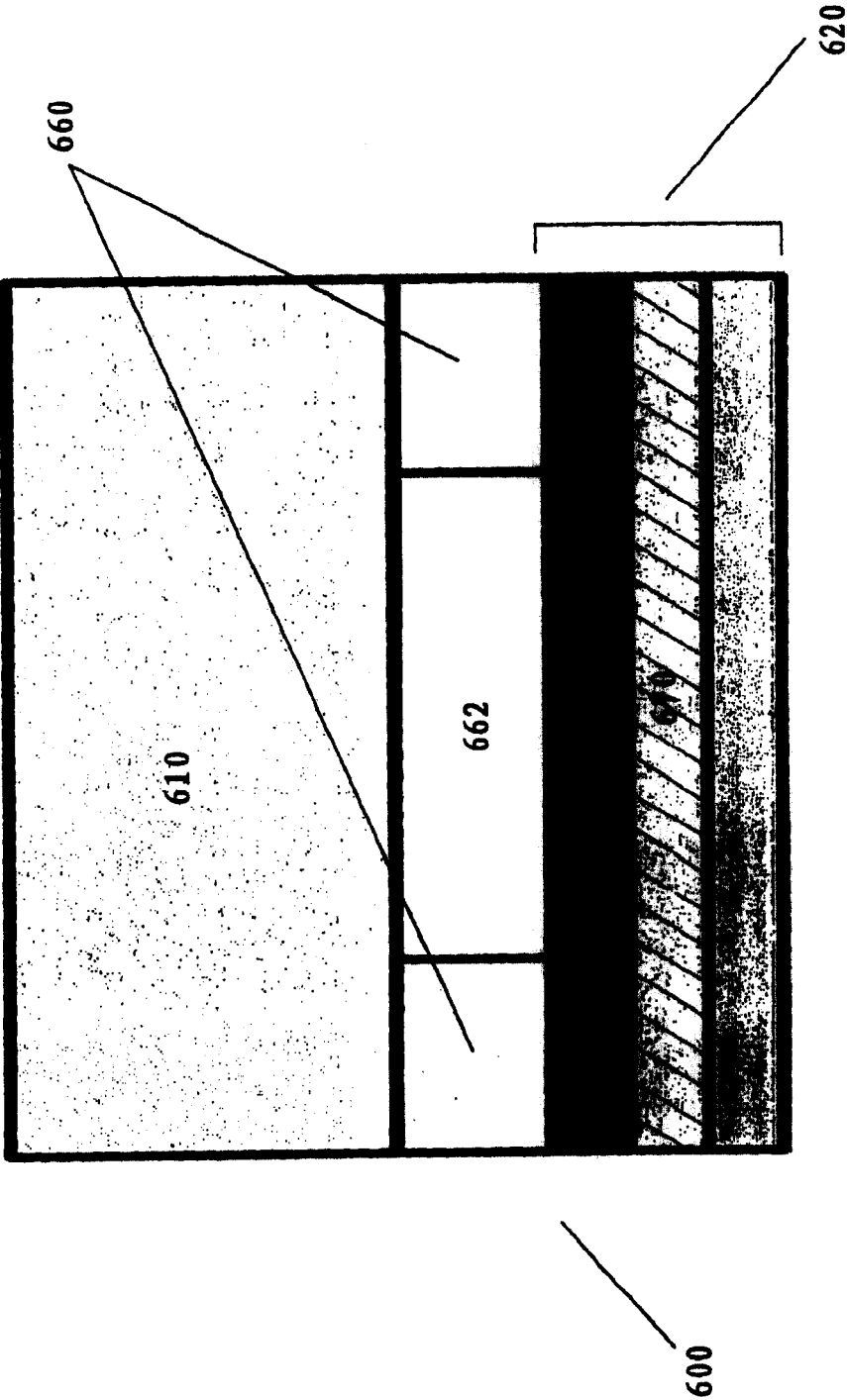


图 5B

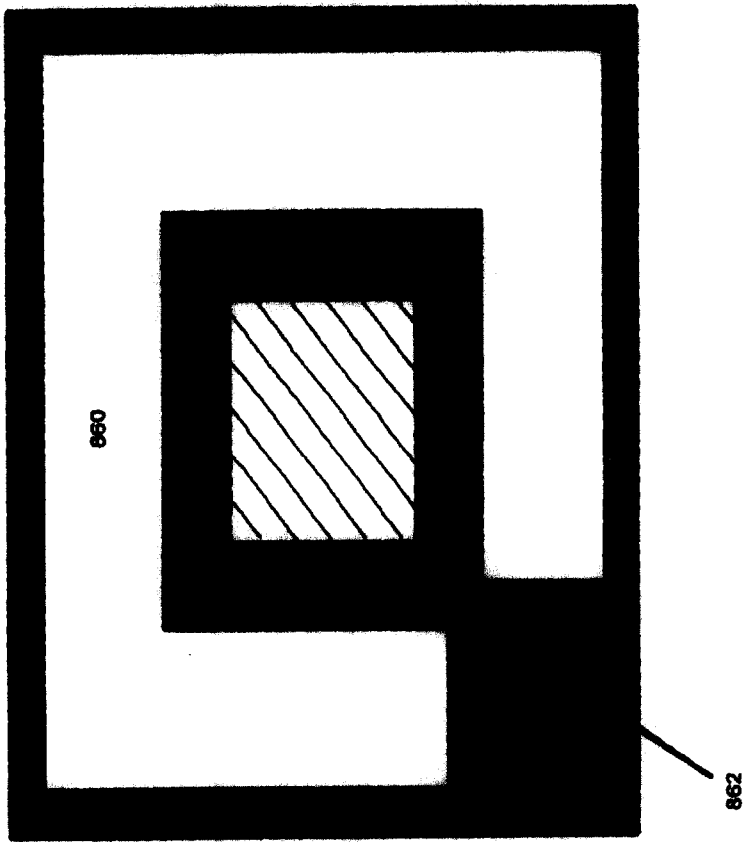


图 6A

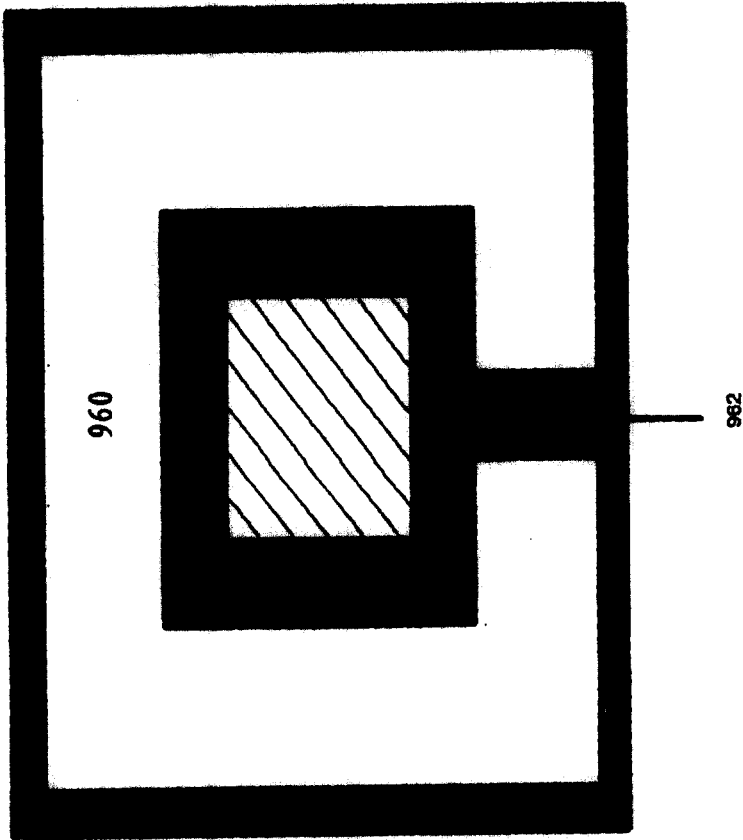


图 6B

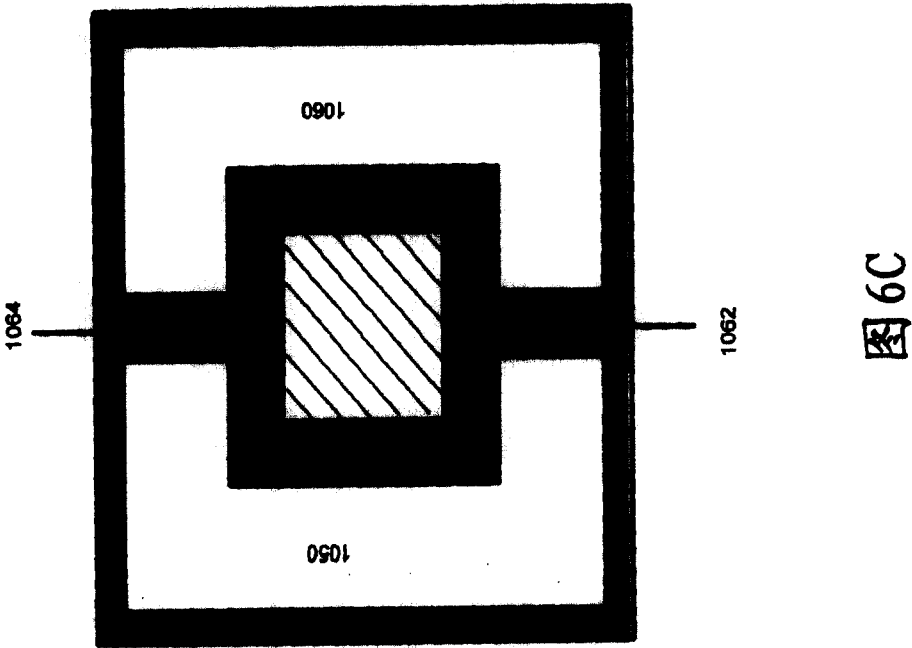


图 6C