(19)国家知识产权局

(12)发明专利

(10)授权公告号 CN 112154595 B
(45)授权公告日 2024.10.01

(21)申请号 201980031684.2
(22)申请日 2019.06.24
(65)同一申请的已公布的文献号
申请公布号 CN 112154595 A
(43)申请公布日 2020.12.29
(30)优先权数据
62/691,121 2018.06.28 US
16/214,770 2018.12.10 US
(85)PCT国际申请进入国家阶段日
2020.11.11
(86)PCT国际申请的申请数据
PCT/US2019/038650 2019.06.24
(87)PCT国际申请的公布数据
WO2020/005796 EN 2020.01.02
(73)专利权人 德州仪器公司
地址 美国德克萨斯州
(72)发明人 M·J·弗兰克 M·R·翰施克 A·阿莫罗索 R·斯特拉夸蒂
(74)专利代理机构 北京律盟知识产权代理有限责任公司 11287
专利代理师 林斯凯
(51)Int.Cl.
H02M 1/42(2006.01)
G01R 19/04(2006.01)
(56)对比文件
JP H06243695 A,1994.09.02
JP 2001153897 A,2001.06.08
JP 2000304776 A,2000.11.02
US 6335948 B1,2002.01.01
JP H02141995 A,1990.05.31
审查员 伍春燕

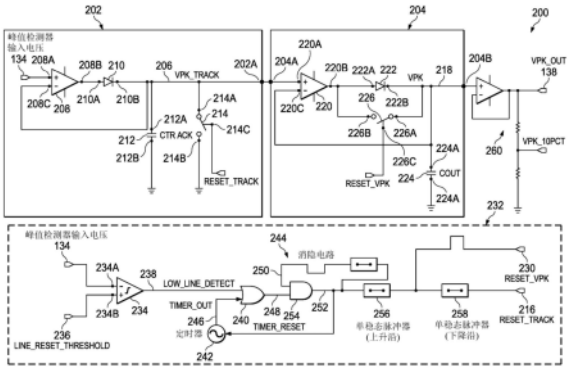
权利要求书3页 说明书10页 附图6页

(54)发明名称

峰值检测方法、设备和电路

(57)摘要

公开了峰值检测方法、设备和电路。实例峰值检测器(200)包含:具有第一输入端子和第一输出端子(202A)的第一峰值保持电路(202),所述第一峰值保持电路(202)用于在第一时间间隔期间确定所述第一输入端子处的整流输入电压(134)的第一峰值,并且在第二时间间隔期间跟踪所述整流输入电压(134)的第二峰值,所述第二时间间隔不同于所述第一时间间隔;以及具有第二输入端子(204A)和第二输出端子(204B)的第二峰值保持电路(204),所述第二峰值保持电路(204)用于在所述第二时间间隔期间确定所述第一峰值和所述第二峰值中的较大者,所述第一输出端子(202A)耦合到所述第二输入端子(204A),所述第一峰值和所述第二峰值中的所述较大者在所述第二输出端子(204A)输出。



CN 112154595 B

1.一种峰值检测器,包括:

第一峰值保持电路,所述第一峰值保持电路具有第一输入端子和第一输出端子,所述第一峰值保持电路用于在第一时间间隔期间确定所述第一输入端子处的整流输入电压的第一峰值,并且在第二时间间隔期间跟踪所述整流输入电压的第二峰值,所述第二时间间隔不同于所述第一时间间隔;以及

第二峰值保持电路,所述第二峰值保持电路具有第二输入端子和第二输出端子,所述第二峰值保持电路用于在所述第二时间间隔期间确定所述第一峰值和所述第二峰值中的较大者,所述第一输出端子耦合到所述第二输入端子以将所述第一峰值和所述第二峰值传送到所述第二峰值保持电路,所述第一峰值和所述第二峰值中的所述较大者在所述第二输出端子输出。

2.根据权利要求1所述的峰值检测器,进一步包括控制信号生成器,用于当所述整流输入电压满足阈值时,将所述第二输出端子处的所述第二峰值保持电路的输出设置为所述第一输出端子处的所述第一峰值保持电路的输出。

3.根据权利要求2所述的峰值检测器,其中,所述控制信号生成器用于在所述第一输出端子处复位所述第一峰值保持电路的输出。

4.根据权利要求2所述的峰值检测器,其中,所述控制信号生成器用于:

在所述第二时间间隔期间,防止所述第一输出端子处的所述第一峰值保持电路的所述输出的多次复位;以及

在所述第二时间间隔期间,防止所述第一输出端子处的所述第一峰值保持电路的所述输出到所述第二输出端子处的所述第二峰值保持电路的所述输出的多次设置。

5.根据权利要求2所述的峰值检测器,其中,所述控制信号生成器用于:

确保在所述第二时间间隔期间复位所述第一输出端子处的所述第一峰值保持电路的所述输出;以及

确保在所述第二时间间隔期间,将所述第二输出端子处的所述第二峰值保持电路的所述输出设置为所述第一输出端子处的所述第一峰值保持电路的所述输出。

6.根据权利要求1所述的峰值检测器,其中,所述第一时间间隔是所述整流输入电压的半波周期,并且其中,所述整流输入电压是整流交流信号。

7.根据权利要求1所述的峰值检测器,其中,所述整流输入电压是整流交流电压,并且进一步包含耦合到所述第二输出端子的on_off控制器,所述on_off控制器基于所述第一峰值和所述第二峰值中的所述较大者对功率因数校正电路进行充电和放电。

8.根据权利要求1所述的峰值检测器,其中,所述整流输入电压是整流射频电压,并且所述峰值检测器进一步包含自动增益控制电路,所述自动增益控制电路具有基于所述第一峰值和所述第二峰值中的所述较大者的增益。

9.一种控制功率因数校正电路的方法,所述方法包括:

在波形的第一周期部分期间跟踪所述波形的第一峰值;

在所述波形的第二周期部分期间跟踪所述波形的第二峰值;以及

在所述波形的所述第二周期部分期间跟踪所述第一峰值和所述第二峰值中的较大者;

基于所述第一峰值和所述第二峰值中的所述较大者,选择性地对功率因数校正电路进行充电;以及

当所述波形满足阈值时,将跟踪所述第一峰值和所述第二峰值中的所述较大者的第一峰值保持电路的第一输出设置为跟踪所述第二峰值的第二峰值保持电路的第二输出。

10.根据权利要求9所述的控制功率因数校正电路的方法,进一步包含复位所述第二峰值保持电路的所述第二输出。

11.根据权利要求9所述的控制功率因数校正电路的方法,进一步包含:

在所述第二周期部分期间防止所述第一峰值保持电路的所述第一输出到所述第二峰值保持电路的所述第二输出的多次设置;以及

在所述第二周期部分期间防止所述第二峰值保持电路的所述第二输出的多次复位。

12.根据权利要求9所述的控制功率因数校正电路的方法,进一步包含:

确保在所述第二周期部分期间将所述第一峰值保持电路的所述第一输出设置为所述第二峰值保持电路的所述第二输出;以及

确保在所述第二周期部分期间复位所述第二峰值保持电路的所述第二输出。

13.根据权利要求9所述的控制功率因数校正电路的方法,其中,所述第一周期部分是交流信号的半波周期。

14.一种峰值检测器,包括:

第一峰值保持电路,所述第一峰值保持电路具有第一输入端子和第二输出端子;

第二峰值保持电路,所述第二峰值保持电路具有第三输入端子和第四输出端子,所述第三输入端子耦合到所述第二输出端子,所述第二峰值保持电路包含:

第一运算放大器,所述第一运算放大器具有第五端子、第六端子和第七端子,所述第五端子耦合到所述第三输入端子;

第一二极管,所述第一二极管具有第八端子和第九端子,所述第八端子耦合到所述第七端子,并且所述第九端子耦合到所述第四输出端子;

第一开关,所述第一开关具有第十端子、第十一端子和第十二端子,所述第十端子耦合到所述第七端子和所述第八端子,所述第十一端子耦合到所述第九端子和所述第四输出端子,并且所述第十二端子耦合到第一复位信号;以及

第一电容器,所述第一电容器具有第十三端子和第十四端子,所述第十三端子耦合到所述第四输出端子、所述第六端子、所述第九端子和所述第十一端子,并且所述第十四端子耦合到地。

15.根据权利要求14所述的峰值检测器,其中,所述第一峰值保持电路包含:

第二运算放大器,所述第二运算放大器具有第十六端子、第十七端子和第十八端子,所述第十六端子耦合到所述第一输入端子;

第二二极管,所述第二二极管具有第十九端子和第二十端子,所述第十九端子耦合到所述第十八端子,并且所述第二十端子耦合到所述第二输出端子;

第二电容器,所述第二电容器具有第二十一端子和第二十二端子,所述第二十一端子耦合到所述第二输出端子、所述第十七端子和所述第二十端子,并且所述第二十二端子耦合到地;以及

第二开关,所述第二开关具有第二十三端子、第二十四端子和第二十五端子,所述第二十三端子耦合到所述第二输出端子、所述第二十一端子和所述第二十端子,所述第二十四端子耦合到地,并且所述第二十五端子耦合到第二复位信号。

16.根据权利要求15所述的峰值检测器,进一步包含逻辑电路,所述逻辑电路包含:

第一脉冲生成器,所述第一脉冲生成器具有耦合到所述第十二端子的第一输出,以提供所述第一复位信号;以及

第二脉冲生成器,所述第二脉冲生成器具有耦合到所述第一输出的第一输入和耦合到所述第二十五端子的第二输出,以提供所述第二复位信号。

17.根据权利要求16所述的峰值检测器,其中,所述逻辑电路进一步包含消隐电路,所述消隐电路具有耦合到所述第一输入的第三输出,以将所述第一复位信号的实例和所述第二复位信号的实例隔开。

18.根据权利要求14所述的峰值检测器,进一步包含on_off控制器,所述on_off控制器用于基于所述第一峰值和所述第二峰值中的较大者对功率因数校正电路进行充电和放电。

19.根据权利要求14所述的峰值检测器,进一步包含自动增益控制电路,所述自动增益控制电路具有基于所述第一峰值和所述第二峰值中的较大者的增益。

峰值检测方法、设备和电路

技术领域

[0001] 本发明通常涉及峰值检测器,并且更具体地,涉及峰值检测方法、设备和电路。

背景技术

[0002] 用于交流(AC)到直流(DC)转换器的功率因数校正(PFC)控制器检测AC整流线上的峰值电压,并调整输出功率级的充电时间以补偿AC线电压变化。PFC的目标是使由AC电源测量的功率消耗与DC负载实际消耗的功率相匹配。PFC控制器使用检测到的峰值来调整提供给DC负载的电流,因此DC负载对于AC电源来说基本上是真实的(例如,基本上是电阻性的)。

附图说明

[0003] 图1示出了具有峰值检测器的实例PFC控制器,该峰值检测器根据本公开的教导构造并且示出为在实例功率转换器中。

[0004] 图2为可以用于实现图1的实例峰值检测器的实例峰值检测器电路的示意图。

[0005] 图3为用于图2的实例控制信号生成器电路的实例机器可读指令、实例硬件实现的状态机或硬件逻辑的流程图。

[0006] 图4为示出图2的实例峰值检测器的实例操作期间的信号的曲线图。

[0007] 图5示出了根据本公开的教导构造的具有峰值检测器的实例自动增益控制(AGC)电路。

[0008] 图6为示出在图5的AGC电路对实例射频(RF)信号的实例应用期间的信号的曲线图。

[0009] 图7为可以与图2的实例峰值检测器电路一起使用的另一个实例峰值检测器拓扑的示意图。

[0010] 一般来说,在整个附图和伴随的书面描述中,将使用相同的附图标记来指代相同或相似的部分。各种附图中所示的连接线或连接器旨在表示各种元件之间的实例功能关系和/或物理或逻辑耦合。

具体实施方式

[0011] 调整AC到DC功率转换器的功率级的充电时间以补偿线电压变化被称为PFC的线电压前馈。线电压前馈的有效性很大程度上取决于线电压峰值检测的准确性。实例数字解决方案通过数字化输入线电压来执行峰值检测。一旦数字地捕获了输入线电压,就可以使用数字比较器和存储寄存器来确定前馈信号。以前的数字解决方案很复杂,依赖于高分辨率模数转换器(ADC)、低分辨率非线性ADC、高保真采样技术/电路、精密比较器、数字解码器等,它们对面积、精度、复杂性等要求很高。附加的现有解决方案使用复杂的滤波器将输入线电压转换成控制脉宽调制器(PWM)的斜坡信号。

[0012] 本文公开了成本高效、简单的线电压峰值检测方法、设备、系统和电路,它们至少克服了基于数字和滤波器的解决方案的缺陷和复杂性。所公开的线电压峰值检测方法、设

备、系统和电路能够跟踪正线瞬变(例如,当它们出现时),并且在四分之三波周期内感测和跟踪负线瞬变。四分之三波周期是指AC信号落在过零点和下一个过零点之后的峰值之间的部分。所公开的实例通过一般地、紧密地、立即地、瞬时地、实质上、有效地、本质上等跟踪正线瞬变的形状和特性来跟踪正线瞬变,忽略附带的处理时间、附带的信号传播时间等。所公开的方法、设备、系统和电路实现了用于AC到DC转换器的精确、快速和响应的线电压前馈,其补偿正线电压瞬变,减少(例如,最小化)负线电压瞬变的影响,和/或补偿可能在全波周期期间出现的不对称峰值。正线电压瞬变可能导致功率级和/或连接到调节输出的电路损坏。虽然负线电压瞬变可能导致调节输出的下冲更长,但它们通常更容易接受,因为它们与损坏无关。

[0013] 现在将详细参考非限制性实例,其中,一些实例在附图中示出。

[0014] 图1是具有实例AC到DC功率转换电路102的实例功率转换器100的示意图。实例AC到DC功率转换电路102包含实例AC到DC转换器电路104和实例PFC电路106。实例PFC电路106具有输入端子106A和输出端子106B。PFC电路106的输入端子106A连接到(例如,直接和/或间接耦合到)AC到DC转换器电路104的实例整流器108的输出端子108A。PFC电路106的输出端子106B连接到负载110的端子110A,AC到DC功率转换电路向该负载提供DC功率。负载110的另一个端子110B连接到地。

[0015] 图1的实例整流器108将AC到DC功率转换电路102的输入端子112A和112B上的AC输入线电压V_{IN_LINE} 112转换成整流器108的输出端子108A和接地端子116上的整流输入线电压V_{IN} 114(例如,整流AC输入线电压)。PFC电路106通过整流输入线电压V_{IN} 114在电容器120两端形成输出电压V_{OUT} 118。

[0016] 为了提高由AC到DC功率转换电路102生成的输出电压V_{OUT} 118的质量,图1的实例功率转换器100包含实例PFC控制器122。实例PFC控制器122控制实例PFC电路106来增加功率转换器100的功率因数。AC电力系统的功率因数是指实际功率(例如,定义为系统在一个线周期内输入的电功率的平均值)与视在功率(例如,定义为输入电压RMS值和输入电流RMS值对电力系统的乘积)的比例,并且是0到1的闭区间内的无量纲数。在电力系统中,对于给定的有效传输功率量,具有低功率因数的负载比具有高功率因数的负载消耗更多的电流。

[0017] 图1的实例PFC控制器122以变化的占空比关断和接通PFC电路106的开关124,以形成与AC输入电压V_{IN_LINE} 112同相的正弦AC输入电流126。当AC输入电流126是正弦的并且与AC输入电压V_{IN_LINE} 112同相时,负载110对于AC输入电压V_{IN_LINE}的源(例如,电力公司)来说表现为纯真实负载,并且因此,可以以高功率因数向负载110提供功率。在一些实例中,实例PFC控制器122使用一或多个模拟电路来实现。

[0018] 在操作中,PFC控制器122使PFC电路106在两种状态之间循环。当PFC控制器122闭合开关124(例如,接通场效应晶体管(FET))时,出现第一状态。在这种状态下,实例电感器128经由整流器108被通电,从而流经电感器128的电感器电流130增加。同时,二极管132变得反向偏置(因为其阳极端子132A连接到地),从而由电容器120向负载110提供能量。在第二状态,PFC控制器122断开开关124(例如,关闭FET)。在这种状态下,当电感器128向负载110提供能量并对电容器120充电时,电感器128断电,并且电感器电流130减小。

[0019] 图1的实例PFC控制器122控制PFC电路106在上述两种状态之间的循环。在状态之间来回循环是快速地(例如,在例如几十或几百千赫(kHz)的高频下)完成的,并且是以这样

的方式,即通过保持输出电压V_{OUT} 118恒定来控制功率转换器100的功率因数,并且控制电感器电流130的平均值,以及随后的AC输入电流126的平均值。

[0020] 因为电感器电流130在第一状态下增加而在第二状态下减少,所以PFC控制器122断开和关闭开关124的占空比确定流经电感器128的电感器电流130时间量在增加,与流经电感器128的电感器电流130的时间量减少相对。通过改变开关124工作的占空比,PFC控制器122可以控制电感器电流130的平均值。通过控制电感器电流130的平均值来跟踪负载110消耗的预期电流,可以显著提高功率因数和总谐波失真(THD)。对于理想系统,电感器电流130是整流正弦波,AC输入电流126是正弦波,并且电感器电流130和AC输入电流126被定相以彼此匹配并且匹配VIN_LINE。PFC的目的是使负载的形状和大小不影响AC输入电流124和电感电流130的相位。例如,DC负载没有“相位”。

[0021] 为了检测和跟踪峰值并且感测线134上的峰值检测器输入电压PDIN的负瞬变(例如,波形、信号等),图1的实例PFC控制器122包含峰值检测器136。如下面结合图2更详细描述的,实例峰值检测器136在线138上生成输出电压VPK_OUT,该输出电压VPK_OUT立即跟踪线134上的峰值检测器输入电压PDIN的峰值,并且在对应于AC输入线电压V_{IN_LINE} 112的半波周期加上四分之一线周期的时间间隔内跟踪线134上的峰值检测器输入电压PDIN的幅度的减小。

[0022] 为了在线140上为开关124生成控制信号,图1的实例PFC控制器122包含实例开关on_off控制器142,其基于由峰值检测器136检测到的峰值在线140上生成控制信号。实例开关on_off控制器142在线140上生成控制信号,以具有脉冲宽度PW,该脉冲宽度PW可以数学地表示为

[0023] $PW = ton\_constant * COMP / VPK\_OUT^2$,其中:

[0024] • 脉冲宽度PW以秒为单位测量,

[0025] • ton_constant是以伏特*秒为单位将$COMP/VPK_OUT^2$转换为以秒为单位的时间的常数,

[0026] • COMP是端子144上的电压,并且

[0027] • 线138上的输出电压VPK_OUT由峰值检测器确定。

[0028] 从一个脉冲到下一个脉冲的时间(切换周期)可以根据PFC控制器122如何工作而变化。在一些实例中,固定开关周期基于控制器的内部振荡器(例如,实现连续传导模式(CCM)的控制器)。如果使用不同的控制策略,切换周期可以逐周期变化。例如,在过渡模式(TrM)中,当电感器电流衰减到零时,开关124导通。在一些实例中,误差放大器(例如,PFC控制器122内部)将与负载110上的输出电压VOUT成比例的电压与参考电压(例如,PFC控制器122内部)进行比较,并且如果与线上的VOUT成比例的电压低于参考电压,则增加COMP,并且如果与线上的VOUT成比例的电压高于参考电压,则减少COMP。在一些实例中,COMP变化足够慢,以至于可以认为它在一个线周期内是恒定的。

[0029] 虽然图1中示出了实现功率转换器100的实例方式,但是图1中示出的一或多个元件、过程和/或装置可以被组合、分割、重新排列、省略、消除和/或以任何其它方式实现。此外,除了包含图1中所示的元件、过程和/或装置之外或代替图1中所示的元件、过程和/或设备,该图的实例功率转换器100可以包含一或多个元件、过程和/或设备,和/或可以包含任何或所有所示的元件、过程和设备中的一个以上。如本文所使用的,短语“通信中”(包含其

同义词),包含通过一或多个中间组件的直接通信和/或间接通信,并且不需要直接物理(例如,有线)通信和/或持续通信,而是附加地包含以周期性间隔、预定间隔、非周期性间隔和/或一次性事件的选择性通信。

[0030] 图2为可以用于实现图1的实例峰值检测器136的实例峰值检测器200(例如,峰值检测器电路)的示意图。为了跟踪线134上的峰值检测器输入电压PDIN,实例峰值检测器200包含实例峰值检测器电路202和204。图1的实例峰值检测器电路202和204是以管线、串行等配置连接的模拟峰值保持电路。峰值检测器电路202的输出端子202A连接到峰值检测器电路204的输入端子204A。

[0031] 图2的第一峰值检测器电路202包含实例模拟峰值保持电路,其在当前半波周期内连续跟踪线134上的峰值检测器输入电压PDIN的最高峰值,作为线206上的实例电压VPK_TRACK。实例峰值检测器电路202包含实例运算放大器208,该运算放大器具有连接到线134上的峰值检测器输入电压PDIN的第一输入端子208A,并且具有连接到实例二极管210的端子210A的输出端子208B。二极管210的另一个端子210B连接到运算放大器208的第二输入端子208C,连接到实例电容器CTRACK 212的端子212A,并且连接到峰值检测器电路202的输出端子202A。电容器CTRACK 212的另一个端子212B连接到地。开关214的端子214A连接到二极管210的端子210B,并且开关214的第二端子214B连接到地。

[0032] 实例峰值检测器电路202跟踪并保持线134上的峰值检测器输入电压PDIN的最高峰值作为线206上的电压VPK_TRACK。保持峰值,直到连接到开关214的控制端子214C的线216上的实例复位信号RESET_TRACK闭合实例开关214,从而使实例电容器CTRACK 212放电,并且将线206上的输出电压VPK_TRACK复位到例如小的或最小值(例如,零)。在跟踪操作中,线134上的峰值检测器输入电压PDIN对电容器CTRACK 212充电,并且实例二极管210防止电容器CTRACK 212放电。如果线134上的峰值检测器输入电压PDIN进一步增加,则电容器CTRACK 212被进一步充电到更高的电压。如果线134上的峰值检测器输入电压PDIN降低到前一峰值以下,电容器CTRACK 212上的电压保持在前一峰值。

[0033] 图2的第二峰值检测器电路204是另一个实例模拟峰值保持电路,其连续跟踪以下中的较大者、更大者等:(a)由第一峰值检测器电路202跟踪的当前半波电压的线206上的峰值VPK_TRACK,以及(b)由第二峰值检测器电路204保持为线218上的电压VPK的前一半波周期的峰值。实例峰值检测器电路204包含实例运算放大器220,该运算放大器具有连接到峰值检测器电路204的输入端子204A的第一输入端子220A,并且具有连接到实例二极管222的端子222A的输出端子220B。二极管222的另一个端子222B连接到运算放大器220的第二输入端子220C,连接到实例电容器COUT 224的端子224A,并且连接到峰值检测器电路204的输出端子204B。电容器COUT 224的另一个端子224B连接到地。开关226的第一端子226A连接到二极管222的端子222B,并且开关226的第二端子226B连接到二极管222的端子222A。

[0034] 在半波线周期转换时,连接到开关226的端子226C的线230上的复位信号RESET_VPK导致实例开关226闭合,从而旁路实例二极管222,以允许线206上的电压VPK_TRACK(即使低于线218上的电压VPK)被缓冲并保持为线218上的电压VPK。也就是说,峰值检测器电路204的线218上的输出电压VPK被设置为峰值检测器电路202的线206上的输出电压VPK_TRACK。第二峰值检测器电路204的线230上的复位信号RESET_VPK出现在第一峰值检测器电路202的线216上的复位信号RESET_TRACK之前。因此,在线206上的电压VPK_TRACK在第一峰

值检测器电路202处被复位之前,线206上的当前半波周期的峰值电压VPK_TRACK作为线218上的电压VPK从第一峰值检测器电路202传送到第二峰值检测器电路204。为了生成峰值检测器电路202和204的控制信号,实例峰值检测器200包含实例控制信号生成器电路232。实例控制信号生成器电路232在线230上生成复位信号RESET_TRACK 216和复位信号RESET_VPK。

[0035] 为了确定是否开始峰值检测器电路202和204的复位,图2的实例控制信号生成器电路232包含实例比较器234,该比较器234将该比较器的第一输入端子234A上的线134上的峰值检测器输入电压PDIN与比较器234的第二输入端子234B上的线236上的阈值LINE_RESET_THRESHOLD进行比较。在每个半波周期结束时,线134上的峰值检测器输入电压PDIN将通过低于线236上的阈值LINE_RESET_THRESHOLD而名义上满足线236上的阈值LINE_RESET_THRESHOLD,从而导致比较器234在线238上的输出LOW_LINE_DETECT的逻辑上升沿。

[0036] 选择线236上的LINE_RESET_THRESHOLD值来检测过零点。附加地,和/或替代地,线236上的LINE_RESET_THRESHOLD值可以与例如由分压器260生成的线138上的最近输出电压VPK_OUT成比例(例如,百分之十)。在线236上使用成比例的阈值LINE_RESET_THRESHOLD将导致峰值检测器200在稳定状态期间在与线134上的峰值检测器输入电压PDIN的峰值成比例的一致时间更新,导致更可预测的行为。

[0037] 为了确定何时开始峰值检测器电路202和204的复位,图2的实例控制信号生成器电路232包含实例或门240、实例定时器242和实例消隐电路244。“或”门240通过比较器234和定时器242的输出246计算线238上输出“LOW_LINE_DETECT”的逻辑“或”。当线238上的输出“LOW_LINE_DETECT”为逻辑高或者定时器242的输出246为逻辑高表示定时器242期满时,或门240的输出248为逻辑高。在一些实例中,公共干线的最大线周期是21.3毫秒(ms),并且定时器242对大于最大线半周期的时间周期进行计数。因此,在所示的实例中,定时器242确保峰值检测器电路202和204至少每十二毫秒(12ms)复位一次。在一些应用中,输入AC电压可以具有不同的周期(例如,在飞机上,周期通常为2.5ms),因此在这种情况下,我们可以为定时器242选择更短的时间(例如,2.6ms)

[0038] 在消隐间隔期间(例如,消隐电路244的线250上的输出的逻辑低部分),防止峰值检测器电路202和204被复位。线250上输出的逻辑低防止逻辑与门254的输出252从逻辑低转换到逻辑高。消隐间隔防止峰值检测器电路202和204的复位发生得太近。在消隐间隔结束时,如果线238上的LOW_LINE_DETECT为逻辑高或定时器242已经期满,则逻辑与门254的输出252上出现逻辑上升沿。逻辑与门254输出的逻辑上升沿复位定时器242。

[0039] 为了在线216上生成复位信号RESET_TRACK和在线230上生成复位信号RESET_VPK,实例控制信号生成器电路232包含第一实例脉冲生成器256(例如,上升沿单稳态脉冲生成器)和第二脉冲生成器258(例如,下降沿单稳态脉冲器)。当逻辑“与”门254的输出252上出现上升沿时,脉冲生成器256将线230上的复位信号“RESET_VPK”设置为高,从而在时间2的持续时间内闭合开关226,这将线218上的电压“VPK”设置为等于线206上的电压“VPK_TRACK”。当线230上的复位信号RESET_VPK出现逻辑下降沿时,第二脉冲生成器258将线214上的复位信号RESET_TRACK设置为高,从而在时间1的持续时间内闭合开关214,这将线VPK_TRACK 206上的电压复位为零。

[0040] 图3示出了用于实现图2的控制信号生成器电路232的实例硬件逻辑、硬件实现的

状态机和/或其任何组合的流程图。尽管参考图3所示的流程图描述了实例硬件逻辑、硬件实现的状态机,但是替代地,可以使用实现实例控制信号生成器电路232的许多其它方法。例如,可以改变块的执行顺序,和/或可以改变、消除或组合所描述的一些块。附加地,和/或替代地,任何或所有块可以由一或多个硬件电路(例如,分立和/或集成的模拟和/或数字电路、现场可编程门阵列(FPGA)、专用集成电路(ASIC)、比较器、运算放大器(op-amp)、逻辑电路等)、处理器来实现。

[0041] 图3的实例硬件实现的状态机开始于等待线134上的峰值检测器输入电压PDIN满足阈值(例如,低于线236上的阈值LINE_RESET_THRESHOLD),导致线238上的输出LOW_LINE_DETECT的上升沿(框302),或者定时器242(例如,12ms定时器)期满(框304)。如果这两个事件中的第一个(例如,由或门240确定)发生在消隐间隔期间(例如,由消隐电路244确定)(框306),则忽略它,等待另一个事件。

[0042] 如果两个事件中的第一个发生在消隐间隔(例如,12ms)之外,则执行峰值检测器202和204的刷新序列。实例脉冲生成器256(例如,上升沿单稳态脉冲生成器)将线230上的复位信号RESET_VPK设置为高,从而在时间2(例如,4ms)的持续时间内闭合开关226(框308)(框310),这将线218上的电压VPK设置为等于线206上的电压VPK_TRACK(框316)。当开关226闭合时,下一个消隐时间开始(框312),并且定时器242(例如12ms定时器)复位(框314)。另一个脉冲生成器258(例如,由脉冲生成器256的复位触发的下降沿单稳态脉冲器)将线214上的信号RESET_TRACK设置为高,从而在时间1(例如,4ms)的持续时间内闭合开关214(框318)(框320),这将线206上的电压VPK_TRACK复位为零。在时间1过去之后(框320),线214上的信号RESET_TRACK复位,从而断开开关214(框322)。断开开关214完成刷新序列。

[0043] 时间1选择为足够长,并且开关214必须足够强,以允许线206上的VPK_TRACK放电到最小值(例如,4ms)。时间2选择为足够长,并且开关226的输出必须足够强,以将线218上的电压VPK设置为线206上的电压VPK_TRACK(例如,4ms)。

[0044] 消隐间隔的持续时间(例如,12ms)选择为足够长,以防止峰值检测器电路202和204在半波周期期间的多次复位、多次设置、多次更新等,从而分隔复位、设置、更新等的实例。

[0045] 在没有检测到过零点的情况下,定时器242确保峰值检测器电路202和204在每个半波周期期间发生至少一次更新。当检测到过零点时,定时器242避免触发第二刷新序列。

[0046] 将参考图4的实例图描述峰值检测器200的实例操作。将参考线134上的峰值检测器输入电压PDIN的五个半波周期402、404、406、408和410来描述图4所示的实例。在实例半波周期402中,线206上的电压VPK_TRACK和线138上的电压VPK_OUT跟踪线134上的峰值检测器输入电压PDIN。当线134上的峰值检测器输入电压PDIN下降到阈值LINE_RESET_THRESHOLD以下时(见圆圈412),线206上的电压VPK_TRACK在长度为时间1的第一间隔414期间被转移到线138上的电压VPK_OUT,用于半波周期404,并且线206上的电压VPK_TRACK在长度为时间2的第二间隔416期间被复位为零。

[0047] 在半波周期406中,线134上的峰值检测器输入电压PDIN具有比之前的半波周期402和404更大的峰值。线206上的电压VPK_TRACK和线138上的电压VPK_OUT都瞬时跟踪线134上的峰值检测器输入电压PDIN,从而防止对功率转换器100的任何电路损坏。

[0048] 如半波周期406所示,即使线134上的峰值检测器输入电压PDIN在半波周期406中

没有那么大,线206上的电压VPK_TRACK在半波周期406中保持不变。这有助于在线134上的峰值检测器输入电压PDIN具有任何进一步的正瞬变的情况下防止对功率转换器100的任何电路损坏。

[0049] 本文公开的实例峰值检测器可以用于根据本公开的教导知道或估计波形峰值是有益的其它应用中。例如,检测AM调制波形的包络、逆变器应用(如太阳能和风力发电),其中,进行线电压或峰值(RMS)监测。

[0050] 图5示出了具有例如结合图2至4公开的实例峰值检测器502的实例自动AGC电路500。图5的实例峰值检测器502跟踪线504上的接收信号的峰值,并且在图2的线138上输出峰值作为实例电压VPK_OUT。实例比较器506将线138上的电压VPK_OUT与线508上的目标电压VPEAK_TARGET进行比较。线510上的比较器506的输出用于控制接收放大器512的增益。

[0051] 图6为示出图5的自动增益控制电路500对RF信号的实例应用的曲线图。在图6的实例中,接收的RF信号602具有在时间606增加的峰值幅度604。如上所述,峰值检测器502立即跟踪接收信号602的峰值幅度604的增加。响应于接收信号602的峰值幅度604的增加,接收放大器514的增益608降低,从而将增益控制信号610调整为大致均匀。在一些实例中,在RF应用中使用过零点而不是峰值的百分之十。

[0052] 虽然图2中示出了包含运算放大器208、220、二极管210、222和电容器212、224的实例峰值检测器拓扑,但是也可以使用其它峰值检测器拓扑。图7示出了可以用于实现第一峰值检测器电路202和/或第二峰值检测器电路204的另一个实例峰值检测器拓扑。附加地,和/或替代地,第一峰值检测器电路202和/或第二峰值检测器电路204可以实现不同的峰值检测器拓扑。

[0053] 图7的实例峰值检测器拓扑基于运算放大器704的输出来改变开漏PMOS装置702的栅极电压。当输入电压706大于输出电压708时,运算放大器704开启开漏PMOS装置,从而对电容器710充电。当输入电压706小于输出电压708时,运算放大器704关闭开漏PMOS装置,从而保持电容器710两端的输出电压708。

[0054] “包含”和“包括”(及其所有同义词)在本文中用作开放式术语。因此,无论何时权利要求采用“包含”或“包括”作为前序或在任何种类的权利要求陈述中,都应理解,在不脱离相应权利要求或陈述的范围的情况下,可以存在附加的元素、术语等。如本文所使用的,当短语“至少”在例如权利要求的序言中用作过渡术语时,它是开放式的,如同术语“包括”和“包含”是开放式的一样。术语“和/或”当以例如A、B和/或C的形式使用时,是指A、B、C的任何组合或子集,例如(1)单独的A,(2)单独的B,(3)单独的C,(4)A与B,(5)A与C,(6)B与C,以及(7)A与B与C。

[0055] 从上文可以理解,已经公开了为功率因数校正执行峰值检测的实例方法、设备和电路。所公开的方法、设备和电路通过消除模数转换、离散比较器、复杂开关网络、复杂开关控制来提高功率校正的效率。形成鲜明对比的公开实例仅需要两个半波峰值保持检测器和简单的控制逻辑。

[0056] 本文公开了实例峰值检测方法、设备、系统和电路。进一步的实例及其组合至少包含以下内容。

[0057] 实例1是峰值检测器,该峰值检测器包含:具有第一输入端子和第一输出端子的第一峰值保持电路,第一峰值保持电路用于在第一时间间隔期间确定第一输入端子处的整流

输入电压的第一峰值,并且在第二时间间隔期间跟踪整流输入电压的第二峰值,第二时间间隔不同于第一时间间隔;以及具有第二输入端子和第二输出端子的第二峰值保持电路,第二峰值保持电路用于在第二时间间隔期间确定第一峰值和第二峰值中的较大者,第一输出端子耦合到第二输入端子以将第一峰值和第二峰值传送到第二峰值保持电路,第一峰值和第二峰值中的较大者在第二输出端子输出。

[0058] 实例2是实例1的峰值检测器,该峰值检测器进一步包含控制信号生成器,用于当整流输入电压满足阈值时,将第二输出端子处的第二峰值保持电路的输出设置为第一输出端子处的第一峰值保持电路的输出。

[0059] 实例3是实例2的峰值检测器,其中,控制信号生成器用于在第一输出端子处复位第一峰值保持电路的输出。

[0060] 实例4是实例2的峰值检测器,其中,控制信号生成器用于:在第二时间间隔期间,防止第一输出端子处的第一峰值保持电路的输出的多次复位;以及在第二时间间隔期间,防止第一输出端子处的第一峰值保持电路的输出到第二输出端子处的第二峰值保持电路的输出的多次设置。

[0061] 实例5是实例2的峰值检测器,其中,控制信号生成器用于:确保在第二时间间隔期间复位第一输出端子处的第一峰值保持电路的输出;以及确保在第二时间间隔期间,将第二输出端子处的第二峰值保持电路的输出设置为第一输出端子处的第一峰值保持电路的输出。

[0062] 实例6是实例1的峰值检测器,其中,第一时间间隔是整流输入电压的半波周期,并且其中,整流输入电压是整流交流信号。

[0063] 实例7是实例1的峰值检测器,其中,整流输入电压是整流交流电压,并且进一步包含耦合到第二输出端子的on_off控制器,on_off控制器基于第一峰值和第二峰值中的较大者对功率因数校正电路进行充电和放电。

[0064] 实例8是实例1的峰值检测器,其中,整流输入电压是整流射频电压,并且进一步包含自动增益控制电路,自动增益控制电路具有基于第一峰值和第二峰值中的较大者的增益。

[0065] 实例9是控制功率因数校正电路的方法,该方法包含:在波形的第一周期部分期间跟踪波形的第一峰值;在波形的第二周期部分期间跟踪波形的第二峰值;以及在波形的第二周期部分期间跟踪第一峰值和第二峰值中的较大者;以及基于第一峰值和第二峰值中较大者,选择性地对功率因数校正电路充电。

[0066] 实例10是控制实例9的功率因数校正电路的方法,进一步包含,当波形满足阈值时,将跟踪第一峰值和第二峰值中较大者的第一峰值保持电路的第一输出设置为跟踪第二峰值的第二峰值保持电路的第二输出。

[0067] 实例11是控制实例10的功率因数校正电路的方法,进一步包含复位第二峰值保持电路的第二输出。

[0068] 实例12是控制实例10的功率因数校正电路的方法,进一步包含:在第二周期部分期间防止第一峰值保持电路的第一输出到第二峰值保持电路的第二输出的多次设置;以及在第二周期部分期间防止第二峰值保持电路的第二输出的多次复位。

[0069] 实例13是控制实例10的功率因数校正电路的方法,进一步包含:确保在第二周期

部分期间将第一峰值保持电路的第一输出设置为第二峰值保持电路的第二输出;以及确保在第二周期部分期间复位第二峰值保持电路的第二输出。

[0070] 实例14是控制实例9的功率因数校正电路的波形,其中,第一周期部分是交流信号的半波周期。

[0071] 实例15是峰值检测器,包含:

[0072] 第一峰值保持电路,第一峰值保持电路具有第一输入端子和第二输入端子;

[0073] 第二峰值保持电路,第二峰值保持电路具有第三输入端子和第四输出端子,第三输入端子耦合到第一输入端子,第二峰值保持电路包含:

[0074] 第一运算放大器,第一运算放大器具有第五端子、第六端子和第七端子,第五端子耦合到第三输入端子;

[0075] 第一二极管,第一二极管具有第八端子和第九端子,第八端子耦合到第七端子,并且第九端子耦合到第四输出端子;

[0076] 第一开关,第一开关具有第十端子、第十一端子和第十二端子,第十端子耦合到第七端子和第八端子,第十一端子耦合到第九端子和第四输出端子,并且第十二端子耦合到第一复位信号;以及

[0077] 第一电容器,第一电容器具有第十三端子和第十四端子,第十三端子耦合到第四输出端子、第六端子、第九端子和第十一端子,并且第十四端子耦合到地。

[0078] 实例16是实例15的峰值检测器,其中,第一峰值保持电路包含:

[0079] 第二运算放大器,第二运算放大器具有第十六端子、第十七端子和第十八端子,第十六端子耦合到第一输入端子;

[0080] 第二二极管,第二二极具有第十九端子和第二十端子,第十九端子耦合到第十八端子,并且第二十端子耦合到第二输出端子;

[0081] 第二电容器,第二电容器具有第二十一端子和第二十二端子,第二十一端子耦合到第二输出端子、第十七端子和第二十端子,并且第二十二端子耦合到地;以及

[0082] 第二开关,第二开关具有第二十三端子、第二十四端子和第二十五端子,第二十三端子耦合到第二输出端子、第二十一端子和第二十端子,第二十四端子耦合到地,并且第二十五端子耦合到第二复位信号。

[0083] 实例17是实例16的峰值检测器,进一步包含逻辑电路,该逻辑电路包含:

[0084] 第一脉冲生成器,第一脉冲生成器具有耦合到第十二端子的第一输出,以提供第一复位信号;以及

[0085] 第二脉冲生成器,第二脉冲生成器具有耦合到第一输出的第一输入和耦合到第二十五端子的第二输出,以提供第二复位信号。

[0086] 实例18是实例17的峰值检测器,其中,逻辑电路进一步包含消隐电路,消隐电路具有耦合到第一输入的第三输出,以将第一复位信号的实例和第二复位信号的实例隔开。

[0087] 实例19是实例15的峰值检测器,进一步包含on_off控制器,on_off控制器用于基于第一峰值和第二峰值中的较大者对功率因数校正电路进行充电和放电。

[0088] 实例20是实例15的峰值检测器,进一步包含自动增益控制电路,自动增益控制电路具有基于第一峰值和第二峰值中的较大者的增益。

[0089] 尽管本文已经公开了某些实例方法、设备和电路,但是本专利的覆盖范围不限于

此。相反,本专利涵盖了完全落入本专利权利要求范围内的所有方法、设备和电路。

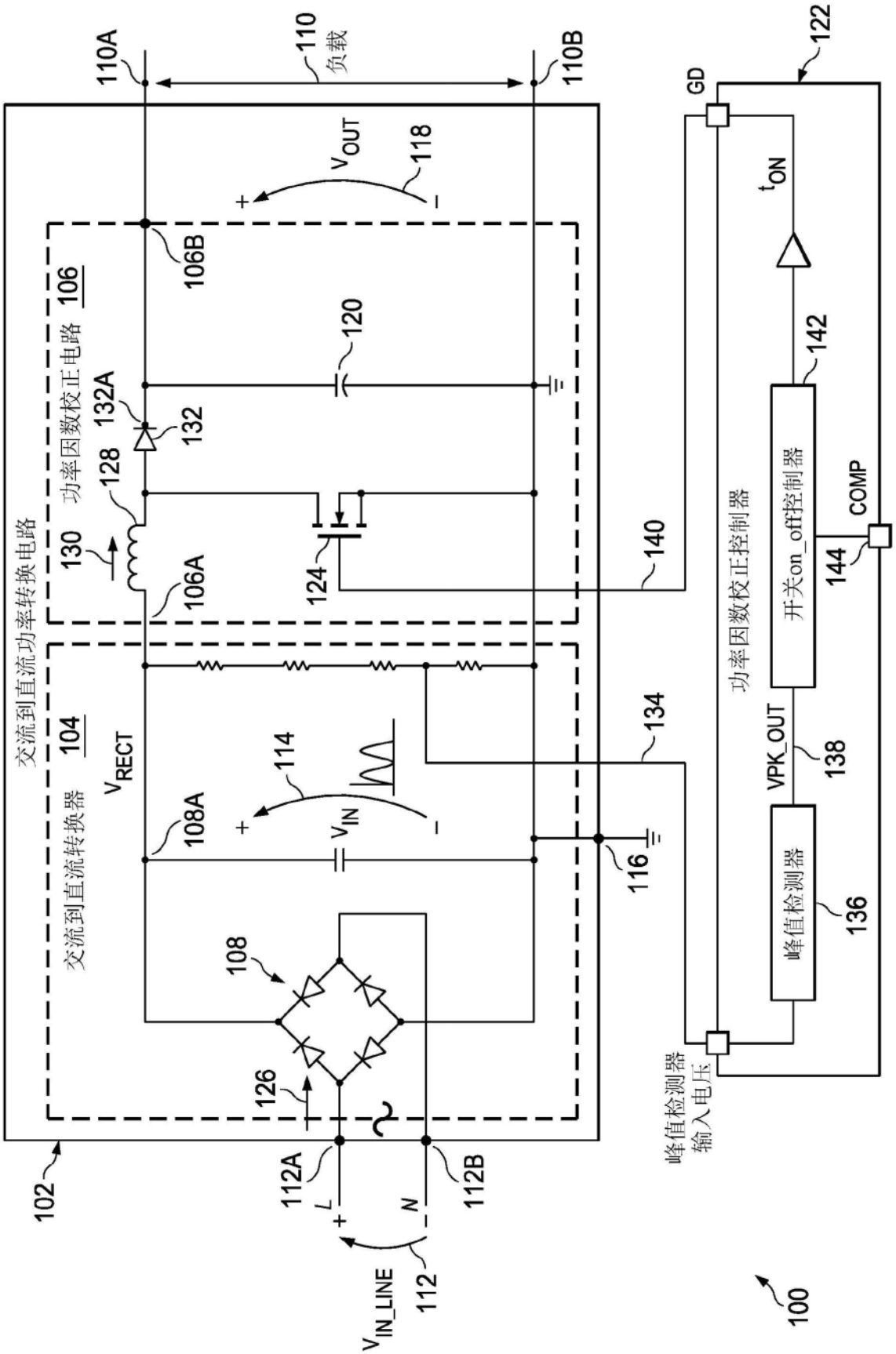

110A
110
负载
110B
122
GD
V_{OUT}
118
t_{ON}
106B
106
功率因数校正电路
120
142
132A
132
128
130
106A
124
140
功率因数校正控制器
开关on_off控制器
COMP
144
交流到直流功率转换电路
104
V_{RECT}
114
134
VPK_OUT
138
交流到直流转换器
108A
V_{IN}
116
峰值检测器
136
108
126
峰值检测器
输入电压
102
112A
112B
L
N
V_{IN_LINE}
112
100

图1

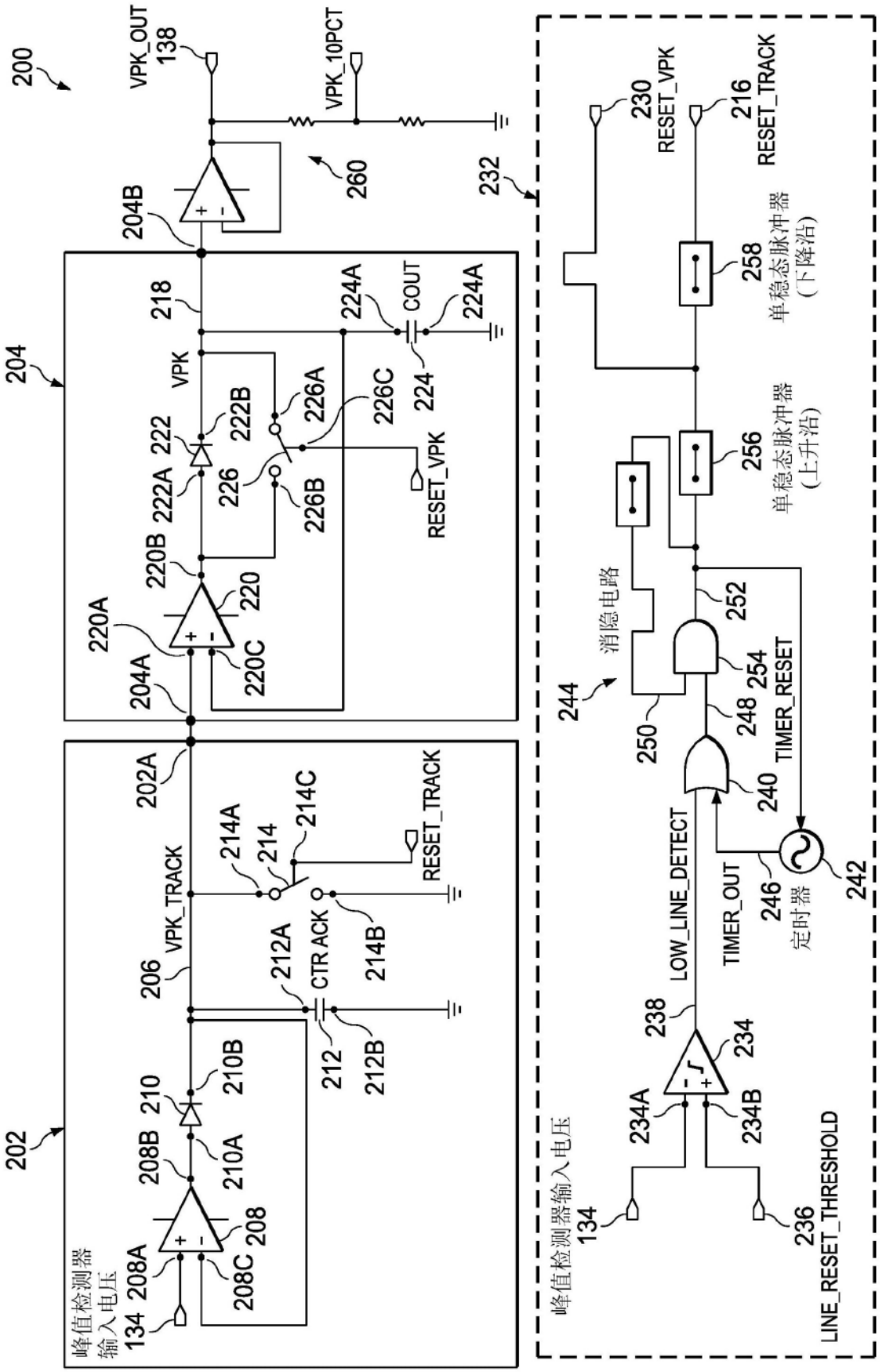

200
VPK_OUT
138
VPK_10PCT
260
232
204B
204
218
224A
COUT
224
VPK
222
222A
222B
226
226A
226B
226C
RESET_VPK
220A
220B
220
220C
204A
202
202A
VPK_TRACK
206
214A
214
214C
RESET_TRACK
212A
CTR ACK
214B
212
212B
208B
210
210B
210A
208
208A
208C
峰值检测器
输入电压
134
230
RESET_VPK
216
RESET_TRACK
258
单稳态脉冲器
(下降沿)
256
单稳态脉冲器
(上升沿)
消隐电路
244
252
254
TIMER_RESET
250
248
240
LOW_LINE_DETECT
TIMER_OUT
246
定时器
242
238
234
234A
234B
236
LINE_RESET_THRESHOLD
峰值检测器输入电压
134

图2

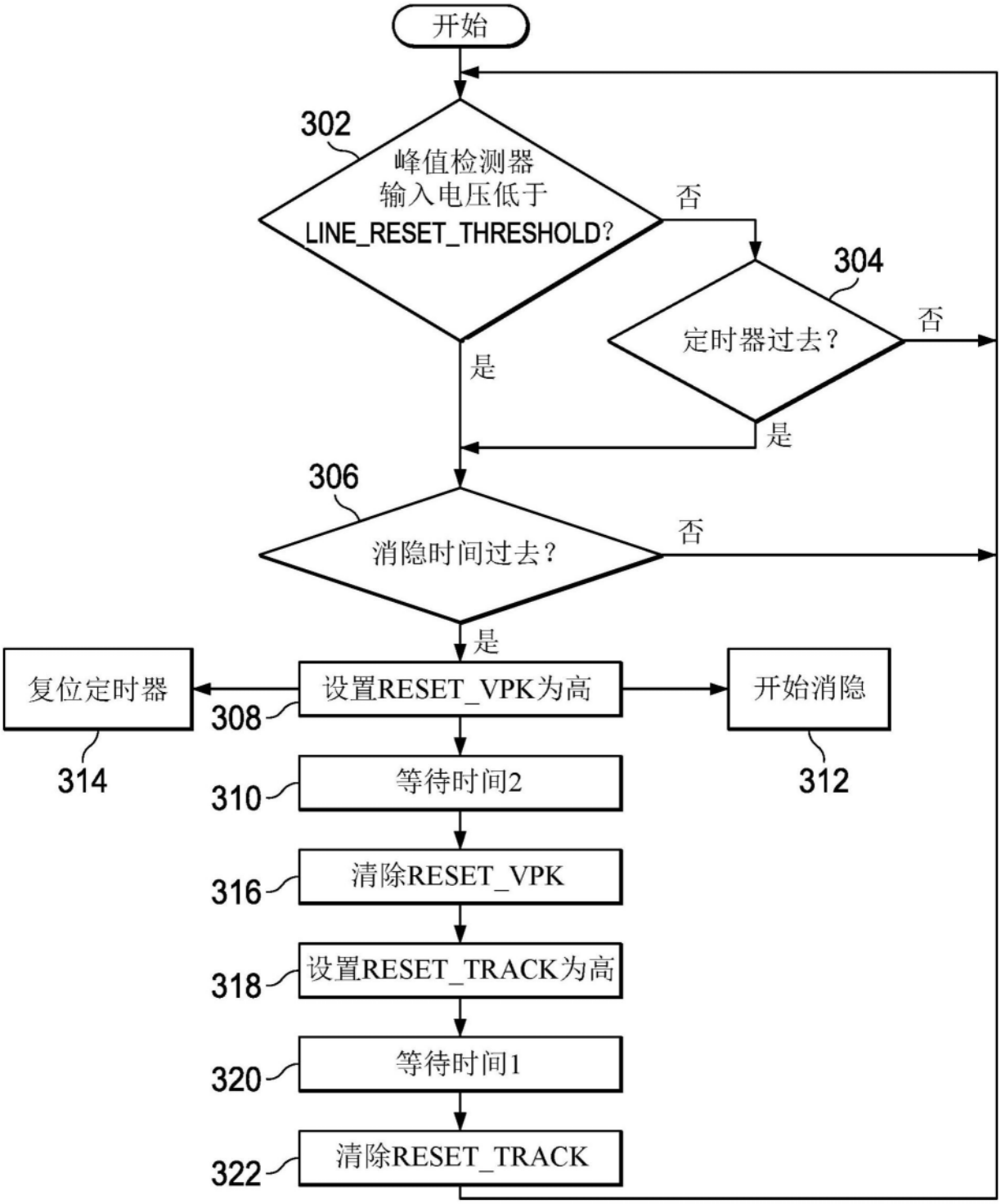

开始
302
峰值检测器
输入电压低于
LINE_RESET_THRESHOLD?
否
304
定时器过去？
否
是
是
306
消隐时间过去？
否
是
复位定时器
设置RESET_VPK为高
开始消隐
308
314
312
等待时间2
310
清除RESET_VPK
316
设置RESET_TRACK为高
318
等待时间1
320
清除RESET_TRACK
322

图3

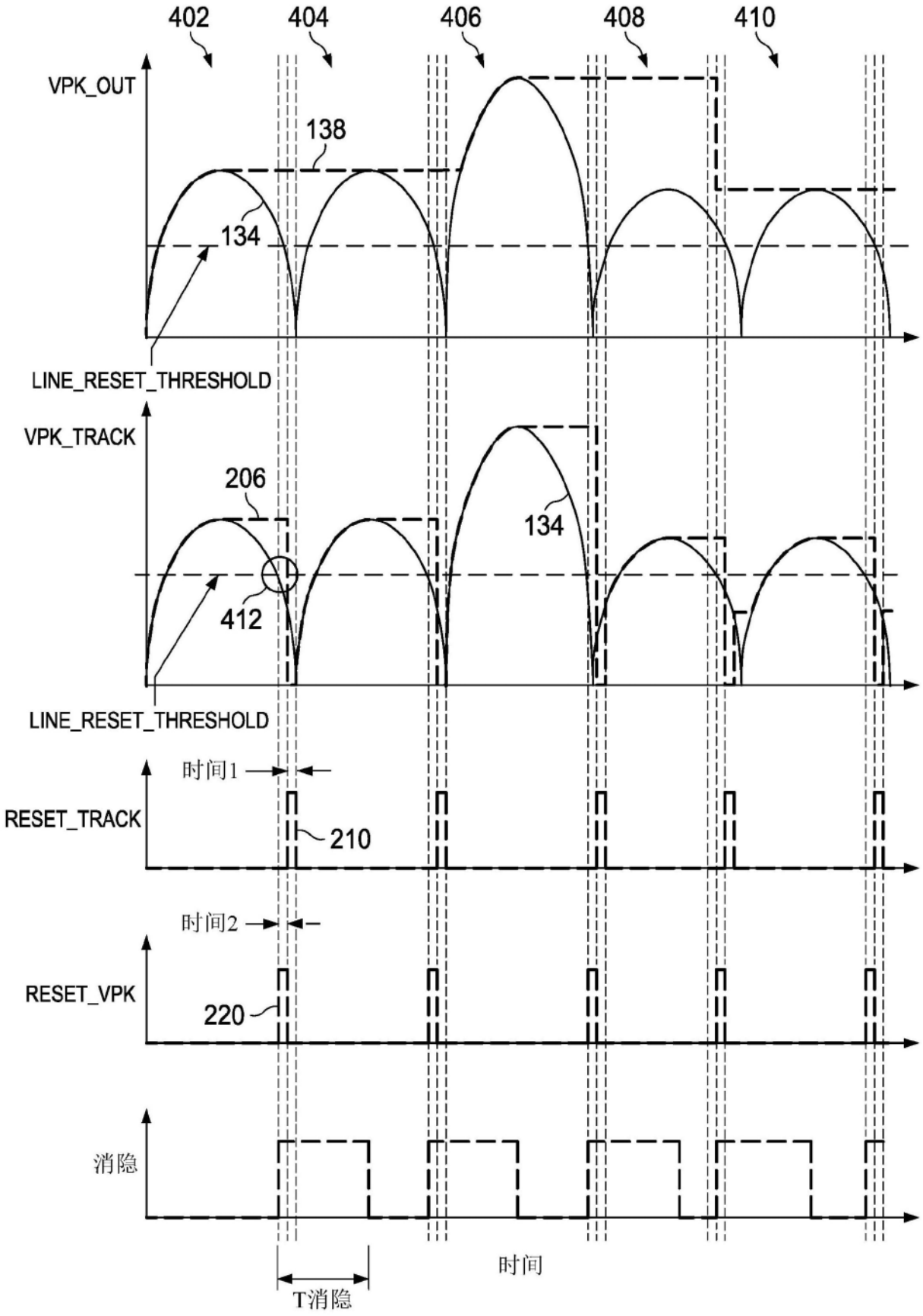

402
404
406
408
410
VPK_OUT
138
134
LINE_RESET_THRESHOLD
VPK_TRACK
206
134
412
LINE_RESET_THRESHOLD
时间1
RESET_TRACK
210
时间2
RESET_VPK
220
消隐
时间
T消隐

图4

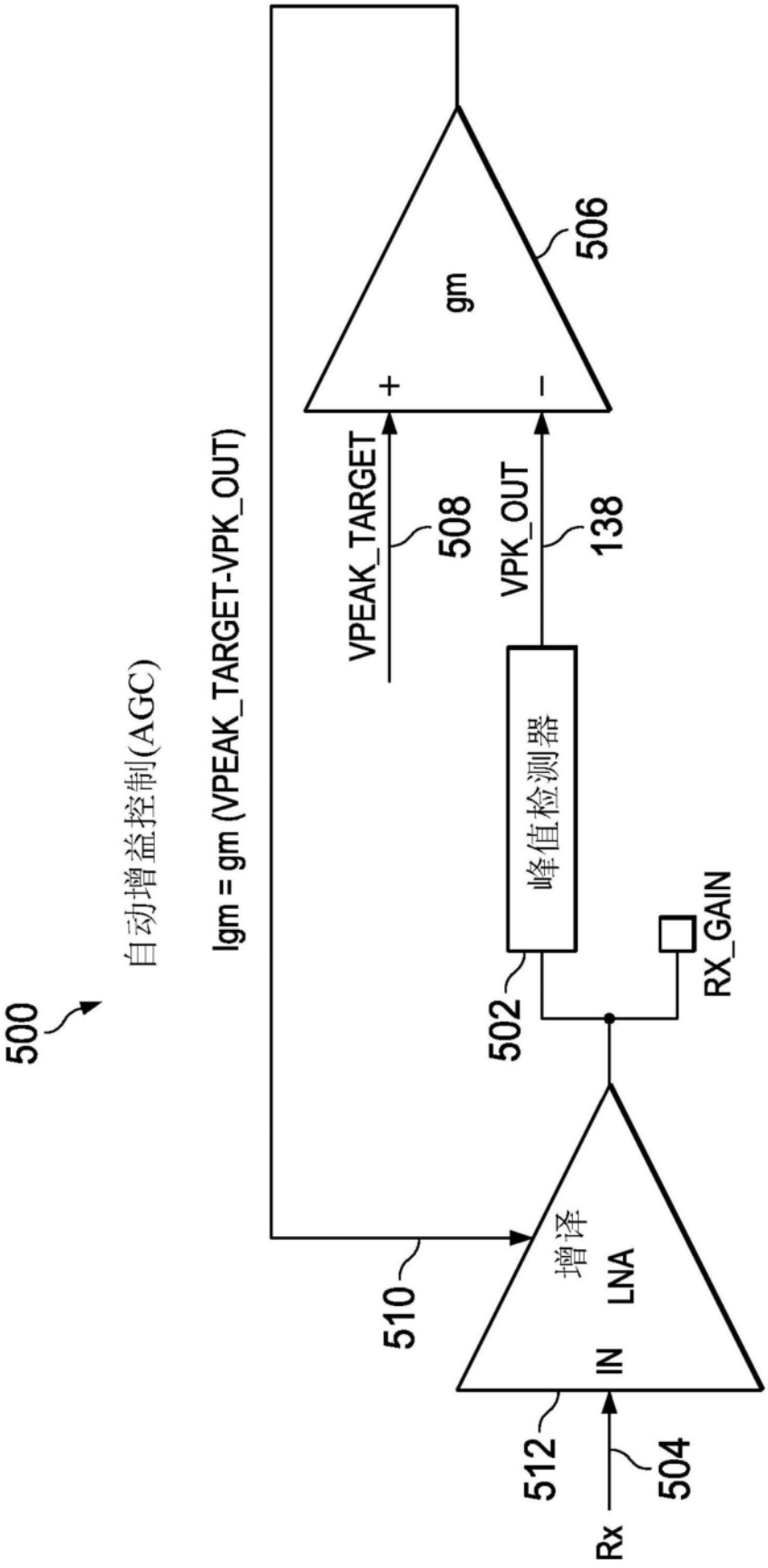

500
自动增益控制(AGC)
Igm = gm (VPEAK_TARGET-VPK_OUT)
gm
506
+
−
VPEAK_TARGET
508
VPK_OUT
138
峰值检测器
502
RX_GAIN
510
增译
LNA
IN
512
504
Rx

图5

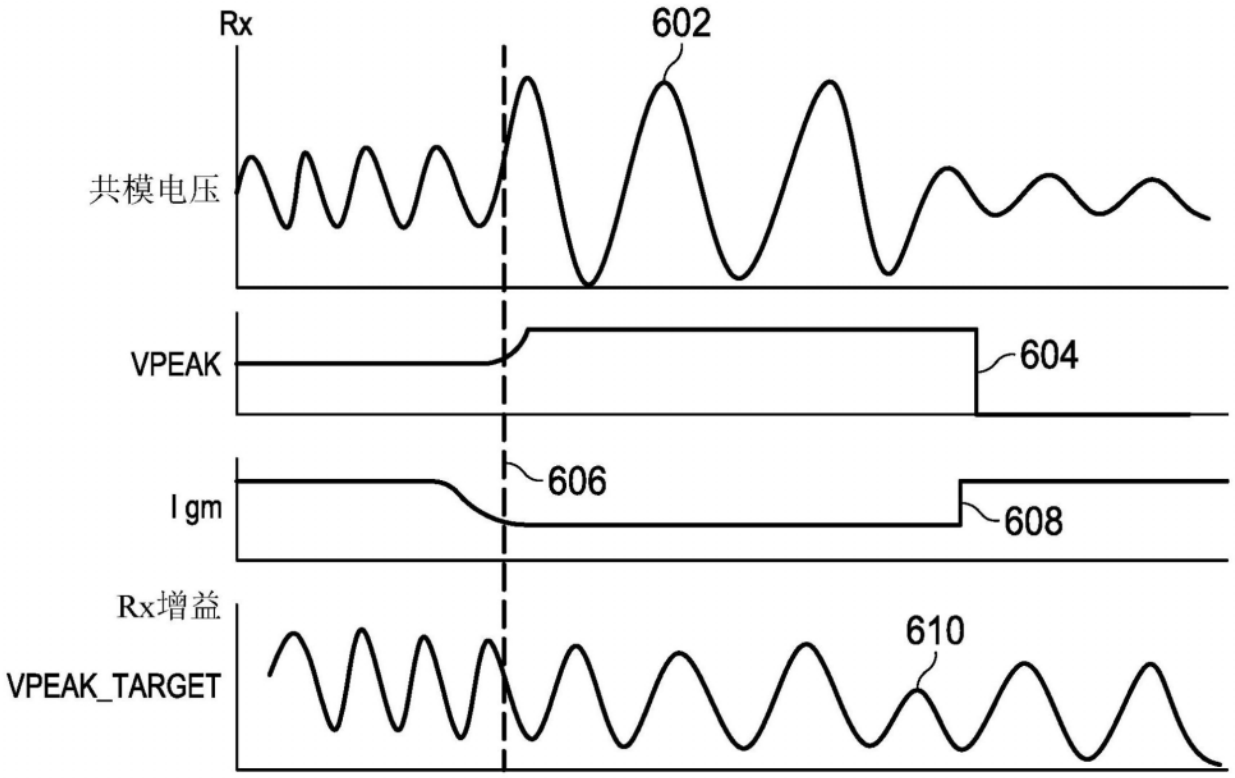

Rx
602
共模电压
VPEAK
604
606
I gm
608
Rx增益
610
VPEAK_TARGET

图6

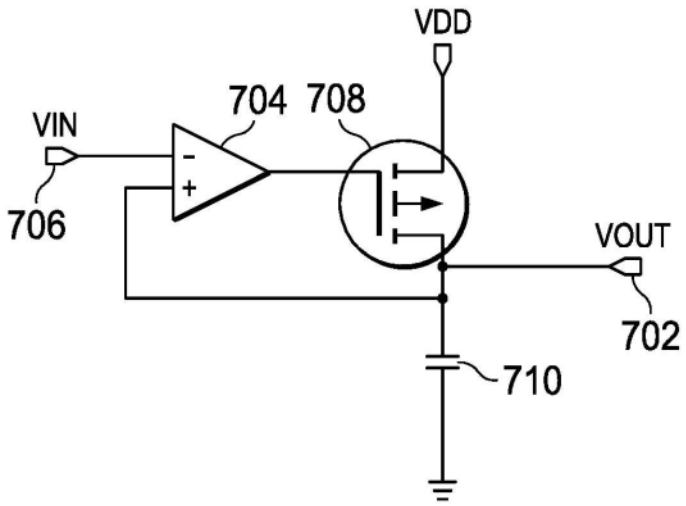

VDD
704
708
VIN
706
VOUT
702
710

图7