

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
30. Dezember 2015 (30.12.2015)



(10) Internationale Veröffentlichungsnummer
WO 2015/197230 A1

(51) Internationale Patentklassifikation:

G01R 19/00 (2006.01) H03K 17/10 (2006.01)
H03K 17/082 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2015/058922

(22) Internationales Anmeldedatum:
24. April 2015 (24.04.2015)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2014 211 984.7 23. Juni 2014 (23.06.2014) DE

(71) Anmelder: **ROBERT BOSCH GMBH** [DE/DE];
Postfach 30 02 20, 70442 Stuttgart (DE).

(72) Erfinder: **JACKE, Thomas**; Friedrich-Dannenmannstrasse 54, 72070 Tuebingen (DE).
SCHIEMANN, Werner; Silcherweg 1, 70734 Fellbach (DE).

BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

(54) Title: METHOD AND APPARATUS FOR SENSING SMALL CURRENTS

(54) Bezeichnung : VERFAHREN UND VORRICHTUNG ZUR STROMSENSIERUNG VON KLEINEN STRÖMEN

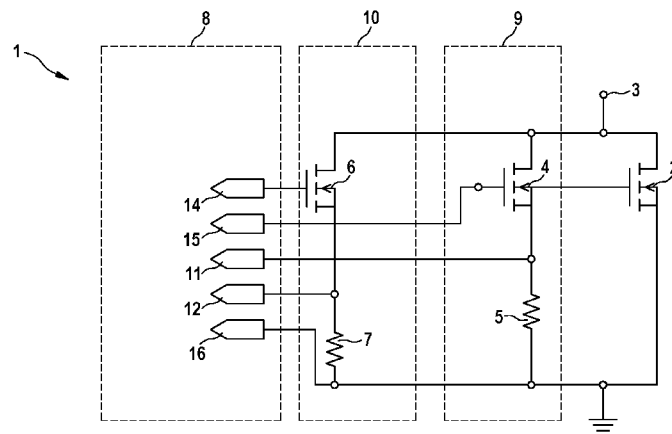


Fig. 1

(57) Abstract: Apparatus (1) for recording current in a power transistor arrangement having a power transistor (2), a first series circuit (9) having a first transistor (4) and a first resistor (5), wherein the first resistor (5) is arranged in a load circuit of the first transistor (4), a second series circuit (10) having a second transistor (6) and a second resistor (7), wherein the second resistor (7) is arranged in a load circuit of the second transistor (6), wherein the first series circuit (9), the second series circuit (10) and the power transistor (2) are arranged parallel to one another, wherein the first resistor (5) is connected to the first transistor (4) in an electrically conductive manner if the first transistor (4) is switched on, and wherein the second resistor (7) is connected to the second transistor (6) in an electrically conductive manner if the second transistor (6) is switched on, wherein a gate connection of the first transistor (4) is connected to a gate connection of the power transistor (2) in an electrically conductive manner if the power transistor (2) is switched on, a control unit (8) which controls the power transistor (2), the first transistor (4) and the second transistor (6), wherein the control unit (8) switches on the power transistor (2) and the first transistor (4), wherein the control unit (8) records a first voltage potential (11) representing a voltage drop across the first resistor

[Fortsetzung auf der nächsten Seite]



WO 2015/197230 A1



(5), wherein the control unit (8) determines a current on the basis of the first voltage potential (11) and the first resistor (5), and the control unit (8) switches off the power transistor (2) and the first transistor (4) if the current is smaller than a predetermined threshold value (20) and switches on the second transistor (6), with the result that the current substantially flows via the second transistor (6).

(57) Zusammenfassung: Vorrichtung (1) zur Stromerfassung einer Leistungstransistoranordnung mit einem Leistungstransistor (2), einer ersten Reihenschaltung (9), die einen ersten Transistor (4) und einen ersten Widerstand (5) aufweist, wobei der erste Widerstand (5) in einem Laststromkreis des ersten Transistors (4) angeordnet ist, - einer zweiten Reihenschaltung (10), die einen zweiten Transistor (6) und einen zweiten Widerstand (7) aufweist, wobei der zweite Widerstand (7) in einem Laststromkreis des zweiten Transistors (6) angeordnet ist, wobei die erste Reihenschaltung (9), die zweite Reihenschaltung (10) und der Leistungstransistor (2) parallel zueinander angeordnet sind, wobei der erste Widerstand (5) mit dem ersten Transistor (4) elektrisch leitend verbunden ist, wenn der erste Transistor (4) eingeschaltet ist, und wobei der zweite Widerstand (7) mit dem zweiten Transistor (6) elektrisch leitend verbunden ist, wenn der zweite Transistor (6) eingeschaltet ist, wobei ein Gateanschluss des ersten Transistors (4) mit einem Gateanschluss des Leistungstransistors (2) elektrisch leitend verbunden ist, wenn der Leistungstransistor (2) eingeschaltet ist, einer Steuereinheit (8), die den Leistungstransistor (2), den ersten Transistor (4) und den zweiten Transistor (6) ansteuert, wobei die Steuereinheit (8) den Leistungstransistor (2) und den ersten Transistor (4) einschaltet, wobei die Steuereinheit (8) ein erstes Spannungspotential (11) erfasst, das einen Spannungsabfall am ersten Widerstand (5) repräsentiert, wobei die Steuereinheit (8) einen Strom in Abhängigkeit des ersten Spannungspotentials (11) und des ersten Widerstands (5) bestimmt, und die Steuereinheit (8), den Leistungstransistor (2) und den ersten Transistor (4) ausschaltet, wenn der Strom kleiner als ein vorbestimmter Schwellenwert (20) ist und den zweiten Transistor (6) einschaltet, sodass der Strom im Wesentlichen über den zweiten Transistor (6) fließt.

5 Beschreibung

Verfahren und Vorrichtung zur Stromsensierung von kleinen Strömen

Stand der Technik

10

Die Erfindung betrifft eine Vorrichtung und ein Verfahren zur Stromerfassung einer Leistungstransistoranordnung, sowie einen Sicherungsschalter mit einer solchen Vorrichtung.

15

Als indirekte Methode zur Stromsensierung an einem Schalter bzw. Transistor ist das Messen der Durchlassspannung des Schalters bekannt. Da die Durchlassspannung im Ohmschen Bereich eine Spannung proportional zum Strom liefert, kann mit Hilfe des Durchlasswiderstands der Strom bestimmt werden.

20

Des Weiteren sind Methoden zur Stromerfassung bekannt, bei denen ein Stromerfassungskreis parallel zum Laststromkreis geschaltet wird, sodass der Strom im Lastkreis ermittelt werden kann. Dazu kann ein Stromerfassungstransistor auf demselben Chip parallel zum Lasttransistor integriert werden. Dabei sind sowohl die Drainanschlüsse als auch die Gateanschlüsse der beiden Transistoren miteinander verbunden. Zur Bestimmung des Laststroms wird der Spannungsabfall am Stromerfassungswiderstand erfasst.

25

30

Nachteilig ist hierbei, dass sich Serienstreuungen oder Nichtlinearitäten der Widerstände des Stromerfassungstransistors direkt auf das Stromteilungsverhältnis auswirken und die Spannung am Stromerfassungswiderstand direkt beeinflussen.

Des Weiteren ist es bekannt eine Stromerfassung mit Hilfe von Analog-Digital-Wandlern durchzuführen. Um eine genaue Messung zu erzielen, muss ein präziser Messwiderstand verwendet werden. Durch die Linearität des Messwiderstands kann eine angepasste Auswerteschaltung mit hohem Dynamikbereich Ströme erfassen.

Nachteilig ist hierbei, dass die Auswerteschaltung beispielsweise durch Offsetspannungen den Messbereich zu kleinen Strömen begrenzt.

Die Aufgabe der Erfindung ist es kleine Ströme mit hoher Genauigkeit zu erfassen.

Offenbarung der Erfindung

Die Vorrichtung und das Verfahren zur Stromerfassung einer Leistungstransistoranordnung weisen einen Leistungstransistor, eine erste Reihenschaltung und eine zweite Reihenschaltung auf, die parallel zueinander angeordnet sind. Die erste Reihenschaltung weist einen ersten Transistor und einen ersten Widerstand auf, wobei der erste Widerstand im Laststromkreis des ersten Transistors angeordnet ist. Die zweite Reihenschaltung weist einen zweiten Transistor und einen zweiten Widerstand auf, wobei der zweite Widerstand im Laststromkreis des zweiten Transistors angeordnet ist. Der erste Widerstand ist mit dem ersten Transistor elektrisch leitend verbunden, wenn der erste Transistor eingeschaltet ist, d. h. leitet. Elektrisch leitend verbunden, bedeutet hierbei, dass der Laststromkreis stromführend ist. Der zweite Widerstand ist mit dem zweiten Transistor elektrisch leitend verbunden, wenn der zweite Transistor eingeschaltet ist, d. h. leitet. Ein Gateanschluss des ersten Transistors ist mit einem Gateanschluss des Leistungstransistors leitend verbunden, wenn der Leistungstransistor eingeschaltet ist. Die zweite Reihenschaltung leitet, wenn der Leistungstransistor ausgeschaltet ist. Des Weiteren ist eine Steuereinheit vorhanden, die den Leistungstransistor, den ersten Transistor und den zweiten Transistor ansteuert. Die Steuereinheit schaltet den Leistungstransistor und den ersten Transistor ein und erfasst ein erstes Spannungspotential. Das erste Spannungspotential repräsentiert einen Spannungsabfall am ersten Widerstand. Die Steuereinheit bestimmt einen Strom

in Abhängigkeit des ersten Spannungspotentials und des ersten Widerstands. Die Steuereinheit schaltet den Leistungstransistor und den ersten Transistor aus, wenn der Gesamtstrom kleiner als ein vorbestimmter Schwellenwert ist. Gleichzeitig schaltet die Steuereinheit den zweiten Transistor ein, sodass der Strom im Wesentlichen über den zweiten Transistor fließt. Der vorbestimmte Schwellenwert repräsentiert dabei einen geringen Strom im Lastkreis des Leistungstransistors.

Der Vorteil ist hierbei, dass durch die Abschaltung des Leistungstransistors und des ersten Transistors geringere Ströme in der Leistungstransistoranordnung gemessen werden können.

In einer Weiterbildung weist die Steuereinheit einen Zeitgeber auf, sodass die Steuereinheit das Ausschalten des ersten Transistors für eine bestimmte Zeitdauer durchführt.

Vorteilhaft ist hierbei, dass die Gesamtverluste der Vorrichtung minimiert werden, wenn der erste Transistor nur für eine bestimmte Zeitdauer ausgeschaltet wird.

In einer weiteren Ausgestaltung weisen der erste Widerstand und der zweite Widerstand unterschiedliche Widerstandswerte auf. Der erste Widerstand weist dabei insbesondere einen kleineren Widerstandswert auf als der zweite Widerstand, vorzugsweise wenigstens ein Zehntel des Widerstandswerts des zweiten Widerstands.

Der Vorteil ist hierbei, dass in den parallel geschalteten Reihenschaltungen Ströme verschiedener Größen erfasst werden können.

In einer Weiterbildung fungiert ein Durchlasswiderstand des zweiten Transistors als zweiter Widerstand.

Vorteilhaft ist hierbei, dass kein zusätzlicher Messwiderstand benötigt wird, wodurch die Anordnung kompakter wird.

In einer weiteren Ausgestaltung weisen der erste Transistor und der zweite Transistor einen gleichen Transistortyp auf. Insbesondere handelt es sich dabei um n-MOS oder p-MOS-Transistoren.

5 Der Vorteil ist hierbei, dass der Aufbau der Vorrichtung vereinfacht wird.

Ein erfindungsgemäßer Sicherungsschalter für automobiler Bordnetzlasten weist die erfindungsgemäße Vorrichtung zur Stromerfassung einer Leistungstransistoranordnung auf. Der Sicherungsschalter kann dabei als low-side Schalter oder als high-side Schalter fungieren. Im Falle eines low-side Schalters weist der Sicherungsschalter einen Lastwiderstand auf, der einen Drainanschluss des Leistungstransistors mit einer Versorgungsspannung verbindet. Im Falle eines high-side Schalters weist der Sicherungsschalter einen Lastwiderstand auf, der einen Sourceanschluss des Leistungstransistors mit einer Masse verbindet.

Weitere Vorteile ergeben sich aus der nachfolgenden Beschreibung von Ausführungsbeispielen bzw. aus den abhängigen Patentansprüchen.

20 Kurze Beschreibung der Zeichnungen

Die vorliegende Erfindung wird nachfolgend anhand bevorzugter Ausführungsformen und beigefügter Zeichnungen erläutert. Es zeigen:

25 **Figur 1** eine Vorrichtung zur Stromerfassung einer Leistungstransistoranordnung,

Figur 2 ein Verfahren zur Stromerfassung einer Leistungstransistoranordnung, und

30 **Figur 3** ein Strom-Spannungsdiagramm, das einen vorbestimmten Schwellenwert aufweist, der einen geringen Strom im Laststromkreis des Leistungstransistors repräsentiert.

35

- 5 -

Figur 1 zeigt eine Vorrichtung 1 zur Stromerfassung eines Leistungstransistors 2. Die Vorrichtung 1 weist eine Steuereinheit 8, eine erste Reihenschaltung 9 und eine zweite Reihenschaltung 10 auf. Die erste Reihenschaltung 9 und die zweite Reihenschaltung 10 sind parallel zueinander angeordnet. Die erste Reihenschaltung 9 weist einen ersten Transistor 4 und einen ersten Widerstand 5 auf. Der erste Widerstand 5 ist im Laststromkreis des ersten Transistors 4 angeordnet, d. h. der erste Widerstand 5 ist mit dem ersten Transistor 4 elektrisch leitend verbunden, wenn der erste Transistor (4) eingeschaltet ist. Elektrisch leitend verbunden bedeutet hierbei, dass der Laststromkreis einen Strom führt. Die zweite Reihenschaltung 10 weist einen zweiten Transistor 5 und einen zweiten Widerstand 7 auf, d. h. der zweite Widerstand 7 ist mit dem zweiten Transistor 6 elektrisch leitend verbunden, wenn der zweite Transistor (6) eingeschaltet ist. Der zweite Widerstand 7 ist im Laststromkreis des zweiten Transistors 5 angeordnet. Der erste Widerstand 5 und der zweite Widerstand 7 fungieren dabei als Messwiderstände, sogenannte Stromerfassungswiderstände bzw. Sense-Widerstände, wobei der erste Widerstand 5 einen geringeren Wert aufweist als der zweite Widerstand 7, der im Allgemeinen hochohmig gewählt wird. Das Verhältnis des zweiten Widerstands 7 zum ersten Widerstand 5 beträgt beispielsweise $1/N \cdot FL$, wobei N das Teilverhältnis bzw. Größenverhältnis des Leistungstransistors 2 und des ersten Transistors 4 ist. FL ist das Verhältnis aus Laststrom zu Ruhestrom im Laststromkreis des Leistungstransistors. In einem Ausführungsbeispiel ist ein Teilverhältnis $N=1000$ und ein Last- zu Ruhestromverhältnis $FL=1A/0.1mA$, wobei hierbei der erste Widerstand 5 beispielsweise einen Wert von 300 Ohm und der zweite Widerstand beispielsweise einen Wert von 3000 Ohm aufweist.

Optional kann ein Durchlasswiderstand des zweiten Transistors 5 als zweiter Widerstand 7 fungieren.

Die Steuereinheit 8 weist mindestens zwei Eingänge auf mit denen das erste Spannungspotentiale 11 und das zweite Spannungspotential 12 erfasst werden und einen Eingang 16, der eine Referenzspannung, beispielsweise eine Masse erfassen kann. Außerdem weist die Steuereinheit 8 mindestens einen ersten Ausgang 14 und einen zweiten Ausgang 15 auf. Der erste Ausgang 14 steuert ein Gate des zweiten Transistors 6 an und der zweite Ausgang 15 steuert ein

Gate des Leistungstransistors 2 und des ersten Transistors 4 an. Die Vorrichtung 1 umfasst die Leistungstransistoranordnung bei der parallel zum Laststromkreis des Leistungstransistors 2, die erste Reihenschaltung 9 und die zweite Reihenschaltung 10 angeordnet ist. Der Gateanschluss des ersten Transistors 4 ist mit dem Gatenanschluss des Leistungstransistors 2 verbunden. Ist der Leistungstransistor 2 eingeschaltet, so ist durch die direkte Verbindung der Gates auch der erste Transistor 4 eingeschaltet. Ein Drainanschluss 3 des Leistungstransistors 2 ist mit einer Versorgungsspannung verbindbar.

In einem weiteren Ausführungsbeispiel wird die Vorrichtung 1 in einem low-side Schalter für eine elektrische Last, z.B. Beleuchtung oder Steuergerät in einem Fahrzeug, eingesetzt, wodurch die Masse der elektrischen Last geschaltet wird. Dazu wird der Drainanschluss 3 des Leistungstransistors 2 über die elektrische Last mit einer Versorgungsspannung verbunden.

In einem weiteren Ausführungsbeispiel wird die Vorrichtung 1 in einem high-side Schalter für eine elektrische Last, z.B. Beleuchtung oder Steuergerät in einem Auto) eingesetzt, wodurch die Versorgungsspannung der elektrischen Last geschaltet wird. Dazu wird der Sourceanschluß des Leistungstransistors 2 über die elektrische Last mit der Masse verbunden und der Drainanschluss des Leistungstransistors 2 mit der Versorgungsspannung verbunden.

In einem weiteren Ausführungsbeispiel wird die Vorrichtung 1 in einem Pegelumsetzer verwendet, der als low-side Schalter fungiert, wodurch die Masse des Pegelumsetzers geschaltet wird. Dazu wird der Drainanschluss 3 des Leistungstransistors 2 über einen Lastwiderstand mit der Versorgungsspannung verbunden.

In einem weiteren Ausführungsbeispiel wird die Vorrichtung 1 in einem Pegelumsetzer verwendet, der als high-side Schalter fungiert, wodurch der Versorgungsspannungspin des Pegelumsetzers geschaltet wird. Dazu wird ein Sourceanschluss des Leistungstransistors 2 über einen Lastwiderstand mit der Masse verbunden und der Drainanschluss des Leistungstransistors 2 mit der Versorgungsspannung verbunden.

In einem weiteren Ausführungsbeispiel wird die zweite Reihenschaltung 10 zusammen mit einer Signalauswerteeinheit in einem ASIC integriert. Durch den hochohmigen zweiten Widerstand erfolgt die Integration platzsparend. Bei einer
5 Endprüfung des ASIC's kann ein Abgleich leicht realisiert werden. Optional können die Gatetreiber des ersten und zweiten Transistors 4 und 6 auf dem ASIC integriert werden.

Figur 2 zeigt ein Verfahren zur Stromerfassung eines Leistungstransistors. Das
10 Verfahren startet mit Schritt 200, indem ein Gate eines Leistungstransistors und ein Gate eines ersten Transistors mit Hilfe einer Steuereinheit angesteuert werden bzw. eingeschaltet werden. Dadurch wird der erste Widerstand bestromt, sodass in einem folgenden Schritt 210 ein erstes Spannungspotential, das einen
15 Spannungsabfall am ersten Widerstand repräsentiert erfasst wird. In einem folgenden Schritt 215 wird ein Strom in Abhängigkeit des ersten Spannungspotentials des ersten Spannungspotentials und des ersten Widerstands bestimmt. In einem folgenden Schritt 220 wird überprüft, ob der Strom unterhalb eines vorbestimmten Schwellenwerts 20 liegt, der in Figur 3
20 gezeigt ist und den Strombereich der elektrischen Last im Leistungskreis bzw. Laststromkreis des Leistungstransistors begrenzt. Der vorbestimmte Schwellenwert ist insbesondere kleiner als 1 mA. Ist dies der Fall, so wird in einem folgenden Schritt 230 der Leistungstransistor und der erste Transistor ausgeschaltet und der erste Transistor eingeschaltet, sodass der geringe Strom mit Hilfe des zweiten Transistors erfasst werden kann. Ist dies nicht der Fall, so
25 wird das Verfahren beendet oder mit Schritt 210 fortgesetzt.

Optional können in Schritt 230 der Leistungstransistor und der erste Transistor für eine bestimmte Zeitdauer ausgeschaltet werden, vorzugsweise eine kurze
30 Zeitdauer z. B. im Nanosekundenbereich, sodass die Verluste in der Vorrichtung minimiert werden. Nach Ablauf der Zeitdauer werden der Leistungstransistor und der erste Transistor wieder eingeschaltet und der zweite Transistor ausgeschaltet, sodass das Verfahren mit Schritt 210 fortfährt.

In einem weiteren Ausführungsbeispiel wird das Verfahren gestartet, indem ein
35 Gate des ersten Transistors und ein Gate des zweiten Transistors mit Hilfe der

Steuereinheit angesteuert werden bzw. eingeschaltet werden. Dadurch werden der erste Widerstand und der zweite Widerstand bestromt, sodass in einem folgenden Schritt ein erstes Spannungspotential, das einen Spannungsabfall am ersten Widerstand repräsentiert, und ein zweites Spannungspotential, das einen Spannungsabfall am zweiten Widerstand repräsentiert, erfasst werden. In einem folgenden Schritt wird ein Gesamtstrom in Abhängigkeit eines ersten Teilstroms und eines zweiten Teilstroms bestimmt bzw. der erste Teilstrom und der zweite Teilstrom werden addiert. Der erste Teilstrom wird dabei in Abhängigkeit des ersten Spannungspotentials und des ersten Widerstands bestimmt und der zweite Teilstrom in Abhängigkeit des zweiten Spannungspotentials und des zweiten Widerstands bestimmt. In einem folgenden Schritt wird überprüft, ob der Strom unterhalb eines vorbestimmten Schwellenwerts 20 liegt, der in Figur 3 gezeigt ist. Der vorbestimmte Schwellenwert ist insbesondere kleiner als 1 mA. Ist dies der Fall, so wird in einem folgenden Schritt der erste Transistor ausgeschaltet, sodass der geringe Gesamtstrom mit Hilfe des zweiten Transistors erfasst werden kann. Ist dies nicht der Fall, so wird das Verfahren beendet.

Ansprüche

1. Vorrichtung (1) zur Stromerfassung einer Leistungstransistoranordnung mit
- einem Leistungstransistor (2),
 - 5 - einer ersten Reihenschaltung (9), die einen ersten Transistor (4) und einen ersten Widerstand (5) aufweist,
 - wobei der erste Widerstand (5) in einem Laststromkreis des ersten Transistors (4) angeordnet ist,
 - einer zweiten Reihenschaltung (10), die einen zweiten Transistor (6) und einen
 - 10 zweiten Widerstand (7) aufweist,
 - wobei der zweite Widerstand (7) in einem Laststromkreis des zweiten Transistors (6) angeordnet ist,
 - wobei die erste Reihenschaltung (9), die zweite Reihenschaltung (10) und der Leistungstransistor (2) parallel zueinander angeordnet sind,
 - 15 - wobei der erste Widerstand (5) mit dem ersten Transistor (4) elektrisch leitend verbunden ist, wenn der erste Transistor (4) eingeschaltet ist, und
 - wobei der zweite Widerstand (7) mit dem zweiten Transistor (6) elektrisch leitend verbunden ist, wenn der zweite Transistor (6)
 - 20 eingeschaltet ist,
 - wobei ein Gateanschluss des ersten Transistors (4) mit einem Gateanschluss des Leistungstransistors (2) elektrisch leitend verbunden ist, wenn der Leistungstransistor (2) eingeschaltet ist,
 - einer Steuereinheit (8), die den Leistungstransistor (2), den ersten Transistor (4)
 - 25 und den zweiten Transistor (6) ansteuert, wobei die Steuereinheit (8) den Leistungstransistor (2) und den ersten Transistor (4) einschaltet,
 - wobei die Steuereinheit (8) ein erstes Spannungspotential (11) erfasst, das einen Spannungsabfall am ersten Widerstand (5) repräsentiert,
 - wobei die Steuereinheit (8) einen Strom in Abhängigkeit des ersten
 - 30 Spannungspotentials (11) und des ersten Widerstands (5) bestimmt, und
 - die Steuereinheit (8), den Leistungstransistor (2) und den ersten Transistor (4) ausschaltet, wenn der Strom kleiner als ein vorbestimmter Schwellenwert (20) ist und den zweiten Transistor (6) einschaltet,

- 10 -

sodass der Strom im Wesentlichen über den zweiten Transistor (6) fließt.

- 5 2. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die Steuereinheit (8) einen Zeitgeber aufweist, sodass die Steuereinheit (8) das Ausschalten des Leistungstransistors (2) und des ersten Transistors (4) für eine bestimmte Zeitdauer durchführt.
- 10 3. Vorrichtung nach einem der Ansprüche 1 oder 2, dadurch gekennzeichnet, dass der erste Widerstand (5) und der zweite Widerstand (7) unterschiedliche Widerstandswerte aufweisen, insbesondere dass der erste Widerstand (5) wenigstens ein Zehntel des Widerstandswerts des zweiten Widerstands (7) aufweist.
- 15 4. Vorrichtung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass als zweiter Widerstand (7) ein Durchlasswiderstand des zweiten Transistors (6) vorgesehen ist.
- 20 5. Vorrichtung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der erste Transistor (4) und der zweite Transistor (6) einen gleichen Transistortyp aufweisen, insbesondere n-MOS oder p-MOS-Transistor.
- 25 6. Sicherungsschalter für automobiler Bordnetzlasten mit einer Vorrichtung zur Stromerfassung einer Leistungstransistoranordnung nach einem der Ansprüche 1 bis 5, wobei der Sicherungsschalter als low-side Schalter fungiert, mit
- einem Leistungstransistor (2),
 - einer Steuereinheit (8),
 - einem Lastwiderstand, der einen Drainanschluss des Leistungstransistors (2) mit einer Versorgungsspannung verbindet,
 - 30 - einer ersten Reihenschaltung mit einem ersten Transistor (4) und einem ersten Widerstand (5), wobei der erste Widerstand (5) in einem Laststromkreis des ersten Transistors (4) angeordnet ist, und

- 11 -

- einer zweiten Reihenschaltung mit einem zweiten Transistor (6) und einem zweiten Widerstand (7), wobei der zweite Widerstand (7) in einem Laststromkreis des zweiten Transistors (6) angeordnet ist,

- wobei die erste Reihenschaltung (9), die zweite Reihenschaltung (10) und der Leistungstransistor (2) parallel zueinander angeordnet sind,

- wobei der erste Widerstand (5) mit dem ersten Transistor (4) elektrisch leitend verbunden ist, wenn der erste Transistor (4) eingeschaltet ist, und

- wobei der zweite Widerstand (7) mit dem zweiten Transistor (6) elektrisch leitend verbunden ist, wenn der zweite Transistor (6) eingeschaltet ist,

- wobei ein Gateanschluss des ersten Transistors (4) mit einem Gateanschluss des Leistungstransistors (2) elektrisch leitend verbunden ist, wenn der Leistungstransistor (2) eingeschaltet ist,

- wobei die Steuereinheit (8)

- den Leistungstransistor (2), den ersten Transistor (4) und den zweiten Transistor (6) ansteuert, wobei die Steuereinheit (8) den Leistungstransistor (2) und den ersten Transistor (4) einschaltet,

- ein erstes Spannungspotential (11) erfasst, das einen Spannungsabfall am ersten Widerstand (5) repräsentiert,

- einen Strom bestimmt, und

- den Leistungstransistor (2) und den ersten Transistor (4) ausschaltet, wenn der Strom kleiner als ein vorbestimmter Schwellenwert (20) ist, und den zweiten Transistor (6) einschaltet, sodass der Strom im Wesentlichen über den zweiten Transistor (6) fließt.

7. Sicherungsschalter für automobiler Bordnetzlasten mit einer Vorrichtung zur Stromerfassung einer Leistungstransistoranordnung nach einem der Ansprüche 1 bis 5, wobei der Sicherungsschalter als high-side Schalter fungiert, mit

- einem Leistungstransistor (2),

- einer Steuereinheit (8),

- einem Lastwiderstand, der einen Sourceanschluss des Leistungstransistors (2) mit einer Masse verbindet,

- 12 -

- einer ersten Reihenschaltung mit einem ersten Transistor (4) und einem ersten Widerstand (5), wobei der erste Widerstand (5) in einem Laststromkreis des ersten Transistors (4) angeordnet ist, und
- einer zweiten Reihenschaltung mit einem zweiten Transistor (6) und einem zweiten Widerstand (7), wobei der zweite Widerstand (7) in einem Laststromkreis des zweiten Transistors (6) angeordnet ist,
 - wobei die erste Reihenschaltung (9), die zweite Reihenschaltung (10) und der Leistungstransistor (2) parallel zueinander angeordnet sind,
 - wobei der erste Widerstand (5) mit dem ersten Transistor (4) elektrisch leitend verbunden ist, wenn der erste Transistor (4) eingeschaltet ist, und
 - wobei der zweite Widerstand (7) mit dem zweiten Transistor (6) elektrisch leitend verbunden ist, wenn der zweite Transistor (6) eingeschaltet ist,
 - wobei ein Gateanschluss des ersten Transistors (4) mit einem Gateanschluss des Leistungstransistors (2) elektrisch leitend verbunden ist, wenn der Leistungstransistor (2) eingeschaltet ist,
- wobei die Steuereinheit (8)
 - den Leistungstransistor (2), den ersten Transistor (4) und den zweiten Transistor (6) ansteuert, wobei die Steuereinheit (8) den Leistungstransistor (2) und den ersten Transistor (4) einschaltet,
 - ein erstes Spannungspotential (11) erfasst, das einen Spannungsabfall am ersten Widerstand (5) repräsentiert,
 - einen Strom bestimmt, und
 - den Leistungstransistor (2) und den ersten Transistor (4) ausschaltet, wenn der Strom kleiner als ein vorbestimmter Schwellenwert (20) ist, und den zweiten Transistor (6) einschaltet, sodass der Strom im Wesentlichen über den zweiten Transistor (6) fließt.

8. Verfahren zur Stromerfassung einer Leistungstransistoranordnung, insbesondere zur Stromerfassung in einer Vorrichtung nach einem der Ansprüche 1 bis 5, mit den Schritten

- 13 -

- Einschalten (200) eines Leistungstransistors (2) und eines ersten Transistors (4) mit Hilfe einer Steuereinheit (8), sodass ein erster Widerstand (5) der in einem Laststromkreis des ersten Transistors (4) bestromt wird,

- Erfassen (210) eines ersten Spannungspotentials (11), das einen Spannungsabfall an einem ersten Widerstand (5) repräsentiert,

- wobei mit Hilfe einer Steuereinheit (8) ein Strom in Abhängigkeit des ersten Spannungspotentials (11) und des ersten Widerstands (5) bestimmt wird, und

- der Leistungstransistor (2) und der erste Transistor (4) mit Hilfe der Steuereinheit (8) ausgeschaltet wird, wenn der Strom kleiner als ein

vorbestimmter Schwellenwert (20) ist und der zweite Transistor (6) eingeschaltet wird, sodass der Strom im Wesentlichen über den zweiten Transistor (6) fließt.

9. Verfahren nach Anspruch 8, dadurch gekennzeichnet, dass das Ausschalten des ersten Transistors (4) für eine bestimmte Zeit durchgeführt wird.

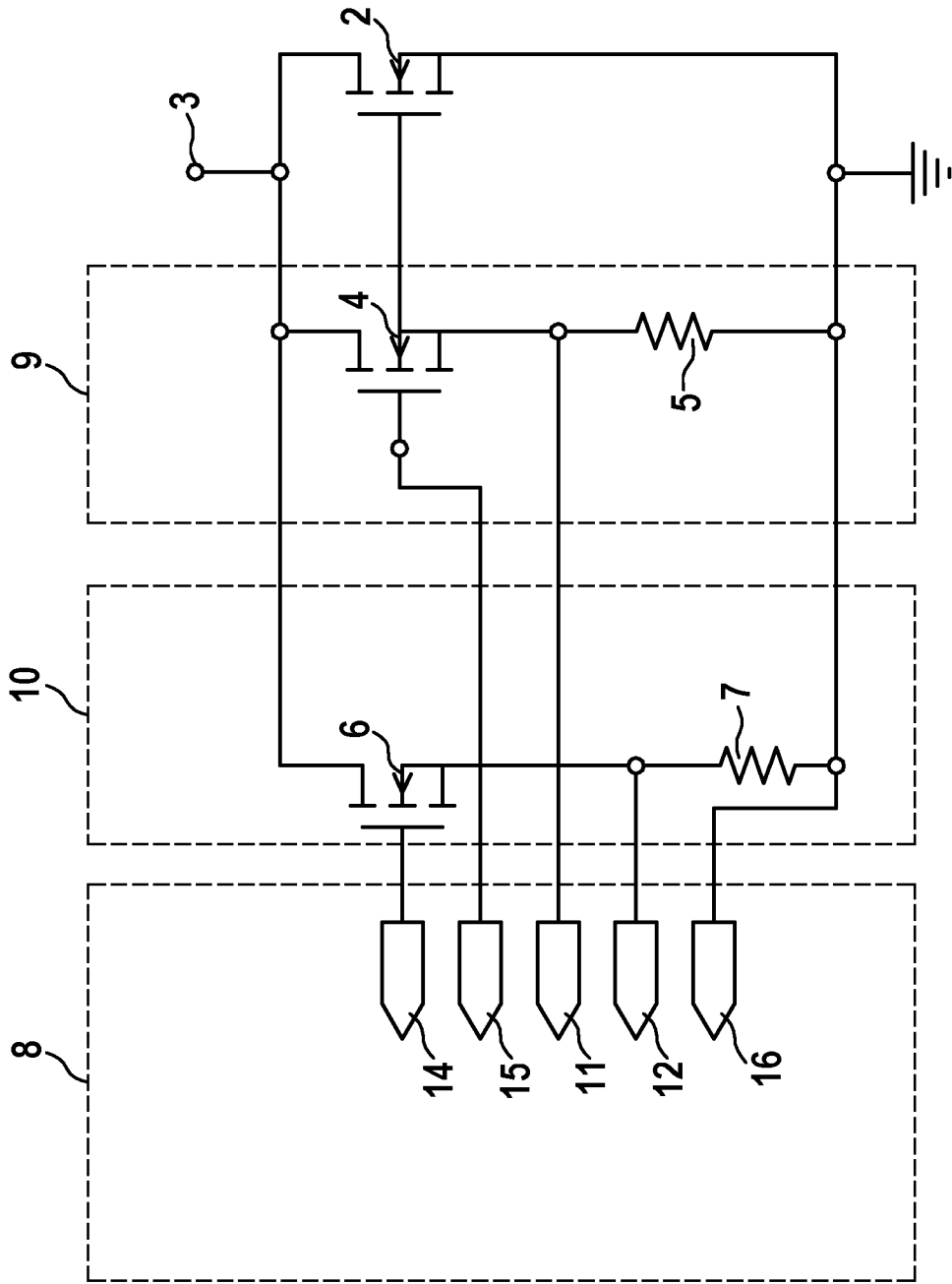


Fig. 1



2 / 2

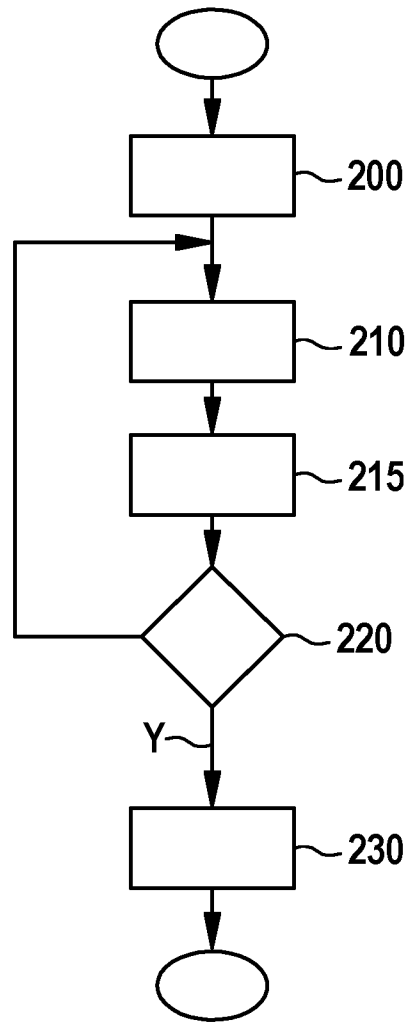


Fig. 2

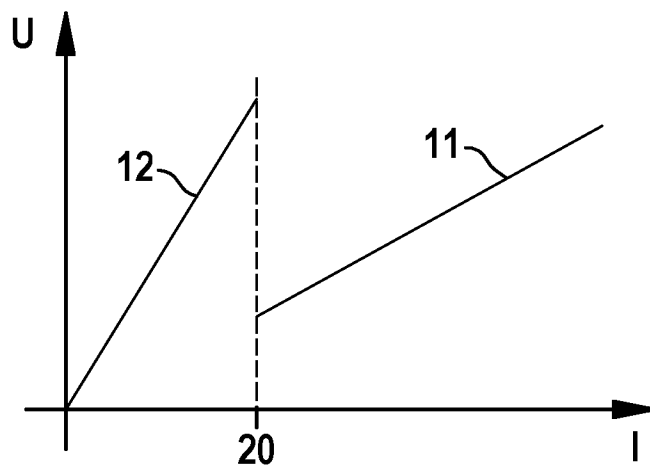


Fig. 3

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2015/058922

A. CLASSIFICATION OF SUBJECT MATTER
 INV. G01R19/00 H03K17/082
 ADD. H03K17/10

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
 Minimum documentation searched (classification system followed by classification symbols)
 H03K G01R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
 EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2014/167797 A1 (AERTS S) 19 June 2014 (2014-06-19) paragraph [0014] - paragraph [0036] paragraph [0047] - paragraph [0085] claim 6	1-9
A	----- US 2010/007327 A1 (ANDOH HIROKI [JP] ET AL) 14 January 2010 (2010-01-14) figures 2, 6 -----	1-9

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search 14 July 2015	Date of mailing of the international search report 21/07/2015
---	--

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Simon, Volker
--	---

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2015/058922

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2014167797 A1	19-06-2014	EP 2746890 A1	25-06-2014
		US 2014167797 A1	19-06-2014

US 2010007327 A1	14-01-2010	JP 5183585 B2	17-04-2013
		JP 2010019840 A	28-01-2010
		US 2010007327 A1	14-01-2010

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP2015/058922

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES INV. G01R19/00 H03K17/082 ADD. H03K17/10		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
B. RECHERCHIERTE GEBIETE		
Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) H03K G01R		
Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal, WPI Data		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2014/167797 A1 (AERTS S) 19. Juni 2014 (2014-06-19) Absatz [0014] - Absatz [0036] Absatz [0047] - Absatz [0085] Anspruch 6	1-9
A	US 2010/007327 A1 (ANDOH HIROKI [JP] ET AL) 14. Januar 2010 (2010-01-14) Abbildungen 2, 6	1-9
<input type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen :		
"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist		"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist		"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)		"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht		"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist
"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist		
Datum des Abschlusses der internationalen Recherche 14. Juli 2015		Absendedatum des internationalen Recherchenberichts 21/07/2015
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Bevollmächtigter Bediensteter Simon, Volker

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2015/058922

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2014167797 A1	19-06-2014	EP 2746890 A1 US 2014167797 A1	25-06-2014 19-06-2014

US 2010007327 A1	14-01-2010	JP 5183585 B2 JP 2010019840 A US 2010007327 A1	17-04-2013 28-01-2010 14-01-2010
