

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/3065

H01L 21/3213 H01L 21/314



[12] 发明专利说明书

[21] ZL 专利号 97102155.4

[45] 授权公告日 2003 年 12 月 3 日

[11] 授权公告号 CN 1129958C

[22] 申请日 1997.1.24 [21] 申请号 97102155.4

[30] 优先权

[32] 1996.1.26 [33] JP [31] 011481/1996

[71] 专利权人 松下电器产业株式会社

地址 日本大阪

[72] 发明人 中川聪 伊东丰二 尾藤阳二

长野能久

审查员 刘天飞

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

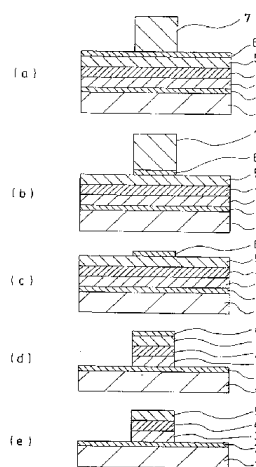
代理人 王以平

权利要求书 2 页 说明书 8 页 附图 5 页

[54] 发明名称 半导体器件的制造方法

[57] 摘要

在半导体衬底上依次形成器件绝缘膜、下白金膜、强电介质膜、上白金膜、钛膜和期望图形的光刻胶掩模。钛膜厚度设为上白金膜、强电介质膜和下白金膜总厚度的十分之一以上。用干蚀法刻蚀钛膜并用灰化处理除去光刻胶掩模。用已图形化的钛膜为掩模，应用把氧气的体积浓度设定为 40% 的氯与氧混合气体的等离子体的干蚀法刻蚀上白金膜、强电介质膜和下白金膜。由于钛膜被氧化故可得到高的刻蚀选择比。再用应用了氯气的等离子体的干蚀法除去钛膜。



1. 一种半导体器件的制造方法，其特征是具有下列工序：

在半导体衬底的上边形成由强电介质和高介电系数材料二者之中至少一者构成的刻蚀对象膜；

在上述刻蚀对象膜的上边形成叠层掩模，该叠层掩模具有由绝缘物构成的下层掩模和由该下层掩模之上、易于氧化的金属构成的上层掩模，且已图形化；

用卤族元素和氧的混合气体的等离子体对上述刻蚀对象膜选择性地刻蚀；以及

留下上述下层掩模、并除去上述上层掩模，

其中，在所述除去上层掩模的工序中，通过留下所述下层掩模而使所述刻蚀对象膜不暴露在刻蚀气体中。

2. 如权利要求 1 的半导体器件的制造方法，其特征是：上述形成下层掩模的工序具有形成由氧化硅构成的膜工序。

3. 如权利要求 1 的半导体器件的制造方法，其特征是：上述形成上层掩模的工序具有形成由钛和钛化物和含钛的合金这三者之中的至少一者构成的膜的工序。

4. 如权利要求 3 的半导体器件的制造方法，其特征是：上述除去上层掩模的工序具有应用氯系还原性气体的等离子体对上述上层掩模进行刻蚀的工序。

5. 如权利要求 4 的半导体器件的制造方法，其特征是：上述除去上层掩模的工序具有用三氯化硼的气体等离子体作为所述的氯系还原性气体的等离子体、以所述三氯化硼的气体等离子体对钛和氧化钛的腐蚀速度相等的条件下对上述上层掩模进行刻蚀的工序。

6. 一种半导体器件的制造方法，其特征是具备下列工序：

在半导体衬底的上边，形成由强电介质和高介电系数材料二者之中至少一者构成的刻蚀对象膜；

在上述刻蚀对象膜的上边,形成由绝缘物构成的已图形化的掩模;

用卤族元素和氧的混合气体的等离子体对上述刻蚀对象膜选择性地刻蚀;以及

仅仅除去上述掩模之内的上层部分。

7. 如权利要求 6 的半导体器件的制造方法,其特征是:上述形成掩模的工序具有形成由氧化硅构成的膜的工序。

半导体器件的制造方法

技术领域

本发明涉及半导体器件的制造方法，特别是涉及强电介质、高介电系数材料和白金的刻蚀方法。

背景技术

人们知道利用了已形成于半导体衬底上边的强电介质膜的自然极化的非易失性存储器。此外，还知道把由高介电系数材料构成的电容器备于半导体衬底上边的 DRAM (动态 RAM)。在这些种类的存储器的制造过程中，需要对强电介质和高介电系数材料和用作它们的电极的白金 (Pt) 进行微细加工。

人们熟悉用以光刻胶为掩模且应用氯 (Cl_2) 气体的等离子体的干蚀法加工强电介质和高介电系数材料的方法。但是，由于强电介质和高介电系数材料是高熔点且高沸点的金属的复合氧化物，故刻蚀速度慢。即，由于用这种方法得不到足够的选择比，故在现有技术中需要徒劳无益地把光刻胶掩模作厚。因而难于进行微细加工。

发明内容

本发明的目的是使得可以容易地实现对强电介质、高介电系数材料和白金的微细加工。

为了实现上述目的，本发明提出了一种半导体器件的制造方法，其特征是具有下列工序：在半导体衬底的上边形成由强电介质和高介电系数材料二者之中至少一者构成的刻蚀对象膜；在上述刻蚀对象膜的上边形成叠层掩模，该叠层掩模具有由绝缘物构成的下层掩模和由该下层掩模之上、易于氧化的金属构成的上层掩模，且已图形化；用具有卤族元素和氧的混合气体的等离子体对上述刻蚀对象膜选择性地刻蚀；以及留下上述下层掩模、并除去上述上层掩模，其中，在所述除去上层掩模的工序中，通过留下所述下层掩模而使所述刻蚀对象膜不暴露在刻蚀气体中。

若采用这种方法，则作为上层掩模而形成的金属膜将被等离子体氧

化。其结果是掩模的刻蚀速度变小。与此形成对照地，对于刻蚀对象膜来说，则可确保大的刻蚀速度。因此，实现刻蚀的高的选择比、且刻蚀对象膜的微细加工将会变得容易。而且，在除去上层掩模时，由于刻蚀对象膜已被下层掩模覆盖了起来，故该刻蚀对象膜不会暴露于刻蚀气体之内。因而将抑制强电介质特性和高介电系数特性的不均一和劣化。此外，为了防止上层掩膜产生残渣，用具有氟系还原性气体的等离子体比如说三氟化硼气体等离子体对上层掩模进行刻蚀。

此外，本发明的另一种半导体器件的制造方法包括下列工序：在半导体衬底上形成由强电介质和高介电系数材料之中至少一者构成的刻蚀对象膜，在该膜的上边以绝缘物为掩模形成图形并用卤族元素和氧的混合气体的等离子体对刻蚀对象膜选择性地进行了刻蚀之后，仅仅除去由绝缘物构成的掩模中的上层部分。倘采用这种方法。通过采用应用了由绝缘物构成的掩模的干蚀法，与应用光刻胶掩模的情况相比，刻蚀对象膜的微细加工变得容易了。而且，由于只是部分地除去掩模，其结果是在除去该掩模时保护了刻蚀对象膜，从而可抑制强电介质特性和高介电系数特性的不均一和劣化。

附图说明

图1(a)~图1(e)的断面图示出了本发明的半导体器件的制造方法的工序。

图2示出的是在实施用氟和氧的混合气体的等离子体进行的干蚀的情况下的、混合气体中的氧气体的体积浓度与白金、强电介质和钛的各自的刻蚀速度之间的关系。

图3(a)~图3(d)的断面图示出了本发明的半导体器件的制造方法的另一种工序。

图4示出的是在实施用三氟化硼气体的等离子体进行的干蚀的情况下的、刻蚀室内的压力与钛和氧化钛的各自的刻蚀速度之间的关系。

图5(a)~图5(d)的断面图示出了本发明的半导体器件的制造方法的再一种工序。

具体实施方式

以下边参看附图边对本发明的半导体器件的制造方法的具体例子进行说明。

图1(a)~图1(e)示出了本发明的半导体器件的制造方法的工序。

工序。在图 1 (a) ~ 图 1 (e) 中, 1 是由硅 (Si) 单晶构成的半导体衬底, 2 是由氧化硅 (SiO_2) 构成的器件绝缘膜, 3 是下层白金 (Pt) 膜, 4 是由 SBT 即由 $\text{SrBi}_2\text{Ta}_3\text{O}_9$ 构成的强电介质膜, 5 是上层的白金 (Pt) 膜, 6 是钛 (Ti) 膜, 7 是光刻胶掩模。

若按顺序进行说明, 则先在半导体衬底 1 的上边形成器件绝缘膜 2, 再在其上边依次形成下层白金膜 3、强电介质膜 4、上层白金膜 5 和钛膜 6, 再在其上用光刻技术形成所希望的图形的光刻胶掩模 7 (图 1(a))。用 CVD 法形成器件绝缘膜 2, 用溅射法形成下层白金膜 3、上层白金膜 5 和钛膜 6, 用溶胶凝胶 (Solgel) 法 (详细地说用旋转涂敷法、喷雾 (mist) 法等) 来形成强电介质膜 4。各自的膜厚, 例如器件绝缘膜 2 为 200nm, 下层白金膜 3 为 300nm, 强电介质膜 4 为 200nm, 上层白金膜 5 为 200nm, 钛膜 6 为 200nm, 光刻胶掩模 7 为 1200nm。这时, 钛膜 6 的厚度被设定为大于由上层白金膜 5 和强电介质膜 4 和下层白金膜 3 构成的叠层膜的合计厚度的十分之一。

其次用应用了氯 (Cl_2) 气体的等离子体的干蚀法刻蚀钛膜 6 (图 1(b)), 用氧 (O_2) 等离子体进行的灰化处理除去光刻胶掩模 7 (图 1(c))。

接着, 以已图形化的钛膜 6 为掩模, 且用应用了氯 (Cl_2) 和氧 (O_2) 的混合气体的等离子体的干蚀法, 对由上层白金膜 5 和强电介质膜 4 和下层白金膜 3 构成的叠层膜进行刻蚀 (图 1(d))。这时, 使用为进行干蚀的刻蚀室, 比如说把氯气的流量设定为 12cc/分, 把氧气的流量设定为 8cc/分, 把刻蚀室内的压力保持为 2Pa、且以 $5\text{W}/\text{cm}^2$ 的密度加上 13.56MHz 的高频功率, 以使之产生氯与氧的混合气体的等离子体。这时, 氧气在氯与氧混合气体中所占的体积浓度为 40 %。

再通过以使用了氯气的等离子体的干蚀法对钛膜 6 进行刻蚀的办法除去该钛膜 6 (图 1(e))。这时, 采用比如说把氯气的流量设定为 30cc/分, 使刻蚀室内的压力保持 20Pa, 且以 $0.7\text{W}/\text{cm}^2$ 的密度加上 13.56MHz 的高频功率的办法使之产生氯气的等离子体。借助于以上的工序, 介以器件绝缘膜 2 在半导体衬底 1 的上边形成强电介质电容器。接着, 在图 1 (e) 的工序之后, 实施没有画出来的布线工序。

图 2 示出了在实施用氯与氧的混合气体的等离子体进行的干蚀的情

况下的、氧气在该混合气体中的体积浓度与白金、强电介质及钛的各自的刻蚀速度之间的关系。在图 2 中,横轴表示氧气在氯气与氧气的混合气体中所占的体积浓度,纵轴表示白金、强电介质和钛的各自的刻蚀速度的相对值。该相对值是以氧气 0 % (氯气 100 %) 时的白金的刻蚀速度为 1 时的相对值。用于刻蚀的等离子体采用使刻蚀室内的压力保持 2Pa, 且以 $5\text{W}/\text{cm}^2$ 的密度加上 13.56MHZ 的高频功率的办法来生成。

根据图 2, 则当氧气的体积浓度变成 27 % 以上时, 钛的刻蚀速度将急剧地减少。这表明钛已被等离子体氧化, 变得难于进行刻蚀了, 若把氧气的体积浓度设定为 30 % 以上, 则钛的刻蚀速度将变为白金或强电介质的刻蚀速度的十分之一以下。即, 如果把钛膜 6 的厚度如上述那样预先设定为由上层白金膜 5 和强电介质膜 4 和下层白金膜 3 构成的叠层膜的合计膜厚的十分之一以上的话, 则如图 1 (d) 所示, 就可留下已图形化的钛膜 6 和位于其下边的叠层膜 3 ~ 5 的所需要的部分而用刻蚀法除去该叠层膜 3 ~ 5 的不需要的部分。

如上所述, 倘采用本方法, 则由于先在白金和强电介质的叠层膜 3 ~ 5 的上边以钛膜 6 为掩模形成图形。然后再用氯与氧的混合气体的等离子体选择性地对叠层膜 3 ~ 5 进行刻蚀, 故将提高该叠层膜 3 ~ 5 的加工精度。另外, 由于作为仅仅为了钛膜 6 的图形化才使用光刻胶掩模 7, 故可以减小光刻胶掩模 7 的厚度, 结果是可以对光刻的析象清晰度的提高和光学系统的焦点深度余量的提高作出贡献。若能灵活运用这些长处, 则就可以使用以往因加工性不好而一直不敢采用的各种强电介质材料并可以改善半导体器件的特性和可靠性、成品率。在器件绝缘膜 2 和下层白金膜 3 之间作为粘层也可插入钛层、氮化钛层、氧化钛层中的任何一种层。此外, 也可在上层白金膜 5 与钛膜 6 之间先插入同样的粘层。把除去了钛膜 6 之后剩下的该粘层用于确保上层白金膜 5 与在图 1 (e) 的工序后形成的氧化硅膜之间的贴紧性。

此外, 就如从图 2 可以弄清楚的那样, 不限于上述 Pt 和 SBT 之间的叠层膜, 即便是 Pt 的单层膜或 SBT 的单层膜也可以得到高的选择比。把本方法应用到用溶胶凝胶法或溅射法形成的、本身作为一种强电介质的 PZT 膜即 $\text{PbTiO}_3 - \text{PbZrO}_3$ 膜或本身作为一种高介电系数膜的 BST

膜即 $\text{BaTiO}_3 - \text{SrTiO}_3$ 膜的刻蚀中去也是可能的。在上述的例子中，作为掩模虽然用的是钛（Ti）膜，但也可以采用由钛化合物或含钛的合金构成的掩模。或者也可以采用由铬（Cr）、钽（Ta）、铝（Al）之类的易于氧化的其他的金属构成的掩模。作为刻蚀气体，也可以不用 Cl_2 和 O_2 的混合气体而代之以选用 HBr 、 SF_6 、 HCl 等等其他的卤族元素气体与 O_2 的混合气体。但是，由于白金（Pt）的氯化物与其氟化物相比蒸汽压高，故在 Pt 的刻蚀中，用氯系气体比用氟系气体更令人满意。

如上所述，强电介质电容器具有用上层白金膜和下层白金膜把强电介质膜夹在中间的构造。为了防止半导体器件在使用时的强电介质膜的侧面上的表层漏电，理想的是把上层白金膜的面积作得比强电介质膜的面积小。以下，对把强电介质膜和下层白金膜与上层白金膜分别开来方法进行刻蚀的方法进行说明。

图 3（a）～图 3（d）示出了本发明的半导体器件的制造方法的另一种工序。在图 3（a）～图 3（d）中，11 是由单晶硅（Si）构成的半导体衬底，12 是由氧化硅（ SiO_2 ）构成的器件绝缘膜，13 是下层白金（Pt 膜），14 是由 SBT 即由 $\text{SrBi}_2\text{Ta}_3\text{O}_9$ 构成的强电介质膜，15 是上层白金（Pt）膜，16 是由本身为一种氧化硅的 NSG（non-doped Silicate glass：非掺杂硅酸盐玻璃）构成的掩模绝缘膜，17 是钛（Ti）膜。

若按照顺序进行说明，则先在半导体衬底 11 的上边形成器件绝缘膜 12，再在其上边依次形成下层白金膜 13、强电介质膜 14 和上层白金膜 15 之后，把上层白金膜 15 刻蚀成所希望的图形（图 3(a)）。用 CVD 法形成器件绝缘膜 12、用溅射法形成下层白金膜 13 和上层白金膜 15，用溶胶凝胶法（详细地说用旋转涂敷法、喷雾法等等）形成强电介质膜。各自的膜厚是比如器件绝缘膜 12 为 100nm，下层白金膜 13 为 200nm，强电介质 14 为 200nm，上层白金膜 15 为 200nm。由于在这里仅仅对上层白金膜 15 进行刻蚀，故在刻蚀中可以应用使用了光刻胶掩模的干蚀法。刻蚀气体比如说是氯（ Cl_2 ）气。光刻胶掩模用氧（ O_2 ）等离子体灰化处理除去。

其次，用 CVD 法形成掩模绝缘膜 16 使得把已图形化了的上层白金

膜 15 盖起来，并在其上边用溅射法形成了钛膜 17 之后，把钛膜 17 和掩模绝缘膜 16 刻蚀成比上层白金膜 15 大的图形（图 3(b)）。各自的膜厚是，例如掩模绝缘膜 16 为 100nm、钛膜 17 为 200nm。在该刻蚀中，也可以应用使用了光刻胶掩模的干蚀法。刻蚀气体比如对于钛膜 17 为 Cl_2 气体，对于掩模绝缘膜 16 为 CF_4 气体。光刻胶掩模用由氧（ O_2 ）等离子体进行的灰化处理除去。

接下来，以已图形化的钛膜 17 和绝缘膜 16 为掩模，且用使用了氯（ Cl_2 ）和氧（ O_2 ）的混合气体的等离子体的干蚀法刻蚀强电介质膜 14（图 3(c)）。这时，钛膜 17 部分地变化为氧化钛（ TiO_2 ）。

此外，通过以使用了具有还原性的三氯化硼（ BCl_3 ）气体的等离子体的干蚀法对钛膜进行刻蚀的办法，去掉钛膜 17，留下绝缘膜 16（图 3(d)）。这时，采用比如说把三氯化硼气体的流量设定为 80cc/分，使刻蚀室内的压力保持 13.3Pa(=100mTorr)，且加上 115W 的高频功率的办法产生三氯化硼气体的等离子体。接着，在图 3（d）的工序之后，实施包括绝缘膜 16 的穿孔在内的没有画出来的布线工序。

如上所述，倘采用本方法，由于规定为在强电介质膜 14 的上边以钛膜 17 为掩模形成图形并用氯与氧的混合气体的等离子体选择性地对强电介质膜进行刻蚀，故将会提高该强电介质膜 14 的加工精度。而且，作为掩模使用后的钛膜 17 可以完全去掉。

图 4 示出的是用三氯化硼气体的等离子体实施干蚀时的、刻蚀室内的压力与钛和氧化钛的各自的刻蚀速度之间的关系。由图可知，在压力为 13.3Pa 的时候，钛和氧化钛的刻蚀速度变得大体上相等。即，在上述条件下刻蚀钛膜 17，不产生钛和氧化钛的残渣。因此，在布线工序中不会产生什么麻烦。而且，由于在除去钛膜 17 之际强电介质膜 14 已被掩模绝缘膜 16 覆盖了起来，故强电介质膜 14 不会曝露于刻蚀气体之内。因此，可以抑制强电介质特性的不均一和劣化。根据实验，作为强电介质膜 14 的剩余极化可以得到 $15 \mu\text{C}/\text{cm}^2$ ，作为其耐压可得到 30V。也可在器件绝缘膜 12 和下层白金膜 13 之间以及在上层白金膜 15 与掩模绝缘膜 16 之间，作为粘结层，分别插入钛层、氮化钛层、氧化钛层之中的任何一层。

另外, 在作为一种强电介质的 PZT 膜和作为一种高介电系数膜的 BST 膜的刻蚀中应用本方法也是可能的。掩模绝缘膜 16 也可以是氮化硅膜 (Si_3N_4 膜)。但是, 由于在形成氮化硅膜时若应用氨 (NH_3) 之类的含氢气体时在强电介质膜 14 上将产生劣化, 故成膜方法的选定是重要的。也可以不用钛膜 17 而代之以采用钛化合物或者由含钛合金构成的掩模。或者, 可以采用由铬 (Cr)、钽 (Ta)、铝 (Al) 之类的易于氧化的其他的金属构成的掩模。作为钛膜 17 的刻蚀气体也可以使用 Cl_2 、 CHCl_3 和 HCl 之类的氯系气体。但是, 以防止产生残渣的观点来看, 三氯化硼 (BCl_3) 气体是合适的。在刻蚀上层白金膜 15 的时候, 应用把 NSG 与钛的叠层膜作为掩模的干蚀法是可能的。也可仅仅把钛膜或仅仅把 NSG 膜作为掩模刻蚀上层白金膜 15。但是, 选择比以钛、NSG 和光刻胶的顺序变低。即在使用单层掩模的情况下, 通过采用由钛膜构成的掩模, 在它们之中可得到最大的选择比。另外, 也可以对强电介质膜 14 和下层白金膜 13 同时进行刻蚀。

图 5 (a) ~ 图 5 (d) 示出了本发明的半导体器件的制造方法的另外一种工序。在图 5 (a) ~ 图 5 (d) 中, 21 是由硅 (Si) 单晶构成的半导体衬底, 22 是由二氧化硅 (SiO_2) 构成的器件绝缘膜, 23 是下层白金 (Pt) 膜, 24 是由 SBT 即由 $\text{SrBi}_2\text{Ta}_3\text{O}_9$ 构成的强电介质膜, 25 是上层白金 (Pt) 膜, 26 是由 NSG 构成的掩模绝缘膜。

若按照先后次序进行说明, 则在半导体衬底 21 的上边形成器件绝缘膜 22, 并在其上边依次形成强电介质膜 24 和上层白金膜 25 之后, 把上层白金膜 25 刻蚀成所希望的图形 (图 5(a))。这一工序和图 3 (a) 的工序一样。

其次, 在用 CVD 法形成了掩模绝缘膜 26 使之把已图形化了的上层白金膜 25 覆盖起来之后, 把该掩模绝缘膜 26 刻蚀成比上层白金膜 25 大的图形 (图 5(b))。掩模绝缘膜 26 的厚度比如说是 500nm。在这种刻蚀中可以应用使用了光刻胶掩模的干蚀法。刻蚀气体比如说是 CF_4 、 CHF_3 之类的氟系气体。光刻胶掩模可用由氧 (O_2) 等离子体进行的灰化处理来除去。

接着, 以已图形化了的绝缘膜 26 为掩模, 且用使用氯 (Cl_2) 和氧

(O_2) 的混合气体的等离子体的干蚀法, 对强电介质膜 24 进行刻蚀(图 5(c))。

此外, 通过以使用 CF_4 、 CHF_3 之类的氟系气体的等离子体的干蚀法刻蚀掩模绝缘膜 26 的办法去掉该掩模绝缘膜 26 的一部分(图 5(d))。这时, 对刻蚀时间进行调整, 使得掩模绝缘膜 26 的厚度变为比如说 100nm。接着, 在图 5(d) 的工序之后, 实施包括对绝缘膜 26 进行穿孔在内的没有画出来的布线工序。

倘采用本方法, 则通过采用使用了由 NSG 构成的掩模绝缘膜 26 的干蚀法, 强电介质膜 24 的微细加工将变得容易起来。而且, 在图 5(d) 的工序中, 由于强电介质膜 24 已被掩模绝缘膜 26 覆盖了起来, 故该强电介质膜 24 不会曝露于刻蚀气体之内。因此, 可以抑制强电介质特性的不均一和劣化。根据实验, 作为强电介质膜 24 的剩余极化可以得到 $13 \sim 15 \mu C/cm^2$, 作为其耐压可以得到 $25 \sim 30V$ 。作为粘结层, 在器件绝缘膜 22 和下层白金膜 23 之间以及在上层白金膜 25 和掩模绝缘膜 26 之间, 也可插入钛层、氮化钛层和氧化钛层之中的任何一层。

另外, 在作为一种强电介质膜的 PZT 膜或作为一种高介电系数膜的 BST 膜的刻蚀中应用本方法也是可能的。掩模绝缘膜 26 也可以是氮化硅(Si_3N_4)。此外, 强电介质膜 24 和下层白金膜 23 也可以同时刻蚀。

图 1

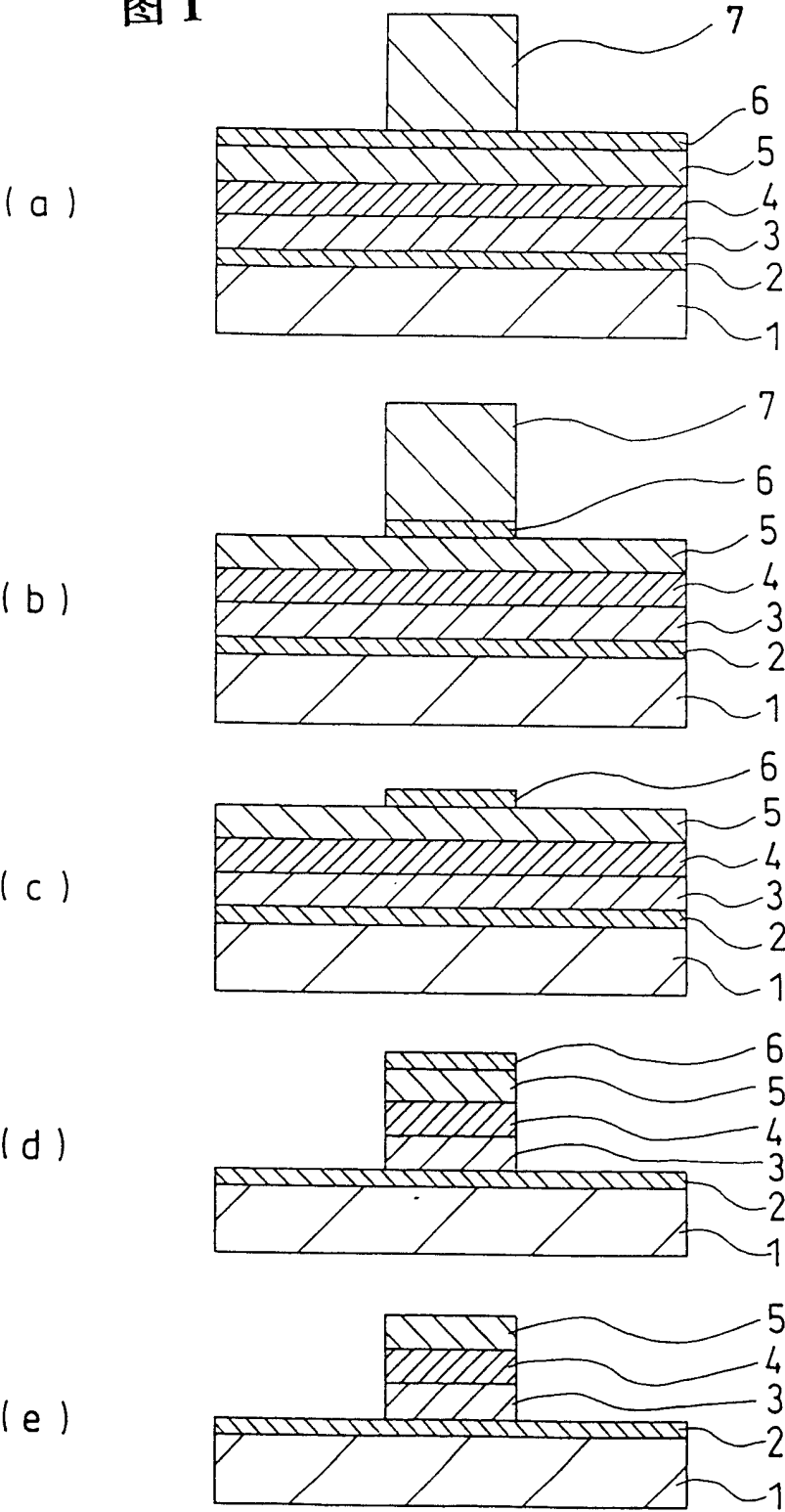


图 2

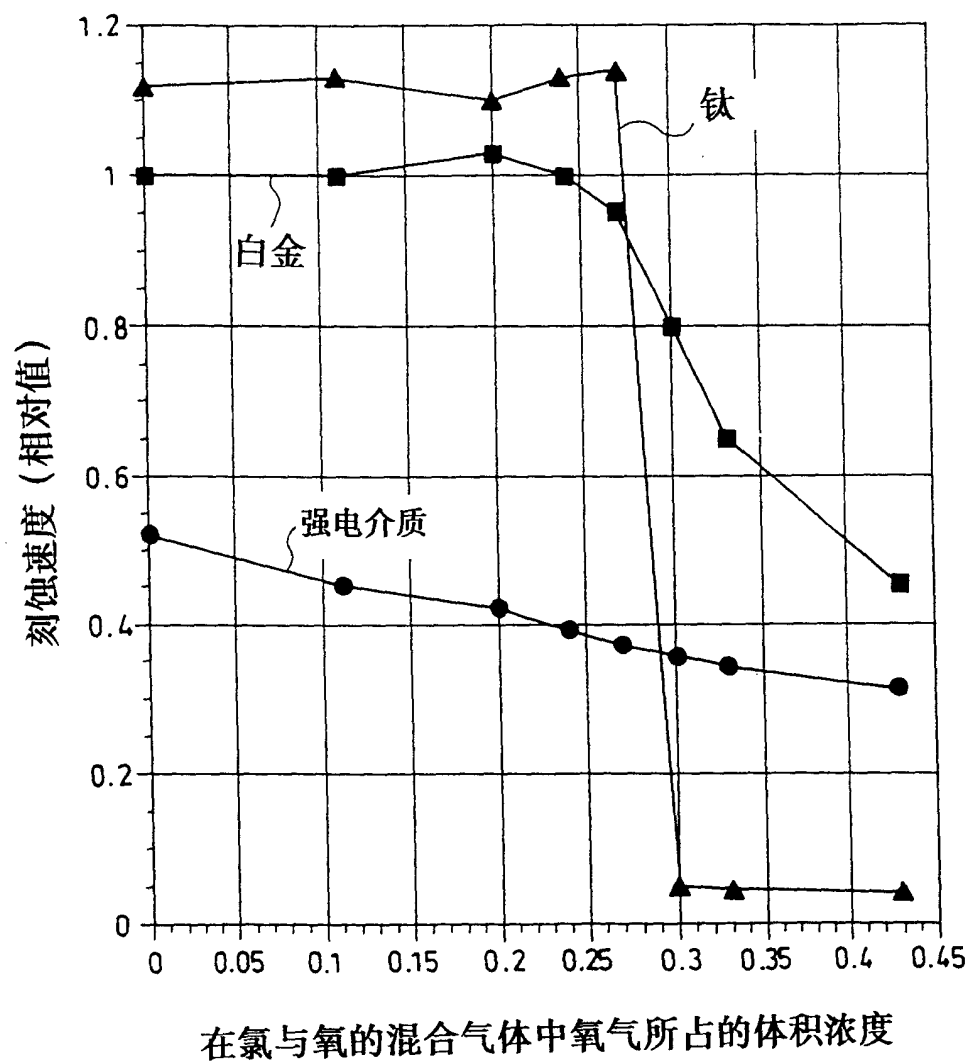


图 3

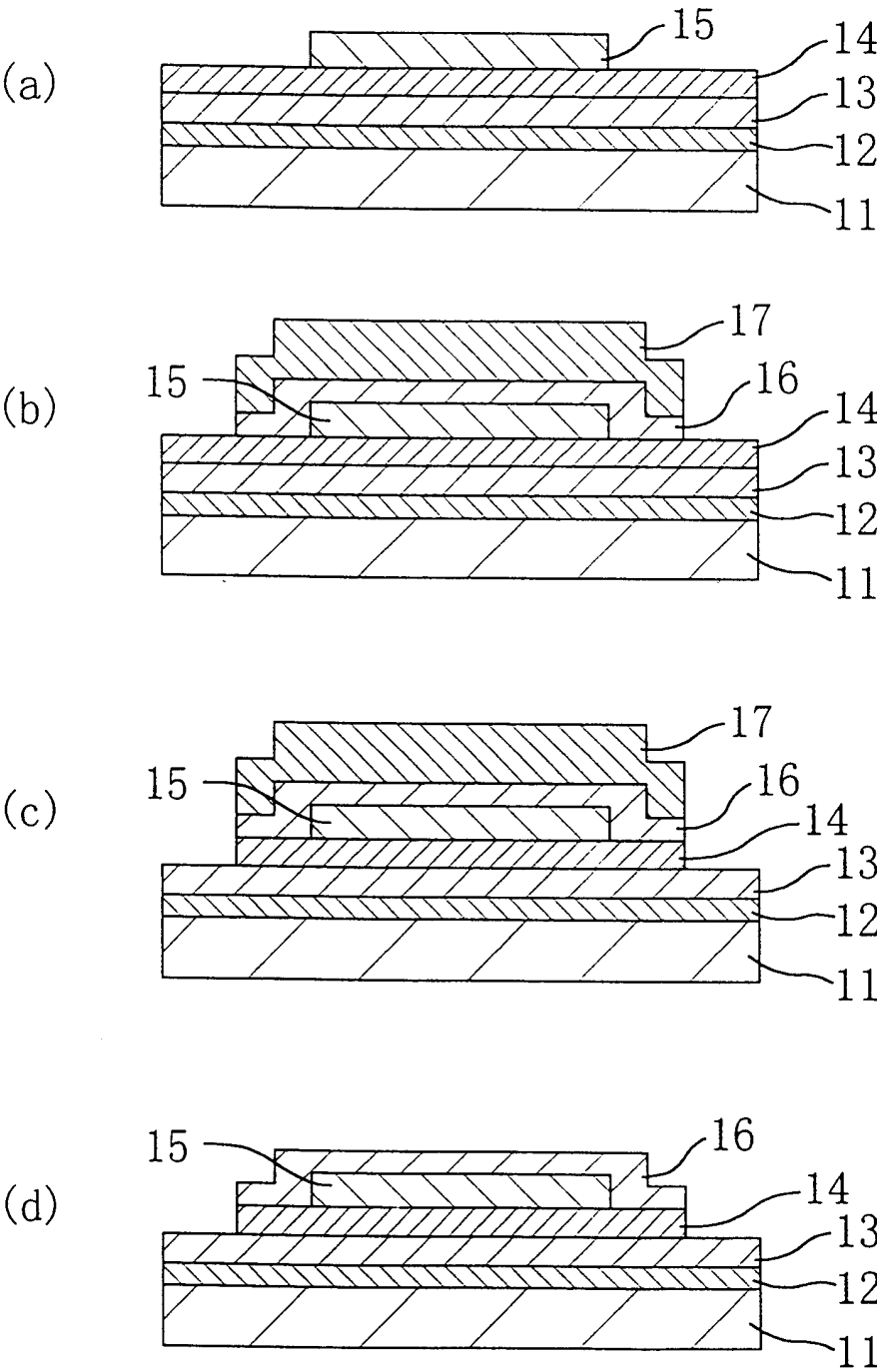


图 4

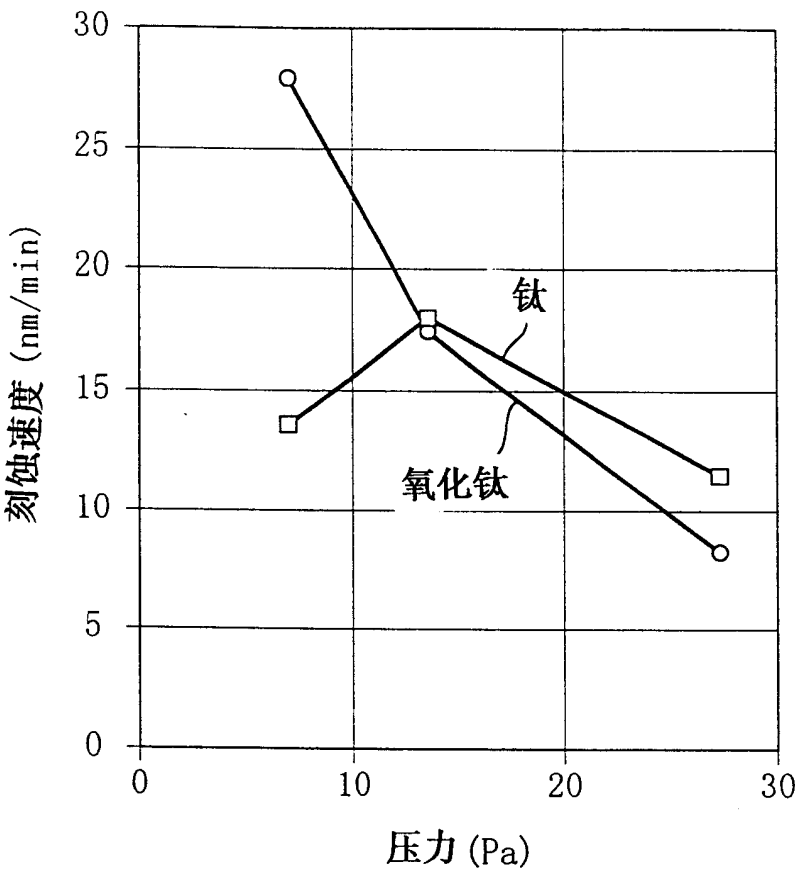


图 5

