



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) DE 198 13 741 B4 2005.09.22

(12)

Patentschrift

(21) Aktenzeichen: 198 13 741.9

(51) Int Cl.⁷: H01L 23/522

(22) Anmeldetag: 27.03.1998

H01L 21/768

(43) Offenlegungstag: 02.06.1999

(45) Veröffentlichungstag
der Patenterteilung: 22.09.2005

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zur erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten(§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 2 Patentkostengesetz).

(30) Unionspriorität:

9-320850 21.11.1997 JP

(72) Erfinder:

Mametani, Tomoharu, Tokio/Tokyo, JP; Nagai,
Yukihiro, Tokio/Tokyo, JP

(73) Patentinhaber:

Mitsubishi Denki K.K., Tokio/Tokyo, JP

(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

US 54 59 093

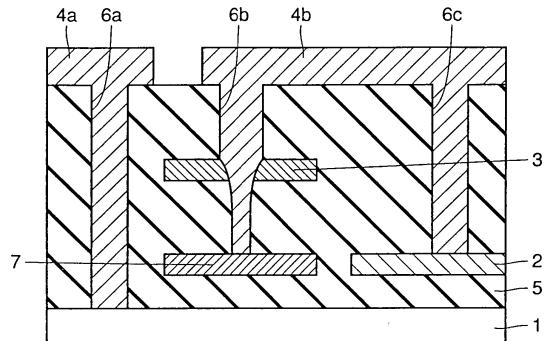
US 38 90 636

(74) Vertreter:

PRÜFER & PARTNER GbR, 81545 München

(54) Bezeichnung: Halbleitervorrichtung mit einer oberen und einer unteren Leitungsschicht

(57) Hauptanspruch: Halbleitervorrichtung mit einer oberen Leitungsschicht(4b) und einer unteren Leitungsschicht (2,3), die durch ein Kontaktloch (6c, 6b) verbunden sind, mit einer ersten unteren Leitungsschicht (2); einer ersten die erste untere Leitungsschicht (2) bedeckenden Zwischenschicht-Isolierschicht (5b); einer zweiten unteren Leitungsschicht (3), die auf der ersten Zwischenschicht-Isolierschicht (5b) gebildet ist und in einer horizontalen Richtung von der ersten unteren Leitungsschicht (2) abgesetzt ist; einer zweiten Zwischenschicht-Isolierschicht (5c), die derart auf der ersten Zwischenschicht-Isolierschicht (5b) gebildet ist, daß sie die zweite untere Leitungsschicht (3) bedeckt; einem ersten Kontaktloch (6c), das zum Freilegen einer Oberfläche der ersten unteren Leitungsschicht (2) die erste und die zweite Zwischenschicht-Isolierschicht (5b, 5c) durchdringt; einem zum Freilegen einer Oberfläche der zweiten unteren Leitungsschicht (3) in der zweiten Zwischenschicht-Isolierschicht (5c) gebildeten zweiten Kontaktloch (6b) einer oberen Leitungsschicht (4b), die auf der zweiten Zwischenschicht-Isolierschicht (5c) gebildet ist und mit der ersten unteren Leitungsschicht (2) und...



Beschreibung

[0001] Die vorliegende Erfindung bezieht sich allgemein auf eine Halbleitervorrichtung mit einer oberen und einer unteren Leitungsschicht.

[0002] Insbesondere bezieht sie sich auf eine verbesserte Halbleitervorrichtung, die eine Verbindungs-(Verdrahtungs-)Schicht aufweist und fähig ist, einen Kurzschluß zwischen der Verbindungsschicht und einer anderen Verbindungsschicht mit unterschiedlichem Potential oder zwischen der Verbindungsschicht und einem Halbleitersubstrat zu verhindern.

Stand der Technik

[0003] Die US 5 459 093 offenbart ein Verfahren, durch das große Stufenunterschiede an der Oberfläche von Halbleitervorrichtungen mit mehreren Leitungsschichten vermieden werden können. Hierzu werden unter einem Abschnitt einer obersten Leitungsschicht darunterliegende Abschnitte aller unteren Leitungsschichten ausgebildet.

[0004] In der US 3,890,636 wird eine Halbleitervorrichtung mit mehreren Leitungsschichten beschrieben, bei der zwischen den Leitungsschichten Luft vorhanden ist. Dabei werden Verbindungen zwischen einer oberen und einer unteren Leitungsschicht derart ausgebildet, daß die mechanische Stabilität der oberen Leitungsschicht durch die Verbindungen erhöht wird.

[0005] **Fig. 3** ist eine Schnittansicht einer Halbleitervorrichtung wie beispielsweise eine Halbleiterspeichervorrichtung mit einem bei der Anmelderin vorhandenen Aufbau einer Vielschichtverbindung.

[0006] Es wird auf **Fig. 3** Bezug genommen; eine Zwischenschicht-Isolierschicht **5a** ist auf einem Halbleitersubstrat **1** gebildet. Eine erste Leitungsschicht **2** ist auf der Zwischenschicht-Isolierschicht **5a** gebildet. Eine Zwischenschicht-Isolierschicht **5b** ist derart auf der Zwischenschicht-Isolierschicht **5a** gebildet, daß sie die erste Leitungsschicht **2** bedeckt. Eine zweite Leitungsschicht **3** ist auf der Zwischenschicht-Isolierschicht **5b** gebildet. Eine Zwischenschicht-Isolierschicht **5c** ist auf der Zwischenschicht-Isolierschicht **5b** derart gebildet, daß sie die zweite Leitungsschicht **3** bedeckt. Ein Kontaktloch **6a** ist in den Zwischenschicht-Isolierschichten **5a**, **5b** und **5c** gebildet, um die Oberfläche des Halbleitersubstrats **1** freizulegen. Ein Kontaktloch **6b** ist in der Zwischenschicht-Isolierschicht **5c** gebildet, um die Oberfläche der zweiten Leitungsschicht **3** freizulegen. Das Kontaktloch **6b** durchdringt die zweite Leitungsschicht **3**, die Zwischenschicht-Isolierschicht **5b** und die Zwischenschicht-Isolierschicht **5a**, wobei es die Oberfläche des Halbleitersubstrats **1** erreicht. Ein Kontaktloch **6c**

ist in den Zwischenschicht-Isolierschichten **5b** und **5c** gebildet, um die Oberfläche der ersten Leitungsschicht **2** freizulegen. Eine dritte Leitungsschicht **4a** ist auf der Zwischenschicht-Isolierschicht **5c** derart gebildet, daß sie mit der Oberfläche des Halbleitersubstrats **1** durch das Kontaktloch **6a** verbunden ist. Eine dritte Leitungsschicht **4b** ist auf der Zwischenschicht-Isolierschicht **5c** derart gebildet, daß sie mit der zweiten Leitungsschicht **3** durch das Kontaktloch **6b** verbunden ist. Die dritte Leitungsschicht **4b** ist mit der ersten Leitungsschicht **2** durch das Kontaktloch **6c** verbunden.

[0007] Es wird auf **Fig. 3** Bezug genommen; in einer bei der Anmelderin vorhandenen Halbleitervorrichtung sind die Leitungsschichten miteinander durch Kontaktlöcher verbunden, die in einer Zwischenschicht-Isolierschicht gebildet sind, zum Verbinden zweier Leitungsschichten, die über verschiedene Schichten gebildet sind.

[0008] Wie in **Fig. 3** gezeigt ist, sind die Gesamtdicke der Zwischenschicht-Isolierschichten **5a**, **5b** und **5c** zwischen der dritten Leitungsschicht **4a** und dem Halbleitersubstrat **1**, die Dicke der Zwischenschicht-Isolierschicht **5c** zwischen der dritten Leitungsschicht **4b** und der zweiten Leitungsschicht **3** und die Dicke der Zwischenschicht-Isolierschichten **5b** und **5c** zwischen der dritten Leitungsschicht **4b** und der ersten Leitungsschicht **2** verschieden. Deshalb durchdringt, wenn die Kontaktlöcher **6a**, **6b** und **6c** gleichzeitig gebildet werden, das Kontaktloch **6b** die zweite Leitungsschicht **3** und erreicht die Oberfläche des Halbleitersubstrats **1** durch Ätzen zum Bilden des die Oberfläche des Halbleitersubstrats **1** erreichenden Kontaktlochs **6a**.

[0009] Solch ein Durchdringen tritt auf, wenn der Unterschied zwischen der Ätzrate der zweiten Leitungsschicht **3** und der Ätzrate der Zwischenschicht-Isolierschicht **5c** klein ist. Zum Beispiel ist die Ätzselektivität der Zwischenschicht-Isolierschicht **5c** zu Materialien wie Polysilizium und dotiertes Polysilizium klein.

[0010] Daher durchdringt in der bei der Anmelderin vorhandenen Vorrichtung, wenn die zweite Leitungsschicht **3** aus einem Material einer Ätzrate mit einer kleinen Differenz zu derjenigen der Zwischenschicht-Isolierschicht **5c** gebildet ist, das Kontaktloch **6b** die zweite Leitungsschicht **3**. Als eine Folge wird ein Kurzschluß zwischen einer Verbindungsschicht und einer anderen Verbindungsschicht mit verschiedenem Potential oder zwischen einer Verbindungsschicht und einem Halbleitersubstrat gebildet.

Aufgabenstellung

[0011] Die vorliegende Erfindung wurde zum Überwinden der oben beschriebenen Probleme gemacht.

Eine Aufgabe der Erfindung ist, eine verbesserte Halbleitervorrichtung anzugeben, die einen wie oben beschriebenen Kurzschluß verhindert.

[0012] Diese Aufgabe wird gelöst durch eine Halbleitervorrichtung nach Anspruch 1.

[0013] Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

[0014] Entsprechend der Erfindung kann, weil die Stopperschicht aus Silizid direkt unterhalb des Kontaktloches zwischen der Oberfläche des Halbleitersubstrats und der unteren Leitungsschicht gebildet ist, sogar falls das Kontaktloch die untere Leitungsschicht durchdringt, eine weitere Durchdringung verhindert werden.

[0015] Bei einer Halbleitervorrichtung gemäß Anspruch 3 ist die Ätzselektivität einer zweiten Zwischenschicht-Isolierschicht im Vergleich zur Stopperschicht hoch.

[0016] Bei einer Halbleitervorrichtung gemäß Anspruch 4 ist die Ätzselektivität einer zweiten Zwischenschicht-Isolierschicht zur Stopperschicht hoch.

[0017] Bei einer Halbleitervorrichtung gemäß Anspruch 5 können Kurzschlüsse verhindert werden, sogar wenn ein Kontaktloch eine untere Leitungsschicht durchdringt und die Stopperschicht erreicht.

[0018] Bei einer Halbleitervorrichtung gemäß Anspruch 6 werden Kurzschlüsse nicht gebildet, sogar falls ein Kontaktloch eine untere Leitungsschicht durchdringt und die Stopperschicht erreicht.

[0019] Weitere Zweckmäßigen ergeben sich aus der Beschreibung von Ausführungsbeispielen der Erfindung anhand der Figuren. Von den Figuren zeigen:

[0020] [Fig. 1](#) eine Schnittansicht einer Halbleitervorrichtung gemäß einer Ausführungsform;

[0021] [Fig. 2](#) eine Ansicht, die zum Erklären der Effekte der Halbleitervorrichtung gemäß der Ausführungsform gezeigt wird;

[0022] [Fig. 3](#) eine Schnittansicht einer bei der Anmelderin vorhandenen Halbleitervorrichtung.

[0023] Unter Bezugnahme auf die Figuren wird im folgenden eine Ausführungsform der Erfindung beschrieben.

Ausführungsbeispiel

[0024] [Fig. 1](#) ist eine Schnittansicht einer Halbleitervorrichtung gemäß der bevorzugten Ausführungs-

form. Die Halbleitervorrichtung weist ein Halbleitersubstrat **1** auf. Eine erste Zwischenschicht-Isolierschicht **5a** ist auf dem Halbleitersubstrat **1** gebildet. Eine erste Leitungsschicht **2** und eine Stopperschicht **7** sind auf der ersten Zwischenschicht-Isolierschicht **5a** gebildet. Die Stopperschicht **7** wird später beschrieben.

[0025] Eine Zwischenschicht-Isolierschicht **5b** ist auf der Zwischenschicht-Isolierschicht **5a** derart gebildet, daß sie die erste Leitungsschicht **2** und die Stopperschicht **7** bedeckt. Eine zweite Leitungsschicht **3** aus beispielsweise Polysilizium oder dotiertem Polysilizium ist auf der Zwischenschicht-Isolierschicht **5b** gebildet. Eine Zwischenschicht-Isolierschicht **5c** aus beispielsweise SiO₂ ist auf der Zwischenschicht-Isolierschicht **5b** derart gebildet, daß sie die zweite Leitungsschicht **3** bedeckt. Ein Kontaktloch **6a** ist in den Zwischenschicht-Isolierschichten **5a**, **5b** und **5c** gebildet, um die Oberfläche des Halbleitersubstrats **1** freizulegen. Ein Kontaktloch **6b** ist in der Zwischenschicht-Isolierschicht **5c** gebildet, um die Oberfläche der zweiten Leitungsschicht **3** freizulegen. Ein Kontaktloch **6c** ist in den Zwischenschicht-Isolierschichten **5b** und **5c** gebildet, um die Oberfläche der ersten Leitungsschicht **2** freizulegen.

[0026] Eine obere Leitungsschicht **4a** ist auf der Zwischenschicht-Isolierschicht **5c** derart gebildet, daß sie mit der Oberfläche des Halbleitersubstrats **1** durch das Kontaktloch **6a** verbunden ist. Eine obere Leitungsschicht **4b** ist auf der Zwischenschicht-Isolierschicht **5c** derart gebildet, daß sie mit der zweiten Leitungsschicht **3** durch das Kontaktloch **6b** verbunden ist. Die obere Leitungsschicht **4b** ist ebenfalls mit der ersten Leitungsschicht **2** durch das Kontaktloch **6c** verbunden.

[0027] Gemäß der Halbleitervorrichtung der bevorzugten Ausführungsform ist die Stopperschicht **7** zwischen der Oberfläche des Halbleitersubstrats **1** und der zweiten Leitungsschicht **3** gebildet. Die Stopperschicht **7** ist unterhalb des Kontaktloches **6b** gebildet. Die Stopperschicht **7** ist aus einem Material mit einer hohen Differenz zwischen den Ätzraten der Stopperschicht **7** und der Zwischenschicht-Isolierschicht **5a**, **5b**, **5c** gebildet, wie beispielsweise ein Silizid wie WSi oder TiSi, oder Metall.

[0028] Das Ätzmittel ist beispielsweise (CF₄ + H₂)-Gas und das Ätzverfahren ist beispielsweise ein reaktives Ionenätzverfahren.

[0029] Es wird auf [Fig. 2](#) Bezug genommen; gemäß der Halbleitervorrichtung der bevorzugten Ausführungsform, sogar wenn das Kontaktloch **6b** die zweite Leitungsschicht **3** bei dem Bilden der Kontaktlöcher **6a**, **6b** und **6c** durchdringt, erreicht das Kontaktloch **6b** nicht die Oberfläche des Halbleitersubstrats **1**, wegen der Stopperschicht **7**. Deshalb wird kein

Kurzschluß zwischen dem Halbleitersubstrat **1** und einer dritten Leitungsschicht **4b** gebildet, sogar wenn die dritte Leitungsschicht **4b** in das Kontaktloch **6b** gefüllt ist.

[0030] Zusätzlich kann die Stopperschicht **7** zwei oder mehr Schichten verschiedener Materialien wie beispielsweise aufeinandergestapeltes WSi und Polysilizium aufweisen. Obwohl die Differenz zwischen der Ätzrate von Polysilizium selbst und der Ätzrate der Zwischenschicht-Isolierschicht **5b** klein ist, ist die Ätzrate der Stopperschicht **7** wegen des Vorhandenseins von WSi, das eine sehr kleine Ätzrate besitzt, insgesamt langsam im Vergleich zu der Ätzrate der Zwischenschicht-Isolierschicht **5b**.

[0031] Zusätzlich liegt die Stopperschicht **7** vorzugsweise auf demselben Potential wie die dritte Leitungsschicht **4**. Ferner befindet sich die Stopperschicht **7** vorzugsweise in einem schwebenden (potentialfreien) Zustand.

[0032] In der oben gegebenen Beschreibung der Ausführungsform sind Einrichtungen zum Verhindern eines Kurzschlusses zwischen der dritten Leitungsschicht **4** und dem Halbleitersubstrat **1** beschrieben. Jedoch ist die vorliegende Erfindung nicht darauf beschränkt. Zum Beispiel wird, wenn eine andere Leitungsschicht zwischen der Stopperschicht **7** und dem Halbleitersubstrat **1** gebildet ist, ein Kurzschluß zwischen der dritten Leitungsschicht **4** und der anderen Leitungsschicht durch die Stopperschicht **7** verhindert.

Patentansprüche

1. Halbleitervorrichtung mit einer oberen Leitungsschicht(**4b**) und einer unteren Leitungsschicht (**2,3**), die durch ein Kontaktloch (**6c, 6b**) verbunden sind, mit
 einer ersten unteren Leitungsschicht (**2**);
 einer ersten die erste untere Leitungsschicht (**2**) bedeckenden Zwischenschicht-Isolierschicht (**5b**);
 einer zweiten unteren Leitungsschicht (**3**), die auf der ersten Zwischenschicht-Isolierschicht (**5b**) gebildet ist und in einer horizontalen Richtung von der ersten unteren Leitungsschicht (**2**) abgesetzt ist;
 einer zweiten Zwischenschicht-Isolierschicht (**5c**), die derart auf der ersten Zwischenschicht-Isolierschicht (**5b**) gebildet ist, daß sie die zweite untere Leitungsschicht (**3**) bedeckt;
 einem ersten Kontaktloch (**6c**), das zum Freilegen einer Oberfläche der ersten unteren Leitungsschicht (**2**) die erste und die zweite Zwischenschicht-Isolierschicht (**5b, 5c**) durchdringt;
 einem zum Freilegen einer Oberfläche der zweiten unteren Leitungsschicht (**3**) in der zweiten Zwischenschicht-Isolierschicht (**5c**) gebildeten zweiten Kontaktloch (**6b**);
 einer oberen Leitungsschicht (**4b**), die auf der zweiten

Zwischenschicht-Isolierschicht (**5c**) gebildet ist und mit der ersten unteren Leitungsschicht (**2**) und der zweiten unteren Leitungsschicht (**3**) über das erste Kontaktloch (**6c**) bzw. das zweite Kontaktloch (**6b**) verbunden ist; und

einer Stopperschicht (**7**), die unterhalb der zweiten unteren Leitungsschicht (**3**) in der ersten Zwischenschicht-Isolierschicht (**5b**) aus Silizid gebildet ist.

2. Halbleitervorrichtung nach Anspruch 1, in der die Stopperschicht (**7**) aus WSi gebildet ist.

3. Halbleitervorrichtung nach Anspruch 1, in der die Stopperschicht (**7**) aus TiSi gebildet ist.

4. Halbleitervorrichtung nach Anspruch 1, in der die Stopperschicht (**7**) eine Schicht aus Polysilizium und eine Schicht aus WSi darauf aufweist.

5. Halbleitervorrichtung nach einem der Ansprüche 1 bis 4, in der die Stopperschicht (**7**) auf demselben Potential wie die obere Leitungsschicht liegt.

6. Halbleitervorrichtung nach einem der Ansprüche 1 bis 4, in der die Stopperschicht (**7**) in einen schwebenden Zustand gesetzt ist.

Es folgen 2 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1

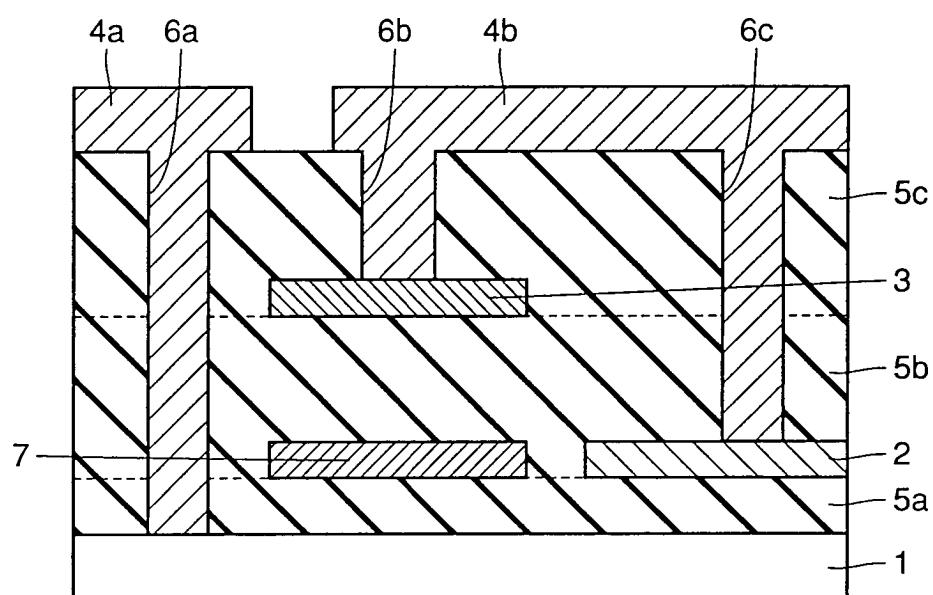


FIG. 2

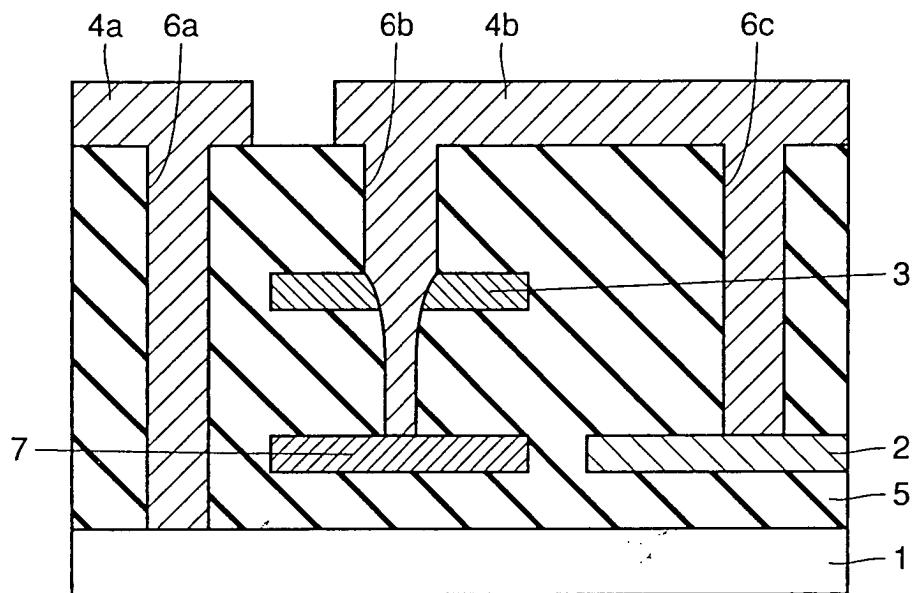


FIG. 3

