



(12)发明专利申请

(10)申请公布号 CN 105723535 A

(43)申请公布日 2016.06.29

(21)申请号 201480063001.9

(74)专利代理机构 上海专利商标事务所有限公司 31100

(22)申请日 2014.09.23

代理人 亓云

(30)优先权数据

61/906,834 2013.11.20 US

14/264,620 2014.04.29 US

(51)Int.Cl.

H01L 49/02(2006.01)

H01L 23/522(2006.01)

H01L 27/07(2006.01)

(85)PCT国际申请进入国家阶段日

2016.05.18

(86)PCT国际申请的申请数据

PCT/US2014/057017 2014.09.23

(87)PCT国际申请的公布数据

W02015/076926 EN 2015.05.28

(71)申请人 高通股份有限公司

地址 美国加利福尼亚州

(72)发明人 B·S·李 S·S·巴扎加尼

L·戴

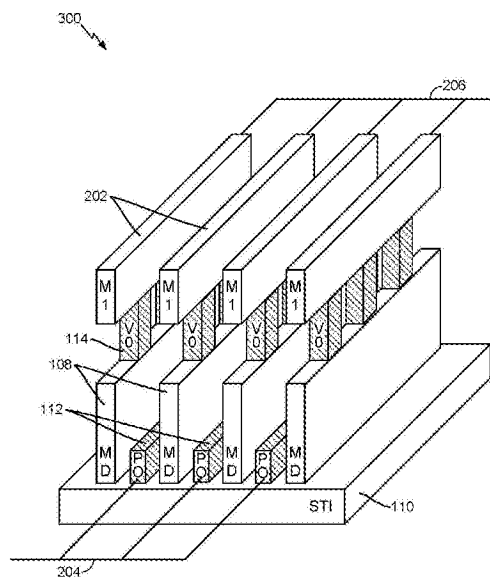
权利要求书2页 说明书6页 附图6页

(54)发明名称

高密度线性电容器

(57)摘要

一种用于制造电容器结构的方法包括在半导体基板上制造多晶硅结构(P0)。该方法进一步包括在半导体基板上制造M1至扩散(MD)互连。该多晶硅结构被设置在具有MD互连的交织布局中。该方法还包括选择性地连接MD互连的交织式布局和/或多晶硅结构作为电容器结构。



1. 一种用于制造电容器结构的方法,包括:
在半导体基板上制造多个多晶硅结构;
在所述半导体基板上制造多个M1至扩散(MD)互连,其中所述多个多晶硅结构被置于具有所述多个MD互连的交织式布局中;以及
选择性地连接所述多个MD互连的所述交织式布局和/或所述多个多晶硅结构作为所述电容器结构。
2. 如权利要求1所述的方法,其特征在于,所述多个多晶硅结构在浮置电势处。
3. 如权利要求2所述的方法,其特征在于,所述多个MD互连中的每隔一个互连被电耦合为所述电容器结构的第一端子。
4. 如权利要求1所述的方法,其特征在于,所述多个MD互连被电耦合为所述电容器结构的第一端子,并且所述多个多晶硅结构被电耦合为所述电容器结构的第二端子。
5. 如权利要求1所述的方法,其特征在于,所述多个多晶硅结构和所述多个MD互连直接在所述半导体基板的浅沟槽隔离(STI)区域上。
6. 如权利要求1所述的方法,其特征在于,进一步包括与制造所述电容器结构并行地制造FinFET器件。
7. 如权利要求6所述的方法,其特征在于,所述多个多晶硅结构的子集包括栅极触点。
8. 如权利要求1所述的方法,其特征在于,所述电容器结构被集成到移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统(PCS)单元、便携式数据单元、和/或位置固定的数据单元中。
9. 一种电容器结构,包括:
半导体基板上的多个多晶硅结构;以及
所述半导体基板上的多个M1至扩散(MD)互连,所述多个多晶硅结构被置于具有所述多个MD互连的交织式布局中,其中所述多个MD互连和/或所述多个多晶硅结构被选择性地地在所述交织式布局中连接作为所述电容器结构。
10. 如权利要求9所述的电容器结构,其特征在于,所述MD互连在浮置电势处。
11. 如权利要求9所述的电容器结构,其特征在于,所述多晶硅结构是所述电容器结构的板。
12. 如权利要求9所述的电容器结构,其特征在于,所述多个MD互连中的每隔一个互连被电耦合为所述电容器结构的第一端子。
13. 如权利要求9所述的电容器结构,其特征在于,所述多个MD互连被电耦合为所述电容器结构的第一端子,并且所述多个多晶硅结构被电耦合为所述电容器结构的第二端子。
14. 如权利要求9所述的电容器结构,其特征在于,所述多个多晶硅结构和所述多个MD互连直接在所述半导体基板的浅沟槽隔离(STI)区域上。
15. 如权利要求9所述的电容器,其特征在于,进一步包括FinFET器件。
16. 如权利要求9所述的电容器结构,其特征在于,所述多个多晶硅结构的子集包括栅极触点。
17. 如权利要求9所述的电容器结构,其特征在于,所述电容器结构被集成到移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统(PCS)单元、便携式数据单元、和/或固定位置数据单元中。

18. 一种用于制造电容器结构的方法,包括以下步骤:

用于在半导体基板上制造多个多晶硅结构的步骤;

用于在所述半导体基板上制造多个M1至扩散(MD)互连的步骤,其中所述多个多晶硅结构被置于具有所述多个MD互连的交织式布局中;以及

用于选择性地连接所述多个MD互连的所述交织式布局和/或所述多个多晶硅结构作为所述电容器结构的步骤。

19. 如权利要求18所述的方法,其特征在于,所述电容器结构被集成到移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统(PCS)单元、便携式数据单元、和/或位置固定的数据单元中。

20. 一种电容器结构,包括:

半导体基板上的多个多晶硅结构;以及

用于将导电层互连至所述半导体基板上的氧化物扩散区域的装置,所述多个多晶硅结构被置于具有所述互连装置的交织式布局中,其中所述多个MD互连和/或所述多个互连装置被选择性地在此所述交织式布局中连接作为所述电容器结构。

21. 如权利要求20所述的电容器结构,其特征在于,所述多晶硅结构在浮置电势处。

22. 如权利要求20所述的电容器结构,其特征在于,所述多晶硅结构是所述电容器结构的板。

23. 如权利要求20所述的电容器结构,其特征在于,每隔一个互连装置被电耦合为所述电容器结构的第一端子。

24. 如权利要求20所述的电容器结构,其特征在于,所述电容器结构被集成到移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统(PCS)单元、便携式数据单元、和/或固定位置数据单元中。

高密度线性电容器

[0001] 相关申请的交叉引用

[0002] 本公开要求于2013年11月20日提交的题为“HIGH DENSITY LINEAR CAPACITOR(高密度线性电容器)”的美国临时专利申请No.61/906,834的权益,其公开内容通过援引全部明确纳入于此。

背景技术

[0003] 领域

[0004] 本公开的诸方面涉及半导体器件,并且尤其涉及半导体结构中的电容器。

背景技术

[0005]

[0006] 在混频信号/射频(RF)电路中,期望具有增大的密度的线性电容器以减少面积。可使用金属电容器,诸如旋转式金属-氧化物-金属(RTMOM)和叉指金属-氧化物-金属(FMOM)。然而,其密度比非线性的金属-氧化物-半导体(MOS)电容器低得多。

[0007] 概述

[0008] 一种用于制造电容器结构的方法包括在半导体基板上制造多晶硅结构。该方法进一步包括在半导体基板上制造M1至扩散(MD)互连。多晶硅结构被置于具有MD互连的交织式布局中。该方法还包括选择性地连接MD互连的交织式布局和/或多晶硅结构作为电容器结构。

[0009] 一种电容器结构包括半导体基板上的多晶硅结构。该结构还包括半导体基板上的M1至扩散(MD)互连。多晶硅结构被置于具有MD互连的交织式布局中。MD互连和/或多晶硅结构被选择性地连接作为电容器结构。

[0010] 一种电容器结构包括半导体基板上的多晶硅结构。该电容器结构包括用于将导电层互连至半导体基板上的氧化物扩散区域的装置。多晶硅结构被置于具有互连装置的交织式布局中。多晶硅结构和/或互连装置被选择性地连接作为电容器结构。

[0011] 这已较宽泛地勾勒出本公开的特征和技术优势以便下面的详细描述可以被更好地理解。本公开的附加特征和优点将在下文描述。本领域技术人员应该领会,本公开可容易被用作修改或设计用于实施与本公开相同的其他结构的基础。本领域技术人员还应认识到,这样的等效构造并不脱离所附权利要求中所阐述的本公开的教导。被认为是本公开的特性的新颖特征在其组织和操作方法两方面连同进一步的目的和优点在结合附图来考虑以下描述时将被更好地理解。然而,要清楚理解的是,提供每一幅附图均仅用于解说和描述目的,且无意作为对本公开的限定的定义。

[0012] 附图简述

[0013] 为了更全面地理解本公开,现在结合附图参阅以下描述。

[0014] 图1解说了根据本公开的一方面的FinFET结构。

[0015] 图2解说了根据本公开的一方面的电容器结构。

[0016] 图3解说了根据本公开的另一方面的电容器结构。

[0017] 图4是解说根据本公开的一方面的用于制造电容器结构的方法的过程流程图。

[0018] 图5是示出其中可有利地采用本公开的配置的示例性无线通信系统的框图。

[0019] 图6是解说根据一种配置的用于半导体组件的电路、布局、以及逻辑设计的设计工作站的框图。

[0020] 详细描述

[0021] 以下结合附图阐述的详细描述旨在作为各种配置的描述，而无意表示可实践本文中所描述的概念的仅有的配置。本详细描述包括具体细节以便提供对各种概念的透彻理解。然而，对于本领域技术人员将显而易见的是，没有这些具体细节也可实践这些概念。在一些实例中，以框图形式示出众所周知的结构和组件以避免湮没此类概念。如本文所述的，术语“和/或”的使用旨在代表“可兼性或”，而术语“或”的使用旨在代表“排他性或”。

[0022] 电容器是在集成电路中用于存储电荷的无源元件。通常使用板之间具有绝缘材料的导电板或导电结构来制造电容器。给定电容器的存储量或电容量取决于用于制造板和绝缘体的材料、板的面积、以及板之间的间距。绝缘材料通常是电介质材料。

[0023] 电容器能消耗半导体芯片上的大面积，因为许多设计在芯片的基板上放置电容器。该办法占据大量的基板面积，这减少了有源器件的可用面积。另一办法是创建垂直结构，这可被称为垂直平行板(VPP)电容器。VPP电容器结构可通过在芯片上堆叠金属层来创建。然而，VPP结构具有较低的电容存储，或较低的“密度”，因为这些结构不存储大量的电荷。互连和通孔层导电迹线在尺寸上是非常小的。VPP结构中的互连和通孔层导电迹线之间的间距由设计规则来限制，这通常导致大面积以达成此类结构的某个期望电容。尽管被描述为“垂直”，但这些结构可使用半导体制造工艺而处于基本上垂直于基板表面的任何方向上，或在基本上不平行于基板的其他角度。

[0024] 半导体制造工艺通常被分为三个部分：前端制程(FEOL)、中间制程(MOL)和后端制程(BEOL)。前端制程工艺包括晶片制备、隔离、阱形成、栅极图案化、间隔物、和掺杂植入。中间制程包括栅极和端子触点形成。然而，中间制程的栅极和端子触点形成是制造流程的日益具有挑战性的部分，特别是对于光刻图案化来说。后端制程包括形成互连和电介质层以用于耦合至FEOL器件。这些互连可使用通过等离子体增强型化学气相沉积(PECVD)所沉积的层间电介质(ILD)材料、用双镶嵌工艺来制造。

[0025] 最近，用于电路系统的互连级的数量已经由于现在在现代微处理器中互连的大量晶体管而显著增加。用于支持增加数量的晶体管的互连级的增加数量涉及更复杂的中间制程以执行栅极和端子触点形成。

[0026] 具体地，光刻的进步已经将集成电路芯片上的线间距减小至小于二十(20)纳米。使用这些减小的线间距增加了用于电容的可用面积，因为相同材料体积中可放置更多的电荷存储线。进一步，如本公开的一个方面中所述，使用中间制程互连结构允许改善的电容器结构。

[0027] 如本文所述，中间制程互连层可指代用于将集成电路的第一导电层(例如，金属1(M1))连接至氧化物扩散(OD)层以及用于将集成电路的M1连接至有源器件的导电互连。用于将集成电路的M1连接至OD层的中间制程互连层可被称为“MD1”和“MD2”，本文统称为“MD互连”。用于将集成电路的M1连接至多晶硅栅极的中间制程互连层可被称为“MP”或“MP互

连”。

[0028] 本公开的一个方面描述了用于使用FinET技术来构造线性电容器的方法。在一种配置中,通过使用M1至扩散(MD)互连和多晶硅结构两者来增加线性电容器的电容密度。本公开的一个方面描述了在MD互连之间具有浮置的多晶硅结构的MD-MD电容器。该MD-MD电容器具有比RTMOM/FMOM结构更高的密度,并且还还可具有更高的电压容限和Q因子。本公开的另一方面描述了可具有甚至比本公开的MD-MD电容器更高密度、但可能具有较低的电压容限和较低的Q因子的MD-多晶硅电容器。本公开的这些方面在布局设计约束内利用MD互连和多晶硅结构,而同时满足针对减小的线间距(<20纳米)的较高密度规范。

[0029] 在本公开中,术语多晶硅旨在描述任何类型的栅极材料,包括Hi-K电介质金属栅极,以及任何其他导电栅极。在参照栅极时使用“多晶硅”以易于解释。

[0030] 图1解说了根据本公开的一方面的FinFET结构。FinFET结构100包括基板102和氧化物扩散(OD)104的有源区域。在基板上,金属至扩散(MD)互连106可以是OD 104上的第一导电(例如,金属、多晶硅、或其他导电)层。另外,浅沟槽隔离(STI)层110上的MD互连108通过FinFET结构110的其他层中的蚀刻区域来沉积。MD互连106和108可以是钨(W)、铜(Cu)、或其他导电金属。多晶硅结构(P01)112还可被沉积在STI层110上,如图1中所示。通过控制MD互连106、108和多晶硅结构112上的电压,电路被控制。通孔或触点(V0)114实现对多晶硅结构112和MD互连106、108的访问。

[0031] 图2解说了根据本公开的一方面的电容器结构200。MD互连108在STI层110上,并与多晶硅结构112交织。第一导电层202(例如,M1)通过通孔/触点V0 114被耦合至MD互连108。第一导电层202可使用每隔一个导电层连接作为电容器端子204和206地来耦合,或者可用期望创建电容器结构200的任何方式来耦合。电容器端子204和206是电容器结构200的端子。

[0032] MD互连108之间的多晶硅结构112提供附加相对介电常数(K)作为由MD互连108创建的“板”之间的电介质材料。其间具有电浮置的多晶硅结构112的MD互连108之间的有效间距可大约为三十(30)纳米。该有效间距大约为常规电容器中的一半。MD互连交叠高度可大约为七十(70)纳米。在该配置中,电容器结构200提供常规MOM电容器的电容的大约4倍。通过通孔V0 114耦合至第一导电层202(例如,M1)的MD互连108有助于减小电容器结构200的电阻并增加其品质(Q)因子。MD互连108(例如,“叉指”)之间的多晶硅结构112有助于增加电容密度并有助于满足制造期间的多晶硅密度规范。电容器结构200还可与其他电容器堆叠,诸如常规电容器。

[0033] 图3解说了根据本公开的另一方面的电容器结构300。MD互连108在STI层110上,并且与图2相同,多晶硅结构112与MD互连108交织。第一导电层202(例如,M1)通过通孔/触点V0 114被耦合至MD互连108。多晶硅结构112被耦合至电容器端子204。多晶硅结构112可通过可驻留在电容器结构以外的(诸)MP互连和(诸)通孔被耦合至第一导电层202(例如,耦合至端子导电层M1)。第一导电层202可被耦合至电容器端子206以创建电容器结构200。

[0034] 在该配置中,多晶硅结构112现在更靠近MD互连108以形成具有减小的电压容限的电容器结构300。提供减小的电压容限是因为电容器端子204与206之间的电介质遭受每单位体积较高的电场。然而,在本公开的该方面中,电容器结构300减少了给定电容的面积。有效间距大约为常规电容器中的1/4。电容器结构300还可与常规电容器堆叠。尽管被示为耦

合至电容器结构200和300的一侧,但电容器端子204和206可被耦合在电容器结构200和300内的其他地方,而不会脱离本公开所提及的方面。

[0035] 图4是解说根据本公开的一方面的用于制造电容器结构的方法400的过程流程图。在框402,在半导体基板上制造多晶硅结构。该多晶硅结构例如可以是图2中示出的多晶硅结构112。在框404,在半导体基板上制造MD互连。该MD互连例如可以是图2中示出的MD互连108。多晶硅结构可被置于图2中示出的具有MD互连的交织式布局中。在框406,MD互连和/或多晶硅结构被选择性地交织式布局中连接作为图2中示出的电容器结构。

[0036] 根据本公开的进一步方面,描述了一种电容器结构。在一种配置中,该器件包括半导体基板上的多晶硅结构。该多晶硅结构可以是图2中示出的多晶硅结构112。该电容器结构还包括用于将M1互连至半导体基板上的氧化物扩散区域的装置。在一种配置中,多晶硅结构被置于具有互连装置的交织式布局中。在该配置中,多晶硅结构和/或互连装置被选择性地交织式布局中连接作为电容器结构。互连装置可以是如图2中示出的MD互连108。在另一方面,前述装置可以是配置成执行由前述装置叙述的功能的任何结构或任何材料。

[0037] 图5是示出其中可有利地采用本公开的一方面的示例性无线通信系统500的框图。出于解说目的,图5示出了三个远程单元520、530和550以及两个基站540。将认识到,无线通信系统可具有远多于此的远程单元和基站。远程单元520、530和550包括IC器件525A、525C和525B,这些IC器件包括所公开的电容器。将认识到,其他设备也可包括所公开的电容器,诸如基站、交换设备、和网络装备。图5示出了从基站540到远程单元520、530和550的前向链路信号580,以及从远程单元520、530和550到基站540的反向链路信号590。

[0038] 在图5中,远程单元520被示为移动电话,远程单元530被示为便携式计算机,而远程单元550被示为无线本地环路系统中的固定位置远程单元。例如,这些远程单元可以是移动电话、手持式个人通信系统(PCS)单元、便携式数据单元(诸如个人数据助理)、启用GPS的设备、导航设备、机顶盒、音乐播放器、视频播放器、娱乐单元、固定位置数据单元(诸如仪表读数装置)、或者存储或取回数据或计算机指令的其他设备、或者其组合。尽管图5解说了根据本公开的各方面的远程单元,但本公开并不被限定于所解说的这些示例性单元。本公开的各方面可以合适地在包括所公开的电容器的许多设备中使用。

[0039] 图6是解说用于半导体组件(诸如以上公开的电容器)的电路、布局以及逻辑设计的设计工作站的框图。设计工作站600包括硬盘601,该硬盘601包含操作系统软件、支持文件、以及设计软件(诸如Cadence或OrCAD)。设计工作站600还包括促成对电路610或半导体组件612(诸如电容器)的设计的显示器602。提供存储介质604以用于有形地存储电路610或半导体组件612的设计。电路610或半导体组件612的设计可以用文件格式(诸如GDSII或GERBER)存储在存储介质604上。存储介质604可以是CD-ROM、DVD、硬盘、闪存、或者其他合适的设备。此外,设计工作站600包括用于从存储介质604接受输入或者将输出写到存储介质604的驱动装置603。

[0040] 存储介质604上记录的数据可指定逻辑电路配置、用于光刻掩模的图案数据、或者用于串写工具(诸如电子束光刻)的掩模图案数据。该数据可进一步包括与逻辑仿真相关联的逻辑验证数据,诸如时序图或网电路。在存储介质604上提供数据通过减少用于设计半导体晶片的工艺数目来促成电路610或半导体组件612的设计。

[0041] 根据本公开的进一步一方面,公开了一种电容器结构。在一种配置中,该电容器结

构包括用于在半导体基板上存储电荷的第一装置。第一装置可以是多晶硅结构112。电容器结构还包括用于在半导体基板上存储电荷的第二装置。第二装置可以是MD互连108。在另一方面,前述装置可以是被配置成执行由前述装置所述的功能的任何模块或任何设备。

[0042] 对于固件和/或软件实现,这些方法体系可以用执行本文所描述功能的模块(例如,规程、函数等等)来实现。有形地体现指令的机器可读介质可被用来实现本文所述的方法体系。例如,软件代码可被存储在存储器中并由处理器单元来执行。存储器可以在处理器单元内或在处理器单元外部实现。如本文所用的,术语“存储器”是指长期、短期、易失性、非易失性类型存储器、或其他存储器,而并不限于特定类型的存储器或存储器数目、或记忆存储在其上的介质的类型。

[0043] 如果以固件和/或软件实现,则功能可作为一条或多条指令或代码存储在计算机可读介质上。示例包括编码有数据结构的计算机可读介质和编码有计算机程序的计算机可读介质。计算机可读介质包括物理计算机存储介质。存储介质可以是能被计算机存取的可用介质。作为示例而非限定,此类计算机可读介质可包括RAM、ROM、EEPROM、CD-ROM或其他光盘存储、磁盘存储或其他磁存储设备、或能被用来存储指令或数据结构形式的期望程序代码且能被计算机访问的任何其他介质;如本文中所使用的盘(disk)和碟(disc)包括压缩碟(CD)、激光碟、光碟、数字多用碟(DVD)、软盘和蓝光碟,其中盘常常磁性地再现数据,而碟用激光光学地再现数据。上述的组合应当也被包括在计算机可读介质的范围内。

[0044] 除了存储在计算机可读介质上,指令和/或数据还可作为包括在通信装置中的传输介质上的信号来提供。例如,通信装置可包括具有指示指令和数据的信号的收发机。这些指令和数据被配置成使一个或多个处理器实现权利要求中叙述的功能。

[0045] 尽管已详细描述了本公开及其优势,但是应当理解,可在本文中作出各种改变、替代和变更而不会脱离如由所附权利要求所定义的本公开的技术。例如,诸如“上方”和“下方”之类的关系术语是关于基板或电子器件使用的。当然,如果该基板或电子器件被颠倒,则上方变成下方,反之亦然。此外,如果是侧面取向的,则上方和下方可指代基板或电子器件的侧面。而且,本申请的范围并非旨在被限定于说明书中所描述的过程、机器、制造、物质组成、装置、方法和步骤的特定配置。如本领域的普通技术人员将容易从本公开领会到的,根据本公开,可以利用现存或今后开发的与本文所描述的相应配置执行基本相同的功能或实现基本相同结果的过程、机器、制造、物质组成、装置、方法或步骤。因此,所附权利要求旨在将这样的过程、机器、制造、物质组成、装置、方法或步骤包括在其范围内。

[0046] 技术人员将进一步领会,结合本文的公开所描述的各种解说性逻辑框、模块、电路、和算法步骤可被实现为电子硬件、计算机软件、或两者的组合。为清楚地解说硬件与软件的可互换性,各种解说性组件、块、模块、电路、和步骤在上面是以其功能性的形式作一般化描述的。此类功能性是被实现为硬件还是软件取决于具体应用和施加于整体系统的设计约束。技术人员可针对每种特定应用以不同方式来实现所描述的功能性,但此类实现决策不应被解读为致使脱离本发明的范围。

[0047] 结合本文的公开所描述的各种解说性逻辑框、模块、以及电路可用设计成执行本文中描述的功能的通用处理器、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)或其他可编程逻辑器件、分立的门或晶体管逻辑、分立的硬件组件、或其任何组合来实现或执行。通用处理器可以是微处理器,但在替换方案中,处理器可以是任何常规

的处理器、控制器、微控制器、或状态机。处理器还可以被实现为计算设备的组合,例如DSP与微处理器的组合、多个微处理器、与DSP核心协作的一个或更多个微处理器、或任何其他此类配置。

[0048] 结合本公开所描述的方法或算法的步骤可直接在硬件中、在由处理器执行的软件模块中、或在这两者的组合中体现。软件模块可驻留在RAM、闪存、ROM、EPROM、EEPROM、寄存器、硬盘、可移动盘、CD-ROM或本领域中所知的任何其他形式的存储介质中。示例性存储介质耦合到处理器以使得该处理器能向/向该存储介质读写信息。替换地,存储介质可以被整合到处理器。处理器和存储介质可驻留在ASIC中。ASIC可驻留在用户终端中。替换地,处理器和存储介质可作为分立组件驻留在用户终端中。

[0049] 在一个或多个示例性设计中,所描述的功能可以在硬件、软件、固件、或其任何组合中实现。如果在软件中实现,则各功能可以作为一条或多条指令或代码存储在计算机可读介质上或藉其进行传送。计算机可读介质包括计算机存储介质和通信介质两者,其包括促成计算机程序从一地到另一地转移的任何介质。存储介质可以是可被通用或专用计算机访问的任何可用介质。作为示例而非限定,这样的计算机可读介质可以包括RAM、ROM、EEPROM、CD-ROM或其他光盘存储、磁盘存储或其他磁存储设备、或能被用来携带或存储指令或数据结构形式的指定程序代码手段且能被通用或专用计算机、或者通用或专用处理器访问的任何其他介质。任何连接也被正当地称为计算机可读介质。例如,如果软件是使用同轴电缆、光纤电缆、双绞线、数字订户线(DSL)、或诸如红外、无线电、以及微波之类的无线技术从web网站、服务器、或其他远程源传送而来,则该同轴电缆、光纤电缆、双绞线、DSL、或诸如红外、无线电、以及微波之类的无线技术就被包括在介质的定义之中。如本文中所使用的盘(disk)和碟(disc)包括压缩碟(CD)、激光碟、光碟、数字多用碟(DVD)、软盘和蓝光碟,其中盘(disk)往往以磁的方式再现数据而碟(disc)用激光以光学方式再现数据。上述的组合应当也被包括在计算机可读介质的范围内。

[0050] 提供对本公开的先前描述是为使得本领域任何技术人员皆能够制作或使用本公开。对本公开的各种修改对本领域技术人员来说都将是显而易见的,且本文中所定义的普适原理可被应用到其他变型而不会脱离本公开的精神或范围。由此,本公开并非旨在被限定于本文中所描述的示例和设计,而是应被授予与本文中所公开的原理和新颖性特征相一致的最广范围。

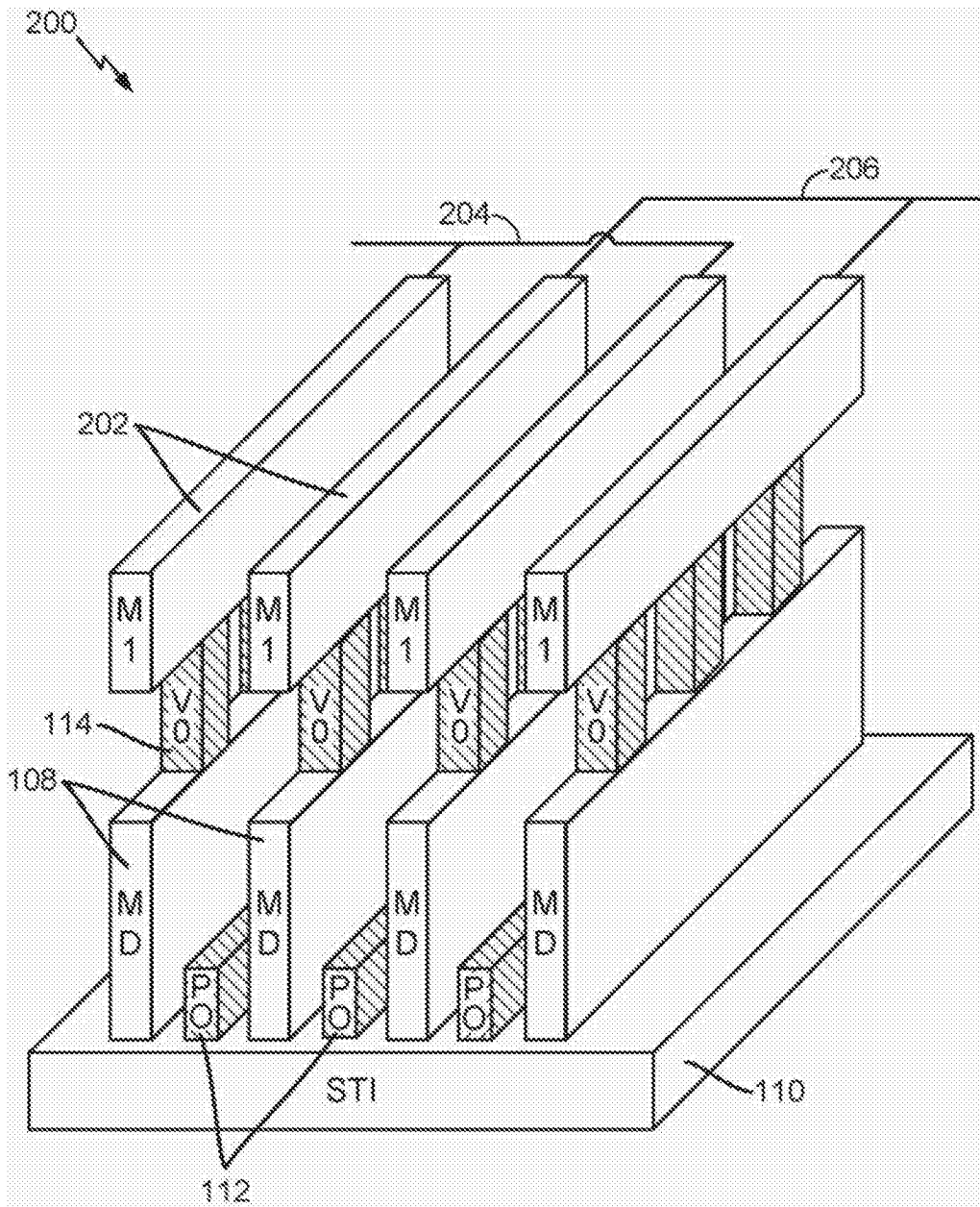


图2

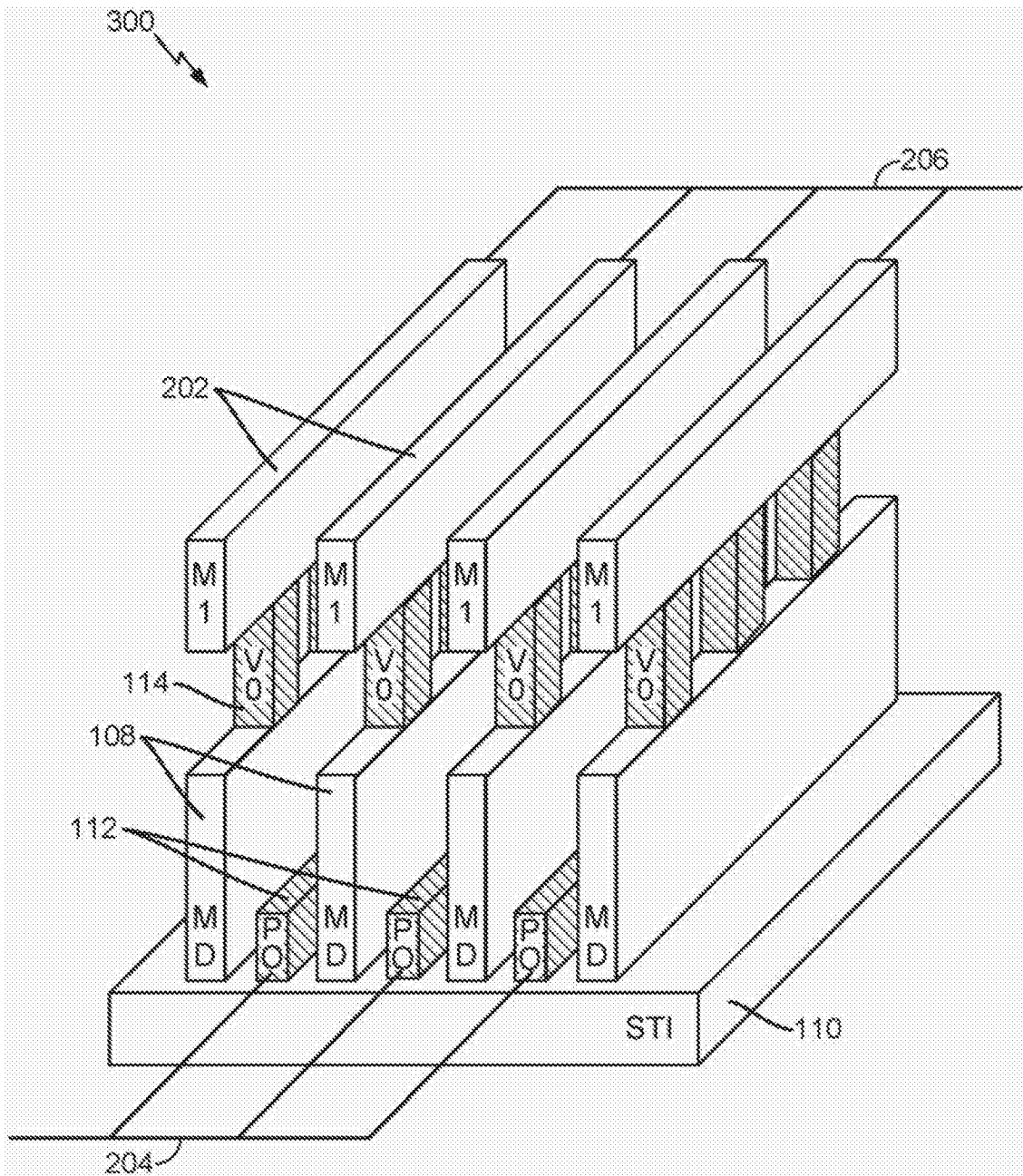


图3

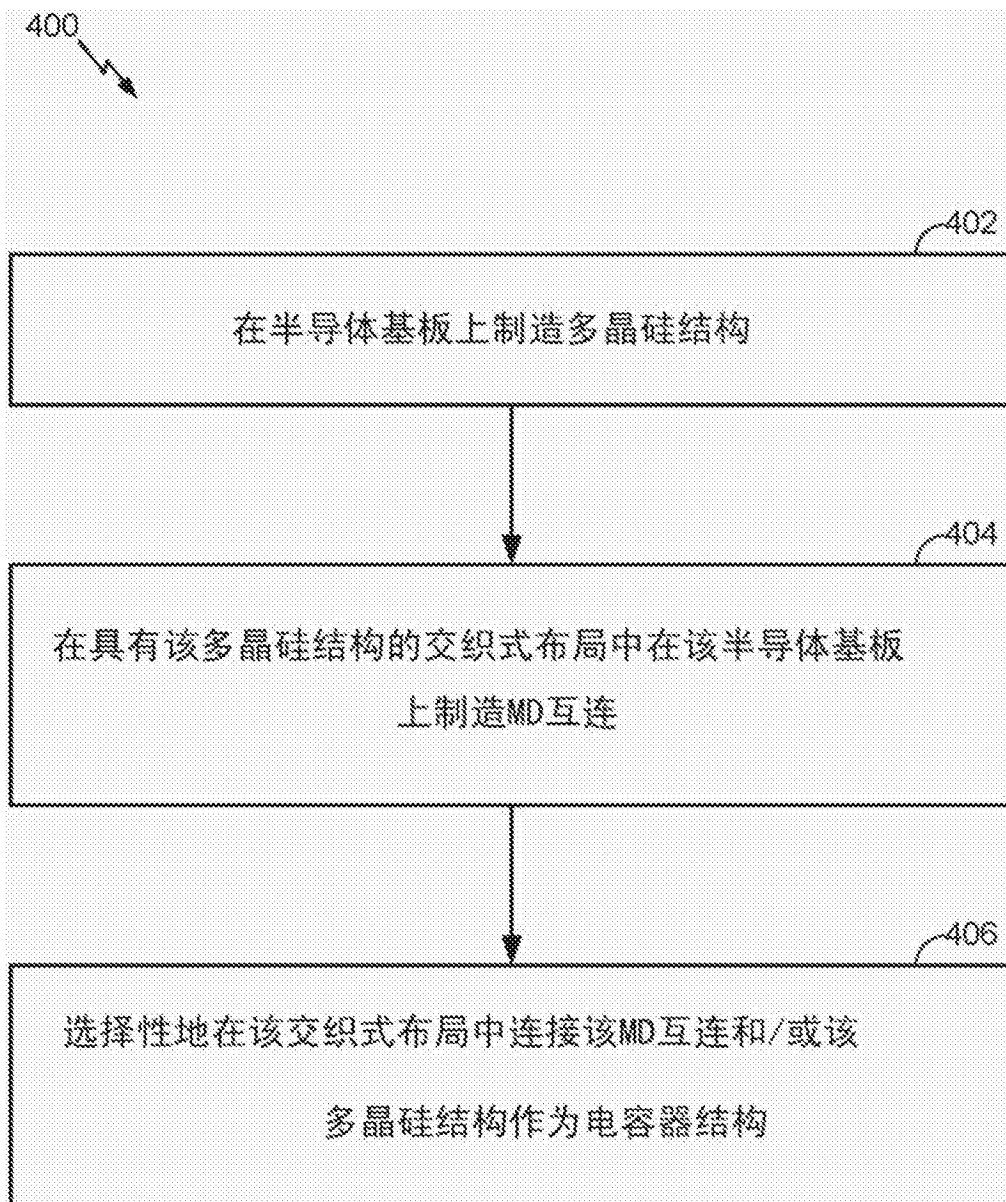


图4

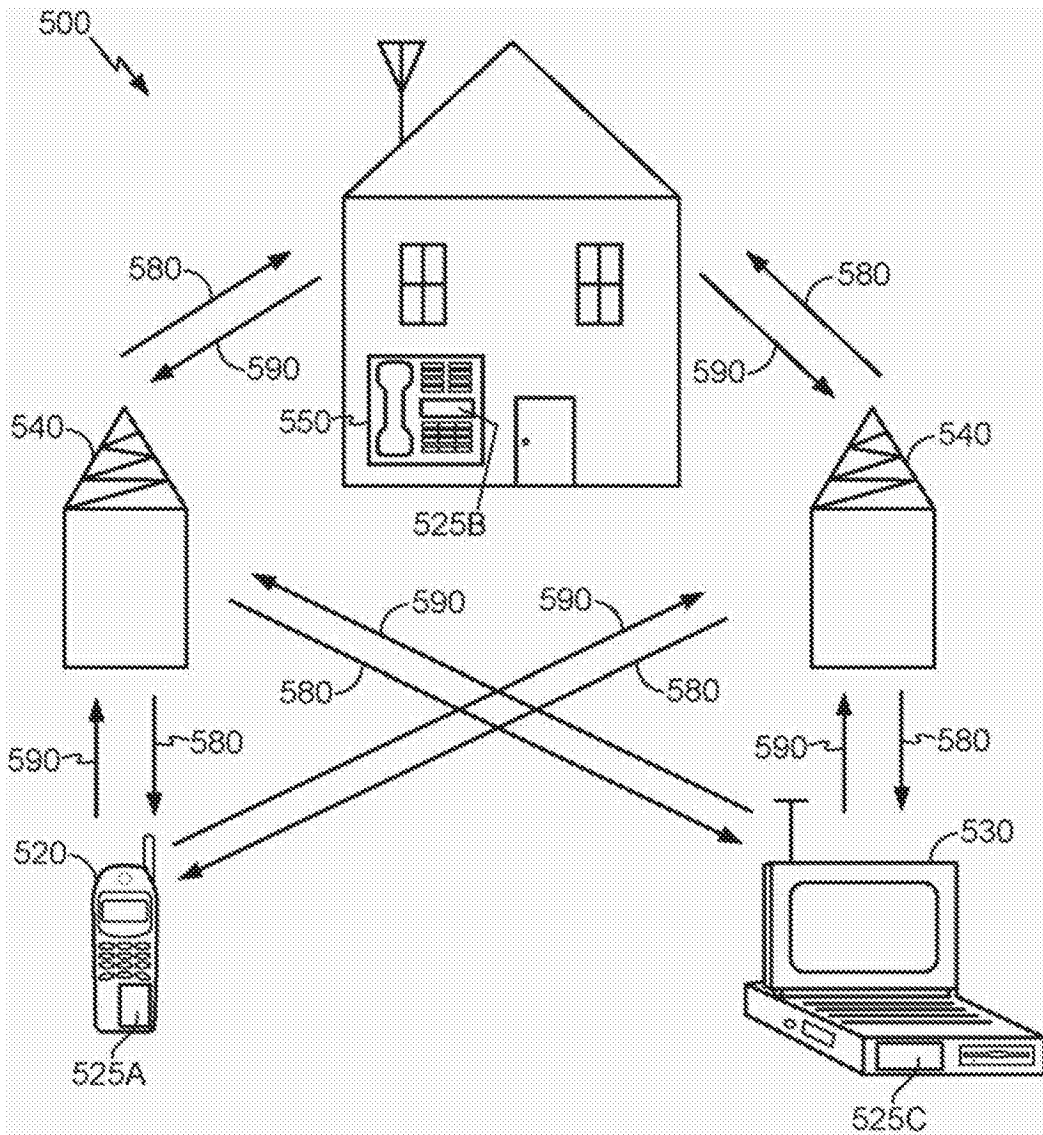


图5

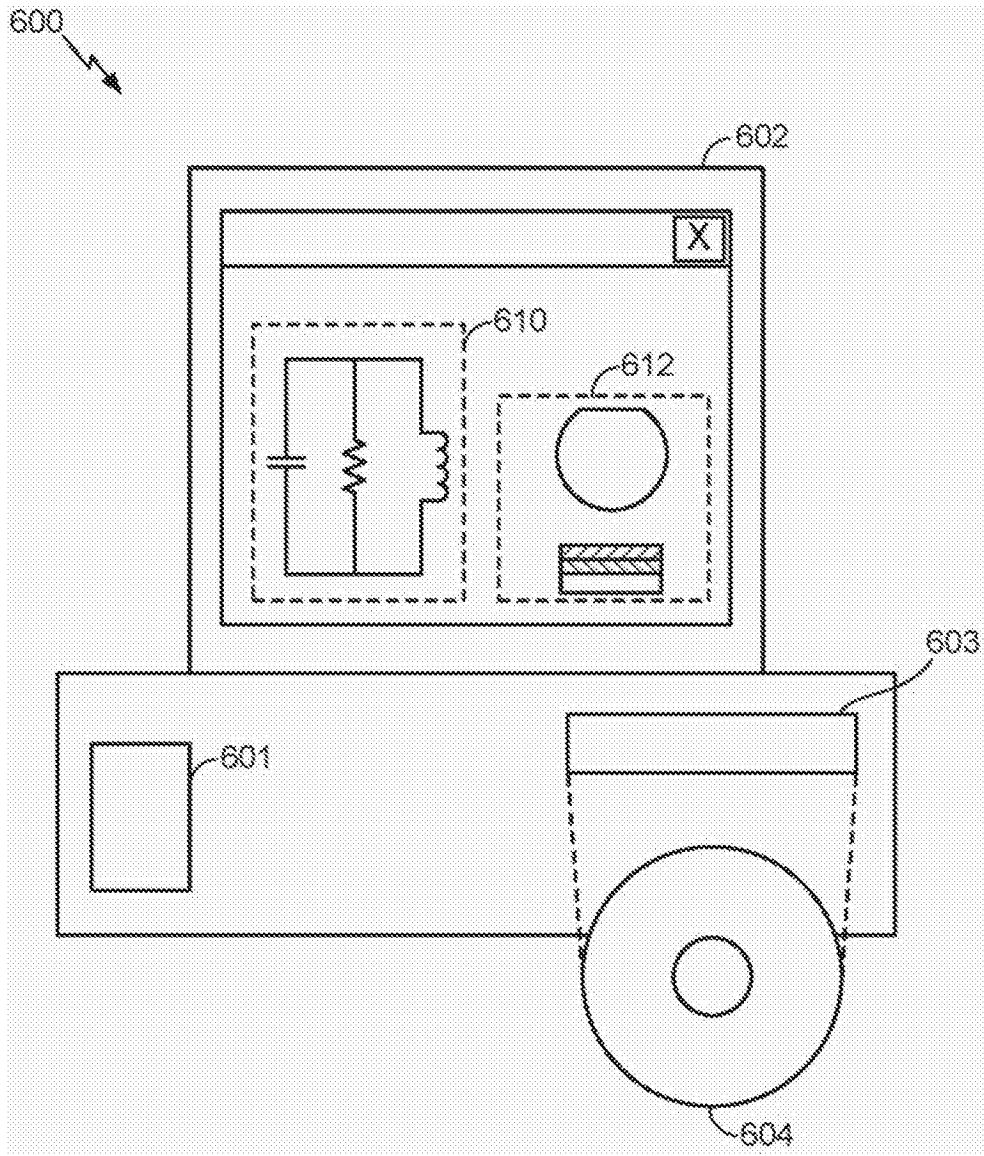


图6