

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4349914号  
(P4349914)

(45) 発行日 平成21年10月21日(2009.10.21)

(24) 登録日 平成21年7月31日(2009.7.31)

(51) Int.Cl. F I  
G O 6 F 15/80 (2006.01) G O 6 F 15/80

請求項の数 9 (全 18 頁)

(21) 出願番号	特願2003-582641 (P2003-582641)	(73) 特許権者	590000514
(86) (22) 出願日	平成15年4月7日(2003.4.7)		コミツサリア タ レネルジー アトミー
(65) 公表番号	特表2005-527897 (P2005-527897A)		ク
(43) 公表日	平成17年9月15日(2005.9.15)		フランス・75015・パリ・パティマン
(86) 国際出願番号	PCT/FR2003/001086		・”ル・ポナン・デー”・リュ・ルブラン
(87) 国際公開番号	W02003/085522		・25
(87) 国際公開日	平成15年10月16日(2003.10.16)	(74) 代理人	100064908
審査請求日	平成18年3月10日(2006.3.10)		弁理士 志賀 正武
(31) 優先権主張番号	02/04396	(74) 代理人	100089037
(32) 優先日	平成14年4月9日(2002.4.9)		弁理士 渡邊 隆
(33) 優先権主張国	フランス (FR)	(74) 代理人	100101465
			弁理士 青山 正和
		(74) 代理人	100108453
			弁理士 村山 靖彦

最終頁に続く

(54) 【発明の名称】 ペトリグラフの物理的使用をベースとした再構成可能な制御システム

(57) 【特許請求の範囲】

【請求項1】

アプリケーションのうちの、実行すべき操作の実行計画を記述するためのシステムであって、

メモリ隔室であるとともに、前記アプリケーションに関連したペトリグラフ構造を物理的に形成するために互いに接続される多数の物理的状態セルを備えたメモリ隔室であり、さらに、前記物理的状態セルが、トークンを受領し得るとともにそのトークンを記憶することができさらにそのトークンを伝送することができるものとされているような、メモリ隔室と；

前記アプリケーションに関連した前記ペトリグラフ構造を物理的に形成するために前記物理的状態セルどうしを再構成可能に接続する複数のコネクタからなる再構成可能なネットワークであるとともに、前記複数のコネクタが、前記各物理的状態セルに関する複数の接続を形成し得るものとされているような、再構成可能なネットワークと；  
を具備し、

前記各物理的状態セルの動作が、前記接続に対しての入力によって決定され、前記接続が、次なる状態への前進を意味しているような前記トークンの伝送接続と；前記トークンの伝送を認証するための認証接続と；前記トークンを破壊するための破壊接続と；を有し、

前記複数の物理的状態セルが、互いに同じ機能を実行し得るよう構成され、それら機能が、少なくとも、次なる状態への前進を意味するトークンの伝送と；トーク

10

20

ンの伝送の認証と；トークンの破壊と；を有し、

前記ペトリネット構造を通してのトークンの伝搬が、前記アプリケーションによって決定される前記操作の前記実行計画を記述することに対応していることを特徴とするシステム。

【請求項 2】

請求項 1 記載のシステムにおいて、

前記物理的状態セルが、ペトリグラフ構造を構築し得るよう、複数の基本動作を行い、これら基本動作が、接続のタイプの選択と；新たな物理的状態セルに対しての接続と；所定の物理的状態セルに対する接続と；を有していることを特徴とするシステム。

【請求項 3】

請求項 1 記載のシステムにおいて、

さらに、少なくとも 1 つのマルチプレクサを具備し、この少なくとも 1 つのマルチプレクサが、物理的状態セルの出力部分から伝送されたトークンを受領し得るよう構成された第 1 入力部分と、物理的状態セルがコネクタとして使用されている場合にはその物理的状態セルに対する入力を受領し得るよう構成された第 2 入力部分と、を有していることを特徴とするシステム。

【請求項 4】

請求項 1 記載のシステムにおいて、

さらに、前記複数のコネクタからなる前記再構成可能なネットワークに対して直接的に接続されていない物理的状態セルに対して信号を供給し得るよう構成された事象バスを備え、

前記信号が、前記ペトリグラフ構造の遷移に関連したものであることを特徴とするシステム。

【請求項 5】

請求項 1 記載のシステムにおいて、

各物理的状態セルが、操作とトークンの位置とを関連づけし得るよう、構成され、前記ペトリグラフ構造内を循環する前記トークンを前記物理的状態セルが受領した時点で、前記操作が行われるようになっていることを特徴とするシステム。

【請求項 6】

請求項 5 記載のシステムにおいて、

さらに、再構成可能なデータバスを備えていることを特徴とするシステム。

【請求項 7】

請求項 1 ~ 5 のいずれか 1 項に記載のシステムにおいて、

前記各物理的状態セルが、アクセス可能であるかあるいはアクセス不可能であるかを検出し得るよう、構成されていることを特徴とするシステム。

【請求項 8】

アプリケーションのうちの、実行すべき操作の実行計画を記述するためのメモリキャッシュであって、

メモリ隔室であるとともに、前記アプリケーションに関連したペトリグラフ構造を物理的に形成するために互いに接続される多数の物理的状態セルを備えたメモリ隔室であり、さらに、前記物理的状態セルが、トークンを受領し得るとともにそのトークンを記憶することができさらにそのトークンを伝送することができるものとされているような、メモリ隔室と；

前記アプリケーションに関連した前記ペトリグラフ構造を物理的に形成するために前記物理的状態セルどうしを再構成可能に接続する複数のコネクタからなる再構成可能なネットワークであるとともに、前記複数のコネクタが、前記各物理的状態セルに関する複数の接続を形成し得るものとされているような、再構成可能なネットワークと；

を具備し、

前記各物理的状態セルの動作が、前記接続に対しての入力によって決定され、

前記接続が、次なる状態への前進を意味しているような前記トークンの伝送接続と；前

10

20

30

40

50

記トークンの伝送を認証するための認証接続と；前記トークンを破壊するための破壊接続と；を有し、

前記複数の物理的状態セルが、互いに同じ機能を実行し得るよう構成され、それら機能が、少なくとも、次なる状態への前進を意味するトークンの伝送と；トークンの伝送の認証と；トークンの破壊と；を有し、

前記ペトリネット構造を通してのトークンの伝搬が、前記アプリケーションによって決定される前記操作の前記実行計画を記述することに対応していることを特徴とするメモリキャッシュ。

【請求項9】

アプリケーションのうちの、実行すべき操作の実行計画を記述するための並列コンピュータであって、

メモリ隔壁であるとともに、前記アプリケーションに関連したペトリグラフ構造を物理的に形成するために互いに接続される多数の物理的状態セルを備えたメモリ隔壁であり、さらに、前記物理的状態セルが、トークンを受領し得るとともにそのトークンを記憶することができさらにそのトークンを伝送することができるものとされているような、メモリ隔壁と；

前記アプリケーションに関連した前記ペトリグラフ構造を物理的に形成するために前記物理的状態セルどうしを再構成可能に接続する複数のコネクタからなる再構成可能なネットワークであるとともに、前記複数のコネクタが、前記各物理的状態セルに関する複数の接続を形成し得るものとされているような、再構成可能なネットワークと；

を具備し、

前記各物理的状態セルの動作が、前記接続に対しての入力によって決定され、前記接続が、次なる状態への前進を意味しているような前記トークンの伝送接続と；前記トークンの伝送を認証するための認証接続と；前記トークンを破壊するための破壊接続と；を有し、

前記複数の物理的状態セルが、互いに同じ機能を実行し得るよう構成され、それら機能が、少なくとも、次なる状態への前進を意味するトークンの伝送と；トークンの伝送の認証と；トークンの破壊と；を有し、

前記ペトリネット構造を通してのトークンの伝搬が、前記アプリケーションによって決定される前記操作の前記実行計画を記述することに対応していることを特徴とする並列コンピュータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ペトリグラフの使用をベースとした再構成可能な制御システムに関するものである。

【背景技術】

【0002】

実行すべき操作の実行計画を記述する制御部分およびそのような操作を実行する操作部分という2つの部分へと分解し得るようなすべての処理は、本明細書においては、『アプリケーション』と称される。

【0003】

本発明は、アプリケーションの制御部分を使用するためのシステムを提案する。本発明によるシステムは、様々な並列パラダイム（データや命令や作業の並列処理）に対して適合している。本発明によるシステムは、既存の様々なタイプの同期コンピュータや非同期コンピュータと一緒に使用することができる。

【0004】

本発明は、アプリケーションの制御部分をモデル化するに際してペトリグラフを使用することを、ベースとしている。このタイプのモデルは、通常、ソフトウェアドメイン内において使用される。それは、参考文献[1]に記載されているように、アプリケーション

10

20

30

40

50

に関する形式的チェックを行うための手段を構成するからである。また、ペトリネットワークは、論理コントローラのプログラミングのための基礎を形成する。特に、参考文献[2]に記載されているように、プログラム可能な論理コントローラ(PLC)のための基礎を形成する。このモデル化の使用は、種々の問題点をもたらす。特に、このようなグラフのサイズは、アプリケーションのサイズの増大化につれて、かなり急激に増大化する。PLCは、通常、従来のコンピュータユニットに関連したソフトウェアソリューションをベースとしている。

【0005】

本発明の目的は、物理的支持体上にペトリグラフを直接的に転置するためのシステムである。

10

【非特許文献1】James L. Peterson氏による“Petri net theory and themodelling of systems”(1981, Practice Hall, ISBN: 0136619835)(参考文献[1])

【非特許文献2】Gary Dunning氏による“Introduction to programmable logiccontrol lers”(second edition, 1998, Delmas, ISBN: 0827378661)(参考文献[2])

【発明の開示】

【課題を解決するための手段】

【0006】

本発明は、セルの複製をベースとした再構成可能な制御システムに関するものであって、各状態が、ペトリグラフの各ブレースに対応していること、および、再構成によって、関連するペトリグラフのトポロジをモデル化すること、を特徴としている。

20

【0007】

有利には、セルが、3つのタイプの接続(伝送接続、認証接続、および、破壊接続)をもたらすことによって、ペトリグラフがモデル化される。セルは、ペトリグラフを構築し得るよう、複数の基本動作を行い、これら基本動作は、接続の選択と;新たな状態セルに対しての接続と;既存の2つの状態セル間の接続と;を有している。

【0008】

有利には、各状態セルは、必要なコネクタの数を低減し得るようなさらなるタイプの接続をもたらす。システム内において使用されているペトリグラフの転置に際して、外部事象が導入される。

【0009】

30

有利には、本発明によるシステムは、操作と状態セルとを関連付ける手段を具備し、ペトリグラフ内を循環するトークンを状態セルが受領した時点で、操作が行われるようになってい。操作と状態セルとの関連付けは、再構成可能なデータバスを有したメモリによって、行われる。

【0010】

本発明によるシステムを使用することにより、システム内におけるアクセス不可能セルを検出することができる。

【0011】

本発明によるシステムを使用することにより、メモリキャッシュを形成することができ、例えば、同期的なまたは非同期的な並列コンピュータのためのメモリキャッシュを形成することができる。

40

【0012】

本発明によるシステムは、アプリケーションの制御グラフを動的に(言い換えれば、操作時に)変更し得る手段を提供するような再構成可能コンセプトを使用して、構成されている。再構成可能性により、アプリケーションの制御グラフを管理するためのハードウェア手段の使用を考慮することができる。このようなシステムを使用すれば、部分的にペトリグラフを導入することができる。これにより、アプリケーションのサイズに制限されることなく、アプリケーションを処理することができる。

【発明を実施するための最良の形態】

【0013】

50

本発明は、ペトリグラフという形態の表現を使用してアプリケーションをモデル化することを提案する。本発明におけるペトリグラフは、以下の3つの基準を満たさなければならない。

- 1つのプレースあたりにつき、ただ1つだけのトークンが存在すること。
- 2つのトークンどうしが連結される場合には、それら2つのトークンを組み合わせることによって、単一のトークンが形成されること。
- 1つのトークンが、複数のプレースへと伝送され得ること。

【0014】

アプリケーションは、このようなペトリグラフによって、モデル化することができる。ペトリグラフ内の各プレースは、動作に対してリンクされることができ、2つのプレース 10  
の間の遷移は、制御事象によって認証される。このような制御事象を使用することにより、本発明によるシステム内において使用されているペトリグラフの中で、トークンを前進させることができる。そのような制御事象は、モデル化の対象をなすアプリケーションに応じて、様々なモジュールに起因することができる。例えば、制御事象は、センサからの出力や、算術論理演算ユニット（ALU）の事象フラグ、とすることができる。

【0015】

したがって、本発明は、ペトリグラフをモデル化し得る再構成可能なシステムを備えている。つまり、1つまたは複数のトークンが、事象の関数として、本発明によるシステム内を循環する。トークンを配置するプレースは、実行すべき動作を決定する。

【0016】

ペトリグラフ内の各プレースは、本発明によるシステム内における基本セルに対応している。この基本セルは、以下においては『状態セル』と称されるものであって、

- トークンを受領することができ、
- トークンの到着によって活性化されるものであり、
- 認証信号の到着によって活性化された場合には、トークンを他の状態セルへと伝送することができる、
- 『リセット』要求の到着時には、トークンを伝送することなくそのトークンを破壊することができる。

【0017】

各状態セルは、図1に示すように、トークン入力と破壊入力と認証入力という3つの 30  
入力と；1つのトークン出力と；を備えている。

【0018】

トークンは、状態セル内へと入力され、その状態セルの中に格納される。認証が起動されたときには、トークンは、出力に向けて伝送される。破壊が起動されたときには、状態セルからトークンが削除され、認証は、その時点で無効となる。

【0019】

状態セルは、非常に大きな数でもって複製され、状態セルどうしは、複数のコネクタからなる再構成可能なネットワークを介して、互いに接続される。2つの状態セルの間においては、以下の3つのタイプの接続態様が存在する。

- 伝送接続：次なる状態を示している。
- 認証接続：トークンの伝送を認証するためのものである。
- 破壊接続：トークンを削除するためのものである。

【0020】

この場合、再構成においては、状態セルどうしを接続することにより、アプリケーションに関連したペトリグラフをモデル化する。

【0021】

図2は、様々なタイプの接続を示している。すなわち、

- 1．伝送接続
- 2．認証接続
- 3．破壊接続

10

20

30

40

50

ここで、E - Jは、トークン入力を示しており、S - Jは、トークン出力を示しており、Dは、破壊を示しており、Vは、認証を示している。

【0022】

ペトリグラフの転置に関する3つの例が、図3, 4, 5に示されている。

【0023】

アプリケーションの制御部分を使用することにより、状態セル間の接続を行うことができる。本発明は、再構成可能な技術を使用して、アプリケーションの制御部分を、相互接続の形態に置き換えることを提案する。

【0024】

第1の例(図3)は、状態セルを使用したペトリグラフの単純な転置とその使用を示している。この場合、転置に際しては、状態セルどうしを互いに接続することによって、トークン伝送経路を形成する(伝送接続)。

【0025】

第2の例(図4)は、破壊接続の使用を示している。ペトリグラフ(左側)内においては、セル(2)がトークンを有している場合には、2つの事象が起こり得る。すなわち、

- E2: この場合には、トークンがセル(5)へと伝送される。
- E3: この場合には、トークンがセル(3)へと伝送される。

【0026】

トークンは、セル(5)内とセル(3)内とにおいて、同時に存在することはできない。このペトリグラフは、破壊接続を使用しなければ、使用することができない。2つの事象のうちどちらか(E2またはE3)が起こるとすぐに、他の事象を待っているトークンが、破壊される。すなわち、セル(5)とセル(3)とを、同時に認証することはできない。

【0027】

第3の例(図5)においては、2つのペトリグラフが使用されていて、同期したものとされている。同期は、認証接続を使用して行われている。言い換えれば、セル(B)内をトークンが通過することによって、セル(2)から、セル(5)とセル(3)との一方または双方に対しての、トークンの通過が活性化される。

【0028】

ペトリグラフの形成前には、セルは、完全に相互接続可能なものでなければならない。すなわち、接続すべき1つのセルは、他のすべてのセルに対して接続可能でなければならない。したがって、構造がN個のセルを有している場合には、図6aに示すように、 $N^2$ 個のコネクタ(2)が必要となる。

【0029】

必要なコネクタ(2)の数を制限するため、上述した3つのタイプの接続に対して、新たなタイプの接続が、追加される。状態セルは、図6bに示すように、マルチプレクサ(5)を使用することによって、トークンの入力と出力との間にわたる接続を形成するように、修正されている。この新たな接続は、状態セルをコネクタとして使用するための手段をもたらす。この新たなタイプの接続は、間接的なものと見なされ、必要なコネクタの数を制限することができる。各セル(1)は、限られた数のセルに対してのみ接続するだけで良く、各セルは、コネクタとして使用することができる。これにより、図6cに示すように、ネットワークの接続性を増強することができる。

【0030】

例えば、図7は、間接的な接続を行っている状態セルに関しての、機能的使用を示している。

【0031】

状態セル間における接続の形成は、自動化することができ、これにより、ペトリグラフの使用が容易なものとされる。これを得るために、各状態セルは、『基本動作』と称される基本的な動作を行うことができる。以下の4つの基本動作を使用することによって、ペトリグラフの形成を容易なものとするすることができる。

10

20

30

40

50

- 形成すべき接続の選択。
- 自由な状態セルに対しての接続の形成。
- 使用されている状態セルに対しての接続の形成。
- 状態セルの解放（接続解除）。

**【 0 0 3 2 】**

これらすべての基本動作は、各状態セルによって行うことができる。しかしながら、基本動作の送出は、外部制御デバイスによって管理される。このコントローラ（外部制御デバイス）は、状態セルを管理する。特に、セルに対しての基本動作の送出を管理することによって、ペトリグラフを構築できなければならない。そのコントローラは、また、メモリキャッシュ（後述）として、本発明によるシステムの構造のためのハードウェア資源を放出する。

10

**【 0 0 3 3 】**

すべての状態セルは、命令を受領することによって、実行すべき基本動作を決定することができる。状態セルは、使用されていないければ、自由なセルとしてマーキングされ、また、使用されていれば、使用されているセルとしてマーキングされる。

**【 0 0 3 4 】**

第1基本動作においては、状態セルに対して、形成すべき状態セルの接続タイプを送出する。よって、各セルは、形成されるべき接続を記述した情報を有し得る必要がある。セルは、設定されるべき接続タイプ（伝送接続、あるいは、認証接続、あるいは、破壊接続）を記憶しなければならない。

20

**【 0 0 3 5 】**

第2基本動作においては、新たな状態セルを接続する。この接続を行う必要がある状態セルは、隣接している複数のセルの中から自由なセルを検索する。言い換えれば、直接的にアクセス可能な状態セルを検索する。自由なセルが見つければ、接続を形成する。この場合、セルは、隣接する各セルに対して接続要求を送出し得るものでなければならず、また、隣接セルの状態が自由な状態であるかどうかをチェックし得るものでなければならず、よって、接続要求信号が、隣接セルに対して送出されなければならず、隣接セルは、自身の状態（自由な状態、あるいは、使用されているという状態）に特有の信号を供給しなければならない。

**【 0 0 3 6 】**

第3基本動作においては、2つの状態間において、自動的に接続を形成する。この基本動作は、図8に示したような、連続した3つのステップによって行われる。図8は、特に、複数の自由なセル（10）と、複数の使用されているセル（11）と、を示している。

30

**【 0 0 3 7 】**

1. 互いに接続すべき2つの状態セルを、認識する。接続を形成しようとしている状態セルは、ソース（15）と称され、接続の相手先をなす第2の状態セルは、目的地（16）と称される。目的地セルは、自由なセルとしてマーキングされている。ソースセルと目的地セルとは別に、すべてのセルは、間接的な接続を形成する（図8（a））。

**【 0 0 3 8 】**

2. ソースセルから、隣接している自由なセルに対して、接続を形成する。この手順を、目的地セルが見つかるまで、新たに接続された各セルから繰り返す。このステップにおいては、各セルが、隣接したすべての自由なセルに対して接続し得ることが必要とされ、それら隣接したすべての自由なセルに対して同じ操作を課す（図8（b））。

40

**【 0 0 3 9 】**

3. 不要な接続を、破壊する。残っているすべての接続は、必要な接続である。目的地セルは、認証信号を送出し、これにより、この最終ステップを可能とする。この認証信号を受領しなかったすべてのセルは、接続解除することができる。重要なことは、不要な接続を破壊するよりも前に、ソースセルが、目的地セルから実際に確実に信号を受領することである。これにより、破壊すべき状態セルを、正確に把握することができる。したがって、この基本動作を行いつつ接続されることとなるセルは、目的地セルから信号を受領し

50

得るものでなければならない(図8(b))。

【0040】

第3基本動作における各ステップは、セルによって実行される。しかしながら、一連をなすこれらステップは、上述したように、外部コントローラからの操作を必要とする。このプロセスを管理する機能グラフであって、外部コントローラ内に組み込まなければならない機能グラフが、図9に示されている。図9は、以下のステップを順に示している。

- ソースセルと目的地セルとを初期化する(20)。

- ソースセルから開始して、それまでに接続されたすべてのセルによって、隣接した自由なセルに対しての伝送接続を形成する(21)。この操作は、目的地セルが得られるまで行う(22)。

- 待受を行う(23)。この待受は、目的地セルからの信号をソースセルが受領するまで行う(24)。

- ソース信号と目的地信号とを受領しなかったセルに関するすべての接続を解除する(25)。

【0041】

第4基本動作は、安全デバイスである。この安全デバイスは、自由なセルが無いことによってシステムが停止することを防止する。これにより、再使用のために、状態セルを解放することができる。

【0042】

機構は、事象の取得および分散が可能であるようにして、構成される。これにより、図10に示すように、本発明によるシステムに対して、事象を供給することができる。いくつかのセルは、このシステムにおいては、他の状態セルに対して接続できないようになっている。そのようなセルは、事象バス(33)から直接的にトークンを受領し、『事象レシーバ』と称される。事象バスは、ペトリグラフ内における遷移に関連した信号組から構成される。認証接続は、このようなセルから形成することができ、これにより、構造に対して複数の事象を供給することができる。符号(30)は、事象レシーバを示しており、符号(31)は、使用されている状態セルを示しており、符号(32)は、自由な状態セルを示している。

【0043】

ペトリグラフ内における各ブレースは、実行されるべき操作に対応している。したがって、デバイスは、状態セルに対しての操作に関連し得るようには、構成されなければならない。したがって、各セルは、本発明によるシステムを備えた構造に対して、トークンの存在を信号によって送出し得る必要がある。同様に、各セルは、また、ペトリグラフ内におけるブレースのモデル化に際して使用されるときにも、信号を送出しなければならない。これにより、システムを、適切な操作に対応するように構成することができる。

【0044】

そのような機構の1つの可能な使用は、図11に示すように、メモリの使用をベースとすることができる。本発明によるシステム内の各セルは、メモリ隔室(40)に関連している。これにより、トークンの位置と対応操作との間の関連性を構築することができる。よって、新たなセルに向けてトークンが移動するたびごとに、そのセルに関連したメモリ隔室が読み取られることとなる。同様に、セルが接続された場合には常に、対応操作情報を配置すべきメモリ隔室を見つけ出すことができる。よって、様々な操作者(図11においては、操作者1~4)に対して、同時に、データまたは命令を送出することができる。

【0045】

このメモリは、再構成可能なデータバス(41)を有している。各メモリ隔室は、メモリ構成に関する情報(42)を使用することによって、データバス中の、データが移送されることとなる部分を、選択することができる。各メモリ隔室に関連する構成は、データバス中の、移送に際して使用される部分を特定するような、2値コードである。よって、様々なメモリ隔室を、競合を起こすことなく、同時に活性化することができる。

10

20

30

40

50

## 【0046】

このメモリに関連したペトリグラフの構造は、必ずしも同期している必要はないものの同期可能であるような複数の並列アーキテクチャーの制御を、管理するための手段をもたらす。S I S D (single instruction stream single data stream, 単一命令ストリームかつ単一データストリーム) 処理、S I M D (single instruction stream multiple data stream, 単一命令ストリームかつ複数データストリーム) 処理、および、M I M D (multiple instruction stream multiple data stream, 複数命令ストリームかつ複数データストリーム) 処理、に関する例が、それぞれ、図12, 13, 14に示されている。データは、符号(50)によって示されており、命令は、符号(51)によって示されている。

10

## 【0047】

S I S D 処理の場合には、2つのストリーム(データストリーム、および、命令ストリーム)が、グラフ内におけるトークンの伝搬によって生成される。これら2つのストリームは、ペトリグラフに関連して必要とされた事象を生成することによって処理を実行している操作者に対して、送出される。

## 【0048】

S I M D 処理の場合には、1つの命令ストリームが、生成されて、各操作者に対して送出される。ペトリグラフは、『並列的』なものとされている。そのため、複数のデータストリームが使用されて、対象をなすS I M D 構造の様々な操作者に対して入力される。

## 【0049】

M I M D 処理の場合には、各操作者をそれぞれ管理し得るよう様々なペトリグラフが存在する。各ペトリグラフを使用することによって、各操作者に関連した複数の命令ストリームと複数のデータストリームとが使用される。ペトリグラフどうしを、同期させることができる。これにより、複数の操作者を調和させることができる。

20

## 【0050】

ペトリグラフの使用によって、S I M D 処理またはM I M D 処理に際して、複数の操作者を同期させるためのコントローラを使用する必要性が排除される。M I M D モードは、複数のグラフを並列的に記述しかつ閲覧し得るという可能性によって、得られる。この場合、上述した再構成可能なメモリを使用することにより、対象をなすM I M D 構造に適合しているような、並列的なデータストリームと並列的な命令ストリームとを生成することができる。

30

## 【0051】

ペトリグラフは、再構成可能な構造上へと、動的に導入することができる。ペトリグラフ内におけるトークンの進展は、ペトリグラフの導入とは適合していない。例えば、グラフの全体は、複雑なアプリケーション内の構造上に、フィットしなくても良い。その場合、システムは、キャッシュのようにして機能する。すなわち、システムは、メモリ内のアプリケーションの残部内において、実行すべき操作を維持する。キャッシュの動作、および、従来の実施形態の例については、後述する。

## 【0052】

次に、キャッシュに関する従来技術について説明する。これにより、ペトリグラフの物理的使用によってもたらされる利点を説明する。多数のシステムにおけるメモリ階層構成の動作原理は、キャッシュの使用をベースとしている。これらキャッシュは、同じ基本スキームに由来する。様々なメモリ階層アーキテクチャー間の差異は、使用されているキャッシュの数およびサイズに基づいており、また、格納されたデータの管理に基づいている。考慮されているシステムに応じて、1~3個のキャッシュが存在する。キャッシュのサイズは、プロセッサからの距離が減少するにつれて減少する。したがって、プロセッサに対して、より近くに位置するキャッシュは、より高度な性能を有しており、コンピュータユニットに適合した動作周波数を有している。

40

## 【0053】

図15は、4つのレベルを有したメモリ階層構成を示している。このメモリ階層構成は

50

、プロセッサ(56)を起点とし、3つのキャッシュレベル(L1, 55; L2, 54; L3, 53)を經由し、中央メモリ(52)へと、つながっている。まず最初に、プロセッサに対して最も近いメモリ内にデータまたは命令が存在しているかどうか、チェックされる。要求されたデータが存在していない場合には、データが見つかるまで、メモリ階層内を下がっていく。キャッシュ内のデータ取込機構は、プロセッサに対して最も近いメモリ(キャッシュL1)の使用を容易なものとする。ここで、いくつかのプロセッサアーキテクチャーは、L1およびL2を有している。

#### 【0054】

キャッシュは、中央メモリのサブ部分を含有したメモリから構成されている。このメモリは、完全なアドレスのサブ部分によって、アドレッシングされる。アドレスの未使用部分を使用することにより、メモリ内のデータの認証を確認することができる。メモリは、キャッシュ内のデータと、中央メモリ内のデータの完全なアドレスを再構成するためのキーと、を有している。したがって、2つのキーを比較することは、データが正当なものであるかどうかを認識するための手段をなす。この機構により、絶対アドレスを、キャッシュアドレスに対して関連付けることができる。言い換えれば、1つのキャッシュアドレスは、互いに競合的なものと見なされる複数の絶対アドレスに対応することができる。キャッシュには、以下の2つの主要なファミリーが存在する。

- 『直接的にマップ付けされたキャッシュ(Direct-mapped cache)』。この場合には、キャッシュメモリは、中央メモリの直接的な部分集合である。このタイプのキャッシュは、競合的な複数のアドレスを管理しないことにより、制限される。

- 『N通りに設定され関連付けされたキャッシュ(N-way set - associative cache)』。このタイプのメモリにおいては、図16に示すように、同棲しているとともに複数の競合的なアドレスを格納しているN個のメモリが存在する。『直接的にマップ付けされた』タイプのキャッシュは、Nが1である場合と等価である。

#### 【0055】

このメモリ階層構成は、以下の様々な問題点をもたらす。

- 格納されたすべてのデータが、必ずしも使用されない。
- メモリに対するアクセス時間が増大する。
- 様々なメモリ間における整合性という問題点。
- 強制的な同期。
- データに対する順次的なアクセス。

#### 【0056】

ペトリグラフを直接的に使用することによって、上記問題点のいくつかを解決することができる。

- 格納されたすべてのデータが関連性を有し、それらが使用される可能性がある。

- メモリに対するアクセスが、必ずしも順次的なものではない。複数のデータに対して同時にアクセスすることができる。

- 同期システムにおいても、また、非同期システムにおいても、構造を使用することができる。同一の同期機構を有していない複数のシステムによって、構造を使用することができる。

#### 【0057】

本発明によるシステムは、キャッシュと一緒に使用することができる。アプリケーションに関連したペトリグラフは、大容量すぎてシステム内に含有し得ないものとしてでき、この場合には、複数の部分へと分解しなければならない。したがって、システム内に格納されているペトリグラフ部分は、アプリケーションの進展の関数として、動的に更新する必要がある。アプリケーションの実行時には、いくつかの状態セルに対しては、アクセスすることができない。このことは、これら状態セルが、もはや、トークンを受領し得ないことを意味している。各状態セルは、常にアクセス可能であるかどうかを認識している。したがって、アクセス不可能な状態セルを削除し得るデバイスが構築されることにより、いくつかの状態セルを解放して、グラフの残部を導入することができる。このデバ

10

20

30

40

50

イスは、状態セルの導入と除去とを平衡化させ得るものでなければならない。この機構は、状態セルの基本動作の定義時に、外部コントローラ入力内に組み込まれるべきである。状態セルは、上述した解除基本動作の使用によって、除去される。コントローラは、アクセス可能性に基づいて、また、状態セルの導入と除去との平衡を反映する基準に応じて、状態セルの除去を決定する。状態セルは、除去基本動作を使用して、除去される。例えば、自由な状態セルと使用されている状態セルとの間の比を一定に維持し得るようにして、除去を調節することができる。これにより、十分な経路ハードウェア資源を維持することができる。

【0058】

各トークン伝送接続は、状態セルがアクセス可能であるかどうかを決定するための接続と関連付けられる。このような接続上を循環する情報は、考慮している状態セルの入力サイド上にトークンが存在しているかを反映する。状態セルの入力サイド上にトークンが存在している場合には、その状態セルは、アクセス可能である。そうでない場合には、その状態セルは、アクセス不可能なものに見なされる。図17は、そのような機構を示している。図17は、アクセス可能信号(60)と、伝送接続(61)と、アクセス不可能な状態セル(62)と、トークン(63)と、を示している。

【図面の簡単な説明】

【0059】

【図1】状態セルに関する入力/出力を示す図である。

【図2】複数の状態セルの間における様々なタイプの接続を示す図である。

【図3】ペトリグラフの転置を示す図である。

【図4】トークンの破壊を使用したペトリグラフの転置を示す図である。

【図5】2つのペトリグラフの間における同期を示す図である。

【図6a】完全に接続されたネットワークを示す図である。

【図6b】回路の短絡によって状態セルをコネクタとして使用し得る様子を示す図である。

【図6c】間接的接続の使用によって低減された場合に必要な接続の数を示す図である。

【図7】状態セルの機能的使用の一例を示す図であって、記憶されたトークンが、伝送後に破壊される。

【図8】既存の2つの状態セルの間の接続に関する一例を示す図であって、a)は、ソースをなす状態セルと、目的地をなす状態セルと、のマーキングを示しており、b)は、目的地をなす状態セルの検索を示しており、c)は、不要な接続の破壊を示している。

【図9】2つのセルの間の自動的な接続に関しての一連をなす各ステップを示す図である。

【図10】本発明によるシステムにおいて使用されているペトリグラフに対しての、事象の供給を示す図である。

【図11】本発明によるシステムにおいて使用されているペトリグラフに関して、メモリ構造を示す図である。

【図12】SISD(single instruction stream single data stream, 単一命令ストリームかつ単一データストリーム)処理に関しての、本発明によるシステムの使用を示す図である。

【図13】SIMD(single instruction stream multiple data stream, 単一命令ストリームかつ複数データストリーム)処理に関しての、本発明によるシステムの使用を示す図である。

【図14】MIMD(multiple instruction stream multiple data stream, 複数命令ストリームかつ複数データストリーム)処理に関しての、本発明によるシステムの使用を示す図である。

【図15】古典的なメモリ階層構成の一例を示す図である。

【図16】『2通りの設定 - 関連づけ』タイプのキャッシュを示す図である。

【図17】状態に対するアクセスを示す図である。

10

20

30

40

50

【符号の説明】

【 0 0 6 0 】

- 1 状態セル
- 2 状態セル
- 3 状態セル
- 5 状態セル
- 1 0 自由なセル
- 1 1 使用されているセル
- 4 1 再構成可能なデータパス
- 6 1 伝送接続
- 6 2 アクセス不可能な状態セル
- 6 3 トークン

【 図 1 】

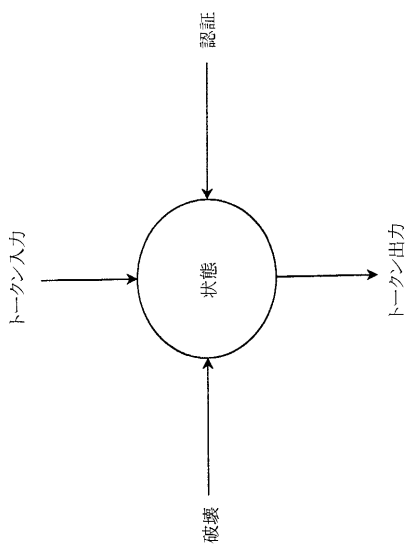


FIG. 1

【 図 2 】

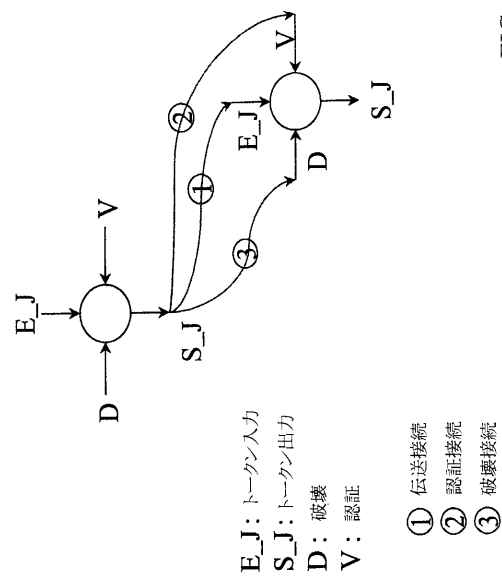


FIG. 2

【 図 3 】

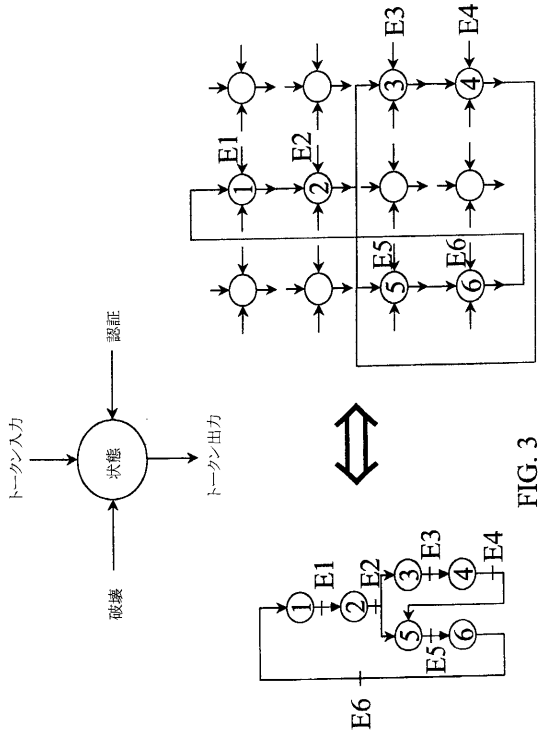


FIG. 3

【 図 4 】

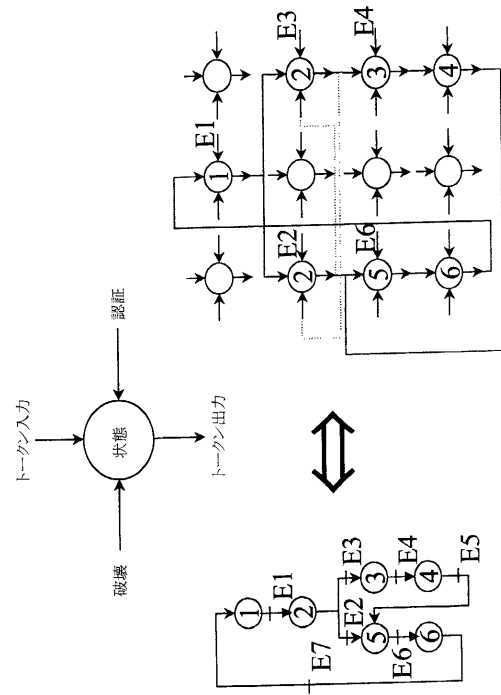


FIG. 4

【 図 5 】

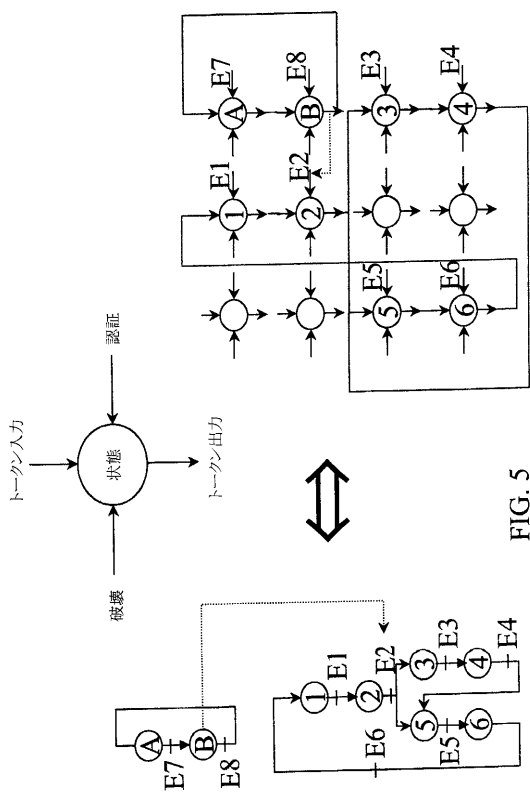


FIG. 5

【 図 6 a 】

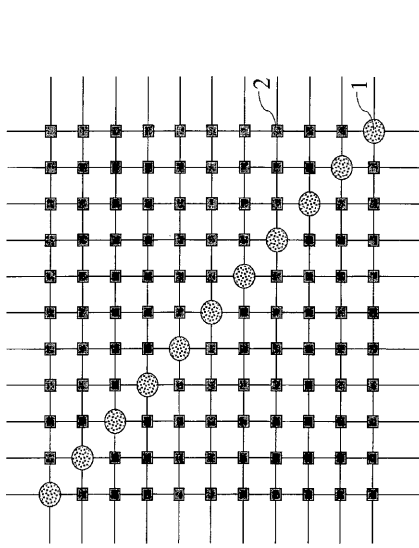


FIG. 6a

【図 6 b】

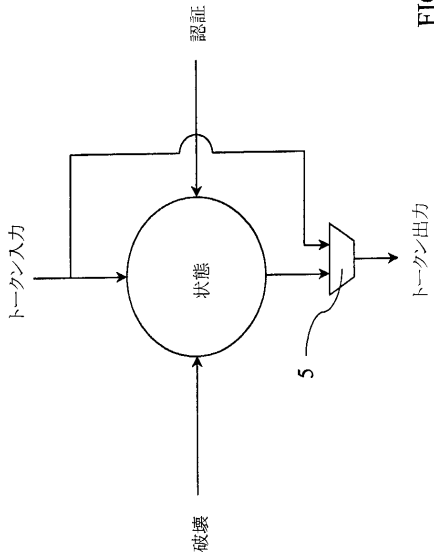


FIG. 6b

【図 6 c】

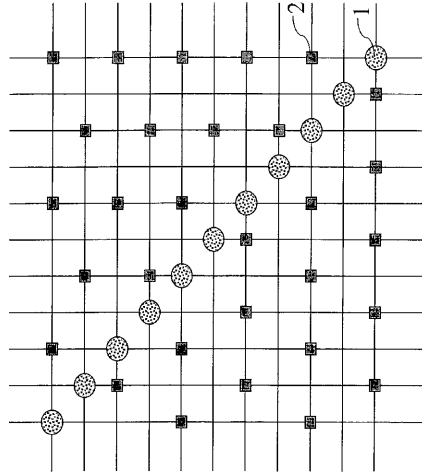


FIG. 6c

【図 7】

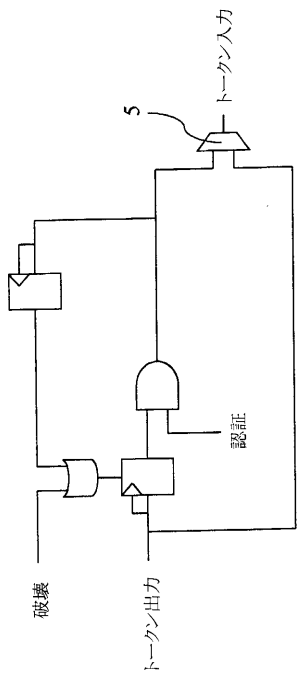


FIG. 7

【図 8】

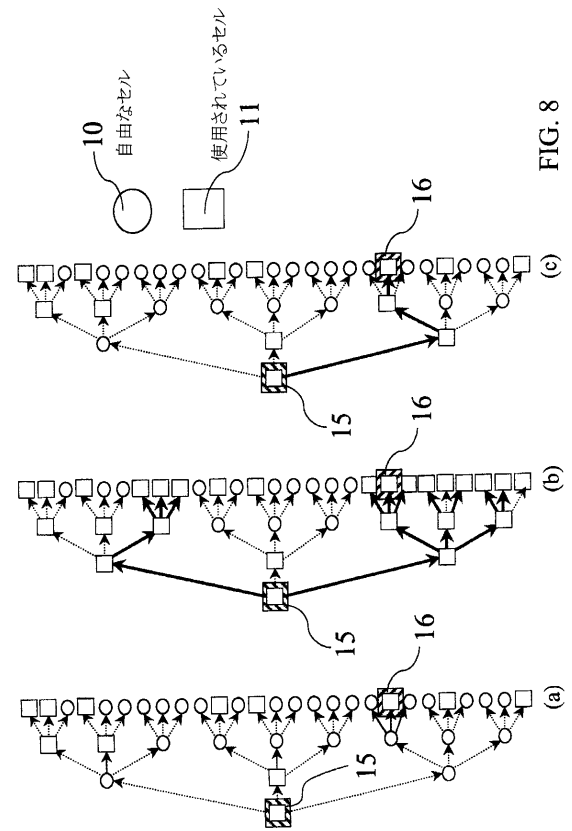
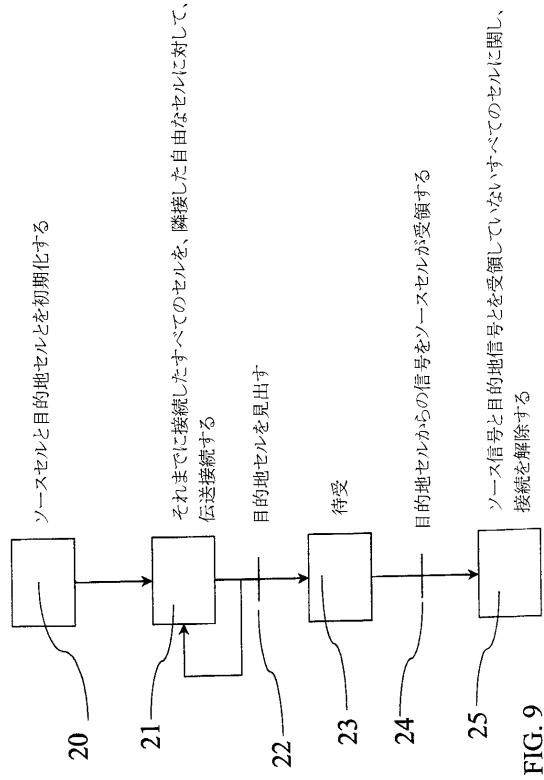
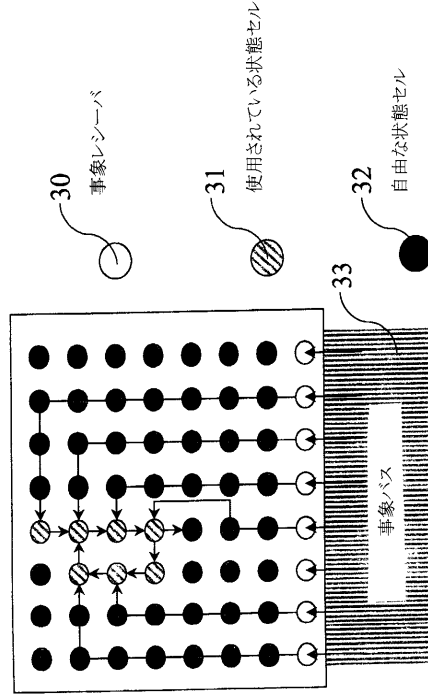


FIG. 8

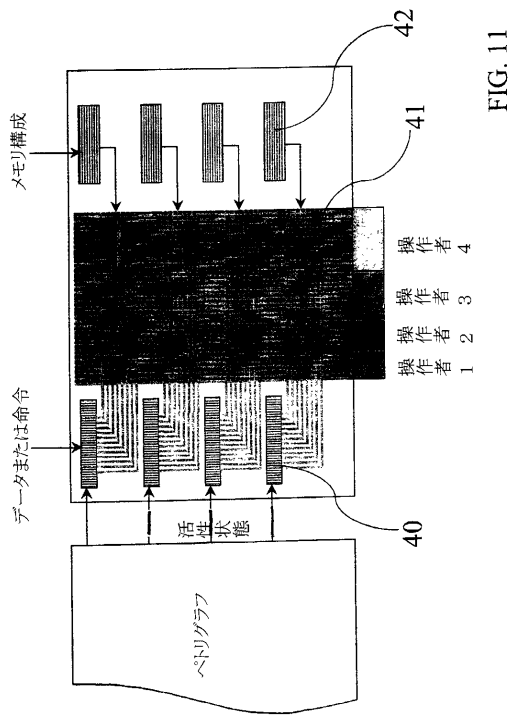
【 図 9 】



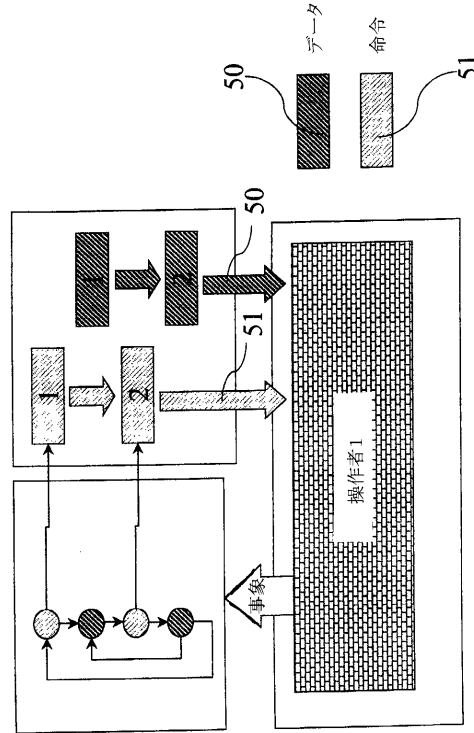
【 図 10 】



【 図 11 】



【 図 12 】



【図13】

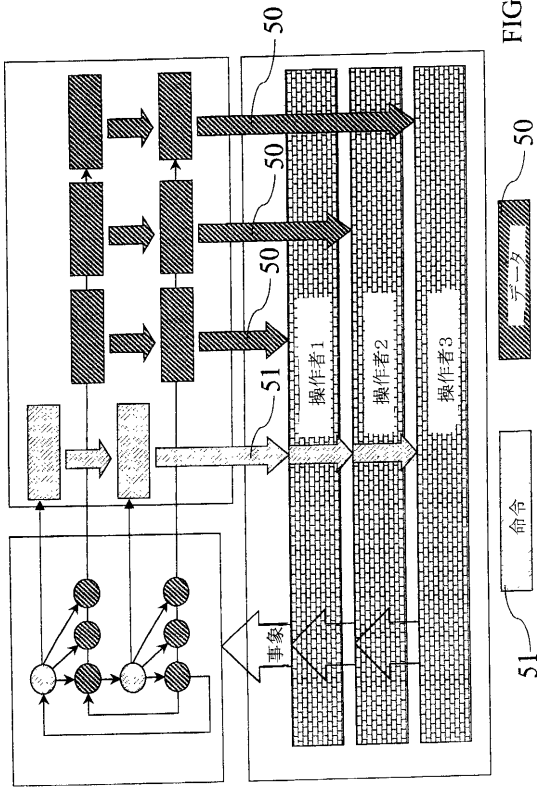


FIG. 13

【図14】

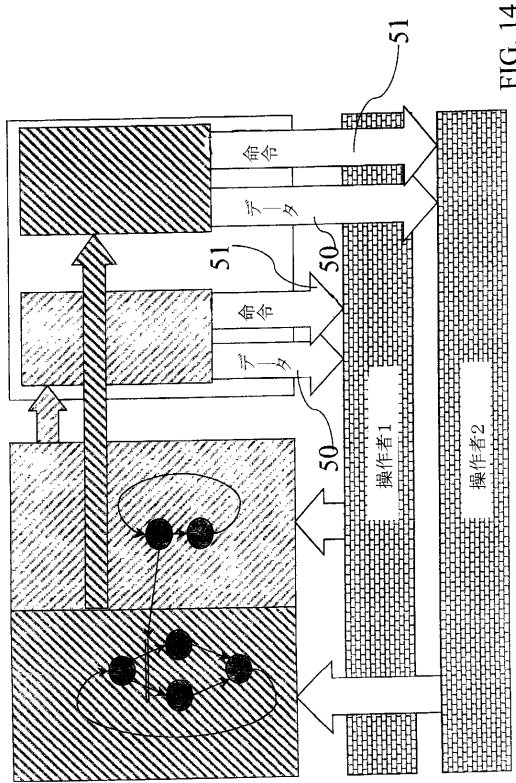


FIG. 14

【図15】

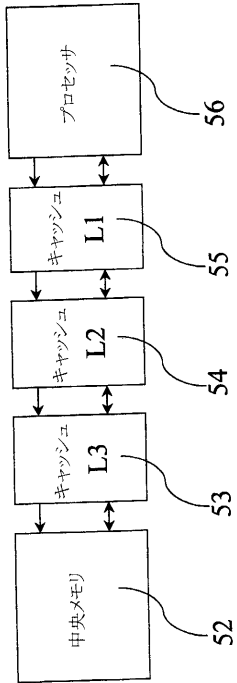


FIG. 15

【図16】

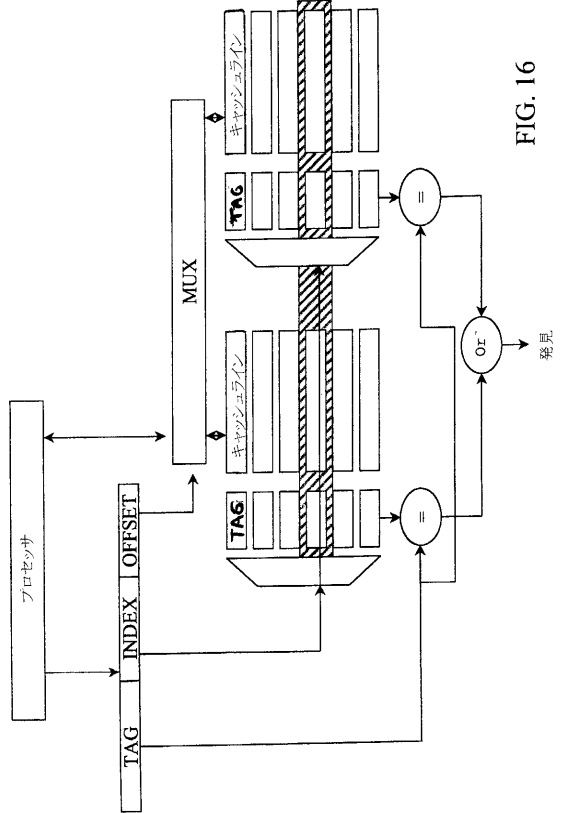


FIG. 16

【図 17】

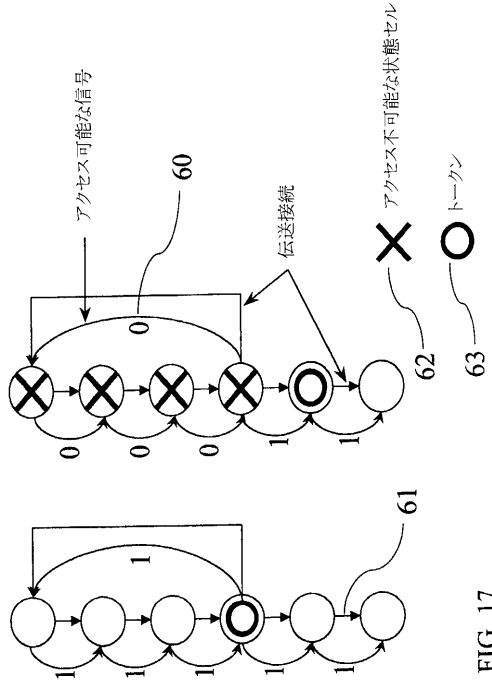


FIG. 17

---

フロントページの続き

(74)代理人 100110364

弁理士 実広 信哉

(72)発明者 フレデリック・ブラン

フランス・F - 7 8 1 4 0 ・ヴェリズィ - ヴィラクーブレイ・リュ・ギネメール・5

(72)発明者 ティエリ・コレット

フランス・F - 9 1 1 2 0 ・パライソー・リュ・マルソー・1 2 4

審査官 久保 正典

(56)参考文献 特開平06 - 3 4 2 4 1 9 ( J P , A )

特開平11 - 2 3 2 0 7 9 ( J P , A )

特開平10 - 2 5 6 3 8 3 ( J P , A )

特開平03 - 1 8 0 9 7 4 ( J P , A )

特開平05 - 0 7 3 6 4 0 ( J P , A )

(58)調査した分野(Int.Cl. , D B名)

G06F15/80

G06F15/16-15/177

G06F17/50

H03K19/173