

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成28年8月4日(2016.8.4)

【公開番号】特開2015-204301(P2015-204301A)

【公開日】平成27年11月16日(2015.11.16)

【年通号数】公開・登録公報2015-071

【出願番号】特願2014-81239(P2014-81239)

【国際特許分類】

H 01 L	21/28	(2006.01)
H 01 L	29/41	(2006.01)
H 01 L	21/329	(2006.01)
H 01 L	29/868	(2006.01)
H 01 L	29/861	(2006.01)

【F I】

H 01 L	21/28	3 0 1 R
H 01 L	29/44	S
H 01 L	29/91	A
H 01 L	29/91	C

【手続補正書】

【提出日】平成28年6月20日(2016.6.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

一方の面にN型シリコン層を備え、他方の面側にP-N接合、電極膜、および保護膜の少なくとも1つを備えるシリコン基板を準備する工程と、

前記N型シリコン層の上に、チタンからなる第1電極膜を形成することでSi-Ti接合を形成する工程と、

前記第1電極膜の上に、Al-Siからなる第2電極膜を形成する工程と、

前記第2電極膜の上に、Niからなる第3電極膜を形成する工程と、

前記第3電極膜を形成した後の前記シリコン基板を加熱する工程と、

を備え、

前記N型シリコン層と前記第1電極膜の間にチタンシリサイドが形成されていない半導体装置の製造方法。

【請求項2】

前記第3電極膜を形成する前に、前記第2電極膜の上にチタンを用いたチタン電極膜を形成する工程を更に備える請求項1に記載の半導体装置の製造方法。

【請求項3】

前記シリコン基板は、一方の面にP型シリコンからなるアノード層を有し、他方の面に前記N型シリコン層からなるカソード層を有するN型シリコン基板である請求項1または2に記載の半導体装置の製造方法。

【請求項4】

前記シリコン基板は、P型シリコン基板であり、一方の面に前記N型シリコン層を有し、他方の面に他のN型シリコン層を有する請求項1または2に記載の半導体装置の製造方法。

【請求項 5】

一方の面にN型シリコン層を備え、他方の面側にPN接合、電極膜、および保護膜の少なくとも1つを備えるシリコン基板と、

チタンからなり、前記N型シリコン層の上に形成されてSi-Ti接合を形成し、前記N型シリコン層との間にチタンシリサイドを有さない第1電極膜と、

A1-Siからなり、前記第1電極膜の上に形成された第2電極膜と、

前記第2電極膜の上に形成され、Niからなる第3電極膜と、

を備える半導体装置。

【請求項 6】

前記第3電極膜と前記第2電極膜との間に設けられ、チタンで構成されたチタン電極膜を、更に備える請求項5に記載の半導体装置。

【請求項 7】

前記シリコン基板は、一方の面にP型シリコンからなるアノード層を有し、他方の面に前記N型シリコン層からなるカソード層を有するN型シリコン基板である請求項5または6に記載の半導体装置。

【請求項 8】

前記シリコン基板は、P型シリコン基板であり、一方の面に前記N型シリコン層を有し、他方の面に他のN型シリコン層を有する請求項5または6に記載の半導体装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

図6は、本発明の実施の形態2にかかる半導体装置20の製造方法を示すフローチャートである。第3電極膜5を形成するステップS106の工程の前に、第2電極膜7の上にチタンからなる第5電極膜9を形成する工程(ステップS120)を更に備える。これ以外は図4のフローチャートに示す製造方法と同じである。