

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-118360

(P2013-118360A)

(43) 公開日 平成25年6月13日(2013.6.13)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 21/338 (2006.01)	HO 1 L 29/80 H	5 F 1 0 2
HO 1 L 29/778 (2006.01)	HO 1 L 29/78 3 O 1 B	5 F 1 4 0
HO 1 L 29/812 (2006.01)		
HO 1 L 21/336 (2006.01)		
HO 1 L 29/78 (2006.01)		

審査請求 未請求 請求項の数 20 O L 外国語出願 (全 17 頁)

(21) 出願番号 特願2012-235492 (P2012-235492)  
 (22) 出願日 平成24年10月25日 (2012.10.25)  
 (31) 優先権主張番号 13/282, 424  
 (32) 優先日 平成23年10月26日 (2011.10.26)  
 (33) 優先権主張国 米国 (US)

(71) 出願人 599034594  
 トライクイント・セミコンダクター・イン  
 コーポレイテッド  
 TriQuint Semiconduc  
 tor, Inc.  
 アメリカ合衆国オレゴン州97124・ヒ  
 ルスボロ・ノースイーストブルックウッド  
 パークウェイ 2300  
 2300 NE Brookwood P  
 arkway, Hillsboro, Or  
 egon 94124, U. S. A.  
 (74) 代理人 100105924  
 弁理士 森下 賢樹

最終頁に続く

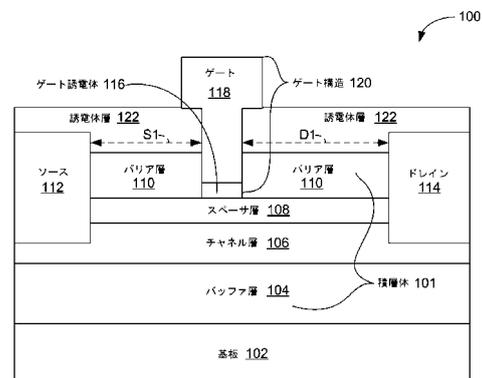
(54) 【発明の名称】 高電子移動度トランジスタ構造及び方法

(57) 【要約】 (修正有)

【課題】 高電子移動度トランジスタ (HEMT) スイッ  
 チデバイスなどの集積回路 (IC) デバイスの構造形態  
 、及び、製造方法を提供する。

【解決手段】 IC デバイスは、基板 102 上に形成され  
 るバッファ層 104 と、電流のための経路をトランジスタ  
 デバイスに与えるためにバッファ層 104 上に形成され  
 るチャネル層 106 と、チャネル層 106 上に形成され  
 るスペーサ層 108 と、スペーサ層 108 上に形成され  
 るとともに、アルミニウム (Al)、窒素 (N)、及び、  
 インジウム (In) 又はガリウム (Ga) のうちの  
 少なくとも一方を含むバリア層 110 と、スペーサ層 1  
 08 又はチャネル層 106 と直接に結合されるゲート誘  
 電体 116 と、ゲート誘電体 116 上に形成され、ゲ  
 ート誘電体 116 と直接に結合されるゲート 118 とを含  
 む。

【選択図】 図 1



## 【特許請求の範囲】

## 【請求項 1】

基板上に形成され、該基板とエピタキシャル結合されるバッファ層と、  
 電流のための経路をトランジスタデバイスに与えるために前記バッファ層上に形成され、  
 前記バッファ層とエピタキシャル結合されるチャンネル層と、  
 前記チャンネル層上に形成され、前記チャンネル層とエピタキシャル結合されるスペーサ層と、

前記スペーサ層上に形成され、前記スペーサ層とエピタキシャル結合されるとともに、  
 アルミニウム (Al)、窒素 (N)、及び、インジウム (In) 又はガリウム (Ga) の  
 うちの少なくとも一方を含むバリア層と、

前記スペーサ層又は前記チャンネル層と直接に結合されるゲート誘電体と、前記ゲート誘  
 電体上に形成され、前記ゲート誘電体と直接に結合されるゲートと、  
 を備える装置。

## 【請求項 2】

前記バッファ層が窒化アルミニウムガリウム ( $Al_xGa_{1-x}N$ ) を含み、 $x$  がアルミニ  
 ウムとガリウムとの相対的な量を表わす  $0 \sim 1$  の値であり、前記チャンネル層が窒化ガリウ  
 ム (GaN) を含み、前記スペーサ層が窒化アルミニウム (AlN) を含み、前記バリア  
 層が窒化インジウムアルミニウム ( $In_yAl_{1-y}N$ ) を含み、 $y$  がインジウムとアルミニ  
 ウムとの相対的な量を表わす  $0 \sim 1$  の値である、請求項 1 に記載の装置。

## 【請求項 3】

前記バッファ層が  $0.1$  ミクロン  $\sim 2$  ミクロンの厚さを有し、 $x$  が  $0.05 \sim 1$  の値を  
 有し、前記チャンネル層が  $50$  オングストローム  $\sim 150$  オングストロームの厚さを有し、  
 前記スペーサ層が  $5$  オングストローム  $\sim$  約  $30$  オングストロームの厚さを有し、前記バリア  
 層が  $50$  オングストローム  $\sim 150$  オングストロームの厚さを有し、 $y$  が  $0.13 \sim 0$   
 $.21$  の値を有する請求項 2 に記載の装置。

## 【請求項 4】

前記ゲート誘電体は、酸化アルミニウム ( $Al_2O_3$ )、窒化ケイ素 (SiN)、酸化  
 ハフニウム ( $HfO_2$ )、二酸化ケイ素 ( $SiO_2$ )、又は、酸窒化ケイ素 (SiON)  
 を含み、前記ゲート誘電体が  $20$  オングストローム  $\sim 200$  オングストロームの厚さを有  
 する請求項 1 に記載の装置。

## 【請求項 5】

前記ゲートが T 形状フィールドプレートゲートであり、前記ゲートは、ニッケル (Ni)  
 )、白金 (Pt)、インジウム (In)、モリブデン (Mo)、又は、金 (Au) を含む  
 請求項 4 に記載の装置。

## 【請求項 6】

前記バリア層上に形成されるソースと、前記バリア層上に形成されるドレインとを更に  
 備え、前記ソース及び前記ドレインのそれぞれが前記バリア層及び前記スペーサ層を貫通  
 して前記チャンネル層中へと延びる請求項 1 に記載の装置。

## 【請求項 7】

前記ソースがオーム接点であり、前記ドレインがオーム接点であり、前記ドレインと前  
 記ゲートとの間の最短距離が前記ソースと前記ゲートとの間の最短距離よりも大きい請求  
 項 6 に記載の装置。

## 【請求項 8】

基板を更に備え、前記基板は、シリコン (Si)、シリコンカーバイド (SiC)、サ  
 ファイア ( $Al_2O_3$ )、窒化ガリウム (GaN)、又は、窒化アルミニウム (AlN)  
 を含む請求項 1 に記載の装置。

## 【請求項 9】

前記バリア層上に形成される誘電体層を更に備える請求項 1 に記載の装置。

## 【請求項 10】

前記ゲートがエンハンスメントモード (e-モード) 高電子移動度トランジスタ (HE

10

20

30

40

50

MT) スイッチデバイスの一部である請求項 1 に記載の装置。

【請求項 1 1】

基板上にバッファ層をエピタキシャル堆積させるステップと、前記バッファ層上にチャネル層をエピタキシャル堆積させるステップであって、前記チャネル層が電流のための経路をトランジスタデバイスに与えるステップと、前記チャネル層上にスペーサ層をエピタキシャル堆積させるステップと、前記スペーサ層上にバリア層をエピタキシャル堆積させるステップであって、前記バリア層が、アルミニウム (Al)、窒素 (N)、及び、インジウム (In) 又はガリウム (Ga) のうちの少なくとも一方を含むステップと、前記スペーサ層を露出させるために前記バリア層の一部を選択的に除去するステップと、前記スペーサ層と直接に結合されるゲート誘電体を形成するために、露出された前記スペーサ層上にゲート誘電体材料を堆積させるステップと、前記ゲート誘電体と直接に結合されるトランジスタデバイスのゲートを形成するために、前記ゲート誘電体上にゲート材料を堆積させるステップとを備える方法。

10

【請求項 1 2】

前記バッファ層が窒化アルミニウムガリウム ( $Al_xGa_{1-x}N$ ) を含み、 $x$  がアルミニウムとガリウムとの相対的な量を表わす  $0 \sim 1$  の値であり、前記チャネル層が窒化ガリウム ( $GaN$ ) を含み、前記スペーサ層が窒化アルミニウム ( $AlN$ ) を含み、前記バリア層が窒化インジウムガリウムアルミニウム ( $In_yGa_zAl_{1-y-z}N$ ) を含み、 $y$  及び  $z$  がインジウムとガリウムとの相対的な量を表わす  $0 \sim 1$  の値である、請求項 1 1 に記載の方法。

20

【請求項 1 3】

前記バッファ層が  $0.1$  ミクロン  $\sim 2$  ミクロンの厚さを有し、 $x$  が  $0.05 \sim 1$  の値を有し、前記チャネル層が  $50$  オングストローム  $\sim 150$  オングストロームの厚さを有し、前記スペーサ層が  $5$  オングストローム  $\sim$  約  $30$  オングストロームの厚さを有し、前記バリア層が  $50$  オングストローム  $\sim 150$  オングストロームの厚さを有し、 $y$  が  $0.13 \sim 0.21$  の値を有する請求項 1 2 に記載の方法。

【請求項 1 4】

前記バリア層の一部がエッチングプロセスを使用して選択的に除去され、前記ゲート誘電体が原子層堆積 (ALD) プロセスを使用して堆積され、前記ゲート誘電体は、酸化アルミニウム ( $Al_2O_3$ )、窒化ケイ素 (SiN)、酸化ハフニウム ( $HfO_2$ )、二酸化ケイ素 ( $SiO_2$ )、又は、酸窒化ケイ素 (SiON) を含み、前記ゲート誘電体が  $20$  オングストローム  $\sim 200$  オングストロームの厚さを有する請求項 1 1 に記載の方法。

30

【請求項 1 5】

前記ゲートが T 形状フィールドプレートゲートであり、前記ゲートは、ニッケル (Ni)、白金 (Pt)、インジウム (In)、モリブデン (Mo)、又は、金 (Au) を含む請求項 1 4 に記載の方法。

【請求項 1 6】

前記バリア層上にソースを形成するステップと、前記バリア層上にドレインを形成するステップとを更に備え、前記ソース及び前記ドレインのそれぞれが前記バリア層及び前記スペーサ層を貫通して前記チャネル層中へと延び、前記ドレインと前記ゲートとの間の最短距離が前記ソースと前記ゲートとの間の最短距離よりも大きく、前記ソース及び前記ドレインのそれぞれがオーム接点である請求項 1 1 に記載の方法。

40

【請求項 1 7】

基板を設けるステップを更に備え、前記基板は、シリコン (Si)、シリコンカーバイド (SiC)、サファイア ( $Al_2O_3$ )、窒化ガリウム (GaN)、又は、窒化アルミニウム (AlN) を含む請求項 1 1 に記載の方法。

【請求項 1 8】

前記バリア層上に誘電体層を形成するステップを更に備える請求項 1 1 の方法。

【請求項 1 9】

前記チャネル層は、電流のための経路をエンハンスメントモード (e-モード) 高電子

50

移動度トランジスタ（HEMT）スイッチデバイスに与えるように構成される請求項11に記載の方法。

【請求項20】

前記バッファ層、前記チャネル層、前記スペーサ層、及び、前記バリア層のそれぞれは、分子線エピタキシー（MBE）、原子層エピタキシー（ALE）、化学ビームエピタキシー（CBE）、又は、有機金属化学気相成長法（MOCVD）によってエピタキシャル堆積される請求項11に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示の実施形態は、一般に、集積回路の分野に関し、特に、高電子移動度トランジスタ（HEMT）構造及び製造方法に関する。

【背景技術】

【0002】

高電子移動度トランジスタ（HEMT）は、異なるバンドギャップを有する2つの半導体材料間にヘテロ接合が一般に形成される一種の電界効果トランジスタ（FET）である。HEMTでは、一般に、例えば高濃度にドーパされた広バンドギャップn型ドナー供給層とドーパされない狭バンドギャップチャネル層とのヘテロ接合を使用して高移動度電荷キャリアが生成される。HEMT中の電流は、一般に、接合部で非常に狭いチャネルに閉じ込められて、ソース端子とドレイン端子との間を流れ、この電流は、ゲート端子に印加される電圧によって制御される。

【発明の概要】

【0003】

一般に、トランジスタは、デプレッションモードトランジスタ又はエンハンスメントモードトランジスタとして分類され得る。様々な用途では、1ボルト（V）よりも大きいピンチオフ電圧と比較的高い最大電流密度とを有するエンハンスメントモードスイッチデバイスを有することが望ましい場合がある。

【図面の簡単な説明】

【0004】

実施形態は、添付図面と併せて以下の詳細な説明により容易に理解され得る。この説明を容易にするため、同様の参照符号は同様の構造要素を示す。実施形態は、一例として示されており、添付図面の図に限定しようとするものではない。

【図1】図1は、様々な実施形態に係る集積回路（IC）デバイスの断面図を概略的に示している。

【図2】図2は、様々な実施形態に係る他の集積回路（IC）デバイスの断面図を概略的に示している。

【図3】図3は、様々な実施形態に係る更に他の集積回路（IC）デバイスの断面図を概略的に示している。

【図4】図4は、様々な実施形態に係る集積回路デバイスを製造するための方法のフロー図である。

【図5】図5は、様々な実施形態に係るICデバイスを含むシステム例を概略的に示している。

【発明を実施するための形態】

【0005】

本開示の実施形態は、例えば高電子移動度トランジスタ（HEMT）スイッチデバイスなどの集積回路（IC）デバイスの構造形態、及び、製造方法を提供する。以下の詳細な説明では、その一部を形成する添付図面を参照するが、図面中、同様の数字は全体にわたって同様の部分を示し、また、図面は、本開示の主題が実施され得る例示的な実施形態により示される。言うまでもなく、他の実施形態が利用されてもよく、また、本開示の範囲から逸脱することなく構造的な或いは論理的な変更がなされてもよい。

10

20

30

40

50

したがって、以下の詳細な説明は限定的な意味に解釈されるべきではなく、また、実施形態の範囲は添付の請求項又はそれらの等価物により規定される。

【0006】

本開示の目的のため、表現「A及び/又はB」は、(A)、(B)、又は、(A及びB)を意味する。本開示の目的のため、表現「A、B、及び/又は、C」は、(A)、(B)、(C)、(A及びB)、(A及びC)、(B及びC)、又は、(A、B、及び、C)を意味する。

【0007】

説明は、それぞれが同じ或いは異なる実施形態のうちの一つ以上に言及する場合がある表現「一実施形態において」又は「実施形態において」を使用する場合がある。また、本開示の実施形態に関して使用される「備える」、「含む」、「有する」などの用語は同意語である。用語「結合される」は、直接的な接続、間接的な接続、又は、間接的なつながりを示す場合がある。

10

【0008】

本明細書中では、「～と結合される」という用語がその派生語と共に使用される場合がある。「結合される」は以下のうちの一つ以上を意味する場合がある。「結合される」は、2つ以上の要素が直接的な物理的接触又は電氣的接触を成すことを意味する場合がある。しかしながら、「結合される」は、2つ以上の要素が互いに間接的に接触するが更にまた互いに協働し或いは相互作用することを意味する場合もあり、また、互いに結合されると言われる要素間に1つ以上の他の要素が結合され或いは接続されることを意味する場合もある。

20

【0009】

様々な実施形態において、「第2の層上に形成される第1の層」という表現は、第1の層が第2の層上にわたって形成されて、第1の層の少なくとも一部が第2の層の少なくとも一部と直接的に接触(例えば、直接的な物理的及び/又は電氣的接触)し或いは間接的に接触(例えば、第1の層と第2の層との間に1つ以上の他の層を有する)してもよいことを意味し得る。

【0010】

図1は、様々な実施形態に係る集積回路(IC)デバイス100の断面図を概略的に示している。ICデバイス100は例えばHEMTデバイスであってもよい。

30

【0011】

ICデバイス100は基板102上に形成されてもよい。基板102は一般に支持材料を含み、該支持材料上に層の積層体101が堆積される。一実施形態において、基板102は、シリコン(Si)、シリコンカーバイド(SiC)、酸化アルミニウム(AlO<sub>3</sub>)又は「サファイア」、「窒化ガリウム(GaN)」、及び/又は、窒化アルミニウム(AlN)を含む。他の実施形態では、適したII-VI族及びIII-V族半導体材料系を含む他の材料を基板102のために使用できる。一実施形態では、基板102が任意の材料を含み、該材料上にGaNをエピタキシャル成長させることができる。

【0012】

基板102上に形成される層の積層体101(又は、単に「積層体101」)は、1つ以上のヘテロ接合/ヘテロ構造を形成する異なる材料系のエピタキシャル堆積層を含んでもよい。1つの実施形態において、ICデバイス100の積層体101は、基板102上に形成されるバッファ層104を含む。バッファ層104は、基板102とICデバイス100の他の構成要素(例えば、チャンネル層106)との間で結晶構造転移をもたらし、それにより、基板102とICデバイス100の他の構成要素との間のバッファとして或いは絶縁層としての役目を果たしてもよい。例えば、バッファ層104は、基板102と他の格子不整合材料(例えば、チャンネル層106)との間で応力緩和を行なってもよい。バッファ層104は基板102とエピタキシャル結合されてもよい。

40

【0013】

幾つかの実施形態では、バッファ層104が窒化アルミニウムガリウム(AlxGa1-x

50

N)を含んでもよい。ここで、 $x$ は、アルミニウムとガリウムとの相対的な量を表わす0~1の値である。幾つかの実施形態では、 $x$ が約0.05(例えば5%Al)~約1(例えば100%Al)の値を有する。 $x$ に関する値は、ICデバイス100にとって望ましいピンチオフ電圧に基づいて選択されてもよい。例えば、 $Al_xGa_{1-x}N$ におけるAlのパーセンテージ(%)の増大は、ICデバイス100のピンチオフ電圧の減少に対応し得る。幾つかの実施形態では、Al組成の5%変化がピンチオフ電圧の約1ボルト(V)のシフトをもたらす。バッファ層104は、バッファ層104がその上に形成される基板102の表面に対して略垂直な方向で、約0.1ミクロン~約2ミクロンの厚さを有してもよい。他の実施形態において、バッファ層104は、AlInGa<sub>N</sub>などの他の適した材料及び/又は他の適した厚さを含んでもよい。

10

## 【0014】

積層体101は、バッファ層104上に形成されるチャンネル層106を更に含んでもよい。チャンネル層106は、ICデバイス100の以下でソース112というソース端子と以下でドレイン114というドレイン端子との間に可動電荷キャリアの電流のための経路を与えてもよい。ICデバイス100の様々な層におけるバンドギャップ値の違いは、一般に、ドーパされてもよい広バンドギャップドナー供給層(例えば、スペーサ層108及び/又はバリア層110)とドーパされなくてもよい狭バンドギャップ層(例えば、チャンネル層106)との界面にあるヘテロ接合をもたらす。作動中には、例えば電子がチャンネル層106を通じて略二次元の平面内で流れることができるようにする二次元電子ガス(2DEG)がヘテロ接合で生じ得る。チャンネル層106は、バッファ層104とエピタキシャル結合されてもよい。

20

## 【0015】

幾つかの実施形態では、チャンネル層106が窒化ガリウム(GaN)を含んでもよい。チャンネル層106は、チャンネル層106がその上に形成されるバッファ層104の表面に対して略垂直な方向で、約50オングストローム~約150オングストロームの厚さを有してもよい。チャンネル層106の厚さは、ICデバイス100にとって望ましいピンチオフ電圧に基づいて選択されてもよい。例えば、チャンネル層106の厚さの減少は、ICデバイス100のピンチオフ電圧の増大に対応し得る。他の実施形態において、チャンネル層106は、InGa<sub>N</sub>などの他の適した材料及び/又は他の適した厚さを含んでもよい。

30

## 【0016】

層の積層体101は、チャンネル層106上に形成されるスペーサ層108を更に含んでもよい。スペーサ層108はチャンネル層106とエピタキシャル結合されてもよい。

## 【0017】

幾つかの実施形態において、スペーサ層108は、窒化アルミニウム(AlN)を含んでもよく、また、スペーサ層108がその上に形成されるチャンネル層106の表面に対して略垂直な方向で約5オングストローム~30オングストロームの厚さを有してもよい。他の実施形態では、スペーサ層108が他の適した材料及び/又は厚さを含んでもよい。幾つかの実施形態において、スペーサ層108は、バリア層110の結晶形成を促す成長層又はシード層である。

40

## 【0018】

層の積層体101は、スペーサ層108上に形成されるバリア層110を更に含んでもよい。バリア層110はスペーサ層108とエピタキシャル結合されてもよい。

## 【0019】

幾つかの実施形態において、バリア層110は、アルミニウム(Al)、窒素(N)、及び、インジウム(In)及び/又はガリウム(Ga)のうちの少なくとも一方を含んでもよい。一実施形態では、バリア層110が窒化インジウムアルミニウム( $In_yAl_{1-y}N$ )を含み、ここで、 $y$ は、インジウムとアルミニウムとの相対的な量を表わす0~1の値である。バリア層110の組成はチャンネル層106の組成を補完してもよい。例えば、幾つかの実施形態では、バリア層110のインジウムの組成が $y=0.18$ によって反映されてもよい。このインジウム濃度は、チャンネル層106の格子構造と適合する格子構造

50

をバリア層 110 に与える。そのような適合は、作動中にわたって高い信頼性を IC デバイス 100 に与えることができる比較的低い応力をもたらし得る。インジウムの 18% 濃度からの変化が格子構造不適合を高める場合があるが、そのような変化は、特定の実施形態にとって望ましい動作特性を与える場合もある。例えば、インジウムの濃度が 13% まで減少すると、更に多くの電荷（電流）が生じ得るが、IC デバイス 100 の応力が高まる場合もある。逆に、例えばインジウムの濃度が 21% まで増大すると、あまり電荷が生じ得ないが、IC デバイス 100 の全体の応力が低下する場合もある。幾つかの実施形態では、 $y$  が約 0.13 ~ 約 0.21 の値を有する。他の実施形態では、 $y$  における他の値を使用できる。

#### 【0020】

幾つかの実施形態では、バリア層 110 が窒化インジウムガリウム ( $\text{In}_y\text{Ga}_{1-y}\text{N}$ ) を含んでもよく、ここで、 $y$  は、インジウムとガリウムとの相対的な量を表わす 0 ~ 1 の値である。他の実施形態では、バリア層 110 が窒化インジウムガリウムアルミニウム ( $\text{In}_y\text{Ga}_z\text{Al}_{1-y-z}\text{N}$ ) を含んでもよく、ここで、 $y$  及び  $z$  はそれぞれ、インジウム及びガリウムのそれぞれの相対的な量を表わす 0 ~ 1 の値である。アルミニウムの相対的な量は、インジウムとガリウムとの相対的な量に基づいて計算することができる。

#### 【0021】

バリア層 110 は、バリア層 110 がその上に形成されるスペーサ層 108 の表面に対して略垂直な方向で約 50 オングストローム ~ 約 150 オングストロームの厚さを有してもよい。他の実施形態では、バリア層 110 が他の適した材料及び / 又は厚さを含んでもよい。

#### 【0022】

IC デバイス 100 は、ゲート端子 118 とゲート誘電体 116 とを有するゲート構造 120 を更に含む。ゲート端子 118 は IC デバイス 100 のための接続端子としての機能を果たし、また、ゲート誘電体 116 は、IC デバイス 100 が OFF に切り換えられるときに IC デバイス 100 内の電流をほぼゼロまで減少させる。

#### 【0023】

ゲート誘電体 116 はスペーサ層 108 上に形成されてもよい。例えば、バリア層 110 は、スペーサ層 108 上にゲート誘電体 116 を形成するために電気絶縁材料の堆積を可能にする開口を形成するべく選択的に凹陷状にすることができる。一実施形態では、ゲート誘電体がスペーサ層 108 と直接に結合される。幾つかの実施形態において、ゲート誘電体 116 は、酸化アルミニウム ( $\text{Al}_2\text{O}_3$ )、窒化ケイ素 ( $\text{SiN}$ )、酸化ハフニウム ( $\text{HfO}_2$ )、二酸化ケイ素 ( $\text{SiO}_2$ )、又は、酸窒化ケイ素 ( $\text{SiON}$ ) を含む。幾つかの実施形態では、ゲート誘電体 116 が約 20 オングストローム ~ 200 オングストロームの厚さを有する。他の実施形態では、ゲート誘電体 116 に関して、例えば、先に挙げられた材料の例における元素の他の化学量論又は相対量を含む他の材料及び / 又は厚さを使用できる。

#### 【0024】

ゲート端子 118 は、ゲート誘電体 116 上に形成されてゲート誘電体 116 と直接に結合されてもよい。幾つかの実施形態では、ゲート端子 118 の一部がバリア層 110 の開口内に形成される。バリア層 110 の開口内に形成されるゲート端子 118 の部分は、図示のようにゲート端子 118 の幹部又は底部の一部であってもよい。ゲート端子 118 の上端部は、図示のように、ゲート端子 118 の幹部の長手方向に対して略垂直な両方向でゲート端子 118 の幹部から離れるように延びてもよい。ゲート端子 118 の幹部及び上端部のそのような形態は T 形状ゲートと称されてもよい。幾つかの実施形態において、ゲート端子 118 は、ゲート端子 118 とドレイン 114 との間で絶縁破壊電圧を増大させ得る及び / 又は電界を減少させ得るフィールドプレートゲートを含んでもよい。

#### 【0025】

ゲート端子 118 は一般に金属などの導電材料を含む。幾つかの実施形態において、ゲート端子 118 は、ニッケル ( $\text{Ni}$ )、白金 ( $\text{Pt}$ )、イリジウム ( $\text{Ir}$ )、モリブデン

10

20

30

40

50

(Mo)、金(Au)、及び/又は、アルミニウム(Al)を含む。一実施形態において、ゲート端子118は、以下の順序で堆積される材料を含む。すなわち、Niの後にPtが堆積され、Ptの後にIrが堆積され、Irの後にMoが堆積され、Moの後にAuが堆積される。一実施形態では、ゲート誘電体116の材料とのゲート接点を設けるために、Ni/Pt/Ir/Moを含む材料がゲート端子118の幹部に配置され、また、ゲート端子118の導電率及び低い抵抗を確保するために、Auを含む材料がゲート端子118の上端部に配置される。

#### 【0026】

幾つかの実施形態において、ゲート端子118、ゲート誘電体116、及び、スペーサ層108は、金属-絶縁体-半導体(MIS)構造のそれぞれの構成要素である。ゲート端子118は、ゲート誘電体116を介して、スペーサ層108及び/又はチャンネル層106と容量結合されてもよい。ゲート誘電体116を含むMIS構造は、例えば交流電流(AC)-直流電流(DC)変換器、DC-DC変換器、DC-AC変換器などの電力調整用途を含むパワースイッチ用途にとって効果的なスイッチデバイスを与え得る。ゲート端子118とスペーサ層108又はチャンネル層106との間のショットキー型バリアは、オフ電圧がショットキー型バリアに印加されるときよりも多くの永久電流/漏れに起因して、そのようなスイッチ用途において理想的又は効果的でない場合がある。

#### 【0027】

幾つかの実施形態において、ICデバイス100は、ICデバイス100内で電流が流れるようにソース112のソース電圧に対してプラスのゲート端子118のゲート電圧を使用するエンハンスメントモード(e-モード)スイッチデバイスを含んでもよい。これは、ICデバイス100内で電流を流れなくするためにソース電圧に対してマイナスのゲート電圧を使用するデプレッションモード(d-モード)デバイスとは対照的である。ICデバイス100をe-モードスイッチとして作動できる能力は、d-モードスイッチとは対照的に、部分的には、積層体のために使用される前述した材料系、及び/又は、本明細書中に記載されるようにバッファ層104及び/又はチャンネル層106の厚さ及び/又は材料(例えばAl)を変えることによるピンチオフ電圧の調節に起因し得る。ICデバイス100に関して本明細書中に記載される構成は、1ボルト(V)よりも大きいピンチオフ電圧と約2.5アンペア(A)/ミリメートル(mm)ゲード幅の比較的高い最大電流密度とを有するe-モードスイッチデバイスを与え得る。

#### 【0028】

ICデバイス100は、バリア層110上に形成されるソース112及びドレイン114を含んでもよい。ソース112及びドレイン114のそれぞれは、図示のように、バリア層110及びスペーサ層108を貫通してチャンネル層106中へと延びてもよい。様々な実施形態によれば、ソース112及びドレイン114はオーム接点である。ソース112及びドレイン114は、標準的な成長接触よりも比較的低い接触抵抗を与え得る再成長接触を含んでもよい。実施形態において、ソース112及びドレイン114の接触抵抗は約0.01ohm-mmである。

#### 【0029】

ソース112及びドレイン114はそれぞれ金属などの導電材料を含んでもよい。一実施形態において、ソース112及びドレイン114はそれぞれ、チタン(Ti)、アルミニウム(Al)、モリブデン(Mo)、金(Au)、又は、シリコン(Si)、又は、これらの組み合わせを含む。他の実施形態では、他の材料を使用できる。

#### 【0030】

一実施形態において、ドレイン114とゲート118との間の距離D1は、ソース112とゲート118との間の距離S1よりも大きい。幾つかの実施形態では、距離D1がドレイン114とゲート118との間の最短距離であってもよく、また、距離S1がソース112とゲート118との間の最短距離であってもよい。距離S1を距離D1よりも短くすると、ゲート118とドレイン114との間の絶縁破壊電圧を増大させ及び/又はソース112の抵抗を減少させることができる。

10

20

30

40

50

## 【0031】

幾つかの実施形態では、誘電体層122がバリア層110上に形成されてもよい。誘電体層122は例えば窒化ケイ素(SiN)を含んでもよい。他の実施形態では、誘電体層122に関して他の材料を使用できる。

## 【0032】

図2は、様々な実施形態に係る他の集積回路(IC)デバイス200の断面図を概略的に示している。図2のICデバイス200は、ICデバイス200のゲート構造120がスペーサ層108中へと延びていることを除き、図1のICデバイス100に関連して説明した実施形態に適合し得る。幾つかの実施形態では、ゲート誘電体116がスペーサ層108中へ延びてもよい。例えば、スペーサ層108は、少なくとも部分的に、バリア層110を凹陷状にするために使用されるプロセスと同様な或いは同じプロセスを使用して凹陷状に形成されてもよい。ゲート誘電体116がスペーサ層108の凹部に形成されてもよく、また、ゲート118がゲート誘電体116上に形成されてもよい。

10

## 【0033】

図3は、様々な実施形態に係る更に他の集積回路(IC)デバイス300の断面図を概略的に示している。図3のICデバイス300は、ICデバイス300のゲート構造120がチャンネル層106中へと延びていることを除き、図1のICデバイス100に関連して説明した実施形態に適合し得る。幾つかの実施形態では、ゲート誘電体116がチャンネル層106中へ延びてもよい。例えば、スペーサ層108及びチャンネル106は、バリア層110を凹陷状にするために使用されるプロセスと同様な或いは同じプロセスを使用して凹陷状に形成されてもよい。ゲート誘電体116がチャンネル層106の凹部に形成されてもよく、また、ゲート118がゲート誘電体116上に形成されてもよい。他の実施形態において、ゲート誘電体116は、チャンネル層106を凹陷状に貫通させることによりバッファ層104上に形成されてもよく、或いは、バッファ層104の一部を凹陷状にすることによりバッファ層104中へ延びるように形成されてもよい。

20

## 【0034】

図4は、様々な実施形態に係るICデバイス(例えば、図1のICデバイス100)を製造するための方法400のフロー図である。方法400は、402において基板(例えば図1の基板102)上にバッファ層(例えば図1のバッファ層104)を形成し、404においてバッファ層上にチャンネル層(例えば図1のチャンネル層106)を形成し、406においてチャンネル層上にスペーサ層(例えば図1のスペーサ層108)を形成し、及び、408においてスペーサ層上にバリア層(例えば図1のバリア層110)を形成することを含んでもよい。様々な実施形態によれば、バッファ層、チャンネル層、スペーサ層、及び、バリア層のそれぞれは、分子線エピタキシー(MBE)、原子層エピタキシー(ALD)、化学ビームエピタキシー(CBE)、及び/又は、有機金属化学気相成長法(MOCVD)によってエピタキシャル堆積される。他の実施形態では、他の適した堆積技術を使用できる。402, 404, 406, 408における層の形成は、エピタキシャル結合される層の積層体(例えば図1の積層体101)を与えることができる。積層体の層の材料及び/又は厚さは、図1のICデバイス100に関連して既に説明した実施形態に適合し得る。

30

40

## 【0035】

410において、方法400は、ソース(例えば図1のソース112)及びドレイン(例えば図1のドレイン114)を形成することを更に含んでもよい。ソース及びドレインがバリア層上に形成されてもよい。一実施形態では、1つ以上の金属などの材料が、ソース及びドレインが例えば蒸着プロセスを使用して形成されるようになっている領域でバリア層上に堆積される。ソース及びドレインを形成するために使用される材料は、以下の順序で堆積される材料を含むことができる。すなわち、チタン(Ti)の後にアルミニウム(Al)が堆積され、アルミニウムの後にモリブデン(Mo)が堆積され、モリブデンの後にチタン(Ti)が堆積され、チタンの後に金(Au)が堆積される。堆積された材料が加熱され、それにより、該材料は、下側にあるバリア層、スペーサ層、及び/又は、チ

50

チャンネル層の材料を突き抜けてこれらと融合する。実施形態において、ソース及びドレインのそれぞれは、バリア層及びスペーサ層を貫通してチャンネル層中へと延びる。ソース及びドレインの厚さは約1000オングストローム～2000オングストロームにすることができる。他の実施形態では、ソース及びドレインに関して他の厚さを使用できる。

#### 【0036】

ソース及びドレインは、小さい接触抵抗及び小さいオン抵抗を有するオーム接点をもたらすために再成長プロセスによって形成されてもよい。再成長プロセスにおいて、バリア層、スペーサ層、及び、チャンネル層の材料は、ソース及びドレインが形成されるべき領域で選択的に除去される（エッチングされる）。高濃度にドーパされた材料（例えば、 $n^+$ 材料）が、バリア層、スペーサ層、及び、チャンネル層が選択的に除去された領域に堆積される。ソース及びドレインの高濃度にドーパされた材料は、チャンネル層のために使用される材料と同様の材料であってもよい。例えば、チャンネル層がGaNを含むシステムでは、シリコン（Si）が高濃度にドーパされるGaN系材料が、選択的に除去された領域に、約400オングストローム～700オングストロームの厚さまでエピタキシャル堆積されてもよい。高濃度にドーパされる材料は、分子線エピタキシー（MBE）、原子層エピタキシー（ALE）、化学ビームエピタキシー（CBE）、又は、有機金属化学気相成長法（MOCVD）、又は、これらの適した組み合わせによってエピタキシャル堆積され得る。他の実施形態では、高濃度にドーパされた材料に関して他の材料、厚さ、又は、堆積技術を使用できる。例えばチタン（Ti）及び/又は金（Au）を含む1つ以上の材料を、例えばリフトオフプロセスを使用して、約1000オングストローム～1500オングストロームの厚さで、高濃度にドーパされた材料上に形成する/堆積させることができる。他の実施形態では、1つ以上の金属に関して他の材料、厚さ、及び/又は、技術を使用できる。

10

20

#### 【0037】

幾つかの実施形態において、ソース及びドレインは、不純物（例えばシリコン）を導入して高濃度にドーパされた材料をソース中及びドレイン中に与えるために注入技術を使用する注入プロセスによって形成されてもよい。注入後、ソース及びドレインが高温度（例えば、1100 - 1200）でアニール処理される。好ましくは、再成長プロセスが、注入後アニールと関連付けられる高温を回避してもよい。

#### 【0038】

412において、方法400は、ゲート構造（例えば図1のゲート構造120）を形成することを更に含んでもよい。ゲート構造は、導電部又はゲート（例えば図1のゲート118）と、電気絶縁部又はゲート誘電体（例えば図1のゲート誘電体116）とを含んでもよい。

30

#### 【0039】

ゲート誘電体がスペーサ層上に形成されてもよい。バリア層を貫通する開口を設けるために、バリア層の一部が選択的に凹陷状にされてもよい。一実施形態では、スペーサ層を露出させるために、エッチングプロセスがバリア層の材料を選択的に除去する。

#### 【0040】

幾つかの実施形態では、誘電体層（例えば図1の誘電体層122）がバリア層上に形成されるとともに、バリア層に形成されるべき開口に対応する開口を設けるために、フォトリソグラフィが誘電体層上に堆積されてパターンニングされる。一実施形態において、異方性エッチングプロセスは、ゲート誘電体材料の堆積のために、誘電体層及び下側のバリア層から材料を選択的に除去してスペーサ層を露出させてもよい。スペーサ層は、ゲート誘電体とスペーサ層との間のトラップ密度を最小にするように処理され及び/又は洗浄されてもよい。

40

#### 【0041】

他の実施形態において、異方性エッチングプロセスは、図2及び図3に関連して説明したように、誘電体層、バリア層、スペーサ層（例えば図2のスペーサ層108）、チャンネル層（例えば図3のチャンネル層106）、及び/又は、バッファ層から材料を除去して、

50

ゲート誘電体がスペーサ層中、チャンネル層中、及び/又は、バッファ層中へ延びるようにゲート誘電体の形成を可能にしてもよい。幾つかの実施形態では、同様の処理及び/又は洗浄を使用して、ゲート誘電体とチャンネル層との間又はゲート誘電体とバッファ層との間のトラップ密度を最小にしてもよい。

【0042】

ゲート誘電体材料は、例えば原子層堆積 (ALD) 又は化学蒸着 (CVD) を含む任意の適した堆積技術によって堆積されてもよい。他の実施形態では、他の堆積技術を使用できる。ゲート誘電体における厚さ及び/又は材料は、図1に関連して既に説明した実施形態に適合してもよい。

【0043】

ゲートは、バリア層の開口内のゲート誘電体上にゲート材料を堆積させることにより、ゲート誘電体上に形成されてもよい。ゲート材料は、例えば、蒸着、ALD、及び/又は、CVDを含む任意の適した堆積プロセスによって堆積させることができる。一実施形態では、ニッケル (Ni) が最初にゲート誘電体上に堆積され、その後、白金 (Pt)、イリジウム (Ir)、及び、モリブデン (Mo) が連続的に堆積される。金 (Au) がモリブデン上に連続して堆積されてもよい。ゲートがT形状ゲートである実施形態では、ゲート誘電体の形成を容易にするべくバリア層及び誘電体層に形成された開口を満たすように1つ以上の金属を堆積させることによりTゲートの幹部が形成されてもよい。Tゲートの上端部は、金属堆積/エッチングプロセス又はリフトオフプロセスによって形成されてもよい。

【0044】

なお、様々な工程は、特許請求の範囲に記載される主題を理解するのに最も役立つ態様で、複数の別個の工程として記載されている。しかしながら、記載の順序は、これらの工程が必ずこれらの順序通りであることを示唆するものであると解釈されるべきではない。特に、これらの工程は、与えられた順序で行なわれなくてもよい。記載された工程は、記載された実施形態とは異なる順序で行なわれてもよい。更なる実施形態では、様々な更なる工程が行なわれてもよく、及び/又は、記載された工程が省かれてもよい。

【0045】

本明細書中に記載されるICデバイス100、及び、そのようなICデバイス100を含む装置は、様々な他の装置及びシステムに組み入れられてもよい。システム500の一例のブロック図が図5に示されている。図示のように、システム500は、幾つかの実施形態では、無線周波数 (RF) PAモジュールであってもよい電力増幅器 (PA) モジュール502を含む。システム500は、図示のように電力増幅器モジュール502と結合されるトランシーバ504を含んでもよい。電力増幅器モジュール502は本明細書中に記載されるICデバイス (例えば、図1 - 図3のICデバイス100, 200又は300) を含んでもよい。

【0046】

電力増幅器モジュール502は、RF入力信号RF<sub>in</sub>をトランシーバ504から受信してもよい。電力増幅器モジュール502は、RF入力信号RF<sub>in</sub>を増幅させて、RF出力信号RF<sub>out</sub>を供給してもよい。RF入力信号RF<sub>in</sub>及びRF出力信号RF<sub>out</sub>はいずれも、図5にTx-RF<sub>in</sub>及びTx-RF<sub>out</sub>でそれぞれ書き留められる送信チェーンの一部であってもよい。

【0047】

増幅されたRF出力信号RF<sub>out</sub>は、アンテナ構造508を介したRF出力信号RF<sub>out</sub>の無線 (OTA) 送信を達成するアンテナスイッチモジュール (ASM) 506へ供給されてもよい。ASM506は、アンテナ構造508を介してRF信号を受信して、受信されたRF信号Rxを受信チェーンに沿ってトランシーバ504へ結合してもよい。

【0048】

様々な実施形態において、アンテナ構造508は、例えば、ダイポールアンテナ、モノポールアンテナ、パッチアンテナ、ループアンテナ、マイクロストリップアンテナ、又は

10

20

30

40

50

、RF信号のOTA送信/受信に適する任意の他のタイプのアンテナを含む1つ以上の指向性及び/又は無指向性アンテナを含んでもよい。

【0049】

システム500は、電力増幅を含む任意のシステムであってもよい。ICデバイス100, 200又は300は、例えば交流電流(AC)-直流電流(DC)変換器、DC-DC変換器、DC-AC変換器などの電力調整用途を含むパワースイッチ用途にとって有効なスイッチデバイスを備えてもよい。様々な実施形態において、システム500は、高周波電力及び高周波での電力増幅に特に有益となり得る。例えば、システム500は、陸上通信及び衛星通信、レーダシステムのうち任意の1つ以上に適し得るものであり、また、場合により様々な工業用途及び医療用途において適し得る。より具体的には、様々な実施形態において、システム500は、レーダデバイス、衛星通信デバイス、携帯電話機、携帯電話基地局、放送ラジオ、又は、テレビジョン増幅器システムのうち選択された1つであってもよい。

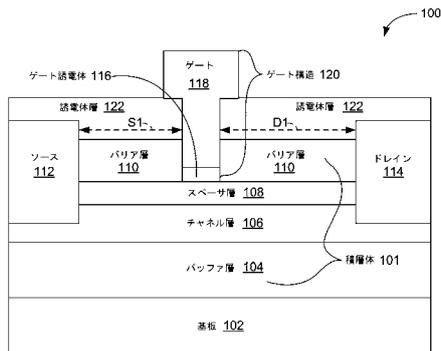
10

【0050】

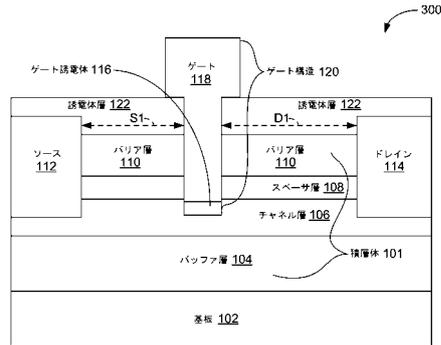
本明細書では、説明の目的のため、特定の実施形態を図示して説明してきたが、本開示の範囲から逸脱することなく、同じ目的を達成するように計算された多種多様な代わりの及び/又は等価な実施形態又は実施が、図示して説明された実施形態の代わりに用いられてもよい。この出願は、本明細書中で述べられた実施形態の任意の適合又は変形を網羅しようとするものである。したがって、言うまでもなく、本明細書中に記載される実施形態は、特許請求の範囲及びその等価物のみによって限定されるものである。

20

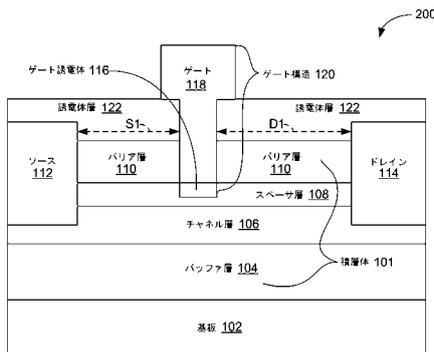
【図1】



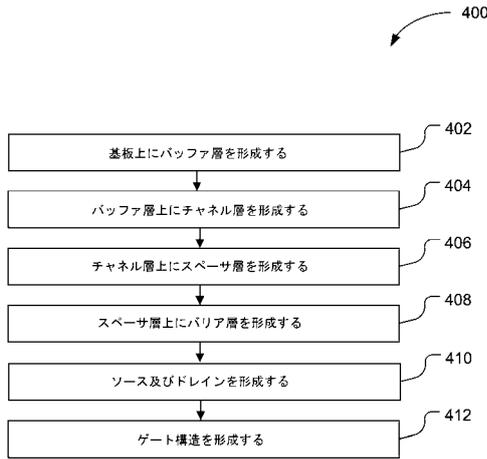
【図3】



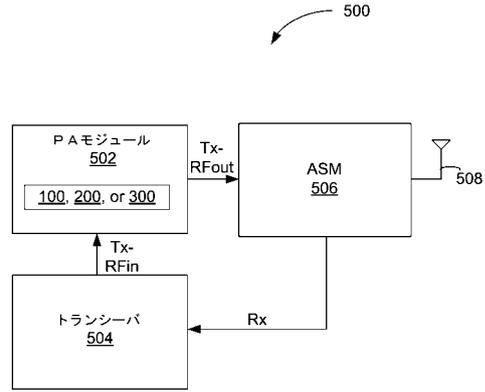
【図2】



【 図 4 】



【 図 5 】



【 手続 補正 書 】

【 提出 日 】 平成 25 年 1 月 24 日 (2013.1.24)

【 手続 補正 1 】

【 補正 対 象 書 類 名 】 特 許 請 求 の 範 囲

【 補正 対 象 項 目 名 】 全 文

【 補正 方 法 】 変 更

【 補正 の 内 容 】

【 特 許 請 求 の 範 囲 】

【 請 求 項 1 】

基板上に形成され、該基板とエピタキシャル結合されるバッファ層と、  
 電流のための経路をトランジスタデバイスに与えるために前記バッファ層上に形成され、  
 前記バッファ層とエピタキシャル結合されるチャネル層と、  
 前記チャネル層上に形成され、前記チャネル層とエピタキシャル結合されるスペーサ層と、

前記スペーサ層上に形成され、前記スペーサ層とエピタキシャル結合されるとともに、  
 アルミニウム (Al)、窒素 (N)、及び、インジウム (In) 又はガリウム (Ga) の  
 うちの少なくとも一方を含むバリア層と、

前記スペーサ層又は前記チャネル層と直接に結合されるゲート誘電体と、前記ゲート誘  
 電体上に形成され、前記ゲート誘電体と直接に結合されるゲートと、  
 を備える装置。

【 請 求 項 2 】

前記バッファ層が窒化アルミニウムガリウム (Al<sub>x</sub>Ga<sub>1-x</sub>N) を含み、x がアルミニ  
 ウムとガリウムとの相対的な量を表わす 0 ~ 1 の値であり、前記チャネル層が窒化ガリウ  
 ム (GaN) を含み、前記スペーサ層が窒化アルミニウム (AlN) を含み、前記バリア  
 層が窒化インジウムアルミニウム (In<sub>y</sub>Al<sub>1-y</sub>N) を含み、y がインジウムとアルミニ

ウムとの相対的な量を表わす 0 ~ 1 の値である、請求項 1 に記載の装置。

【請求項 3】

前記バッファ層が 0 . 1 ミクロン ~ 2 ミクロンの厚さを有し、 $x$  が 0 . 0 5 ~ 1 の値を有し、前記チャンネル層が 5 0 オングストローム ~ 1 5 0 オングストロームの厚さを有し、前記スペーサ層が 5 オングストローム ~ 約 3 0 オングストロームの厚さを有し、前記バリア層が 5 0 オングストローム ~ 1 5 0 オングストロームの厚さを有し、 $y$  が 0 . 1 3 ~ 0 . 2 1 の値を有する請求項 2 に記載の装置。

【請求項 4】

前記ゲート誘電体は、酸化アルミニウム ( $Al_2O_3$ )、窒化ケイ素 ( $SiN$ )、酸化ハフニウム ( $HfO_2$ )、二酸化ケイ素 ( $SiO_2$ )、又は、酸窒化ケイ素 ( $SiON$ ) を含み、前記ゲート誘電体が 2 0 オングストローム ~ 2 0 0 オングストロームの厚さを有する請求項 1 乃至 3 のいずれか 1 項 に記載の装置。

【請求項 5】

前記ゲートが T 形状フィールドプレートゲートであり、前記ゲートは、ニッケル ( $Ni$ )、白金 ( $Pt$ )、インジウム ( $In$ )、モリブデン ( $Mo$ )、又は、金 ( $Au$ ) を含む請求項 4 に記載の装置。

【請求項 6】

前記バリア層上に形成されるソースと、前記バリア層上に形成されるドレインとを更に備え、前記ソース及び前記ドレインのそれぞれが前記バリア層及び前記スペーサ層を貫通して前記チャンネル層中へと延びる請求項 1 乃至 5 のいずれか 1 項 に記載の装置。

【請求項 7】

前記ソースがオーム接点であり、前記ドレインがオーム接点であり、前記ドレインと前記ゲートとの間の最短距離が前記ソースと前記ゲートとの間の最短距離よりも大きい請求項 6 に記載の装置。

【請求項 8】

基板を更に備え、前記基板は、シリコン ( $Si$ )、シリコンカーバイド ( $SiC$ )、サファイア ( $Al_2O_3$ )、窒化ガリウム ( $GaN$ )、又は、窒化アルミニウム ( $AlN$ ) を含む請求項 1 乃至 7 のいずれか 1 項 に記載の装置。

【請求項 9】

前記バリア層上に形成される誘電体層を更に備える請求項 1 乃至 8 のいずれか 1 項 に記載の装置。

【請求項 10】

前記ゲートがエンハンスメントモード (e-モード) 高電子移動度トランジスタ (HEMT) スイッチデバイスの一部である請求項 1 乃至 9 のいずれか 1 項 に記載の装置。

【請求項 11】

基板の上にバッファ層をエピタキシャル堆積させるステップと、前記バッファ層上にチャンネル層をエピタキシャル堆積させるステップであって、前記チャンネル層が電流のための経路をトランジスタデバイスに与えるステップと、前記チャンネル層上にスペーサ層をエピタキシャル堆積させるステップと、前記スペーサ層上にバリア層をエピタキシャル堆積させるステップであって、前記バリア層が、アルミニウム ( $Al$ )、窒素 ( $N$ )、及び、インジウム ( $In$ ) 又はガリウム ( $Ga$ ) のうちの少なくとも一方を含むステップと、前記スペーサ層を露出させるために前記バリア層の一部を選択的に除去するステップと、前記スペーサ層と直接に結合されるゲート誘電体を形成するために、露出された前記スペーサ層上にゲート誘電体材料を堆積させるステップと、前記ゲート誘電体と直接に結合されるトランジスタデバイスのゲートを形成するために、前記ゲート誘電体上にゲート材料を堆積させるステップとを備える方法。

【請求項 12】

前記バッファ層が窒化アルミニウムガリウム ( $Al_xGa_{1-x}N$ ) を含み、 $x$  がアルミニウムとガリウムとの相対的な量を表わす 0 ~ 1 の値であり、前記チャンネル層が窒化ガリウム ( $GaN$ ) を含み、前記スペーサ層が窒化アルミニウム ( $AlN$ ) を含み、前記バリア

層が窒化インジウムガリウムアルミニウム ( $In_yGa_zAl_{1-y-z}N$ ) を含み、 $y$  及び  $z$  がインジウムとガリウムとの相対的な量を表わす  $0 \sim 1$  の値である、請求項 11 に記載の方法。

【請求項 13】

前記バッファ層が  $0.1$  ミクロン  $\sim 2$  ミクロンの厚さを有し、 $x$  が  $0.05 \sim 1$  の値を有し、前記チャンネル層が  $50$  オングストローム  $\sim 150$  オングストロームの厚さを有し、前記スペーサ層が  $5$  オングストローム  $\sim$  約  $30$  オングストロームの厚さを有し、前記バリア層が  $50$  オングストローム  $\sim 150$  オングストロームの厚さを有し、 $y$  が  $0.13 \sim 0.21$  の値を有する請求項 12 に記載の方法。

【請求項 14】

前記バリア層の一部がエッチングプロセスを使用して選択的に除去され、前記ゲート誘電体が原子層堆積 (ALD) プロセスを使用して堆積され、前記ゲート誘電体は、酸化アルミニウム ( $Al_2O_3$ )、窒化ケイ素 (SiN)、酸化ハフニウム ( $HfO_2$ )、二酸化ケイ素 ( $SiO_2$ )、又は、酸窒化ケイ素 (SiON) を含み、前記ゲート誘電体が  $20$  オングストローム  $\sim 200$  オングストロームの厚さを有する請求項 11 乃至 13 のいずれか 1 項に記載の方法。

【請求項 15】

前記ゲートが T 形状フィールドプレートゲートであり、前記ゲートは、ニッケル (Ni)、白金 (Pt)、インジウム (In)、モリブデン (Mo)、又は、金 (Au) を含む請求項 14 に記載の方法。

【請求項 16】

前記バリア層上にソースを形成するステップと、前記バリア層上にドレインを形成するステップとを更に備え、前記ソース及び前記ドレインのそれぞれが前記バリア層及び前記スペーサ層を貫通して前記チャンネル層中へと延び、前記ドレインと前記ゲートとの間の最短距離が前記ソースと前記ゲートとの間の最短距離よりも大きく、前記ソース及び前記ドレインのそれぞれがオーム接点である請求項 11 乃至 15 のいずれか 1 項に記載の方法。

【請求項 17】

基板を設けるステップを更に備え、前記基板は、シリコン (Si)、シリコンカーバイド (SiC)、サファイア ( $Al_2O_3$ )、窒化ガリウム (GaN)、又は、窒化アルミニウム (AlN) を含む請求項 11 乃至 16 のいずれか 1 項に記載の方法。

【請求項 18】

前記バリア層上に誘電体層を形成するステップを更に備える請求項 11 乃至 17 のいずれか 1 項の方法。

【請求項 19】

前記チャンネル層は、電流のための経路をエンハンスメントモード (e-モード) 高電子移動度トランジスタ (HEMT) スイッチデバイスに与えるように構成される請求項 11 乃至 18 のいずれか 1 項に記載の方法。

【請求項 20】

前記バッファ層、前記チャンネル層、前記スペーサ層、及び、前記バリア層のそれぞれは、分子線エピタキシー (MBE)、原子層エピタキシー (ALE)、化学ビームエピタキシー (CBE)、又は、有機金属化学気相成長法 (MOCVD) によってエピタキシャル堆積される請求項 11 乃至 19 のいずれか 1 項に記載の方法。

---

フロントページの続き

(72)発明者 ソーニヤー、ポール

アメリカ合衆国オレゴン州 9 7 1 2 4 ・ ヒルスボロ ・ ノースイーストブルックウッドパークウェイ  
2 3 0 0

F ターム(参考) 5F102 GB01 GC01 GD10 GJ02 GJ03 GJ04 GJ10 GK04 GL04 GM04  
GM08 GN04 GN08 GQ01 GR03 GR04 GR12 GS01 GS04 GV08  
5F140 BA01 BA02 BA06 BA09 BA16 BB06 BB18 BD07 BD09 BD11  
BE09 BE10 BF05 BF07 BF15 BF22 BF25 BF27 BF42 BG27  
BG28 BJ04 BJ05 BJ07 CC08 CD09

【外国語明細書】

2013118360000001.pdf