

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 10 月 17 日 (17.10.2019)



(10) 国际公布号
WO 2019/196319 A1

(51) 国际专利分类号:
H04J 3/06 (2006.01) **H04L 12/819** (2013.01)

武汉市东湖开发区关东工业园烽火路光通信大楼产业大楼二楼, Hubei 430074 (CN)。

(21) 国际申请号: PCT/CN2018/103424

(72) 发明人: 李杰(LI, Jie); 中国湖北省武汉市东湖高新技术开发区高新四路6号, Hubei 430000 (CN)。

(22) 国际申请日: 2018 年 8 月 31 日 (31.08.2018)

(25) 申请语言: 中文

(74) 代理人: 武汉智权专利代理事务所(特殊普通合伙)(WUHAN ZHI QUAN PATENT AGENCY); 中国湖北省武汉市东湖高新技术开发区珞喻路727号星光无限4栋21层2103室, Hubei 430000 (CN)。

(26) 公布语言: 中文

(30) 优先权:
201810331931.8 2018年4月13日 (13.04.2018) CN

(71) 申请人: 烽火通信科技股份有限公司(FIBERHOME TELECOMMUNICATION TECHNOLOGIES CO., LTD) [CN/CN]; 中国湖北省武汉市东湖高新技术开发区高新四路6号, Hubei 430000 (CN)。 武汉飞思灵微电子技术有限公司(WUHAN FISILINK MICROELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) Title: TOKEN-BASED TIMESTAMP GENERATION SYSTEM AND METHOD

(54) 发明名称: 一种基于令牌的时间戳生成系统及方法

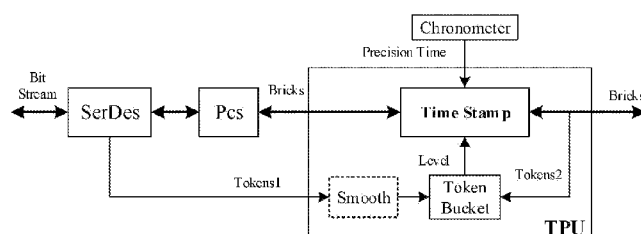


图 4

(57) Abstract: Disclosed are a token-based timestamp generation system and method, relating to the technical field of Ethernet communications. In the present invention, a serializing/deserializing module is arranged to feed back, in real time, a sent and received amount of serial bitstream data to a timestamp processing module in the form of a first token, and the timestamp processing module is arranged to feed back, in real time in the form of a second token, the number of bitstreams already sent and received by the timestamp processing module, and the number of bitstreams delayed between the serializing/deserializing module and the timestamp processing module is calculated according to the difference between the first token and the second token. A delay of a data transmission route between the serializing/deserializing module and the timestamp processing module is calculated according to the number of bitstreams delayed and an interface rate of the serializing/deserializing module. The solution precisely compensates a delay of a data transmission route between a serializing/deserializing module and a timestamp processing module so as to improve the precision of a timestamp.

(57) 摘要: 本发明公开了一种基于令牌的时间戳生成系统及方法, 涉及以太网通信技术领域, 本发明设置串行解串模块将发送和接收的串行比特流数据量以第一令牌的形式实时反馈至时间戳处理模块, 设置时间戳处理模块以第二令牌的形式实时反馈时间戳处理模块已发送和已接收的比特流数目, 根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目; 根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时。本方案精确补偿由串行解串模块与时间戳处理模块之间的数据传输路径的延时, 以提高时间戳精度。

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明，要求每一种可提供的地区
保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

- 包括国际检索报告 (条约第21条(3))。

一种基于令牌的时间戳生成系统及方法

技术领域

本发明涉及以太网通信技术领域，具体涉及一种基于令牌的时间戳生成系统及方法。

背景技术

目前网络设备对时间同步性能的要求越来越高，以 1588 v2 协议为代表的时间同步方案在诸多场景中都得到了广泛应用，产生时间戳的精确度直接决定了设备的时间同步性能。现在通用的做法是将 PTP 数据包添加时戳的功能放在硬件层面做，并且尽可能放在距离串行解串接口（SerDes）较近的位置，从而减小 PTP 数据包中的“时间戳参考点”在穿过串行解串接口中的“参考平面”和“时间戳记录点”时经过的总延时，提高时戳精确度。虽然可以靠近，但也不能无限接近，因此必然存在补偿延时的问题，而如何有效计算并且补偿这段延时，成为提高时间戳精度的关键。

图 1 所示的是一种网络设备（Dev001）处理时间戳的基本结构，它由数据串行解串模块（SerDes）、物理层编码模块（Pcs）和时间戳处理模块（Tpu）等基本单元组成，具体又可以划分为发送（Tx，由时间戳处理模块发送至串行解串模块）和接收（Rx，时间戳处理模块接收串行解串模块发送的数据）两条路径：其中，T1 和 T2 分别代表 PTP 报文中“时间戳参考点”（Timestamp Point）输入输出 SerDes 引脚（也即“参考平面”Reference Plane）的真实时间；“时间戳参考点”可以是 PTP 数据包中的 SOP（数据包首字节的首个比特），也可

以是 SOF (前导码之后的首个比特), 还可以是其他的参考位置; $T1'$ 和 $T2'$ 分别代表 Rx 和 Tx 方向上“时间戳参考点”通过时间戳处理模块时被本地高精度时钟(Chronometer)记录的精确时间; $Rx_Latency$ 和 $Tx_Latency$ 分别代表“时间戳参考点”输入、输出至时间戳处理模块经过的延时; $Rx_Timestamp$ 和 $Tx_Timestamp$ 分别代表 Rx 方向和 Tx 方向最终生成的时间戳, 有如下关系:

$$Tx \text{ 方向: } Tx_Timestamp = T2' + Tx_Latency \approx T2$$

$$Rx \text{ 方向: } Rx_Timestamp = T1' - Rx_Latency \approx T1$$

“时间戳参考点”输入、输出至时间戳处理模块经过的延时主要包括三种情形:

1) 路径延时

图 2 所示的是综合 Tx 方向和 Rx 方向之后的一种串行解串模块和时间戳处理模块之间的路径延时计算结构, 其中 Latency 对应于图 1 中的 $Rx_Latency$ 和 $Tx_Latency$, 它实际包括固定延时和可变延时两部分。例如, FIFO 缓存结构带来的延时波动和 Gearbox (变速箱) 等带来的延时波动, 它们都属于可变延时部分。FIFO (First Input First Output) 一种先进先出的数据缓存器, 先进入的数据先从 FIFO 缓存器中读出, 与 RAM 相比没有外部读写地址线, 使用比较简单, 但只能顺序写入数据, 顺序的读出数据, 不能像普通存储器那样可以由地址线决定读取或写入某个指定的地址。

2) 时间戳参考点位置延时

图 3 所示的是一种会带来可变延时的典型复用结构, M 个物理层编码模块的通道复用到 N 个串行解串模块的通道, M 和 N 的值可能相等也可能不等, 具体复用关系跟串行解串模块工作模式有关。由于“时间戳参考点”在串行解串模块的通道中的位置是不确定的, 所以

会带来可变的复用延时。

因此，亟需一种能够精确补偿由串行接串模块与时间戳处理模块之间的数据传输路径的延时，生成“时间戳参考点”输入、输出串行接串模块的高精度时间戳的技术方案。

发明内容

针对现有技术中存在的缺陷，本发明的目的在于提供一种基于令牌的时间戳生成系统及方法，能够精确补偿由串行接串模块与时间戳处理模块之间的数据传输路径的延时，提高时间戳精度。

为达到以上目的，本发明采取的技术方案是：一种基于令牌的时间戳生成系统，该系统包括串行解串模块、物理层编码模块和时间戳处理模块，串行解串模块与时间戳处理模块通过物理层编码模块来通信：

所述串行解串模块用于：将已发送和已接收的比特流数目以第一令牌的形式实时反馈至时间戳处理模块；

所述时间戳处理模块用于：以第二令牌的形式实时反馈时间戳处理模块已发送和已接收的比特流数目，根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目；根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时。

在上述技术方案的基础上，根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目的具体过程包括：

创建一个令牌桶；

时间戳处理模块向串行解串模块发送数据时，时间戳处理模块向所述令牌桶中填充第二令牌，从所述令牌桶中取出第一令牌；

时间戳处理模块接收串行解串模块发送的数据时，时间戳处理模块向所述令牌桶中填充第一令牌，并从所述令牌桶中取出第二令牌；

所述令牌桶中的令牌数即为串行解串模块与时间戳处理模块之间的延时的比特流数目。

在上述技术方案的基础上，所述时间戳处理模块还包括平滑滤波模块，其用于控制每次向所述令牌桶中填充的令牌数量均匀；控制每次由所述令牌桶中取出的令牌数量均匀。

在上述技术方案的基础上，所述时间戳处理模块检测到 PTP 报文中的时间戳参考点时，还根据串行解串模块的接口速率、检测出的时间戳参考点的位置，计算出时间戳参考点的偏移量。

在上述技术方案的基础上，所述串行解串模块与时间戳处理模块之间的数据传输路径的延时的计算公式为：

Tx 方向： $Tx_Latency = (Level + Offset) / Speed$;

Rx 方向： $Rx_Latency = (Level - Offset) / Speed$;

其中，Tx 方向为时间戳处理模块向串行解串模块发送数据的方向，Rx 方向为时间戳处理模块接收串行解串模块发送数据的方向；Latency 为串行解串模块与时间戳处理模块之间的延时，Level 为所述令牌桶内的令牌数，Speed 为串行解串模块的工作速率，Offset 为时间戳参考点的偏移量。

本发明还公开了一种基于令牌的时间戳生成方法，包括以下步骤：

串行解串模块将已发送和已接收的比特流数目以第一令牌的形式实时反馈至时间戳处理模块；

时间戳处理模块以第二令牌的形式实时反馈时间戳处理模块已发送和已接收的比特流数目，根据第一令牌和第二令牌之差计算出串

行解串模块与时间戳处理模块之间的延时的比特流数目；

时间戳处理模块根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时。

在上述技术方案的基础上，根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目的具体过程包括：

创建一个令牌桶；

时间戳处理模块向串行解串模块发送数据时，时间戳处理模块向所述令牌桶中填充第二令牌，从所述令牌桶中取出第一令牌；

时间戳处理模块接收串行解串模块发送的数据时，时间戳处理模块向所述令牌桶中填充第一令牌，并从所述令牌桶中取出第二令牌；

所述令牌桶中的令牌数即为串行解串模块与时间戳处理模块之间的延时的比特流数目。

在上述技术方案的基础上，所述时间戳处理模块每次向所述令牌桶中填充的令牌数量均匀；每次由所述令牌桶中取出的令牌数量均匀。

在上述技术方案的基础上，所述时间戳处理模块检测到 PTP 报文中的时间戳参考点时，还根据串行解串模块的接口速率、检测出的时间戳参考点的位置，计算出时间戳参考点的偏移量。

在上述技术方案的基础上，所述串行解串模块与时间戳处理模块之间的数据传输路径的延时的计算公式为：

Tx 方向：Tx_Latency=(Level+Offset)/Speed；

Rx 方向：Rx_Latency= (Level-Offset)/Speed；

其中，Tx 方向为时间戳处理模块向串行解串模块发送数据的方向

向，Rx 方向为时间戳处理模块接收串行解串模块发送数据的方向；Latency 为串行解串模块与时间戳处理模块之间的延时，Level 为所述令牌桶内的令牌数，Speed 为串行解串模块的工作速率，Offset 为时间戳参考点的偏移量。

与现有技术相比，本发明的优点在于：

本发明中的串行解串模块将发送和接收的串行比特流数据量以第一令牌的形式实时反馈至时间戳处理模块，时间戳处理模块以第二令牌的形式实时反馈时间戳处理模块已发送和已接收的比特流数目，根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目；根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时。本方案精确补偿由串行接串模块与时间戳处理模块之间的数据传输路径的延时，以提高时间戳精度。

本发明根据串行解串模块的接口速率、检测出的时间戳参考点的位置，计算时间戳参考点的偏移量，有效克服由于“时间戳参考点”在串行解串模块中的位置不确定带来可变的复用延时。

附图说明

图 1 为背景技术中网络设备（Dev001）处理时间戳的基本结构示意图；

图 2 为背景技术中时间戳延时计算结构模型；

图 3 为背景技术中通道复用结构模型；

图 4 为本发明实施例中时间戳处理系统的结构示意图；

图 5 为本发明实施例中令牌桶填充和抽取原理示意图；

图 6 为本发明实施例中时间戳检测、补偿和产生的典型结构；

图 7 为本发明实施例中时间戳参考点 a 条件下的偏移量计算方

法;

图 8 为本发明实施例中时间戳参考点 b 条件下的偏移量计算方法;

图 9 为本发明实施例中时间戳参考点 c 条件下的偏移量计算方法;

图 10 为本发明实施例中平滑滤波子模块的原理示意图;

图 11 为本发明实施例中时间戳处理方法的流程示意图。

具体实施方式

以下结合附图及实施例对本发明作进一步详细说明。

实施例 1：基于令牌的时间戳生成系统

参见图 4 所示，本发明实施例公开了一种基于令牌的时间戳生成系统，该系统包括串行解串模块（SerDes）、物理层编码模块（Pcs）和时间戳处理模块（Tpu），串行解串模块与时间戳处理模块通过物理层编码模块来通信：

所述串行解串模块用于：将已发送和已接收的比特流数目以第一令牌的形式实时反馈至时间戳处理模块；

所述时间戳处理模块用于：以第二令牌的形式实时反馈时间戳处理模块已发送和已接收的比特流数目，根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目；根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时。

检测到 PTP 报文中的时间戳参考点时，通过本地高精度时钟（Chronometer）记录此时的时间，作为该时间戳参考点对应数据输入输出串行解串模块时的基础时间戳，使用该延时补偿基础时间戳，生成时间戳参考点对应数据输入输出串行解串模块时的最终时间戳。

参见图 5 所示, 根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目的具体过程包括:

创建一个令牌桶;

时间戳处理模块向串行解串模块发送数据时, 时间戳处理模块向所述令牌桶中填充第二令牌 Tokens2, 从所述令牌桶中取出第一令牌 Tokens1;

时间戳处理模块接收串行解串模块发送的数据时, 时间戳处理模块向所述令牌桶中填充第一令牌 Tokens1, 并从所述令牌桶中取出第二令牌 Tokens2;

所述令牌桶中的令牌数即为串行解串模块与时间戳处理模块之间的延时的比特流数目。

根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时的计算公式为:

$$\text{Latency} = \text{Level} / \text{Speed};$$

其中, Latency 为串行解串模块与时间戳处理模块之间的延时, Level 为所述令牌桶内的令牌数, Speed 为串行解串模块的工作速率。

串行解串模块的工作速率决定了每个令牌代表的时间, 比如: 1Gbps 速率下, 1bit 令牌就代表 1ns 时间; 10Gbps 速率下, 1bit 令牌就代表 0.1ns。因此, 在知道串行解串模块工作速率的条件下, 令牌桶中的令牌数就可以转换为具体的延时时间。

实施例 2: 考虑时间戳参考点的偏移量

在实施例 1 的基础上, 考虑时间戳参考点的偏移量, 基于令牌的时间戳生成系统中的时间戳处理模块检测到 PTP 报文中的时间戳参考点时, 还根据串行解串模块的接口速率、检测出的时间戳参考点的

位置，计算出时间戳参考点的偏移量。

图 6 所示的是本发明中基于令牌的时间戳生成系统中的时间戳处理模块的一种实现结构：其中，Timestamp Point Detect 是“时间戳参考点”检测单元，用于检测时间戳处理模块的接口的 Brick 块中是否含有“时间戳参考点”。这里的“时间戳参考点”可以是 PTP 数据包中的 SOP（数据包首字节的首个比特），也可以是 SOF（前导码之后的首个比特），还可以是其他的参考位置；假设选择 SOF 作为“时间戳参考点”，那么该子单元在检测到 SOF 之后，就会根据工作模式计算出偏移量 Offset。图 6 中的 Mode 是一个寄存器，它保存了通道复用规则等信息，偏移量 Offset 由偏移算法结合配置信息由偏移量计算单元计算得到。图 6 中的延时补偿子单元 Compensation 用于计算和补偿最终的延时估计值，图 6 中 Term 是一个寄存器，它保存了串行解串模块的工作速率（Speed）等信息。

图 7 所示时间戳参考点的偏移量的计算方法。图中 Bricks 代表物理层编码模块（Pcs）和时间戳处理模块（Tpu）之间的数据总线接口，假设包含了 p 个 Brick 块，每个 Brick 块数据位宽为 w，bx 表示时戳参考点所在的位置；

图 7 中的 PcsLane 共有 L 个，L 的具体大小和协议相关，比如：

100G Ethernet 要求使用 20 个 PcsLane，

40G Ethernet 要求使用 4 个 PcsLane，

10G Ethernet 要求使用 1 个 PcsLane，

L 和 p 的关系，可以总结如下三种：

a 条件： $L = n * p$ ，（ $n \geq 1$ ， $L \neq 1$ ），参见图 7 所示；

b 条件： $p = n * L$ ，（ $n \geq 1$ ， $L = 1$ ），参见图 8 所示；

c 条件： $p = n * L$ ，（ $n \geq 1$ ， $L \neq 1$ ），参见图 9 所示；

图 7 适用于 a 条件，这里的坐标系划分了 A/B/C/D 四个区域，Offset 偏移计算如下：

$$\text{Offset} = A - C = (A + D) - (C + D) = x * L - w * i;$$

当 $L=p$ 时， $C=0$ ， $D=0$ ，此时 $\text{Offset}=A = x * L$ ，也就是图 7 中的特殊情况。

图 7 的区域解释：

A：表示确定在 bx 之前输出，但是尚未添加到令牌桶中的总的
数据量；

C：表示已经在令牌桶中，但由于比 bx 后输出，需要从中扣除
的数据量；

图 8 适用于 b 条件，这里的坐标系也划分了 A/B/C/D 四个区域， bx 表示时戳参考点所在的 bit 位置，Offset 计算如下：

$$\text{Offset} = x + C + D = x + w * i$$

由于 $L=1$ ，所以 bx 之前的所有数据都应该添加到令牌桶中，作为链路延时的一部分。

图 8 的区域解释：

A：和条件 a 中的区域 A 含义不同，因为这里的 A 中只有一部分数据确定在 bx 之前输出，假设时戳参考点 bx 处于 $\text{Bricks}[i]$ 的位置，那么 $\text{Bricks}[i]$ 中就只有 bx 之前的 x 个 bit 数据是需要统计的；

$C+D$ ：表示确定在 bx 之前输出，但是尚未添加到令牌桶中的总的
数据量；

图 9 适用于 c 条件，这里的坐标系划分了 A/B/C/D/E/F 六个区域， bx 仍然表示时戳参考点所在的 bit 位置，由于 p 是 L 的整数倍，所以能够把 p 切分成多个 L 块；Offset 计算如下：

$$\text{Offset} = A + C + D,$$

其中 A 的计算可以参考图 7；

$$C+D = w*i;$$

$$\text{所以 Offset} = x*L + w*i;$$

图 9 的区域解释:

A: 表示确定在 bx 之前输出, 但是尚未添加到令牌桶中的总的
数据量;

C+D: 表示确定在 bx 之前输出, 但是尚未添加到令牌桶的数据
量;

B、E、F: 表示确定在 bx 之后输出的数据, 不能统计到令牌桶
中。

考虑时间戳参考点的偏移量的情况下, 串行解串模块与时间戳处
理模块之间的数据传输路径的延时的计算公式为:

$$\text{Tx 方向: Tx_Latency} = (\text{Level} + \text{Offset}) / \text{Speed};$$

$$\text{Rx 方向: Rx_Latency} = (\text{Level} - \text{Offset}) / \text{Speed};$$

其中, Tx 方向为时间戳处理模块向串行解串模块发送数据的方向,
Rx 方向为时间戳处理模块接收串行解串模块发送数据的方向;
Latency 为串行解串模块与时间戳处理模块之间的延时, Level 为所述
令牌桶内的令牌数, Speed 为串行解串模块的工作速率, Offset 为时
间戳参考点的偏移量。

实施例 3: 考虑平滑滤波

在实施例 1 的基础上, 考虑平滑滤波, 基于令牌的时间戳生成系
统中的时间戳处理模块还包括平滑滤波子模块 (图 4 中 Smooth), 其
用于控制每次向所述令牌桶中填充的令牌数量均匀; 控制每次由所述
令牌桶中取出的令牌数量均匀。

具体方法如下:

参见图 10 所示, 采用算术平均的思想; Window 是平滑滤波窗口

长度，为了方便计算，长度 L 通常是 2 的整数次幂，比如 32；ACC 是累加器，保存了窗口内 L 个节点值的统计和，New 和 Old 分别是第一级和最后一级节点；TokenIn 是输入，TokenOut 是输出，TokenOut 就是 L 个节点的均值：

$$\text{TokenOut} = [\text{Acc} + (\text{New} - \text{Old})] / L$$

为了减少计算复杂度以及移位造成的精度损失，输出结果可以暂时不除以 L，只在最终令牌桶统计的时候把倍乘关系 L 考虑进去，即：

$$\text{TokenOut} = [\text{Acc} + (\text{New} - \text{Old})]。$$

实施例 4：基于令牌的时间戳生成方法

参见图 11 所示，本发明实施例公开了一种基于令牌的时间戳生成方法，其用于串行解串模块与时间戳处理模块通过物理层编码模块通信时，生成 PTP 报文中的时间戳参考点对应数据输入输出串行解串模块时的时间戳，该方法包括以下步骤：

串行解串模块将已发送和已接收的比特流数目以第一令牌的形式实时反馈至时间戳处理模块；

时间戳处理模块以第二令牌的形式实时反馈时间戳处理模块已发送和已接收的比特流数目，根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目；

时间戳处理模块根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时。

检测到 PTP 报文中的时间戳参考点时，通过本地高精度时钟（Chronometer）记录此时的时间，作为该时间戳参考点对应数据输入输出串行解串模块时的基础时间戳，使用该延时补偿基础时间戳，生成时间戳参考点对应数据输入输出串行解串模块时的最终时间戳。

参见图 5 所示, 根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目的具体过程包括:

创建一个令牌桶;

时间戳处理模块向串行解串模块发送数据时, 时间戳处理模块向所述令牌桶中填充第二令牌 Tokens2, 从所述令牌桶中取出第一令牌 Tokens1;

时间戳处理模块接收串行解串模块发送的数据时, 时间戳处理模块向所述令牌桶中填充第一令牌 Tokens1, 并从所述令牌桶中取出第二令牌 Tokens2;

所述令牌桶中的令牌数即为串行解串模块与时间戳处理模块之间的延时的比特流数目。

根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时的计算公式为:

$$\text{Latency} = \text{Level} / \text{Speed};$$

其中, Latency 为串行解串模块与时间戳处理模块之间的延时, Level 为所述令牌桶内的令牌数, Speed 为串行解串模块的工作速率。

实施例 5: 考虑时间戳参考点的偏移量

在实施例 4 的基础上, 考虑时间戳参考点的偏移量, 基于令牌的时间戳生成方法中, 时间戳处理模块检测到 PTP 报文中的时间戳参考点时, 还根据串行解串模块的接口速率、检测出的时间戳参考点的位置, 计算出时间戳参考点的偏移量。

图 7 所示时间戳参考点的偏移量的计算方法。图中 Bricks 代表 Bricks 代表物理层编码模块 (Pcs) 和时间戳处理模块 (Tpu) 之间的数据总线接口, 假设包含了 p 个 Brick 块, 每个 Brick 块数据位宽为

w, bx 表示时戳参考点所在的位置;

图 7 中的 PcsLane 共有 L 个, L 的具体大小和协议相关, 比如:

100G Ethernet 要求使用 20 个 PcsLane,

40G Ethernet 要求使用 4 个 PcsLane,

10G Ethernet 要求使用 1 个 PcsLane,

L 和 p 的关系, 可以总结如下:

a> $L = n * p$, ($n \geq 1$, $L \neq 1$), 参见图 7 所示;

b> $p = n * L$, ($n \geq 1$, $L = 1$), 参见图 8 所示;

c> $p = n * L$, ($n \geq 1$, $L \neq 1$), 参见图 9 所示;

图 7 适用于 a 条件, 这里的坐标系划分了 A/B/C/D 四个区域,

Offset 偏移计算如下:

$$\text{Offset} = A - C = (A + D) - (C + D) = x * L - w * i;$$

当 $L = p$ 时, $C = 0$, $D = 0$, 此时 $\text{Offset} = A = x * L$, 也就是图 7 中的特殊情况。

图 7 的区域解释:

A: 表示确定在 bx 之前输出, 但是尚未添加到令牌桶中的总的
数据量;

C: 表示已经在令牌桶中, 但由于比 bx 后输出, 需要从中扣除
的数据量;

图 8 适用于 b 条件, 这里的坐标系也划分了 A/B/C/D 四个区域,
bx 表示时戳参考点所在的 bit 位置, Offset 计算如下:

$$\text{Offset} = x + C + D = x + w * i$$

由于 $L = 1$, 所以 bx 之前的所有数据都应该添加到令牌桶中, 作
为链路延时的一部分。

图 8 的区域解释:

A: 和条件 a 中的区域 A 含义不同, 因为这里的 A 中只有一部分

数据确定在 bx 之前输出，假设时戳参考点 bx 处于 $Bricks[i]$ 的位置，那么 $Bricks[i]$ 中就只有 bx 之前的 x 个 bit 数据是需要统计的；

$C+D$ ：表示确定在 bx 之前输出，但是尚未添加到令牌桶中的总的数据量；

图 9 适用于 c 条件，这里的坐标系划分了 A/B/C/D/E/F 六个区域， bx 仍然表示时戳参考点所在的 bit 位置，由于 p 是 L 的整数倍，所以能够把 p 切分成多个 L 块；Offset 计算如下：

$$\text{Offset} = A + C + D,$$

其中 A 的计算可以参考图 7；

$$C + D = w * i;$$

$$\text{所以 } \text{Offset} = x * L + w * i;$$

图 9 的区域解释：

A ：表示确定在 bx 之前输出，但是尚未添加到令牌桶中的总的数据量；

$C+D$ ：表示确定在 bx 之前输出，但是尚未添加到令牌桶的数据量；

B 、 E 、 F ：表示确定在 bx 之后输出，不能统计到令牌桶中的数据量。

考虑时间戳参考点的偏移量的情况下，串行解串模块与时间戳处理模块之间的数据传输路径的延时的计算公式为：

$$\text{Tx 方向: } \text{Tx_Latency} = (\text{Level} + \text{Offset}) / \text{Speed};$$

$$\text{Rx 方向: } \text{Rx_Latency} = (\text{Level} - \text{Offset}) / \text{Speed};$$

其中，Tx 方向为时间戳处理模块向串行解串模块发送数据的方向，Rx 方向为时间戳处理模块接收串行解串模块发送数据的方向；Latency 为串行解串模块与时间戳处理模块之间的延时，Level 为所述

令牌桶内的令牌数，Speed 为串行解串模块的工作速率，Offset 为时间戳参考点的偏移量。

实施例 6：考虑平滑滤波

在实施例 5 的基础上，考虑平滑滤波，基于令牌的时间戳生成方法中，时间戳处理模块每次向所述令牌桶中填充的令牌数量均匀；每次由所述令牌桶中取出的令牌数量均匀。

具体方法如下：

参见图 10 所示，采用算术平均的思想；Window 是平滑滤波窗口长度，为了方便计算，长度 L 通常是 2 的整数次幂，比如 32；ACC 是累加器，保存了窗口内 L 个节点值的统计和，New 和 Old 分别是第一级和最后一级节点；TokenIn 是输入，TokenOut 是输出，TokenOut 就是 L 个节点的均值：

$$\text{TokenOut} = [\text{Acc} + (\text{New} - \text{Old})] / L$$

为了减少计算复杂度以及移位造成的精度损失，输出结果可以暂时不除以 L，只在最终令牌桶统计的时候把倍乘关系 L 考虑进去，即：

$$\text{TokenOut} = [\text{Acc} + (\text{New} - \text{Old})]。$$

本发明不局限于上述实施方式，对于本技术领域的普通技术人员来说，在不脱离本发明原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也视为本发明的保护范围之内。本说明书中未作详细描述的内容属于本领域专业技术人员公知的现有技术。

权 利 要 求 书

1、一种基于令牌的时间戳生成系统，该系统包括串行解串模块、物理层编码模块和时间戳处理模块，串行解串模块与时间戳处理模块通过物理层编码模块来通信，其特征在于：

所述串行解串模块用于：将已发送和已接收的比特流数目以第一令牌的形式实时反馈至时间戳处理模块；

所述时间戳处理模块用于：以第二令牌的形式实时反馈时间戳处理模块已发送和已接收的比特流数目，根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目；根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时。

2、如权利要求 1 所述的一种基于令牌的时间戳生成系统，其特征在于：根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目的具体过程包括：

创建一个令牌桶；

时间戳处理模块向串行解串模块发送数据时，时间戳处理模块向所述令牌桶中填充第二令牌，从所述令牌桶中取出第一令牌；

时间戳处理模块接收串行解串模块发送的数据时，时间戳处理模块向所述令牌桶中填充第一令牌，并从所述令牌桶中取出第二令牌；

所述令牌桶中的令牌数即为串行解串模块与时间戳处理模块之间的延时的比特流数目。

3、如权利要求 2 所述的一种基于令牌的时间戳生成系统，其特征在于：所述时间戳处理模块还包括平滑滤波子模块，其用于控制每次向所述令牌桶中填充的令牌数量均匀；控制每次由所述令牌桶中取出的令牌数量均匀。

4、如权利要求 1 所述的一种基于令牌的时间戳生成系统，其特征在于：所述时间戳处理模块检测到 PTP 报文中的时间戳参考点时，还根据串行解串模块的接口速率、检测出的时间戳参考点的位置，计算出时间戳参考点的偏移量。

5、如权利要求 4 所述的一种基于令牌的时间戳生成系统，其特征在于：所述串行解串模块与时间戳处理模块之间的数据传输路径的延时的计算公式为：

Tx 方向：Tx_Latency=(Level+Offset)/Speed;

Rx 方向：Rx_Latency= (Level-Offset)/Speed;

其中，Tx 方向为时间戳处理模块向串行解串模块发送数据的方向，Rx 方向为时间戳处理模块接收串行解串模块发送数据的方向；Latency 为串行解串模块与时间戳处理模块之间的延时，Level 为所述令牌桶内的令牌数，Speed 为串行解串模块的工作速率，Offset 为时间戳参考点的偏移量。

6、一种基于令牌的时间戳生成方法，其特征在于，包括以下步骤：

串行解串模块将已发送和已接收的比特流数目以第一令牌的形式实时反馈至时间戳处理模块；

时间戳处理模块以第二令牌的形式实时反馈时间戳处理模块已发送和已接收的比特流数目，根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目；

时间戳处理模块根据延时的比特流数目和串行解串模块的接口速率计算出串行解串模块与时间戳处理模块之间的数据传输路径的延时。

7、如权利要求 6 所述的一种基于令牌的时间戳生成方法，其特

征在于：根据第一令牌和第二令牌之差计算出串行解串模块与时间戳处理模块之间的延时的比特流数目的具体过程包括：

创建一个令牌桶；

时间戳处理模块向串行解串模块发送数据时，时间戳处理模块向所述令牌桶中填充第二令牌，从所述令牌桶中取出第一令牌；

时间戳处理模块接收串行解串模块发送的数据时，时间戳处理模块向所述令牌桶中填充第一令牌，并从所述令牌桶中取出第二令牌；

所述令牌桶中的令牌数即为串行解串模块与时间戳处理模块之间的延时的比特流数目。

8、如权利要求 7 所述的一种基于令牌的时间戳生成方法，其特征在于：所述时间戳处理模块每次向所述令牌桶中填充的令牌数量均匀；每次由所述令牌桶中取出的令牌数量均匀。

9、如权利要求 6 所述的一种基于令牌的时间戳生成方法，其特征在于：所述时间戳处理模块检测到 PTP 报文中的时间戳参考点时，还根据串行解串模块的接口速率、检测出的时间戳参考点的位置，计算出时间戳参考点的偏移量。

10、如权利要求 9 所述的一种基于令牌的时间戳生成方法，其特征在于：所述串行解串模块与时间戳处理模块之间的数据传输路径的延时的计算公式为：

Tx 方向： $Tx_Latency = (Level + Offset) / Speed$;

Rx 方向： $Rx_Latency = (Level - Offset) / Speed$;

其中，Tx 方向为时间戳处理模块向串行解串模块发送数据的方向，Rx 方向为时间戳处理模块接收串行解串模块发送数据的方向；Latency 为串行解串模块与时间戳处理模块之间的延时，Level 为所述令牌桶内的令牌数，Speed 为串行解串模块的工作速率，Offset 为时

间戳参考点的偏移量。

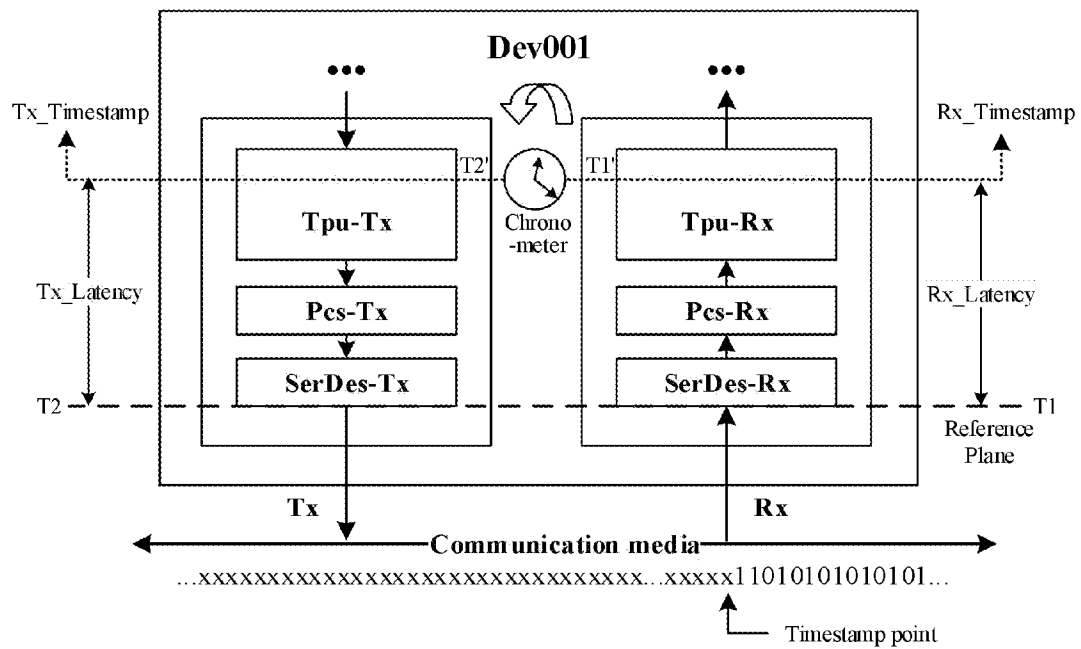


图 1

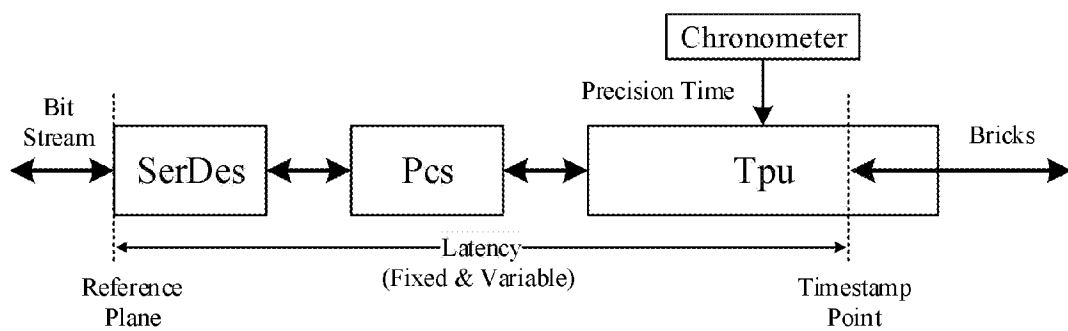


图 2

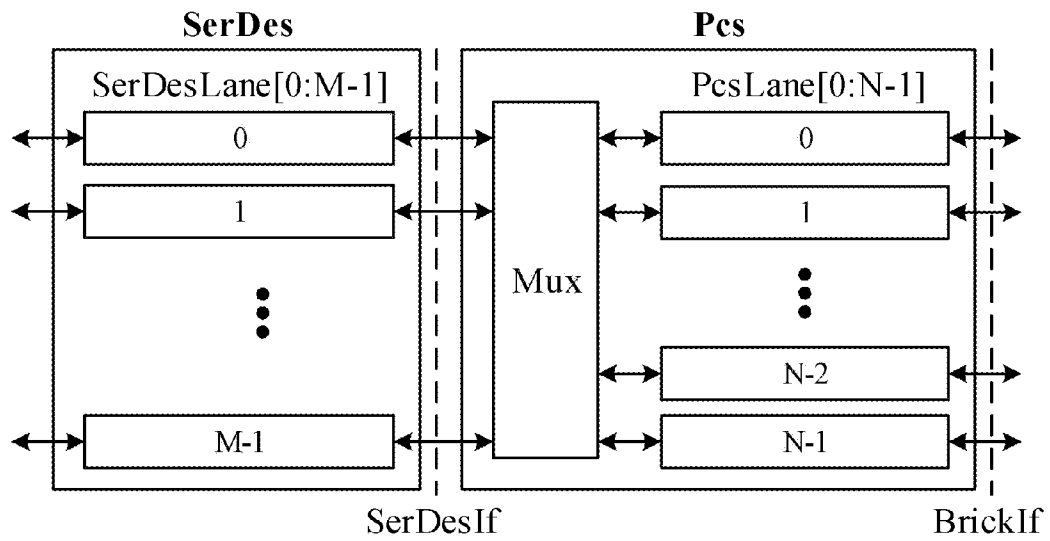


图 3

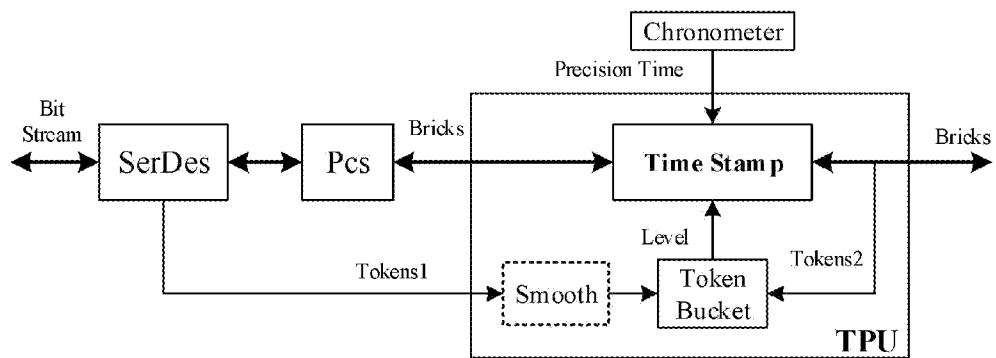


图 4

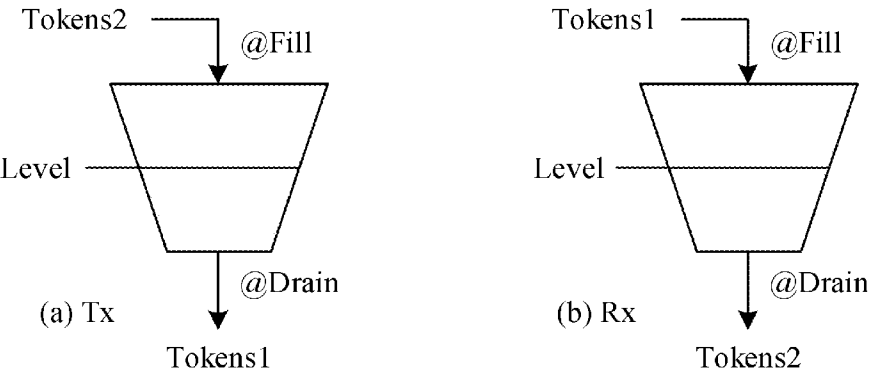


图 5

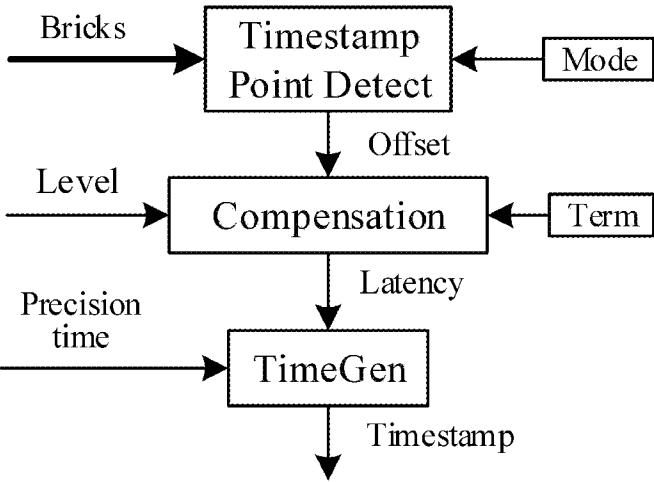


图 6

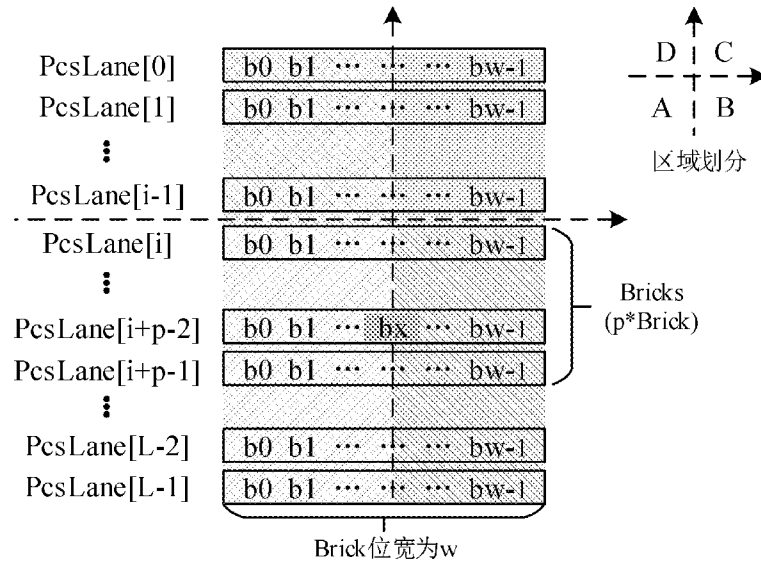


图 7

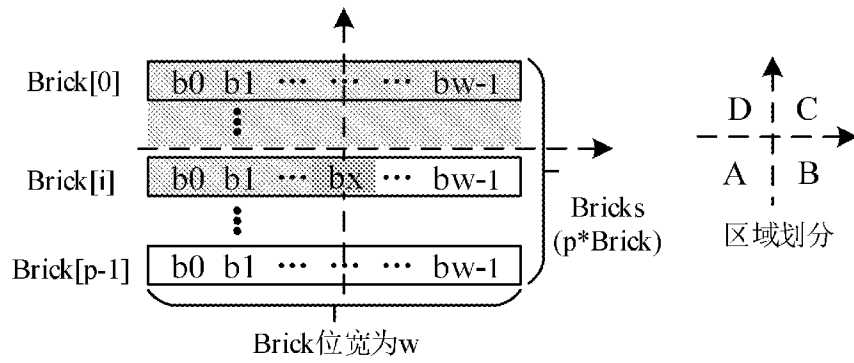


图 8

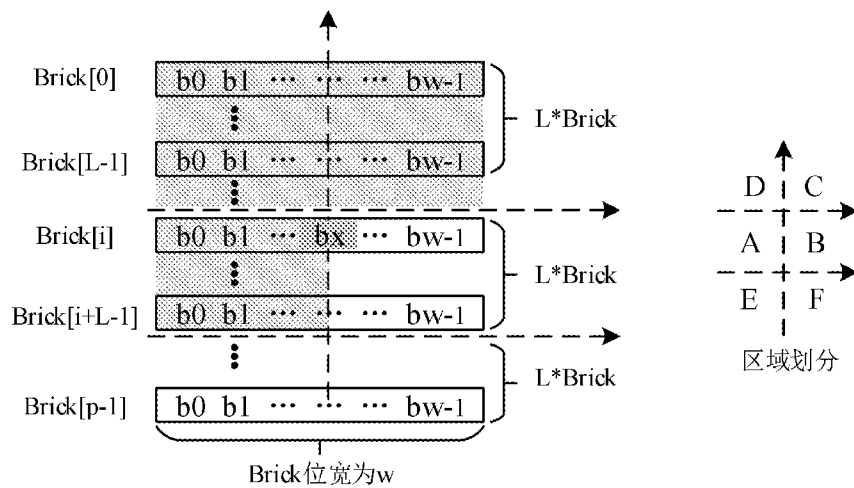


图 9

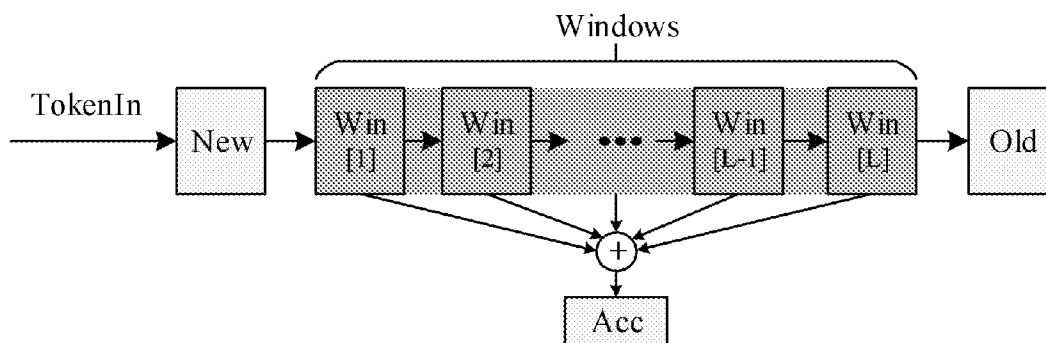


图 10

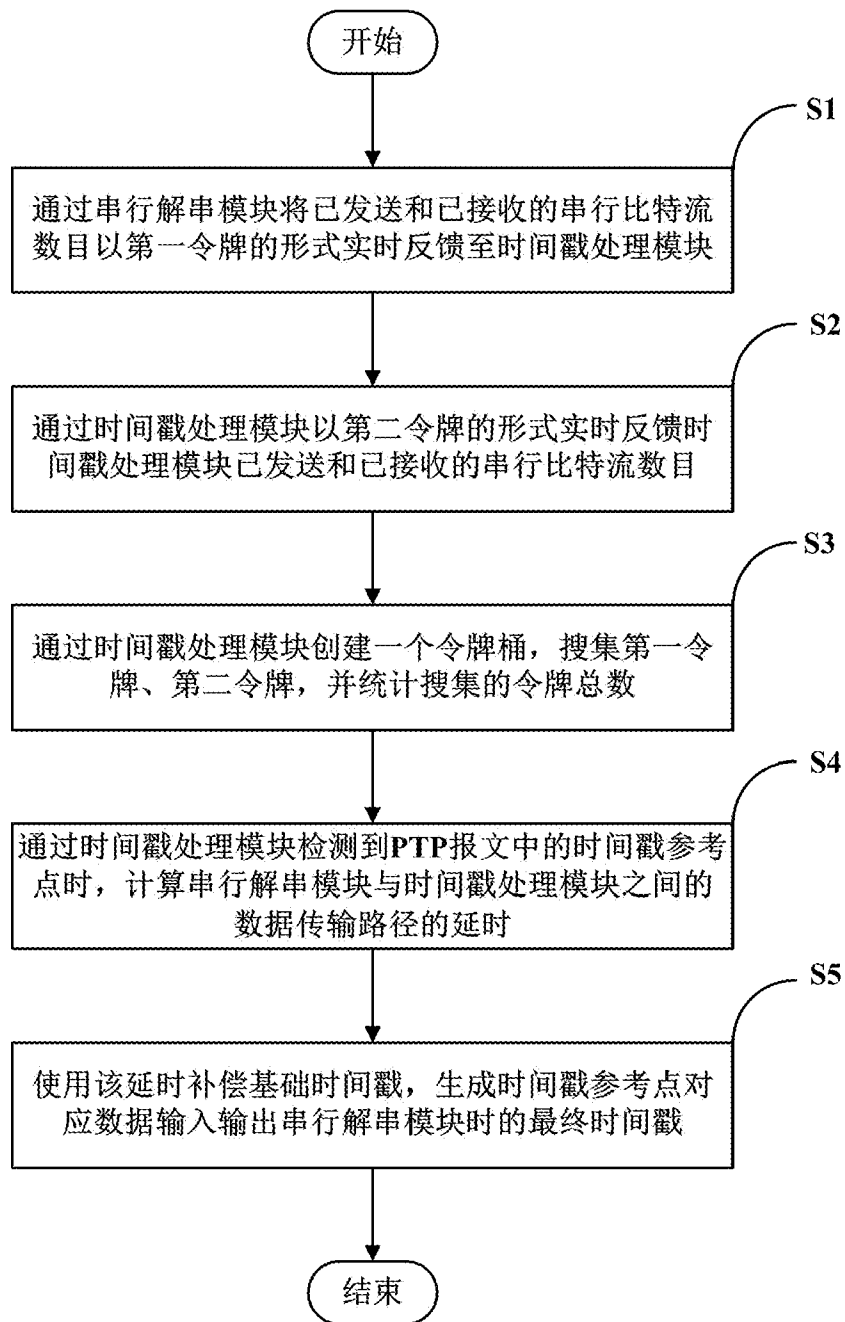


图 11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/103424**A. CLASSIFICATION OF SUBJECT MATTER**

H04J 3/06(2006.01)i; H04L 12/819(2013.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04J; H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN; USTXT; EPTXT; WOTXT; IEEE: 延时, 时延, 间隔, 令牌桶, 时间戳, 计算, 测算, 测量, 比特, 流, 串行, 解串, 速率, 速度, 实时, delay, latency, interval, token bucket, timestamp, calculate, measure, bit, stream, ser+, des+, rate, speed, realtime

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 107682279 A (NEUSOFT GROUP CORP.) 09 February 2018 (2018-02-09) description, paragraphs [0004]-[0039]	1-10
A	CN 103229465 A (HUAWEI TECHNOLOGIES CO., LTD.) 31 July 2013 (2013-07-31) entire document	1-10
A	WO 2004057814 A1 (OPERAX AB) 08 July 2004 (2004-07-08) entire document	1-10

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

23 November 2018

Date of mailing of the international search report

14 December 2018

Name and mailing address of the ISA/CN

**State Intellectual Property Office of the P. R. China (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China**

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/103424

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107682279	A	09 February 2018	None			
CN	103229465	A	31 July 2013	WO	2014071636	A1	15 May 2014
WO	2004057814	A1	08 July 2004	AU	2003282653	A1	14 July 2004

国际检索报告

国际申请号

PCT/CN2018/103424

A. 主题的分类

H04J 3/06(2006.01)i; H04L 12/819(2013.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H04J; H04L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;CNKI;VEN;USTXT;EPTXT;WOTXT;IEEE: 延时, 时延, 间隔, 令牌桶, 时间戳, 计算, 测算, 测量, 比特, 流, 串行, 解串, 速率, 速度, 实时, delay, latency, interval, token bucket, timestamp, calculate, measure, bit, stream, ser+, des+, rate, speed, realtime

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 107682279 A (东软集团股份有限公司) 2018年 2月 9日 (2018 - 02 - 09) 说明书第[0004]-[0039]段	1-10
A	CN 103229465 A (华为技术有限公司) 2013年 7月 31日 (2013 - 07 - 31) 全文	1-10
A	WO 2004057814 A1 (OPERAX AB) 2004年 7月 8日 (2004 - 07 - 08) 全文	1-10

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 11月 23日

国际检索报告邮寄日期

2018年 12月 14日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

徐方南

电话号码 86-(512)-88996070

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/103424

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107682279	A	2018年 2月 9日	无			
CN	103229465	A	2013年 7月 31日	WO	2014071636	A1	2014年 5月 15日
WO	2004057814	A1	2004年 7月 8日	AU	2003282653	A1	2004年 7月 14日