

TFT 基板结构及其制作方法

技术领域

本发明涉及显示技术领域，尤其涉及一种 TFT 基板结构及其制作方法。

背景技术

非晶硅 (A-Si) 是目前半导体行业应用最广泛的有源层材料，A-Si 材料与金属接触时因为有较大的势能差，难以形成欧姆接触，实际应用中，为了获得金属和半导体之间的欧姆接触，一般对半导体表面进行重掺杂 P 元素，降低金属和半导体的接触阻抗，提高电流效率。

图 1 所示为一种现有 TFT 基板结构的剖面示意图。该 TFT 基板结构包括基板 100、设于所述基板 100 上的栅极 200、设于所述基板 100 上覆盖所述栅极 200 的栅极绝缘层 300、对应所述栅极 200 上方设于所述栅极绝缘层 300 上的非晶硅层 400、及设于所述栅极绝缘层 300 上分别与所述非晶硅层 400 的两侧相接触的源极 500 与漏极 600。所述非晶硅层 400 上对应所述栅极 200 的上方形形成有沟道区 450；所述非晶硅层 400 表面对应所述沟道区 450 的两侧分别形成有第一、第二 N 型重掺杂区 410、420。所述源极 500 与漏极 600 分别与所述第一、第二 N 型重掺杂区 410、420 的表面相接触。

图 2 所示为具有图 1 的 TFT 基板结构的 A-Si 器件的漏电流 I_{off} 随栅电压 V_g 变化的曲线图，从图 2 中可以看出，图 1 的 TFT 基板结构在增大工作电流 (I_{on}) 的同时，也存在一定的问题，当加负电压到一定程度时，会引出正电荷形成空穴导电通道，漏电流 (I_{off}) 也随之增大，曲线翘曲严重，造成信赖性的问题。

因此，有必要提供一种 TFT 基板结构及其制作方法，以解决上述问题。

发明内容

本发明的目的在于提供一种 TFT 基板结构，金属层与非晶硅层间的能量势垒较低，且漏电流较低。

本发明的另一目的在于提供一种 TFT 基板结构的制作方法，可有效降低金属层和非晶硅层间的能量势垒，使电子注入更加容易，同时在不降低工作电流的前提下降低漏电流，改善 TFT 的电性。

为实现上述目的，本发明提供一种 TFT 基板结构，包括基板、设于所述基板上的栅极、设于所述基板上覆盖所述栅极的栅极绝缘层、对应所述

栅极上方设于所述栅极绝缘层上的岛状半导体层、及设于所述栅极绝缘层上分别与所述岛状半导体层的两侧相接触的源极与漏极；

所述岛状半导体层包括从下到上依次叠加的非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层，所述岛状半导体层上设有 U 型槽，所述 U 型槽贯穿所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层，将所述 N 型重掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型重掺杂非晶硅层，将所述 N 型轻掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型轻掺杂非晶硅层，在所述非晶硅层上对应于 U 型槽下方的位置形成沟道；

所述源极与漏极分别与所述第一、第二 N 型重掺杂非晶硅层的表面相接触。

所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层中掺入的杂质为 P 元素。

所述 N 型重掺杂非晶硅层中掺入的 P 原子的浓度为所述 N 型轻掺杂非晶硅层中掺入的 P 原子的浓度的 2 倍以上。

所述基板为玻璃基板或塑料基板，所述栅极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

所述栅极绝缘层的材料为氧化硅、氮化硅、或二者的组合，所述源极与漏极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

本发明还提供一种 TFT 基板结构，包括基板、设于所述基板上的栅极、设于所述基板上覆盖所述栅极的栅极绝缘层、对应所述栅极上方设于所述栅极绝缘层上的岛状半导体层、及设于所述栅极绝缘层上分别与所述岛状半导体层的两侧相接触的源极与漏极；

所述岛状半导体层包括从下到上依次叠加的非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层，所述岛状半导体层上设有 U 型槽，所述 U 型槽贯穿所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层，将所述 N 型重掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型重掺杂非晶硅层，将所述 N 型轻掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型轻掺杂非晶硅层，在所述非晶硅层上对应于 U 型槽下方的位置形成沟道；

所述源极与漏极分别与所述第一、第二 N 型重掺杂非晶硅层的表面相接触；

其中，所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层中掺入的杂质为 P 元素；

其中，所述 N 型重掺杂非晶硅层中掺入的 P 原子的浓度为所述 N 型轻掺杂非晶硅层中掺入的 P 原子的浓度的 2 倍以上；

其中，所述基板为玻璃基板或塑料基板，所述栅极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

本发明还提供一种 TFT 基板结构的制作方法，包括如下步骤：

5 步骤 1、提供基板，在所述基板上沉积第一金属层，并对所述第一金属层进行图案化处理，形成栅极；

步骤 2、在所述基板上沉积栅极绝缘层，所述栅极绝缘层覆盖所述栅极；

步骤 3、在所述栅极绝缘层上采用化学气相沉积方法依次沉积非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层；

10 步骤 4、采用一道光刻制程对所述非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层进行图案化处理，得到位于所述栅极上方的岛状半导体层，所述岛状半导体层包括对应所述栅极上方的非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层；

15 步骤 5、在所述栅极绝缘层、及岛状半导体层上沉积第二金属层，然后在所述第二金属层上涂布一光阻层，采用一道光罩对所述光阻层进行曝光、显影，在所述光阻层上形成一位于中间位置且贯通前后的条形通道；

步骤 6、以所述光阻层为遮挡，对所述第二金属层进行湿蚀刻制程，得到分别对应所述条形通道两侧的源极与漏极；

20 步骤 7、以所述光阻层、及源、漏极为刻蚀阻挡层，对所述岛状半导体层进行干蚀刻制程，在所述岛状半导体层上形成一对应所述条形通道的 U 型槽，所述 U 型槽贯穿所述 N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层，将所述 N 型重掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型重掺杂非晶硅层，将所述 N 型轻掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型轻掺杂非晶硅层，在所述非晶硅层上对应于 U 型槽下方的位置形成沟道；所述源极与漏极分别与所述第一、第二 N 型重掺杂非晶硅层的表面相
25 接触；

完成对所述岛状半导体层的干蚀刻制程之后，剥离位于源、漏极上方的光阻层。

所述步骤 3 中，采用 SiH_4 气体来沉积非晶硅层，采用 PH_3 和 SiH_4 气体来沉积 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层。

30 沉积 N 型轻掺杂非晶硅层 42 时， PH_3 和 SiH_4 的气体流量比 < 0.5 ；沉积 N 型重掺杂非晶硅层时， PH_3 和 SiH_4 的气体流量比 > 1 。

所述基板为玻璃基板或塑料基板，所述栅极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

所述栅极绝缘层的材料为氧化硅、氮化硅、或二者的组合，所述源极

与漏极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

本发明的有益效果：本发明的 TFT 基板结构，在非晶硅层与金属层之间设有 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层，形成了掺杂的浓度梯度，金属层和非晶硅层间的能量势垒较低，使电子注入更加容易，同时在不降低工作电流的前提下降低了漏电流，改善了 TFT 的电性。本发明的 TFT 基板结构的制作方法，通过非晶硅层与金属层之间形成 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层，形成掺杂的浓度梯度，有效降低了金属层和非晶硅层间的能量势垒，使电子注入更加容易，同时在不降低工作电流的前提下降低了漏电流，改善了 TFT 的电性。

附图说明

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图中，

图 1 为一种现有的 TFT 基板结构的剖面示意图；

图 2 为具有图 1 的 TFT 基板结构的 A-Si 器件的漏电流的曲线图；

图 3 为本发明的 TFT 基板结构的剖面示意图；

图 4 为具有图 3 的 TFT 基板结构的 A-Si 器件的漏电流与具有图 1 的

TFT 基板结构的 A-Si 器件的漏电流的曲线对比图；

图 5 为本发明的 TFT 基板结构的制作方法的步骤 1 的示意图；

图 6 为本发明的 TFT 基板结构的制作方法的步骤 2 的示意图；

图 7 为本发明的 TFT 基板结构的制作方法的步骤 3 的示意图；

图 8 为本发明的 TFT 基板结构的制作方法的步骤 4 的示意图；

图 9-10 为本发明的 TFT 基板结构的制作方法的步骤 5 的示意图；

图 11 为本发明的 TFT 基板结构的制作方法的步骤 6 的示意图；

图 12 为本发明的 TFT 基板结构的制作方法的步骤 7 的示意图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 3，本发明首先提供一种 TFT 基板结构，包括基板 10、设于所述基板 10 上的栅极 20、设于所述基板 10 上覆盖所述栅极 20 的栅极绝缘层 30、对应所述栅极 20 上方设于所述栅极绝缘层 30 上的岛状半导体层 40。

及设于所述栅极绝缘层 30 上分别与所述岛状半导体层 40 的两侧相接触的源极 51 与漏极 52。

所述岛状半导体层 40 包括从下到上依次叠加的非晶硅层 41、N 型轻掺杂非晶硅层 42、及 N 型重掺杂非晶硅层 43，所述岛状半导体层 40 上设有 U 型槽 44 所述 U 型槽 44 贯穿所述 N 型轻掺杂非晶硅层 43 与 N 型重掺杂非晶硅层 42，将所述 N 型重掺杂非晶硅层 43 分为位于 U 型槽 44 两侧的第一、第二 N 型重掺杂非晶硅层 431、432，将所述 N 型轻掺杂非晶硅层 42 分为位于 U 型槽 44 两侧的第一、第二 N 型轻掺杂非晶硅层 421、422，在所述非晶硅层 41 上对应于 U 型槽 44 下方的位置形成沟道 415；

所述源极 51 与漏极 52 分别与所述第一、第二 N 型重掺杂非晶硅层 431、432 的表面相接触。

具体的，所述基板 10 可以是玻璃基板或塑料基板。

具体的，所述栅极 20、源极 51、及漏极 52 的材料可以是钼、钛、铝和铜中的一种或多种的堆栈组合。

具体的，所述栅极绝缘层 30 的材料可以是氧化硅、氮化硅、或二者的组合。

具体的，所述 N 型轻掺杂非晶硅层 42 与 N 型重掺杂非晶硅层 43 中掺入的杂质为 P 元素。优选的，所述 N 型重掺杂非晶硅层 43 中掺入的 P 原子的浓度为所述 N 型轻掺杂非晶硅层 42 中掺入的 P 原子的浓度的 2 倍以上。

图 4 为具有图 3 的 TFT 基板结构的 A-Si 器件的漏电流与具有图 1 的 TFT 基板结构的 A-Si 器件的漏电流的曲线对比图，其中，虚线代表具有图 1 的 TFT 基板结构的 A-Si 器件的漏电流 I_{off} 随栅电压 V_g 变化的曲线，实线代表具有图 3 的 TFT 基板结构的 A-Si 器件的漏电流 I_{off} 随栅电压 V_g 变化的曲线，从图 4 中可以看出，与具有图 1（现有技术）的 TFT 基板结构的 A-Si 器件相比，具有图 3（本发明）的 TFT 基板结构的 A-Si 器件的漏电流 I_{off} 降低，曲线的翘曲变缓，提高了 A-Si 器件的信赖性。上述 TFT 基板结构，在非晶硅层与金属层之间设有 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层，形成了掺杂的浓度梯度，金属层和非晶硅层间的能量势垒较低，使电子注入更加容易，同时在不降低工作电流的前提下降低了漏电流，改善了 TFT 的电性。

本发明还提供一种上述 TFT 基板结构的制作方法，包括如下步骤：

步骤 1、如图 5 所示，提供基板 10，在所述基板 10 上沉积第一金属层，并所述第一金属层进行图案化处理，形成栅极 20。

具体的，所述基板 10 可以是玻璃基板或塑料基板。

具体的，所述栅极 20 的材料可以是钼、钛、铝和铜中的一种或多种的堆栈组合。

步骤 2、如图 6 所示，在所述基板 10 上沉积栅极绝缘层 30，所述栅极绝缘层 30 覆盖所述栅极 20。

5 具体的，所述栅极绝缘层 30 的材料可以是氧化硅、氮化硅、或二者的组合。

步骤 3、如图 7 所示，在所述栅极绝缘层 30 上采用化学气相沉积方法依次沉积非晶硅层 41、N 型轻掺杂非晶硅层 42、及 N 型重掺杂非晶硅层 43。

10 具体的，采用 SiH_4 气体来沉积非晶硅层 41，采用 PH_3 和 SiH_4 气体来沉积 N 型轻掺杂非晶硅层 42 与 N 型重掺杂非晶硅层 43。

优选的，沉积 N 型轻掺杂非晶硅层 42 时， PH_3 和 SiH_4 的气体流量比 <0.5 ；沉积 N 型重掺杂非晶硅层 43 时， PH_3 和 SiH_4 的气体流量比 >1 ；因此，所述步骤 3 得到的 N 型重掺杂非晶硅层 43 中掺入的 P 原子的浓度为所述 N 型轻掺杂非晶硅层 42 中掺入的 P 原子的浓度的 2 倍以上。

20 步骤 4、如图 8 所示，采用一道光刻制程对所述非晶硅层 41、N 型轻掺杂非晶硅层 42、及 N 型重掺杂非晶硅层 43 进行图案化处理，得到位于所述栅极 20 上方的岛状半导体层 40，所述岛状半导体层 40 包括对应所述栅极 20 上方的非晶硅层 41、N 型轻掺杂非晶硅层 42、及 N 型重掺杂非晶硅层 43。

步骤 5、如图 9-10 所示，在所述栅极绝缘层 30、及岛状半导体层 40 上沉积第二金属层 50，然后在所述第二金属层 50 上涂布一光阻层 60，采用一道光罩对所述光阻层 60 进行曝光、显影，在所述光阻层 60 上形成一位于中间位置且贯通前后的条形通道 61。

25 步骤 6、如图 11 所示，以所述光阻层 60 为遮挡，对所述第二金属层 50 进行湿蚀刻制程，得到分别对应所述条形通道 61 两侧的源极 51 与漏极 52。

具体的，所述源极 51 与漏极 52 的材料可以是钼、钛、铝和铜中的一种或多种的堆栈组合。

30 步骤 7、如图 12 所示，以所述光阻层 60 与源、漏极 51、52 为刻蚀阻挡层，对所述岛状半导体层 40 进行干蚀刻制程，在所述岛状半导体层 40 上形成一对应所述条形通道 61 的 U 型槽 44，所述 U 型槽 44 贯穿所述 N 型轻掺杂非晶硅层 42、及 N 型重掺杂非晶硅层 43，将所述 N 型重掺杂非晶硅层 43 分为位于 U 型槽 44 两侧的第一、第二 N 型重掺杂非晶硅层 431、

432, 将所述 N 型轻掺杂非晶硅层 42 分为位于 U 型槽 44 两侧的第一、第二 N 型轻掺杂非晶硅层 421、422, 在所述非晶硅层 41 上对应于 U 型槽 44 下方的位置形成沟道 415; 所述源极 51 与漏极 52 分别与所述第一、第二 N 型重掺杂非晶硅层 43、44 的表面相接触;

- 5 完成对所述岛状半导体层 40 的干蚀刻制程之后, 剥离位于源、漏极 51、52 上方的光阻层 60, 得到如图 3 所示的 TFT 基板结构。

10 上述 TFT 基板结构的制作方法, 通过在非晶硅层与金属层之间形成 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层, 形成掺杂的浓度梯度, 有效降低了金属层和非晶硅层间的能量势垒, 使电子注入更加容易, 同时在不降低工作电流的前提下降低了漏电流, 改善了 TFT 的电性。

15 综上所述, 本发明的 TFT 基板结构, 在非晶硅层与金属层之间设有 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层, 形成了掺杂的浓度梯度, 金属层和非晶硅层间的能量势垒较低, 使电子注入更加容易, 同时在不降低工作电流的前提下降低了漏电流, 改善了 TFT 的电性。本发明的 TFT 基板结构的制作方法, 通过在非晶硅层与金属层之间形成 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层, 形成掺杂的浓度梯度, 有效降低了金属层和非晶硅层间的能量势垒, 使电子注入更加容易, 同时在不降低工作电流的前提下降低了漏电流, 改善了 TFT 的电性。

20 以上所述, 对于本领域的普通技术人员来说, 可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形, 而所有这些改变和变形都应属于本发明后附的权利要求的保护范围。

权 利 要 求

1、一种 TFT 基板结构，包括基板、设于所述基板上的栅极、设于所述基板上覆盖所述栅极的栅极绝缘层、对应所述栅极上方设于所述栅极绝缘层上的岛状半导体层、及设于所述栅极绝缘层上分别与所述岛状半导体层的两侧相接触的源极与漏极；

所述岛状半导体层包括从下到上依次叠加的非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层，所述岛状半导体层上设有 U 型槽，所述 U 型槽贯穿所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层，将所述 N 型重掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型重掺杂非晶硅层，将所述 N 型轻掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型轻掺杂非晶硅层，在所述非晶硅层上对应于 U 型槽下方的位置形成沟道；

所述源极与漏极分别与所述第一、第二 N 型重掺杂非晶硅层的表面相接触。

2、如权利要求 1 所述的 TFT 基板结构，其中，所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层中掺入的杂质为 P 元素。

3、如权利要求 1 所述的 TFT 基板结构，其中，所述 N 型重掺杂非晶硅层中掺入的 P 原子的浓度为所述 N 型轻掺杂非晶硅层中掺入的 P 原子的浓度的 2 倍以上。

4、如权利要求 1 所述的 TFT 基板结构，其中，所述基板为玻璃基板或塑料基板，所述栅极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

5、如权利要求 1 所述的 TFT 基板结构，其中，所述栅极绝缘层的材料为氧化硅、氮化硅、或二者的组合，所述源极与漏极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

6、一种 TFT 基板结构，包括基板、设于所述基板上的栅极、设于所述基板上覆盖所述栅极的栅极绝缘层、对应所述栅极上方设于所述栅极绝缘层上的岛状半导体层、及设于所述栅极绝缘层上分别与所述岛状半导体层的两侧相接触的源极与漏极；

所述岛状半导体层包括从下到上依次叠加的非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层，所述岛状半导体层上设有 U 型槽，所述 U 型槽贯穿所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层，将所述 N 型重掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型重掺杂非晶硅层，

将所述 N 型轻掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型轻掺杂非晶硅层，在所述非晶硅层上对应于 U 型槽下方的位置形成沟道；

所述源极与漏极分别与所述第一、第二 N 型重掺杂非晶硅层的表面相接触；

5 其中，所述 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层中掺入的杂质为 P 元素；

其中，所述 N 型重掺杂非晶硅层中掺入的 P 原子的浓度为所述 N 型轻掺杂非晶硅层中掺入的 P 原子的浓度的 2 倍以上；

10 其中，所述基板为玻璃基板或塑料基板，所述栅极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

7、如权利要求 6 所述的 TFT 基板结构，其中，所述栅极绝缘层的材料为氧化硅、氮化硅、或二者的组合，所述源极与漏极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

8、一种 TFT 基板结构的制作方法，包括如下步骤：

15 步骤 1、提供基板，在所述基板上沉积第一金属层，并对所述第一金属层进行图案化处理，形成栅极；

步骤 2、在所述基板上沉积栅极绝缘层，所述栅极绝缘层覆盖所述栅极；

步骤 3、在所述栅极绝缘层上采用化学气相沉积方法依次沉积非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层；

20 步骤 4、采用一道光刻制程对所述非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层进行图案化处理，得到位于所述栅极上方的岛状半导体层，所述岛状半导体层包括对应所述栅极上方的非晶硅层、N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层；

25 步骤 5、在所述栅极绝缘层、及岛状半导体层上沉积第二金属层，然后所述第二金属层上涂布一光阻层，采用一道光罩对所述光阻层进行曝光、显影，在所述光阻层上形成一位于中间位置且贯通前后的条形通道；

步骤 6、以所述光阻层为遮挡，对所述第二金属层进行湿蚀刻制程，得到分别对应所述条形通道两侧的源极与漏极；

30 步骤 7、以所述光阻层、及源、漏极为刻蚀阻挡层，对所述岛状半导体层进行干蚀刻制程，在所述岛状半导体层上形成一对应所述条形通道的 U 型槽，所述 U 型槽贯穿所述 N 型轻掺杂非晶硅层、及 N 型重掺杂非晶硅层，将所述 N 型重掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型重掺杂非晶硅层，将所述 N 型轻掺杂非晶硅层分为位于 U 型槽两侧的第一、第二 N 型轻掺杂非晶硅层，在所述非晶硅层上对应于 U 型槽下方的位置形成沟

道；所述源极与漏极分别与所述第一、第二 N 型重掺杂非晶硅层的表面相接触；

完成对所述岛状半导体层的干蚀刻制程之后，剥离位于源、漏极上方的光阻层。

- 5 9、如权利要求 8 所述的 TFT 基板结构的制作方法，其中，所述步骤 3 中，采用 SiH_4 气体来沉积非晶硅层，采用 PH_3 和 SiH_4 气体来沉积 N 型轻掺杂非晶硅层与 N 型重掺杂非晶硅层。

- 10 10、如权利要求 9 所述的 TFT 基板结构的制作方法，其中，沉积 N 型轻掺杂非晶硅层时， PH_3 和 SiH_4 的气体流量比 <0.5 ；沉积 N 型重掺杂非晶硅层时， PH_3 和 SiH_4 的气体流量比 >1 。

11、如权利要求 8 所述的 TFT 基板结构的制作方法，其中，所述基板为玻璃基板或塑料基板，所述栅极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

- 15 12、如权利要求 8 所述的 TFT 基板结构的制作方法，其中，所述栅极绝缘层的材料为氧化硅、氮化硅、或二者的组合，所述源极与漏极的材料为钼、钛、铝和铜中的一种或多种的堆栈组合。

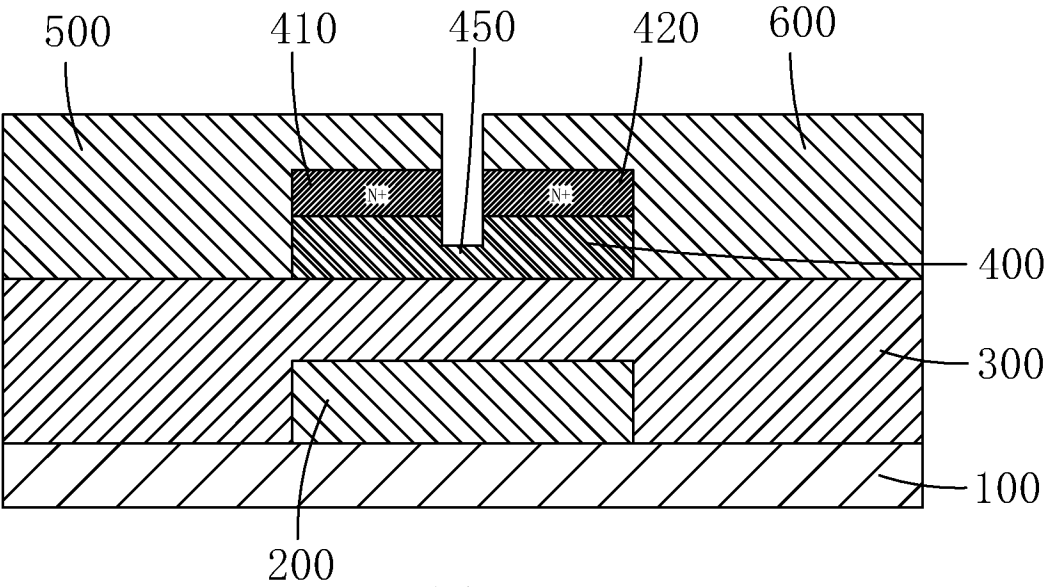


图1

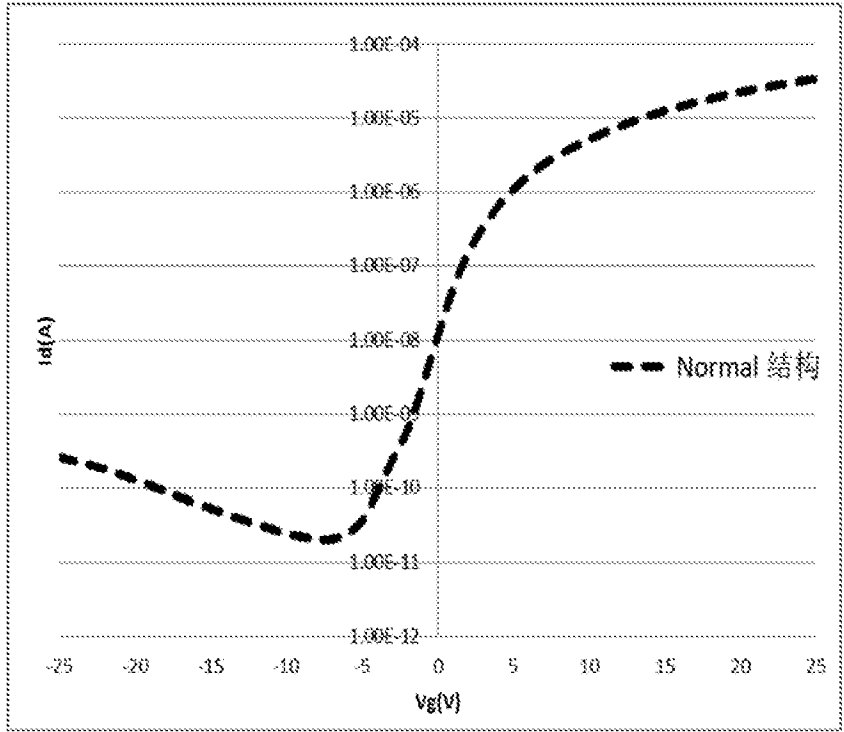


图2

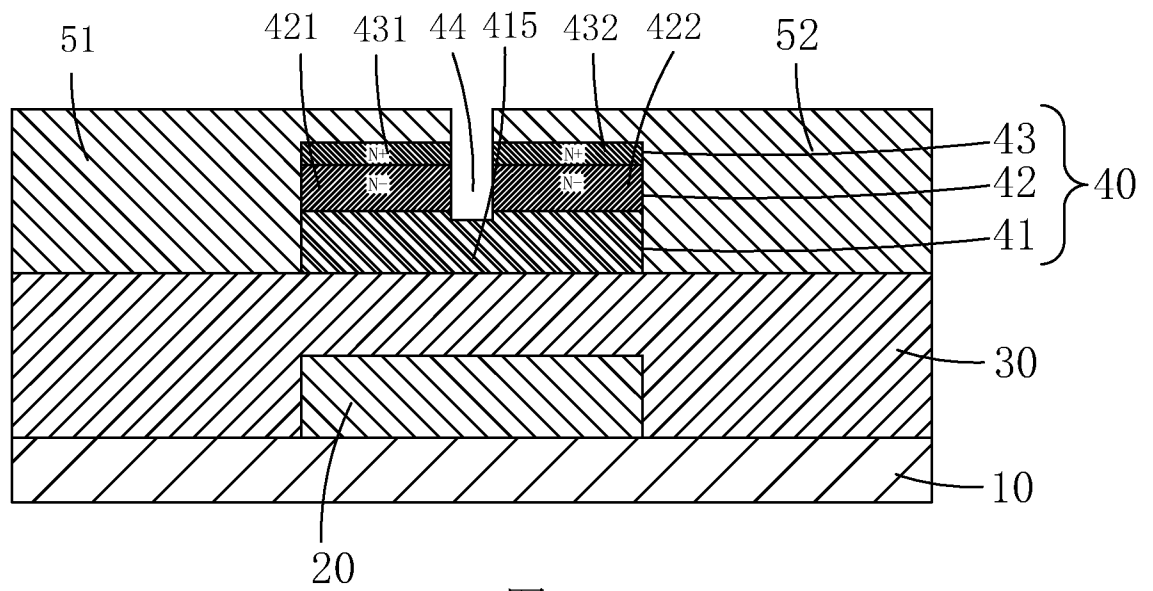


图3

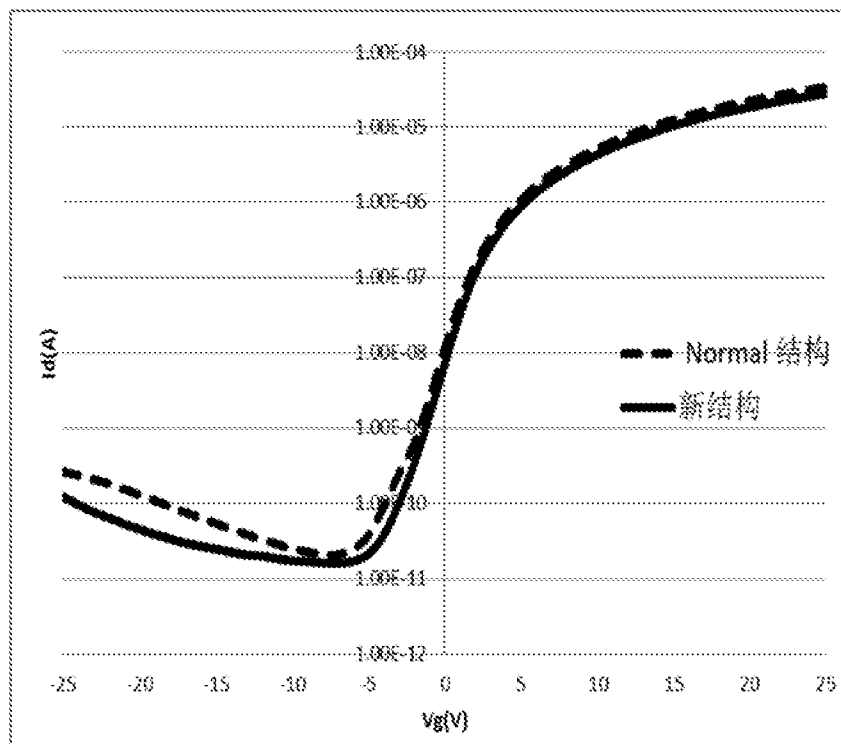


图4

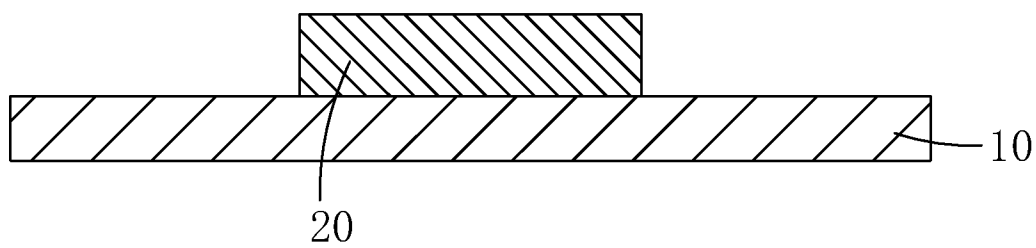


图5

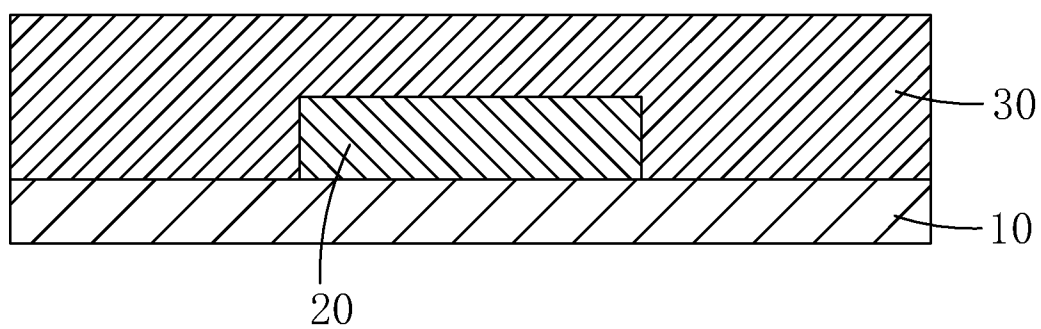


图6

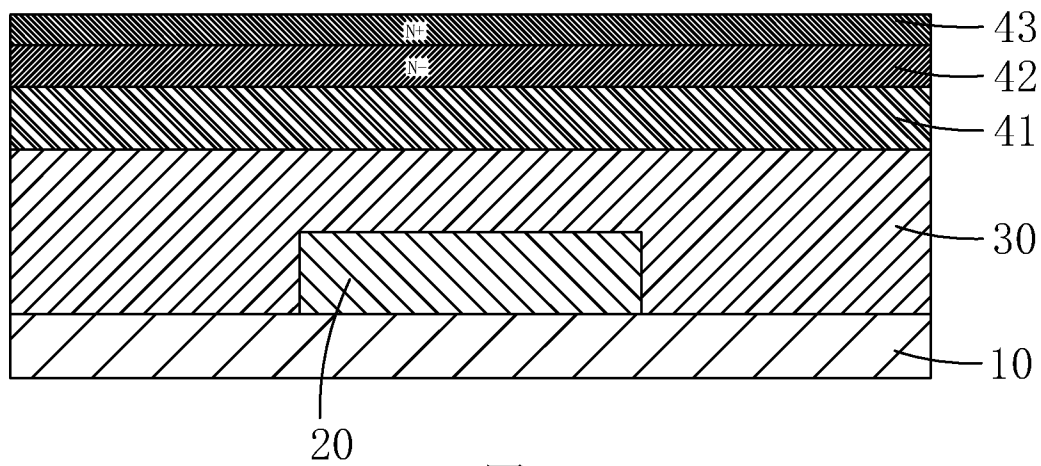


图7

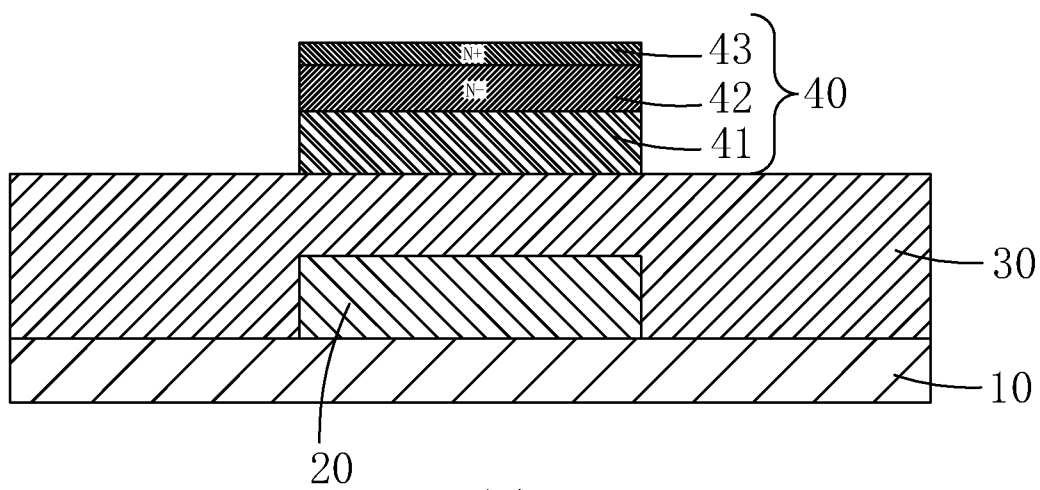


图8

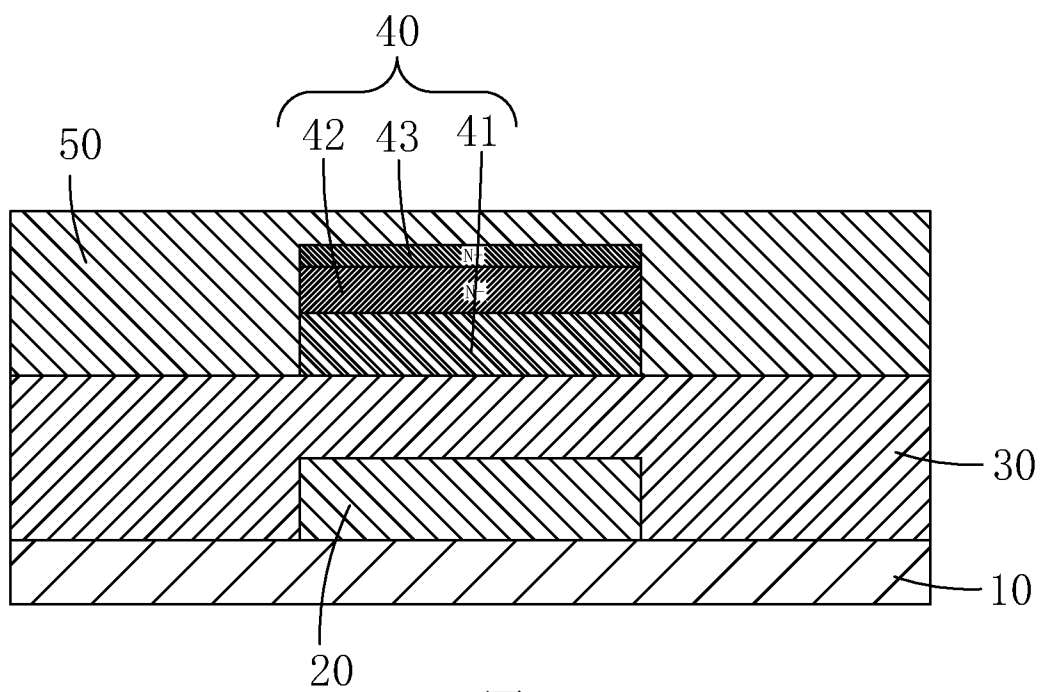


图9

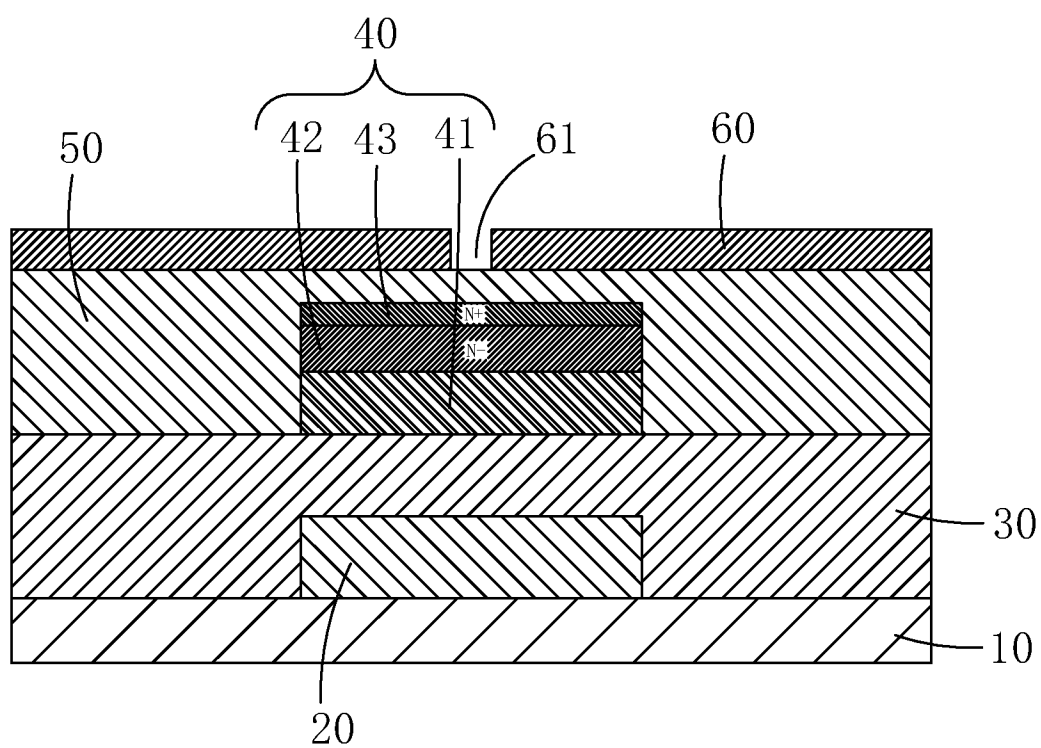


图10

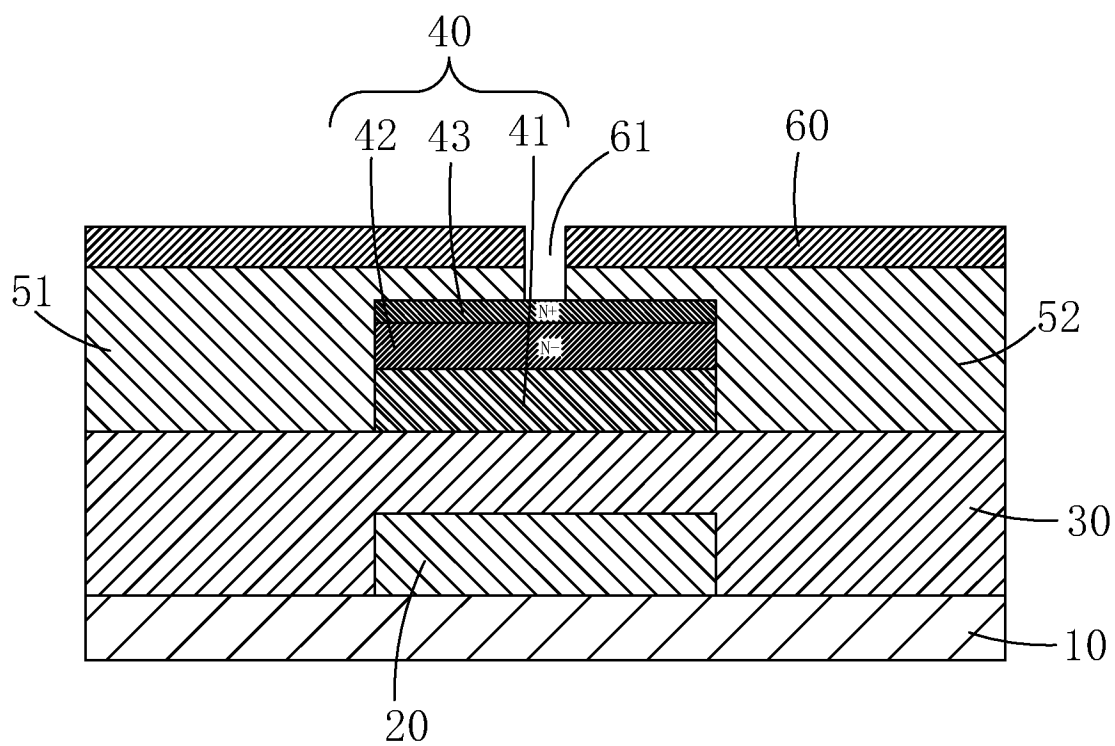


图11

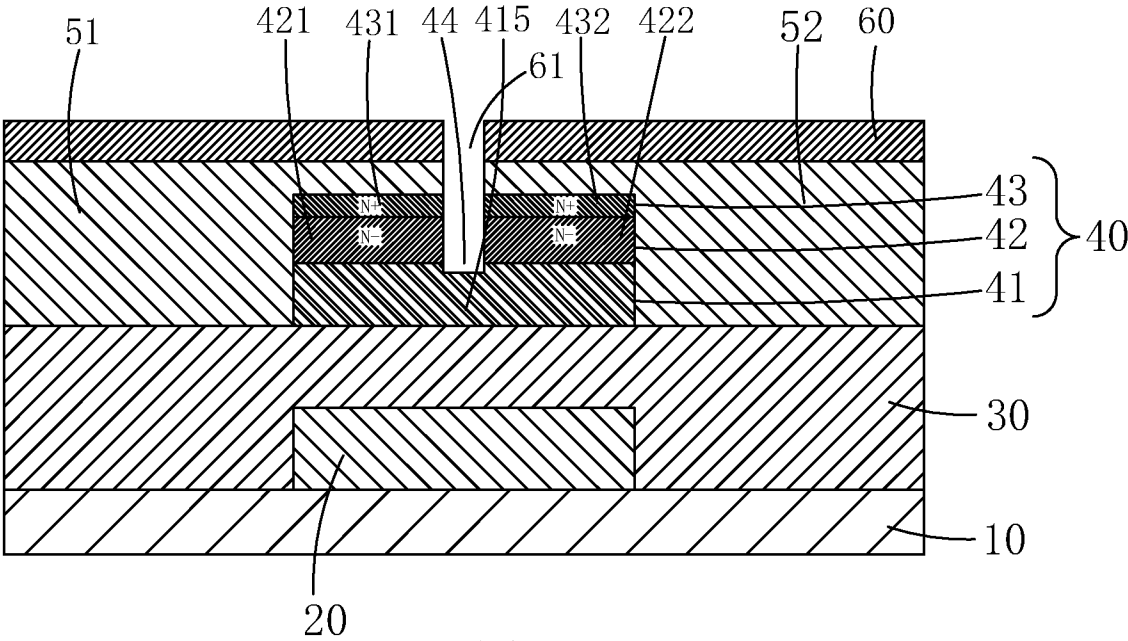


图12

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/085157

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i; H01L 21/77 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI, CNTXT, CNABS, CNKI: thin film transistor, TFT, island, dope, impurity, N-type, trench, active, channel, grade, step, leakage

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101465296 A (MITSUBISHI ELECTRIC CORP.) 24 June 2009 (24.06.2009) the whole document	1-12
A	US 2010227442 A1 (LU et al.) 09 September 2010 (09.09.2010) the whole document	1-12
A	CN 103956386 A (BOE TECHNOLOGY GROUP CO., LTD.) 30 July 2014 (30.07.2014) the whole document	1-12
A	CN 103227148 A (BOE TECHNOLOGY GROUP CO., LTD.) 31 July 2013 (31.07.2013) the whole document	1-12

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 08 March 2016	Date of mailing of the international search report 23 March 2016
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHI, Yue Telephone No. (86-10) 62089270

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/085157

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101465296 A	24 June 2009	US 2009159884 A1	25 June 2009
		CN 101465296 B	14 December 2011
		JP 5308019 B2	09 October 2013
		US 8269908 B2	18 September 2012
		JP 2009152293 A	09 July 2009
US 2010227442 A1	09 September 2010	TWI 388014 B	01 March 2013
		TW 201034083 A	16 September 2010
		US 7816194 B2	19 October 2010
CN 103956386 A	30 July 2014	None	
CN 103227148 A	31 July 2013	WO 2014161238 A1	09 October 2014
		US 2015179669 A1	25 June 2015
		CN 103227148 B	23 December 2015

国际检索报告

国际申请号

PCT/CN2015/085157

A. 主题的分类

H01L 27/12(2006.01)i; H01L 21/77(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

DWPI, CNTXT, CNABS, CNKI: 薄膜晶体管, TFT, 岛, 掺杂, 杂质, N型, 槽, 有源, 沟道, 梯度, 漏电流, thin film transistor, island, dope, impurity, N-type, trench, active, channel, grade, step, leakage

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 101465296 A (三菱电机株式会社) 2009年 6月 24日 (2009 - 06 - 24) 全文	1-12
A	US 2010227442 A1 (LU等) 2010年 9月 9日 (2010 - 09 - 09) 全文	1-12
A	CN 103956386 A (京东方科技集团股份有限公司) 2014年 7月 30日 (2014 - 07 - 30) 全文	1-12
A	CN 103227148 A (京东方科技集团股份有限公司) 2013年 7月 31日 (2013 - 07 - 31) 全文	1-12

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 3月 8日

国际检索报告邮寄日期

2016年 3月 23日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

智月

传真号 (86-10)62019451

电话号码 (86-10)62089270

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/085157

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101465296	A	2009年 6月 24日	US	2009159884	A1	2009年 6月 25日
				CN	101465296	B	2011年 12月 14日
				JP	5308019	B2	2013年 10月 9日
				US	8269908	B2	2012年 9月 18日
				JP	2009152293	A	2009年 7月 9日
US	2010227442	A1	2010年 9月 9日	TW	I388014	B	2013年 3月 1日
				TW	201034083	A	2010年 9月 16日
				US	7816194	B2	2010年 10月 19日
CN	103956386	A	2014年 7月 30日	无			
CN	103227148	A	2013年 7月 31日	WO	2014161238	A1	2014年 10月 9日
				US	2015179669	A1	2015年 6月 25日
				CN	103227148	B	2015年 12月 23日

表 PCT/ISA/210 (同族专利附件) (2009年7月)