



[12] 发明专利说明书

专利号 ZL 99804140.8

[45] 授权公告日 2006 年 8 月 9 日

[11] 授权公告号 CN 1269309C

[22] 申请日 1999.3.17 [21] 申请号 99804140.8

[30] 优先权

[32] 1998.3.18 [33] GB [31] 9805827.4

[86] 国际申请 PCT/EP1999/001773 1999.3.17

[87] 国际公布 WO1999/048206 英 1999.9.23

[85] 进入国家阶段日期 2000.9.18

[71] 专利权人 因芬尼昂技术股份公司

地址 德国慕尼黑

[72] 发明人 G·A·尼斯贝特

审查员 杨蕊

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 程天正 李亚非

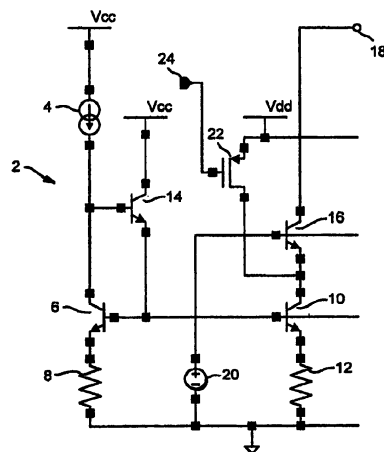
权利要求书 2 页 说明书 7 页 附图 4 页

[54] 发明名称

一种数字-模拟变换器和一种电荷泵

[57] 摘要

本发明描述了一种 BiCMOS 开关电路，它允许用低电压 CMOS 信号来控制双极性电流源或吸收阱电路。该电路包括电流镜电路，它通过第一双极晶体管流出恒定电流。该晶体管的集电极首先通过第二双极晶体管被连接到电路输出端，以及其次再通过 CMOS 晶体管被连接到正电压源。根据加到 CMOS 晶体管的栅极的输入控制信号，该器件可被接通或关断。当 CMOS 晶体管被关断时，流过第一双极晶体管的恒定电流通过电路输出端被取出。当 CMOS 晶体管被接通时，流过第一双极晶体管的恒定电流通过 CMOS 晶体管被取出，以及输出电流是零。可以通过制作一组这样的电路而构成数字-模拟变换器，每个电流镜电路的一半是公用的，这些电路具有不同的恒定电流以及在它们各自的控制输入端处接收输入数字信号的不同比特。



1. 一种数字-模拟变换器, 包括:
 - 多个第一双极晶体管;
 - 5 电流镜电路, 通过第一双极晶体管流出各个恒定电流;
 - 多个第二双极晶体管, 其每个被连接在各个第一双极晶体管的集电极和各自的电路输出端之间;
 - 多个 CMOS 晶体管, 其每个被连接在各个第一双极晶体管的集电极和正的电压源之间, 其中 CMOS 晶体管的栅极端被连接成可以接收
 - 10 输入数字信号的各个比特;
 - 输出电路, 用于把各个电路输出端处的电流相加, 以便给出输出的模拟信号; 其中所述电流镜电路包括:
 - 第三双极晶体管;
 - 恒定电流源, 它被连接在电压源和第三双极晶体管的集电极之
 - 15 间; 以及
 - 第一电阻, 它被连接在地和第三双极晶体管的发射极之间, 以及其中
 - 第三双极晶体管的基极被连接到每个第一双极晶体管的基极。
 2. 如权利要求 1 中要求的数字-模拟变换器, 其特征在于, 还包括
 - 20 多个第二电阻, 它们被连接在地和各个第一双极晶体管的发射极之间, 以及其中流过第一双极晶体管的各自的恒定电流的大小是由第一和第二电阻的各个相对电阻值确定的。
 3. 一种电荷泵, 包括:
 - 第一 BiCMOS 开关电路, 包括:
 - 25 第一 NPN 双极晶体管;
 - 第二 NPN 双极晶体管, 它被连接在第一 NPN 双极晶体管的集电极和一个电路输出端之间; 以及
 - PMOS 晶体管, 它被连接在第一 NPN 双极晶体管的集电极和一个第一正电压源之间, 该 PMOS 晶体管的栅极端被连接成可接收第一输入
 - 30 控制信号;
 - 一个电流镜电路, 它包括:

第三 NPN 双极晶体管；

恒定电流源，它被连接在电压源和第三 NPN 双极晶体管的集电极之间；以及

5 第一电阻，它被连接在地和第三 NPN 双极晶体管的发射极之间，其中第三 NPN 双极晶体管的基极被连接到第一 NPN 双极晶体管的基极；以及

第二 BiCMOS 开关电路，它包括：

第一 PNP 双极晶体管；

10 第二 PNP 双极晶体管，它被连接在第一 PNP 双极晶体管的集电极和该电路输出端之间；以及

NMOS 晶体管，它被连接在第一 PNP 双极晶体管的集电极和负的电压源之间，该 NMOS 晶体管的栅极端被连接成可接收第二输入控制信号；和

一个电流镜电路，它包括：

15 第三 PNP 双极晶体管，其中一个恒定电流源被连接在电压源和第三 PNP 双极晶体管的集电极之间；以及

第一电阻，它被连接在地和第三 PNP 双极晶体管的发射极之间，其中第三 PNP 双极晶体管的基极被连接到第一 PNP 双极晶体管的基极。

20

一种数字-模拟变换器和一种电荷泵

技术领域

- 5 本发明涉及开关电路，更具体地，本发明涉及 BiCMOS 电路，它允许用低电压 CMOS 信号来控制双极性电流源或吸收阱 (sink) 电路。

发明背景

10 BiCMOS 电流开关电路是公知的，其中加到 CMOS 晶体管上的信号确定流过双极晶体管的电流。例如，各种电流控制数字-模拟变换器可以包括多个双极性器件，每个双极性器件具有与其相关的各自的 CMOS 器件，以及由双极性器件流出的总的电流由加到 CMOS 器件的输入确定。

15 作为这方面的一个例子，US-5,548,288 描述了在电流控制数字-模拟变换器中使用的电流源和电流开关。在那里描述的电路中，输出电流由加到电路输入端的数字信号确定。

然而，那里描述的电路具有缺点：它包括相对较多数目的元件，从而它使用集成电路中相对较大的面积。

20 发明概要

本发明提供这样一种电路，在某些实施例中，它可通过使用比至少某些现有技术电路更少的元件来实施，从而它在集成电路中使用较小的面积。

25 更具体地，本发明的第一方面的一个实施例提供了这样一种 BiCMOS 电路，其中包括第一双极晶体管，它在运行时流出电流。第一双极晶体管的集电极通过 CMOS 晶体管被连接到电压源，以及通过第二双极晶体管被连接到电路输出端。通过第二双极晶体管取出的输出电流取决于 CMOS 晶体管被加到其上的控制电压控制成接通还是关断。

30 按照本发明的第二方面，提供了一种数字-模拟变换器，它包括多个按照本发明的第一方面的 BiCMOS 电路。它们的各个第一双极晶体管优选地与另一个双极晶体管形成各自的电流镜电路，以及取出各自的电流，它们可被相加以形成总的输出电流，该输出电流取决于被

加到各个 CMOS 晶体管的各自的控制电压。

按照本发明的第三方面，提供了一种电荷泵电路，它包括两个按照本发明的第一方面的 BiCMOS 电路。第一电路被配置为电流源，以及第二电路被配置为电流吸收阱。通过控制加到两个电路的输入，可以改变输出电流。

附图简述

图 1 是按照本发明的第一电流吸收阱电路的电路图。

图 2 是按照本发明的第二电流吸收阱电路的电路图。

10 图 3 是按照本发明的第三电流吸收阱电路的电路图。

图 4 是按照本发明的电荷泵电路的电路图。

优选实施例详细描述

图 1 显示按照本发明的第一电路，它被用作作为一个切换的电流吸收阱。图 1 的电路是基于一个传统的双极性发射极跟随器增扩电流镜电路 2，包括被连接在适当的双极性正电压源 V_{cc} 和 NPN 双极晶体管 6 的集电极之间的恒定电流源 4，它产生恒定电流 I_{ref} ，晶体管 6 的发射极通过电阻值为 R 的电阻 8 被连接到地。晶体管 6 的基极被连接到另一个 NPN 双极晶体管 10 的基极，晶体管 10 的发射极通过电阻 12 被连接到地。在这个说明的实施例中，电阻 12 具有与电阻 8 相等的电阻值 R 。电阻 8、12 的作用是控制流过晶体管 6、10 的电流。将会看到，这些电阻可以从电路中省略，然后，任何所需要的尺寸定标是可以通过对晶体管的发射极面积的定标而达到的。

25 电流镜电路 2 还包括第三 NPN 双极晶体管 14，其基极被连接到晶体管 6 的集电极，其集电极被连接到正的电压源 V_{cc} ，以及其发射极被连接到晶体管 6、10 的基极。将会看到，这个发射极跟随器晶体管 14 可以被省略，如果这样造成的电流镜精度的降低是可接受的话。

30 作为按照本发明的这个说明的实施例的开关的一部分是第四 NPN 双极晶体管 16，其发射极被连接到晶体管 10 的集电极，以及其集电极被连接到输出端 18。晶体管 16 的基极被偏置为由电压源 20 设置的电压电平，电压源 20 的负端被连接到地。例如，这个电压电平可被设置为 $3 \cdot V_{be}$ ，其中 V_{be} 是使得晶体管接通所需要的基极-发射极电

压。

最后，图 1 的电路包括 PMOS 晶体管 22，其源极被连接到适当的正的 MOS 电压源 V_{dd} ，以及其漏极被连接到晶体管 16 的发射极与晶体管 10 的集电极的连接点。PMOS 晶体管 22 的栅极端被连接到控制输入端 24，它接收逻辑输入信号。

当控制输入端 24 处的输入信号是高电平时，MOS 晶体管 22 被关断，以及电流镜电路 2 以传统方式运行。因此，双极晶体管 16 被接通，晶体管 10 的集电极电流通过晶体管 16 流出，从而呈现为通过输出端 18 流出的输出电流。如果在这个说明的实施例中，电阻 12 的电阻值等于电阻 8 的电阻值，则输出电流可被做成为等于 I_{ref} ，它是由电流源 4 产生的电流。

另一方面，如果在控制输入端 24 处的输入信号是低电平，则 MOS 晶体管被接通。在这种情况下，在晶体管 16 的发射极与晶体管 10 的集电极的连接点处的电压是高电平（接近于 V_{dd} ，取决于 MOS 晶体管 22 的特性），以及晶体管 16 被关断。因此，晶体管 10 的全部集电极电流通过 MOS 晶体管 22 流出。

这样，通过输出端 18 流出的输出电流是零。

输出电流可被用来对以后的任何电路块加电或断电。因此可以看到，输出电流可以由加到 MOS 晶体管 22 的栅极的数字信号进行开关，而不需要在 CMOS 和 CML 电平之间切换控制信号电平。而且，如果以后的被控制的电路块是高电压块，则这可由低电压 CMOS 信号来控制。

图 2 显示了基于图 1 的开关的数字-模拟变换器。在图 2 的 D-A 变换器中，有多个输入端，用于例如接收输入数字信号的不同比特，以及各个输出端。每个这样的输入端和输出端是与图 1 所示的那种类型的各个电流镜电路相联系的。

在图 2 上，产生恒定电流 I_{ref} 的恒定电流源 104 被连接在适当的双极性正的电压源 V_{cc} 和 NPN 双极晶体管 106 的集电极之间，其发射极通过电阻值 R 的电阻 108 被连接到地。晶体管 106 是对于每个与不同的输入端有关的各自的电流镜电路公用的，并且它构成该每个电流镜电路的一半。

正如图 1 那样，该电路还包括双极晶体管 114，其基极被连接到晶体管 106 的集电极，其集电极被连接到正的电压源 V_{cc} ，以及其发射

极被连接到晶体管 106 的基极。

也正如图 1 那样，图 2 电路的另一个 NPN 双极晶体管 110，其基极被连接到晶体管 106 的基极，以及其发射极通过电阻 112 被连接到地。

5 在这个说明的实施例中，电阻 112 具有与电阻 108 相等的电阻值 R ，从而，通过晶体管 110 流出的电流等于 I_{ref} ，它是由电流源 104 产生的电流。

10 第四 NPN 双极晶体管 116 的发射极被连接到晶体管 110 的集电极，以及其集电极被连接到输出端 OP1。晶体管 116 的基极被偏置为由电压源 120 设置的电压电平，电压源的负端被连接到地。例如，这个电压电平可被设置为 $3 \cdot V_{be}$ ，其中 V_{be} 是使得晶体管接通所需要的基极-发射极电压。

15 最后，第一电流镜电路包括 PMOS 晶体管 122，其源极被连接到适当的正的 MOS 电压源 V_{dd} ，以及其漏极被连接到晶体管 116 的发射极与晶体管 110 的集电极的连接点。PMOS 晶体管 122 的栅极端被连接到控制输入端 IP1，它接收逻辑输入信号。

同样地，第二电流镜电路包括另一个 NPN 双极晶体管 130，其基极被连接到晶体管 106 的基极，以及其发射极通过电阻 132 被连接到地。

20 在这个说明的实施例中，电阻 132 具有电阻值 R/n ，也就是，电阻 108 的电阻值的整分数。

另一个 NPN 双极晶体管 136 的发射极被连接到晶体管 130 的集电极，以及其集电极被连接到输出端 OP2。和晶体管 116 一样，晶体管 136 的基极被偏置为由电压源 120 设置的电压电平。

25 最后，第二电流镜电路包括 PMOS 晶体管 142，其源极被连接到正的 MOS 电压源 V_{dd} ，以及其漏极被连接到晶体管 136 的发射极与晶体管 130 的集电极的连接点。PMOS 晶体管 142 的栅极端被连接到控制输入端 IP2，它接收逻辑输入信号。

30 将会看到，虽然图 2 所示的电路具有两个电路输入端、两个输出端和两个电流镜电路，但它可以包括任何合适的数目的这样的电路，而双极晶体管 130 和 136、电阻 132 和 PMOS 晶体管 142 则按需要重复，并且也可能带有不同电阻值的电阻。

图 2 的电路以与图 1 相同的方式运行。这样, 当在控制输入端 IP1 或 IP2 之一处的输入信号是高电平时, 相关的 MOS 晶体管 122 或 142 被关断, 以及晶体管 110 或 130 的集电极电流通过晶体管 116 或 136 流出, 从而呈现为通过输出端 OP1 或 OP2 流出的输出电流。

5 另一方面, 如果在控制输入端 OP1、OP2 之一处的输入信号是低电平, 则相关的 MOS 晶体管 122、142 被接通。在这种情况下, 晶体管 116 或 136 被关断。所以, 晶体管 110 或 130 的全部集电极电流通过 MOS 晶体管 122 或 142 流出, 以及通过输出端 OP1 或 OP2 流出的输出电流是零。

10 在输出端 OP1 或 OP2 处的输出电流可被相加, 以给出响应于输入端 IP1 和 IP2 处的数字输入的总的模拟输出电流。

正如在这个说明的实施例那样, 如果电阻 112 的电阻值等于电阻 108 的电阻值, 则输出端 OP1 处的输出电流可被做成为等于 I_{ref} , 它是由电流源 104 产生的电流。同时, 如果电阻 132 的电阻值等于 R/n ,
15 即电阻 108 的电阻值的整分数, 则输出端 OP2 处的输出电流可被做成为等于 $n \cdot I_{ref}$, 即, 由电流源 104 产生的电流的整倍数。

这样, 在本例中, 通过选择加到两个输入端 IP1、IP2 的数字信号, 总的输出电流可被形成为等于 0 、 I_{ref} 、 $n \cdot I_{ref}$ 、或 $(n+1) \cdot I_{ref}$ 。例如, 如果 $n=2$, 这可能是特别有用的。在有两个以上的输入端和输出
20 端的情况下, 电阻的电阻值可被选择为 R/n , n 是在不同的电流镜电路中 2 的逐次幂。

图 3 显示了按照本发明的另一个电路实施例, 其中相应于图 1 的电路的元件的那些元件用相同的参考数字表示。在图 3 的电路中, 没有电流镜, 但仍产生流过晶体管 10 的电流, 因为有参考电压源 160
25 被连接在晶体管 10 的基极和地线之间。在电阻 12 两端的电压降由参考电压和晶体管 10 的基极-发射极电压来设定, 以及由电阻值 12 确定流过晶体管 10 的电流。

该电路在这里被描述为电流吸收阱, 但类似的电流源可以通过使用 PNP 双极晶体管和 NMOS 晶体管(代替在控制输入端处的 PMOS)来实现。
30 现。

图 4 显示按照本发明的电荷泵电路, 它由两个上述的电路组成, 即, 电流吸收阱电路 180, 和电流源电路 182。

电流吸收阱电路 180 包括 NPN 双极晶体管 184, 该 NPN 双极晶体管 184 的集电极端被连接到恒定电流源 186, 后者产生恒定电流 I_{ref} . 晶体管 184 的发射极端通过电阻 188 被连接到地。晶体管 184 的基极端被连接到另一个 NPN 双极晶体管 190 的基极端, 其发射极端通过另一个电阻 192 被连接到地。第三 NPN 双极晶体管 194 的基极被连接到晶体管 184 的集电极端, 其集电极端被连接到正的电压源 V_{cc} , 以及其发射极端被连接到晶体管 184、190 的基极端。第四 NPN 双极晶体管 196 的发射极端被连接到晶体管 190 的集电极端, 以及其集电极端被连接到一个输出点, 在该点可得到输出值 I_{OUT} . 晶体管 196 的基极端被偏置为由电压源 196 设置的适当的电平。

最后, 电流吸收阱电路 180 包括 PMOS 晶体管 200, 其源极被连接到正的 MOS 电压源 V_{dd} , 以及其漏极被连接到在晶体管 196 的发射极与晶体管 190 的集电极之间的节点。PMOS 晶体管 200 的栅极端被连接到一个控制输入端 $IP2$, 它接收逻辑输入信号。

正如前面参照图 1 的电路所描述的, 当在控制输入端 $IP2$ 处的输入信号是高电平时, 一个等于参考电流 I_{ref} 的电流从输出端 I_{OUT} 处被取出, 而当输入信号是低电平时, 没有电流流出。

正如前面描述的, 电流源电路 182 类似于电流吸收阱电路 180。

更具体地, 电流源电路 182 包括 PNP 晶体管 202, 其发射极端通过电阻 204 被连接到正的电源电压 V_{cc} . 晶体管 202 的集电极端被连接到电流源 186, 其基极端被连接到第二 PNP 双极晶体管 206 的基极端。这个第二 PNP 双极晶体管的发射极端通过各自的电阻 208 也被连接到正的电源干线, 以及集电极端被连接到第三 PNP 晶体管 210 的发射极端。这个第三晶体管 210 的集电极端被连接到输出端 I_{OUT} , 以及其基极端被偏置为由电压源 212 设置的适当的电压电平。同时, 第四 PNP 双极晶体管 214 具有的发射极端被连接到晶体管 202、206 的基极端, 其基极端被连接到晶体管 202 的集电极端, 以及其集电极端被连接到地。

NMOS 晶体管 216 具有的源极端被连接到地, 其漏极端被连接到在晶体管 206 的集电极端和晶体管 210 的发射极端之间的节点, 以及它具有的栅极端被连接到输入端 $IP1$. 当这个输入端处的输入信号是低电平时, 一个等于参考电流 I_{ref} 的电流从输出端 I_{OUT} 处被提供出

来，而当被提供给输入端 IP1 的输入信号是高电平时，没有电流被提供。

这样，总的电路起到电荷泵电路的作用，输出电流取决于被加上的输入信号的数值。

- 5 当两个输入都是低电平时，一个等于参考电流 I_{ref} 的电流被提供到输出端 IOUT。当两个输入都是高电平时，一个等于参考电流 I_{ref} 的电流会从输出端 IOUT 处流出。当在输入端 IP1 处的输入信号是高电平和在输入端 IP2 处的输入信号是低电平时，没有电流被提供到输出端。当在输入端 IP1 处的输入信号是低电平和在输入端 IP2 处的输入信号是高电平时，电流吸收阱和电流源电路都工作，以及提供到输出端的电流是零。然而，在这种条件下，在两个电路之间的任何失配将导致一个漏电流，因此，对于实际用途，这种状态最好避免。
- 10

- 因此本发明描述了这样一种电路，它允许用低电压 CMOS 信号来控制双极性电流源或吸收阱电路，而不需要大量的元件，或不需要集成电路中很大的表面积。
- 15

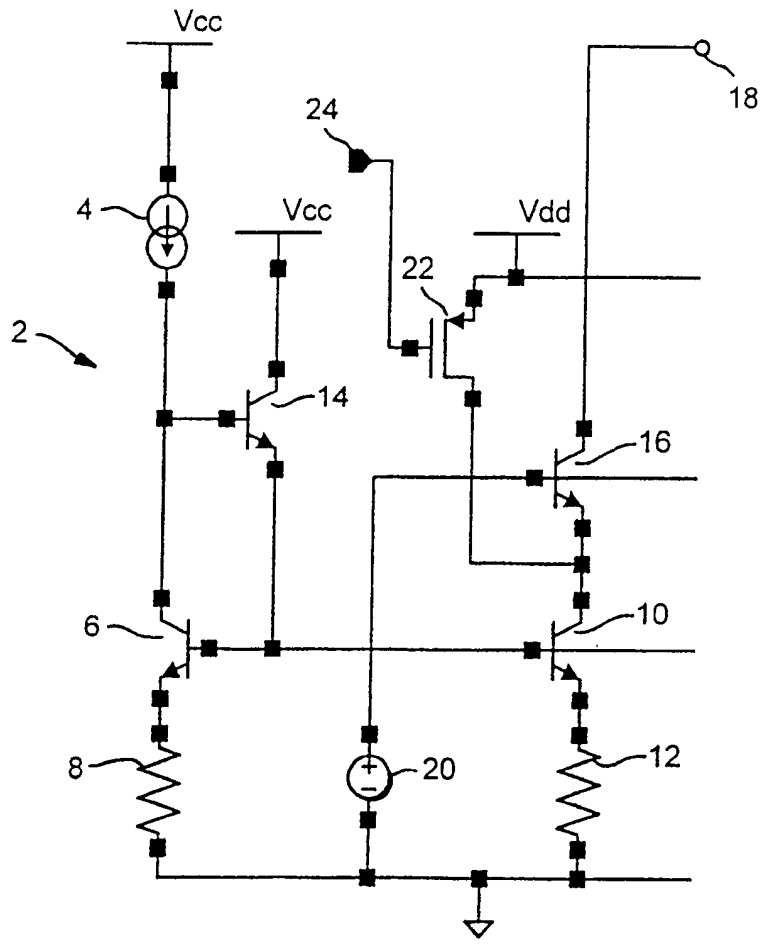


图 1

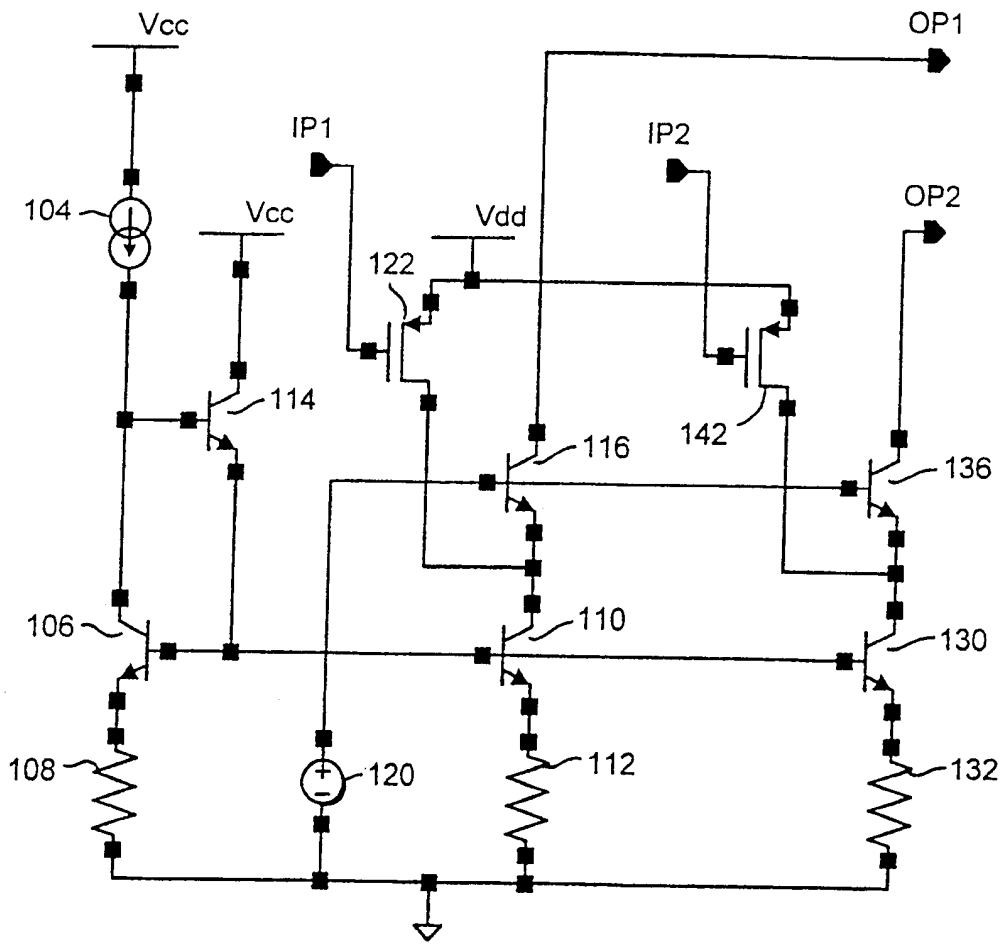


图 2

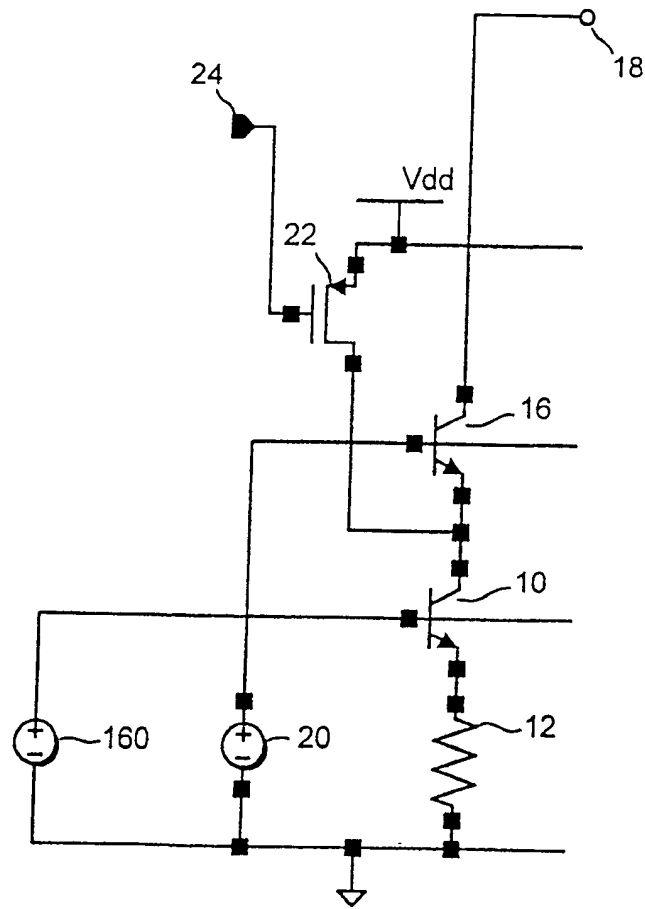


图 3

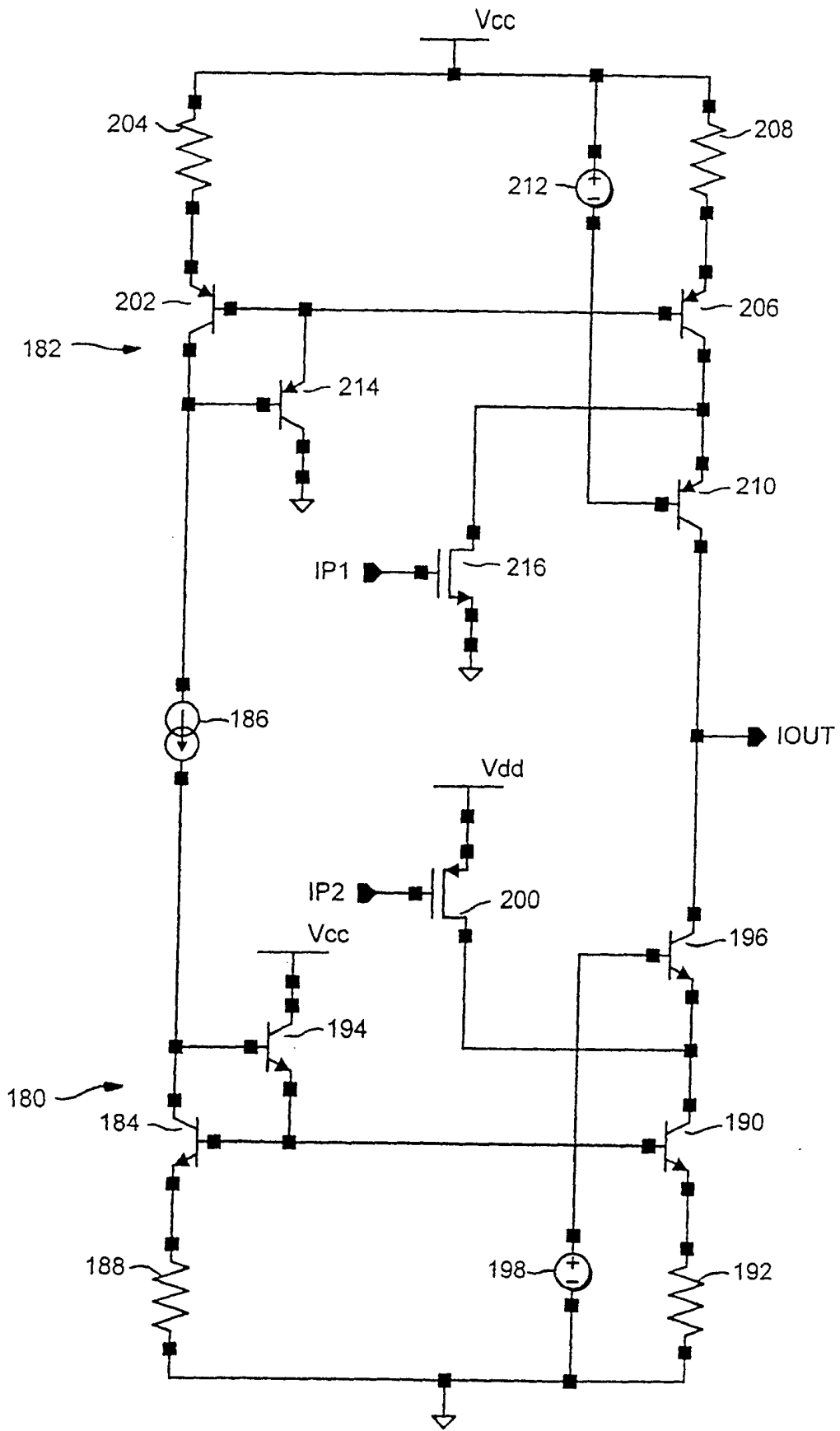


图 4